



Guide de référence du Programmeur PC

- Référence complète pour les processeurs et coprocesseurs Intel
- Évolution, architecture et programmation des 80x86 et 80x87, y compris le 80486
- Description complète des jeux d'instructions
- Instructions non documentées, erreurs connues, incompatibilités et bogues

Processeur et Coprocesseur

DUNOD **TECH**

Robert Hummel

Table des matières

Introduction

xv

1. Aperçu de la famille

1

Evolution des microprocesseurs Intel 1

8086 et 8088 2

80186 et 80188 2

80286 3

80386 et 80486 3

Possibilités du processeur 4

Taille du bus de données 5

Taille des registres 5

Taille du bus d'adresse 6

Jeu d'instructions de base 6

Modes de fonctionnement 7

Fréquence d'horloge 8

Coprocasseur mathématique 9

2. Types de données

11

Systèmes numériques 11

Nombres binaires 12

Nombres hexadécimaux 14

Accès aux données et alignement 15

Octet (byte) 16

Mot (word) 17

Double mot (doubleword) 17

Alignement des données 17

Types de données du processeur 19

Nombres non signés 20

Entiers 20

Nombres décimaux 20

Chaînes 22

Pointeurs 22

Types de données du coprocasseur 23

Entiers 23

BCD compacté 24

Nombres réels 25

3. Architecture du processeur

29

- Présentation de l'architecture 29
 - Processeur 8086/8088 30
 - Processeur 80286 34
 - Processeur 80386 36
 - Processeur 80486 40
- Registres des 80x86 49
 - Registres à usage général 49
 - Registres index 51
 - Registres pointeurs 51
 - Pointeur d'instructions 52
 - Registres de segment 52
 - Registre des drapeaux 53
 - Améliorations des registres 80286 56
 - Améliorations des registres 80386 59
 - Améliorations des registres 80486 66
 - Registres de débogage du 80486 67
 - Registres de test du 80486 67
- Modes d'adressage 68
 - Adressage de la mémoire du programme 68
 - Adressage des données 69
 - Modes d'adressage supplémentaires du 80386 70
- Pile 71
 - Opérations en pile 72
 - Différences entre les processeurs 73
- Identifier le type de CPU dans un programme 74
 - Identification du CPU 81

4. Structure et gestion de la mémoire

83

- Terminologie 83
- Segmentation 84
 - Modèle mémoire linéaire 85
- Gestion mémoire en mode réel 85
 - Segmentation en mode réel 86
 - Conversion d'adresse segmentée en adresse physique 86
 - Troncation des segments 88
- Gestion mémoire en mode protégé 88
 - Segmentation et adressage virtuel 89
 - Descripteurs de segment 93
 - Pagination de la mémoire 97
- Zones mémoire réservées et dédiées 102
- Arithmétique en segment 102

5. Entrées et Sorties

105

- Espace d'adressage E/S 105
 - Organisation des ports E/S 106
- E/S adressées par la mémoire 107
 - E/S adressées par la mémoire en mode protégé 108
- Instructions E/S 110
 - Instructions E/S en registre 110
 - Instructions E/S par blocs 110
 - E/S et opérations sur le bus 111
- Protection des E/S 111
 - Niveau de privilège des E/S 112
 - Cartes binaires de permissions E/S 113

6. Codage et durée des instructions

117

- Introduction au codage des instructions 117
 - Utilisation des opcodes 118
 - Instruction, code mnémonique et opcode 119
- Encodage des instructions 8086/8088/80286 121
 - Format de l'encodage 121
 - Préfixes d'instruction 122
 - Préfixe de substitution de segment 123
 - Opcode 123
 - Octet du mode d'adressage 124
 - Champ déplacement 127
 - Champ de donnée immédiate 128
 - Exemples d'encodage 129
- Encodage des instructions 80386/80486 131
 - Format de l'encodage 132
 - Préfixes d'instruction 132
 - Préfixe de taille d'adresse 132
 - Préfixe de taille d'opérande 134
 - Préfixe de substitution de segment 135
 - Opcode 136
 - Octet du mode d'adressage 137
 - Octet échelle-index-base 140
 - Champ déplacement 141
 - Champ de donnée immédiate 142
 - Exemples d'encodage 142
- Durée d'exécution des instructions 143
 - Pénalités et suppositions pour les durées d'exécution 144
 - Calcul de l'adresse effective 147
 - Autres facteurs de durée 147

7. Interruptions et exceptions	151
Interruption ou exception ?	151
Interruptions externes	152
Interruptions masquables	152
Interruption non masquable	154
Interruptions logicielles	155
Exceptions	155
Classes d'exceptions	155
Codes erreur des exceptions	156
Exceptions spécifiques au processeur	157
Interruptions en mode réel	168
Interruptions en mode protégé	169
Table des descripteurs d'interruption	170
Portes d'interruption et portes de trappe	171
Portes de tâche	173
Priorités des interruptions	176
8086/8088	176
Processeurs 80286 et suivants	177
8. Combiner le code 16 bits et 32 bits	181
Architecture processeur 16 bits et 32 bits	181
Etablir le type de segment	182
Segments de code	183
Segments de pile	184
Segments de données	186
Transfert de contrôle entre segments de types différents	186
Transferts directs	186
Transfert de contrôle par les portes	187
9. Débogage	189
Terminologie du débogage	189
Support du débogage des 80x86	190
Exécution pas à pas (trace)	191
Interruption de point d'arrêt	192
Débogage avec le 80386 et le 80486	194
Registres de débogage	194
Points d'arrêt	198
Point d'arrêt de commutation de tâche	200
10. Coprocesseur mathématique	201
Vue d'ensemble	201
Histoire et évolution	202
Interface et possibilités	203
Applications	204
Types de données	204
Architecture	206

Unité de contrôle (CU)	207
Unité d'exécution numérique (NEU)	208
Synchronisation	209
Spécificités des coprocesseurs	210
Registres	211
Considérations d'interface système	219
Configuration du système	220
Emulation	223
Initialisation (FINIT)	224
Exceptions	224

11. Principes numériques fondamentaux

227

Principes fondamentaux	227
Contrôle de l'arrondi	227
Contrôle de la précision	228
Contrôle de l'infini	229
Valeurs numériques spéciales	229
Nombres réels non normaux	230
Zéros	233
Infinis	236
NaNs	239
Formats non supportés	240
Encodage réel des types de données	241
Exceptions numériques	243

12. Jeu d'instructions du coprocesseur

247

Syntaxe d'instruction	247
Encodage des instructions	248
Types d'instruction	248
Transfert de donnée	250
Arithmétique	250
Comparaison	252
Constante	253
Transcendentale	253
Contrôle du coprocesseur	257
Durée d'exécution des instructions	258
Encodage des émulateurs logiciels	258

13. Initialisation du processeur

263

Initialisation du 8088/8086	263
Initialisation du 80286	264
Initialisation des 8087, 80287 et 80287XL	265
Initialisation du 80386	265
Initialisation du 80387	266
Initialisation du 80486	267

14. Incompatibilités et bogues

271

Incompatibilités 271

8086 et 80286 en mode réel 271

8086 et 80386 en mode réel/86 virtuel 274

8086 et 80486 en mode réel/86 virtuel 275

80286 en mode réel et 80386 en mode réel/86 virtuel 276

80286 en mode réel et 80486 en mode réel/86 virtuel 277

80286 en mode protégé et 80386 en mode protégé 278

80286 en mode protégé et 80486 en mode protégé 279

80386 et 80486 (tous modes) 279

Incompatibilités des coprocesseurs 281

80287XL 281

8087 et 80287 en mode réel 281

8087 et 80387/80486DX en mode réel/86 virtuel 282

8087/80287 et 80387/80486DX 282

Bogues 284

Versions des puces 285

Bogues des 8086 et 8088 286

Bogues du 80286 287

Bogues du 80287 287

Bogues du 80386 287

Bogues du 80387 290

Bogues du 80486 290

15. Protection, commutation de tâches, mode 86-virtuel 293

Protection 293

Protection au niveau des segments 294

Accès aux données 299

Transferts de contrôle 300

Protection au niveau des pages 306

Commutation de tâche et TSS 307

Segment d'état de tâche 308

Commutation de tâche 312

Mode 8086 virtuel 316

Structure d'une tâche V86 317

Entrer et quitter le mode V86 319

Annexe A : Références du jeu d'instruction 321

Annexe B : Références des instructions du coprocesseur 575

Annexe C : Matrices des opcodes 693

Index 707



Guide de référence du Programmeur PC

Processeur et Coprocesseur

- Évolution des processeurs et coprocesseurs Intel.
- Organisation et travail du processeur.
- Gestion de la mémoire
- Gestion des entrées/sorties.
- Codage et durée des instructions 80x86.
- Interruptions et exceptions.
- Combiner du code 16 bits et 32 bits.
- Possibilités de débogage.
- Travail du coprocesseur.
- Initialisation du processeur.
- Incompatibilités des modes et bogues.
- Protection, commutation de tâches, mode 86 virtuel.

Robert Hummel,
électronicien de formation, est
un spécialiste en programmation assembleur.
Il collabore auprès de la revue
"PC Magazine" en tant que
consultant technique.

En un volume unique, ce guide constitue une référence technique complète sur les processeurs Intel 80x86 et 80x87, y compris le 80486. Il offre au programmeur sur PC des informations solides, illustrées à l'aide de précieux diagrammes : architecture interne des processeurs, modes d'adressage mémoire, liste des opcodes, mode 32 bits des 80386 et 80486, support de débogage, bogues selon les versions de puces.

Les jeux d'instruction du processeur et coprocesseur sont décrits en détail, avec des indications pratiques et faciles d'accès : code mnémonique, définition, fonctionnement sous forme d'algorithme, remarques non documentées, état des drapeaux, codage et durée d'exécution.



ISBN 2 10 001405 6
Code 41405

