

الجمهورية الجزائرية الديمقراطية الشعبية  
République Algérienne démocratique et populaire  
وزارة التعليم العالي والبحث العلمي  
Ministère de l'enseignement supérieur et de la Recherche scientifique  
جامعة سعد دحلب البليدة  
Université SAAD DAHLAB de BLIDA  
كلية التكنولوجيا  
Faculté de Technologie  
قسم الإلكترونيك  
Département d'Électronique



## Mémoire de Projet de Fin d'Études

**SAYAH Walid**

&

**LABDAOUI Salim**

Pour l'obtention du diplôme de Master en Électronique Option : Micro-électronique

---

Thème

---

**Simulation numérique de l'effet de  
l'épaisseur de la couche du canal sur  
un transistor TFT a-IGZO.**

---

Proposé par :

**M. Slimane OUSSALAH & M. Said NACER**

Année Universitaire 2019-2020

ترانزستور الشرائح الرقيقة حضي باهتمام كبير من أجل تطبيقاته في الشاشات المسطحة، الأوراق الإلكترونية والإلكترونيات المرنة، الترانستور أنديوم غالسيوم زينك أكسيد البلوري (TFT a-IGZO) أظهر خصائص مميزة واستقرار جيد بالإضافة إلى نتائجه الجيدة لكن هناك بعض الظواهر التي يجب أن تدرس باهتمام. في هذا العمل استعملنا المحاكاة الرقمية بواسطة برنامج SILVACO ATLAS. وهذا العمل يهدف إلى مدى تأثير سمك القناة على أداء وفعالية الترانزستور ذو القناة الجد رقيقة. حيث تمت دراسة أربعة سماكات 5 و10 و15 و20 نانومتر.

**كلمات المفاتيح:** a-IGZO، ترانزستور طبقات رقيقة (TFT)، محاكاة (سيلفاكو / أطلس)

---

## Résumé

L'oxyde d'indium de gallium et de zinc (IGZO) est un oxyde semi-conducteur qui est de plus en plus utilisé dans la fabrication des transistors en couches minces (TF) en raison de ses caractéristiques spécifiques, telles que la grande mobilité et la transparence. Dans ce travail, nous avons utilisé la simulation numérique par le programme ATLAS SILVACO afin de déterminer dans quelle mesure l'épaisseur du canal affecte les performances et l'efficacité du transistor. Quatre épaisseurs de 5, 10, 15 et 20 nm ont été étudiées.

**Mot clés :** a-IGZO, Transistor à couche mince (TFT), Simulation (SILVACO /ATLAS).

---

## Abstract

Indium Gallium Zinc Oxide (IGZO) is a semiconductor oxide that is increasingly used in the manufacture of thin film transistors (TFTs) due to its specific characteristics, such as high mobility and transparency. In this work, we used numerical simulation by ATLAS SILVACO program to determine how channel thickness affects the performance and efficiency of the transistor. Four thicknesses of 5, 10, 15 and 20 nm have been studied.

**Keywords:** a-IGZO, Thin Films transistor (TFT), Simulation (SILVACO /ATLAS).

---

# Dédicace

---

Je dédie ce modeste travail, à mes très chers parents.

A

**Ma mère**, tes prières m'ont toujours accompagné pour

M'accomplissement de ce travail.

A

**Mon père**, son courage et son amour m'ont inspiré à continuer ce travail.

A

Mes frères

A

Mes sœurs.

A

Toute ma famille.

Je dédie ce mémoire. À mon binôme **SAYAH Walid**, à tous mes amis et à tous les étudiants en microélectronique.

**LABDAOUI Salim.**

# Dédicace

---

Je dédie ce modeste travail, à mes très chers parents.

A

**Ma mère**, tes prières m'ont toujours accompagné pour

M'accomplissement de ce travail.

A

**Mon père**, son courage et son amour m'ont inspiré à continuer ce travail.

A

Mes frères

A

Mes sœurs.

A

Toute ma famille.

Je dédie ce mémoire. À mon binôme **LABDAOUI Salim**, à tous mes amis et à tous les étudiants en microélectronique.

**SAYAH Walid.**

# Table des matières

Remerciements

Dédicace

Dédicace

ملخص

Résumé

Abstract

Listes des acronymes et abréviations

Table des matières

Liste des figures

Listes des tableau

|   |    |
|---|----|
| Introduction générale .....   | 1  |
| Chapitre 1 Transistors en couches minces avec canal en a-IGZO ..... | 3  |
| 1.1 Introduction.....   | 3  |
| 1.2 Transistor en couches minces (TFT).....                         | 3  |
| 1.2.1 Historique de l'évolution des TFTs .....                      | 3  |
| 1.2.2 Fonctionnement des TFTs.....                                  | 6  |
| 1.2.3 Comparaison avec le MOSFET .....                              | 7  |
| 1.3 Développement des TFTs à base d'IGZO.....                       | 9  |
| 1.3.1 Différentes structures de TFT .....                           | 9  |
| 1.3.2 Procédés de fabrication .....                                 | 10 |
| a) Nettoyage du substrat.....                                       | 12 |
| b) Dépôt du métal de grille.....                                    | 13 |
| c) Dépôt de l'isolant de grille.....                                | 13 |
| d) Dépôt de la couche active d'IGZO amorphe.....                    | 13 |
| e) Gravure active.....  | 13 |
| f) Dépôt du métal de source et drain.....                           | 14 |
| g) Gravure des électrodes de source et drain.....                   | 14 |
| 1.4 Caractérisation des TFTs à base d'IGZO .....                    | 14 |

|  |   |    |
|--|---|----|
| 1.4.1  | Caractéristique de transfert $I_{DS}-V_{GS}$ .....                              | 14 |
| 1.4.2  | Caractéristique de sortie $I_{DS}-V_{DS}$ .....                                 | 15 |
| 1.4.3  | Courant de drain en état passant de TFT ( $I_{ON}$ ).....                       | 16 |
| 1.4.4  | Tension de seuil ( $V_{TH}$ ).....  | 17 |
| 1.4.5  | Mobilité ( $\mu_{FE}$ ).....  | 19 |
| 1.4.6  | Pente sous le seuil (SS) .....  | 20 |
| 1.4.7  | Courant en régime bloqué de TFT ( $I_{OFF}$ ) et rapport $I_{ON}/I_{OFF}$ ..... | 21 |
| 1.5  | Propriétés d'IGZO .....   | 21 |
| 1.5.1  | Oxyde semi-conducteur amorphe (AOS).....  | 22 |
| 1.5.2  | Oxyde d'IGZO amorphe .....  | 24 |
| 1.5.3  | Structure atomique .....  | 26 |
| 1.5.4  | Propriétés optiques d'un a-IGZO .....   | 26 |
| 1.5.5  | Niveaux de défaut dans a-IGZO .....   | 27 |
| 1.6  | Les avantages et inconvénients d'IGZO .....                                     | 29 |
| 1.6.1  | Les avantages .....   | 29 |
| 1.6.2  | Les inconvénients .....   | 29 |
| 1.7  | Applications à base de TFTs en a-IGZO .....                                     | 29 |
| Chapitre 2 Logiciel de simulation ATLAS-SILVACO..... |   | 31 |
| 2.1  | Introduction.....   | 31 |
| 2.2  | Présentation du paquet des programmes SILVACO .....                             | 31 |
| 2.2.1  | Les outils interactifs VWF .....  | 32 |
| 2.2.2  | Les outils de simulation .....  | 33 |
| 2.3  | Présentation d'Atlas.....   | 34 |
| 2.4  | Principe de la simulation numérique.....  | 36 |
| 2.5  | L'ordre des commandes.....  | 37 |
| 2.6  | Différents étapes de simulation .....   | 40 |
| 2.6.1  | La spécification de la structure .....  | 41 |

|  |                                      |
|--|--------------------------------------|
| a) La spécification de maillage.....                                     | 41                                   |
| b) La spécification des régions.....                                     | 42                                   |
| c) La spécification des électrodes.....                                  | 43                                   |
| d) La spécification du dopage.....                                       | 45                                   |
| 2.6.2 La spécification du modèle et matérielle.....                      | 45                                   |
| a) La spécification du matérielle.....                                   | 46                                   |
| b) La spécification du modèle.....                                       | 46                                   |
| c) La spécification du contact.....                                      | 47                                   |
| 2.6.3 Les méthodes numériques.....                                       | 47                                   |
| a) La méthode de Gummel.....   | 48                                   |
| b) La méthode de Newton.....   | 48                                   |
| c) La méthode de Blocs.....  | 48                                   |
| 2.6.4 Spécification des solutions .....                                  | <b>Erreur ! Signet non défini.</b> 8 |
| a) Log.....  | 48                                   |
| b) Solve.....  | 48                                   |
| c) Load et save.....   | 49                                   |
| 2.6.5 Analyse des résultats.....   | 49                                   |
| a) Extract.....  | 49                                   |
| b) Tonyplot.....   | 49                                   |
| <br>   |                                      |
| Chapitre 3 Résultats et discussions .....                                | 50                                   |
| 3.1 Introduction.....  | 50                                   |
| 3.2 Structure TFT et paramètres de sortie.....                           | 50                                   |
| 3.2.1 La structure TFT a-IGZO .....                                      | 50                                   |
| 3.2.2 Les Paramètres de sortie .....                                     | 54                                   |
| 3.3 Effet de la variation des épaisseurs de la couche active a-IGZO..... | 56                                   |

|  |    |
|--|----|
| 3.3.1 Les caractéristiques de transfert $I_{DS}-V_{GS}$ de TFT en utilisant des épaisseurs différentes de la couche du canal a-IGZO .....                      | 56 |
| 3.3.2: Les caractéristiques de sortie $I_{DS}-V_{DS}$ pour différentes tensions de grille $V_{GS}$ pour différentes épaisseurs de couche du canal a-IGZO ..... | 60 |
| 3.4 Conclusion .....   | 61 |
| Conclusion générale .....  | 62 |
| Références bibliographiques.....   | 63 |

## Listes des acronymes et abréviations

|                                  |  |
|----------------------------------|--|
| a-IGZO :                         | Matériau, l'oxyde d'indium gallium zinc amorphe.   |
| AMFPI :                          | Active Matrix Flat Panel Imager.   |
| AOS :                            | Matériau, oxyde semi-conducteur amorphe.   |
| Al <sub>2</sub> O <sub>3</sub> : | Matériau, oxyde d'aluminium.   |
| AMOLED :                         | Matrice active à diodes électroluminescentes organiques.                                   |
| BCE :                            | Back Channel Etch.   |
| CBM :                            | La bande de conduction minimum.  |
| CONMOB :                         | Modèle de la concentration dépendante.   |
| DRX :                            | Diffraction des rayons X.  |
| ESL :                            | Etch Stopper Layer.  |
| <i>E<sub>g</sub></i> :           | <i>Énergie de Gap (V).</i>   |
| <i>E<sub>c</sub></i> :           | <i>Énergie de la bande de conduction (V).</i>  |
| <i>E<sub>v</sub></i> :           | <i>Énergie de la bande de valence (V).</i>   |
| <i>E<sub>D</sub></i> :           | <i>Énergie de point gaussien (eV).</i>   |
| <i>E<sub>a</sub></i> :           | <i>Pente énergétique queue-bande de conduction (eV).</i>                                   |
| <i>E<sub>d</sub></i> :           | <i>Pente énergétique queue-bande de valence (eV).</i>                                      |
| FLDMOB :                         | Modèle de dépendance du champ électrique.  |
| JFET:                            | Junction Field Effect Transistor.  |
| <i>I<sub>DS</sub></i> :          | <i>Courant drain-source (A).</i>   |
| <i>g</i> :                       | <i>La transconductance de transistor.</i>  |
| <i>g<sub>ta</sub></i> :          | <i>Densité efficace à <math>E_c</math> (<math>\text{cm}^{-3}\text{eV}^{-1}</math>).</i>    |
| <i>g<sub>td</sub></i> :          | <i>Densité efficace à <math>E_v</math> (<math>\text{cm}^{-3}\text{eV}^{-1}</math>).</i>    |
| <i>g<sub>gd</sub></i> :          | <i>Total densité (<math>\text{cm}^{-3}\text{eV}^{-1}</math>).</i>                          |
| <i>L</i> :                       | <i>La longueur du canal.</i>   |
| LCD :                            | L'écran à cristaux liquides.   |
| MOS :                            | Oxyde métallique semi-conducteur   |
| MOSFET:                          | Metal Oxide Semiconductor Field Effet Transistor.  |
| MgO :                            | Matériau, oxyde de magnésium.  |
| <i>N<sub>c</sub></i> :           | <i>Densité d'états efficace dans la bande de conduction (<math>\text{cm}^{-3}</math>).</i> |
| <i>N<sub>v</sub></i> :           | <i>Densité d'états efficace dans la bande de valence (<math>\text{cm}^{-3}</math>).</i>    |

|                    |  |
|--------------------|--|
| S :                | Source.  |
| Si :               | Silicium.  |
| SC :               | Semi-conducteur.   |
| SiO <sub>2</sub> : | Matériau, oxyde de silicium  |
| SS :               | Pente sous le seuil.   |
| SILVACO :          | Silicon Valley Corporation.  |
| T :                | Épaisseur du canal.  |
| TFT :              | Transistor à couche mince (thin film transistor en Anglais TFT).   |
| TCAD :             | Technology Computer Aided Design.  |
| V <sub>GS</sub> :  | <i>Tension grille-source.</i>  |
| V <sub>DS</sub> :  | Tension drain-source.  |
| V <sub>Th</sub> :  | Tension de seuil.  |
| VBM :              | La bande de valence maximale.  |
| W :                | La largeur du canal.   |
| ZnO :              | Matériau, l'oxyde de zinc.   |
| μ <sub>FE</sub> :  | La mobilité à effet de champ/ la mobilité des porteurs de charge majoritaires de la couche semi-conductrice. |
| μ <sub>sat</sub> : | Mobilité dans le régime saturé (cm <sup>2</sup> V <sup>-1</sup> s <sup>-1</sup> ).                           |
| μ <sub>lim</sub> : | Mobilité en régime linéaire (cm <sup>2</sup> V <sup>-1</sup> s <sup>-1</sup> ).                              |
| μ <sub>n</sub> :   | <i>Mobilité des électrons (cm<sup>2</sup>V<sup>-1</sup>s<sup>-1</sup>).</i>                                  |
| μ <sub>p</sub> :   | <i>Mobilité des trous (cm<sup>2</sup>V<sup>-1</sup>s<sup>-1</sup>).</i>                                      |
| χ:                 | <i>Affinité électronique (eV).</i>   |
| ε:                 | <i>Permittivité relative (pF/ m).</i>  |
| σ <sub>D</sub> :   | Écart type (eV).   |

## Liste des figures

|  |    |
|--|----|
| <b>Figure 1.1</b> : Historique des transistors en couches minces.....  | 3  |
| <b>Figure 1.2</b> : Schéma d'une matrice active pour écran LCD.....  | 5  |
| <b>Figure 1.3</b> : Structure d'un MOSFET.....   | 7  |
| <b>Figure 1.4</b> : Schéma des structures classiques de TFT sans passivation : a) « empilée » Grille dessus (Top Gate), b) « empilée » grille dessous (Bottom Gate), c) Coplanaire (grille dessus), d) Coplanaire inversée (grille dessous).....   | 9  |
| <b>Figure 1.5</b> : Structures « empilées et grille dessous » des TFTs : a) BCE ; b) ESL.....  | 11 |
| <b>Figure 1.6</b> : Procédé de fabrication d'un TFT.....   | 12 |
| <b>Figure 1.7</b> : Caractéristique de transfert $I_{DS}-V_{GS}$ d'un TFT n MOS à différente $V_{DS}$ : En Echelle semi logarithme (gauche) ; en échelle linéaire (droite).....  | 15 |
| <b>Figure 1.8</b> : Caractéristique de sortie $I_{DS}-V_{DS}$ d'un TFT de type n à différente $V_{GS}$ .....   | 16 |
| <b>Figure 1.9</b> : Extraction de la tension de seuil en régime linéaire à partir d'une courbe $I_{DS}-V_{GS}$ à $V_{DS}= 0.1 V$ .....   | 18 |
| <b>Figure 1.10</b> : Extraction de la tension de seuil en régime linéaire à partir d'une courbe $\sqrt{I_{DS}}-V_{GS}$ à $V_{DS} = 10 V$ .....   | 18 |
| <b>Figure 1.11</b> : Extraction de la pente sous le seuil à partir d'une courbe $I_{DS}-V_{GS}$ .....  | 20 |
| <b>Figure 1.12</b> : (a) Formation amorphe et (b) propriétés de transport d'électrons films $In_2O_3$ , $Ga_2O_3$ couches minces. Les valeurs en (b) indiquent la mobilité Hall électronique ( $cm^2V^{-1}s^{-1}$ ) avec la densité ( $10^{18} cm^{-3}$ ) entre parenthèses .....  | 22 |
| <b>Figure 1.13</b> : a) Diagramme énergétique des atomes d'Oxygène et de Métal non liés b) Diagramme énergétique d'une liaison ionique Oxygène-métal VBM : Maximum de la bande de valence, CBM : Minimum de la bande de Conduction c) Schéma illustrant le minimum de la bande de conduction d'un AOS d) Schéma illustrant le Minimum de la bande de conduction d'un oxyde Cristallin..... | 23 |
| <b>Figure 1.14</b> : Recouvrement des orbitales de type s en fonction de le nombre quantique Principal n.....  | 24 |
| <b>Figure 1.15</b> : Résultat DRX.....   | 26 |
| <b>Figure 1.16</b> : Spectre de transmittance optique d'échantillons de substrat en verre et de film mince de verre/a-IGZO.....  | 27 |
| <b>Figure 1.17</b> : Modèles schématiques de sous-gap DOS en a) a-IGZO et b) a-Si:H.....   | 28 |

|  |    |
|--|----|
| <b>Figure 1.18</b> : Exemple d'applications issues de la technologie TFT : a) téléviseurs LCD, b) radiographie X, c) écrans AMOLED de téléphone portable et d) Écran OLED flexible.....                          | 30 |
| <b>Figure 2.1</b> : Organigramme de la structure VWF.....  | 32 |
| <b>Figure 2.2</b> : Entrées et sorties d'Atlas.....  | 35 |
| <b>Figure 2.3</b> : Ordre des groupes des commandes dans un programme Atlas (les commandes fondamentales afférentes).....  | 38 |
| <b>Figure 2.4</b> : Géométrie et les dimensions du composant.....  | 40 |
| <b>Figure 2.5</b> : Maillage à deux dimensions (x,y).....  | 42 |
| <b>Figure 2.6</b> : Définition des régions.....  | 43 |
| <b>Figure 2.7</b> : Définition d'électrodes.....   | 44 |
| <b>Figure 2.8</b> : Définition de dopage.....  | 45 |
| <b>Figure 2.9</b> : Caractéristiques $I_{DS}-V_{GS}$ sous tonnyplot.....   | 49 |
| <b>Figure 3.1</b> : Coupe schématique de la structure TFT a-IGZO utilisée dans la simulation.....  | 51 |
| <b>Figure 3.2</b> : La distribution de la densité d'états dans la couche a-IGZO.....   | 52 |
| <b>Figure 3.3</b> : Méthodes d'extraction des paramètres de sortie du TFT (a-IGZO).....  | 56 |
| <b>Figure 3.4</b> : Caractéristique de transfert en linéaire (a) et semi-logarithmique (b) de transistors de 5, 10, 15 et 20 nm d'épaisseur de couche active .....   | 57 |
| <b>Figure 3.5</b> : Tension de seuil (a), rapport $I_{ON}/I_{OFF}$ (b), mobilité (c) et pente sous le seuil (d) des TFTs en fonction de l'épaisseur du canal.....  | 58 |
| <b>Figure 3.6</b> : Les caractéristiques de sortie $I_{DS}-V_{DS}$ pour différentes tensions de grille $V_{GS}$ pour différentes épaisseurs de couche du canal a-IGZO : a) 5 nm b) 10 nm c) 15 nm d) 20 nm ..... | 61 |

**Listes des tableau**

**Tableau 3.1** : Les paramètres physiques des matériaux constituant le transistor TFT (a-IGZO).....53

**Tableau 3.2** : Les sorties calculées à partir de la caractéristique de transfert  $I_{DS}-V_{GS}$ .....58

## Introduction générale

---

Les transistors attirent beaucoup l'attention dans la recherche en raison de leur application dans les circuits logiques. Le développement de la technologie des transistors conduit à la découverte du transistor semi-conducteur à oxyde métallique qui était le secret du développement de la technologie numérique. Les transistors à couche mince (TFT) sont un type de transistors à oxyde métallique semi-conducteur (MOS) et qui ont reçu beaucoup d'attention en raison de leur facilité de fabrication et de leurs applications à large gamme, en particulier dans les écrans plats et les écrans mobiles [1].

Le transistor en couches minces à base de semi-conducteur à oxyde amorphe (AOS) comme InGaZnO amorphe a reçu beaucoup d'attention ces dernières années en raison de la transmittance optique élevée, haute mobilité, faible coût, stabilité chimique, dépôt facile pour une grande surface et compatible avec électronique flexible [1].

Des études récentes ont montré que la performance des TFT dépend beaucoup du matériau diélectrique de la grille. Il est évalué selon plusieurs critères tels que mesure de la mobilité à effet de champ, tension de seuil, la pente sous le seuil et le Rapport  $I_{ON}/I_{OFF}$  [2].

L'épaisseur du canal est un facteur important pour optimiser le travail d'un a-IGZO TFT. Il a été observé que la stabilité du a-IGZO TFT s'améliorait avec l'augmentation de l'épaisseur du canal. En revanche, d'autres travaux ont montré qu'une diminution de l'épaisseur du canal TFT améliorerait sa stabilité. Par conséquent, il semble que l'étude expérimentale de l'effet de l'épaisseur sur la stabilité ne soit pas concluante en raison de nombreux facteurs. Par exemple, la contamination lors de la fabrication du TFT, la densité des défauts dans les films de canal, la morphologie de ces films ou l'absorption des gaz ambiants pendant ou après la fabrication [1].

Le but de notre travail est focalisé sur l'étude de l'effet de l'épaisseur de la couche du canal sur un transistor en couches minces TFT à base de (a-IGZO).

Pour atteindre cet objectif, notre travail comporte à étudier les propriétés pouvant être affectées par l'épaisseur de la couche de canal de transistor TFT, dans les étapes suivantes :

- présenter les caractéristiques de transfert  $I_{DS}-V_{GS}$  du transistor.
- présenter les caractéristiques de sortie  $I_{DS}-V_{DS}$  de transistor.
- Extraire la mobilité à effet de champ ( $\mu_{FE}$ ).
- Extraire la tension de seuil( $V_{Th}$ ).
- Extraire la pente sous le seuil(SS).
- Rapport  $I_{ON}/I_{OFF}$ .

Notre mémoire a été organisé en trois chapitres comme suit :

Le premier chapitre présente les propriétés physiques et électriques d'IGZO. Et de même, une étude bibliographique sur les TFTs à base d'IGZO amorphe. Avec leurs applications à l'heure actuelle.

Le deuxième chapitre contient des généralités sur le simulateur technologique SILVACO-TCAD, où nous présentons son principe, son mode fonctionnement et ses commandes.

Le troisième chapitre est consacré à la présentation des résultats expérimentaux du l'effet de l'épaisseur de la couche du canal sur un transistor en couches minces TFT à base de (a-IGZO), et étudier les caractéristiques des TFT et des méthodes utilisées pour extraire leurs paramètres électriques.

Enfin, nous terminons par une conclusion générale.

# Chapitre 1 Transistor en couches minces avec canal en a-IGZO

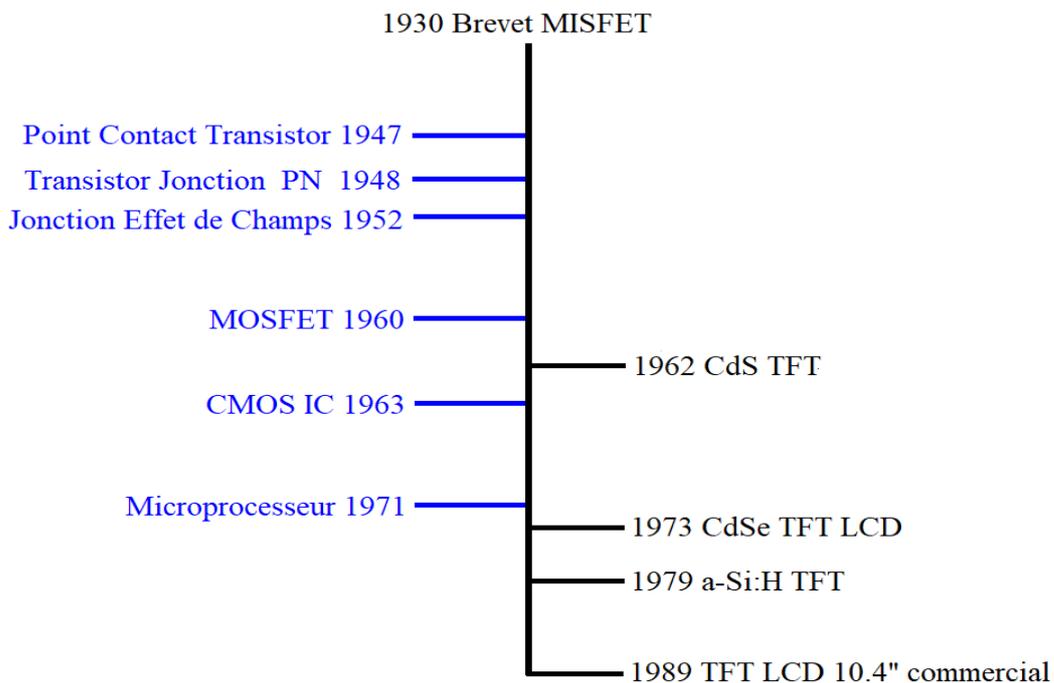
---

## 1.1 Introduction

Dans ce chapitre présente l'étude des transistors à couches minces (TFT) à base d'IGZO amorphe, Qui contient un résumé de l'histoire des transistors à couches minces (TFT) et son principe de fonctionnement. Est suivi par leur développement et leur différentes structures et leur caractérisation, après suivi par les propriétés d'IGZO, À la fin du chapitre, il contient les avantages et les inconvénients et les applications TFT à base du IGZO utilisées en mémoire.

## 1.2 Transistor en couches minces (TFT)

### 1.2.1 Historique de l'évolution des TFTs



**Figure 1.1** : Historique des transistors en couches minces [1].

L'histoire des transistors en couches minces fut jalonnée de plusieurs étapes [Figure 1.1](#), allant de la naissance du concept du transistor jusqu'à la commercialisation de produits les utilisant. Le tout premier rapport traitant des transistors date de 1930, il est attribué à Julius Edgar Lilienfeld lors du dépôt d'un brevet. Ces documents sont les premiers à présenter l'idée de contrôler le courant électrique. Toutefois, aucune preuve du fonctionnement de ces dispositifs n'a été réalisée. Pour obtenir une première preuve de concept, il faut attendre l'année 1948 avec les travaux de William Bradford Shockley au sein des « Bell Laboratoires ». Celui-ci obtient le prix Nobel en 1956 conjointement avec John Bardeen et Walter Houser Brattain pour leurs recherches sur les semi-conducteurs et leur découverte de l'effet transistor. Ces deux derniers ont découvert le « point contact transistor » en 1948, alors que Shockley proposait en 1949 le transistor à jonction PN et en 1952 le transistor à jonction effet de champ (JFET) [\[1\]](#).

Le premier transistor en couches minces, (dispositif étudié dans ce manuscrit) n'a été fabriqué qu'en 1962 au « RCA Laboratoires ». Il a été produit par l'évaporation successive d'une couche de sulfure de cadmium (CdS) polycristallin et d'oxyde de silicium à travers des masques sur un substrat isolant en verre. A partir des années 1960 les performances de ces dispositifs ont été améliorées grâce à l'utilisation de matériaux alternatifs, tel que le séléniure de cadmium (CdSe) (type n) et le tellure (Te) (type p) atteignant tous les deux des mobilités respectivement de l'ordre de 30 et 200  $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ). Il est à noter que le premier TFT imprimé a été produit dans les années 60. En effet, en 1967 Sihvonen réalise un TFT totalement imprimé en utilisant des encres de CdSe: CdS pour réaliser le canal semiconducteur, un ciment basé sur des silicates pour déposer la couche isolante et une pâte de mercure et d'indium (Hg: In), pour créer les électrodes [\[1\]](#).

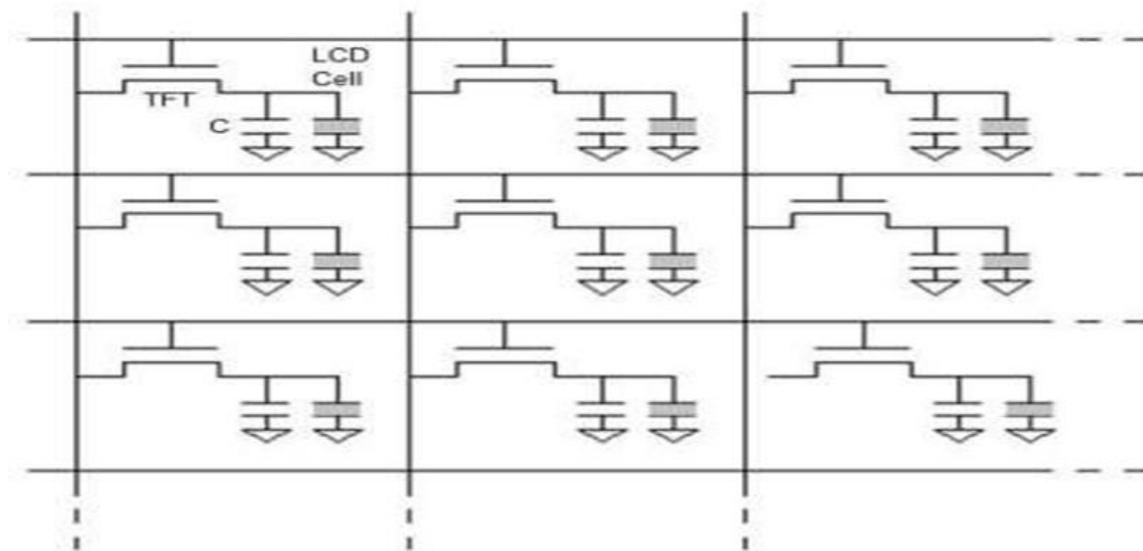
Silicates pour déposer la couche isolante et une pâte de mercure et d'indium (Hg: In), pour créer les électrodes. Cependant, l'émergence entre 1960 et 1963 des transistors à effet de champ métal oxyde semi-conducteur (MOSFET), basés sur les wafers de silicium monocristallin, a mis un frein au développement des TFT. Néanmoins, dix ans plus tard, un regain d'intérêt fut observé dans l'histoire de ces dispositifs et ce grâce à la publication de Lechner en 1971. Elle démontre la possibilité de contrôler chaque pixel d'un affichage « liquide Crystal display » (LCD) avec un transistor en couche mince. Ces systèmes sont appelés «

matrices actives » (Figure 1.2). Elles sont composées d'un TFT s'ouvrant pendant un laps de temps très court, permettant ainsi la charge d'une capacité (C). Cette dernière, une fois chargée pourra maintenir la cellule LCD ouverte jusqu'au prochain rafraîchissement (ouverture du TFT) [1].

Les MOSFETs ne sont pas adaptés pour ces applications, à cause du coût prohibitif pour une grande surface. De plus, les matrices actives permettent d'améliorer les performances d'affichage, notamment en diminuant les problèmes de diaphonie.

La Figure 1.2 présente le schéma de matrice active simple. Cependant, il peut être complexifié, en particulier, pour les matrices actives dans les écrans de type « organiclight emitting diode» (OLED). Ces circuits nécessitent au minimum deux TFT.

Un pour l'adressage du condensateur et un second pour l'alimentation de la diode organique émettant la lumière. Ce second transistor est maintenu ouvert par la décharge du condensateur.



**Figure 1.2 :** Schéma d'une matrice active pour écran LCD [1].

Pour permettre l'émergence d'applications industrielles, une seconde avancée technologique a été nécessaire : il s'agit de l'utilisation du silicium amorphe hydrogéné (a-Si:H) comme matériau semi-conducteur. Bien qu'il présente une moins bonne mobilité que le Cd:Se, seulement  $1 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ , il a l'avantage d'avoir un coût de fabrication faible ainsi qu'une bonne reproductibilité et une excellente uniformité sur grande surface. La première publication

traitant des TFTs à base d'a-Si:H a été réalisée en 1979 par Le Comber, Spear et Ghaith. Néanmoins. Une décennie supplémentaire a été nécessaire pour voir l'apparition des premiers écrans TFTs commerciaux, soit à partir de 1989 [1].

L'évolution du transistor TFT est toujours en cours. Ainsi les performances électriques, principalement en terme de mobilité, du TFT à base de silicium amorphe est insuffisante pour les besoins plus avancés des écrans AMLCD comme la résolution plus haute (~4000x2000 pixels) et l'adressage plus rapide (>240 Hz). Pour les écrans AMOLED de petite taille comme ceux utilisés dans les téléphones portables et les tablettes, le matériau actuellement utilisé est LTPS (low température poly-Si) ; mais son coût de fabrication et sa dispersion spatiale des performances rendent difficile son emploi sur une surface plus grande comme un écran de télévision. En outre, d'autres domaines d'application émergents suscitent un intérêt croissant pour ce type de transistors à savoir une électronique embarquée à très faibles coûts financiers et environnementaux sur substrat rigide ou flexibles : capteurs intelligents, étiquettes, écrans souples, électroniques sur vêtements, ... Bref, pour toutes ces raisons, le TFT est toujours un domaine de recherche très actif et qui mérite notre intérêt [3].

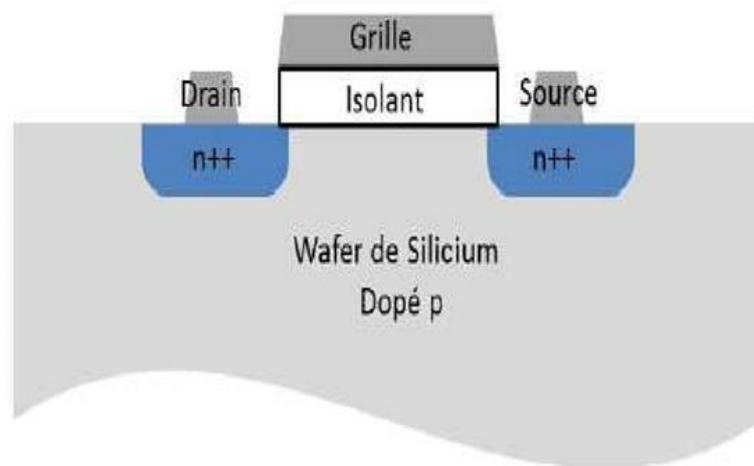
### **1.2.2 Fonctionnement des TFTs**

Un TFT est un transistor à effet de champ constitué par trois électrodes et des couches minces de semi-conducteurs et d'isolants. Les deux électrodes entre lesquelles le courant circule sont appelées « drain » et « source », et la couche semi-conductrice, par laquelle le courant passe, est appelée « couche active ». La conductivité de la couche semi-conductrice est modulée par la tension appliquée à la troisième électrode, la « grille ». Cette dernière se trouve électriquement isolée des autres parties du TFT par une couche d'isolant appelée « isolant de grille ». Cela est le principe basique de fonctionnement du TFT et du MOSFET.

Les TFTs se répartissent en deux types : N et P, selon les porteurs de charge formant le courant principal (électrons pour le type N et trous pour le type P). Nous décrivons ici, d'une façon très simpliste, le mode de fonctionnement d'un TFT du type N. Quand une tension supérieure à la « tension de seuil » est appliquée à la grille ( $V_{GS}$ ), les électrons s'accumulent dans la couche active près de l'isolant de grille, augmentant ainsi la conductivité entre le drain

et la source. Cette région avec une densité de porteurs de type N plus élevée et appelée « canal ». En appliquant une différence de potentiel aux électrodes drain et source ( $V_{DS}$ ), nous obtenons un courant à travers le canal. La densité de porteurs dans le canal et ainsi, le courant entre le drain et la source deviennent plus importants quand  $V_{GS}$  augmente. Nous avons la même physique pour les TFTs du type P sous la tension  $V_{GS}$  négative, avec un canal formé de trous [3].

### 1.2.3 Comparaison avec le MOSFET



**Figure 1.3 :** Structure d'un MOSFET [1].

Les MOSFETs aussi bien que les TFTs sont des transistors à effet de champ dans lesquels l'empilement vertical métal/isolant/semi-conducteur est présent. Par conséquent, leur principe de fonctionnement est similaire. Cependant, deux différences sont à noter :

- La première se situe au niveau de la structure. Comme il a été précédemment expliqué, les TFTs sont composés uniquement de couches minces, ce qui leur permet d'avoir un coût de production faible pour des applications sur grandes surfaces, mais aussi d'envisager des applications flexibles ou encore transparentes. Le MOSFET est, quant à lui, fabriqué sur un wafer de silicium Figure 1.4. Son canal est composé de silicium monocristallin, ce qui lui permet d'obtenir des mobilités de porteurs de charge très élevées. Ce sont deux architectures complémentaires.

- La seconde se situe au niveau du fonctionnement. Pour les MOSFETs, Le courant passe à travers une couche d'inversion, alors que pour les TFTs, Il traverse une couche d'accumulation. En effet, Un MOSFET à l'état bloquant peut être vu comme deux diodes PN têtes-bèches empêchant le passage du courant dans un sens comme dans l'autre. La polarisation de la grille va engendrer la création d'une couche d'inversion dans le canal, qui sera en mesure de laisser passer les électrons. Alors que le TFT à l'état bloquant s'oppose au courant uniquement à cause d'une très forte résistivité. Des charges dans le canal provoquent une augmentation de la conductivité. Ce mode de fonctionnement peut être divisé en deux sous types :

**Enrichissement** : si le canal est bloquant lorsque le potentiel de la grille est nul, et que l'enrichissement par polarisation est nécessaire pour permettre le passage du courant.

**Déplétion** : si le canal est passant lorsque le potentiel de la grille est nul, et que la déplétion par polarisation est nécessaire pour bloquer le passage du courant.

Une erreur courante est de vouloir opposer le MOSFET au TFT. Chacun de ces dispositifs possède des avantages et des inconvénients. Le point fort du premier est indéniablement ses performances (mobilité d'environ  $500 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ ), qui sont supérieures à celle généralement obtenues pour des TFTs. De plus, la très bonne maîtrise des procédés de fabrication permet d'aller toujours plus loin dans la miniaturisation des composants. En 2014, Intel a atteint le nœud technologique de 14 nm avec le processeur « Core M ». Cet avantage permet d'atteindre des densités d'intégration ainsi que des fréquences de fonctionnement incomparables. Parmi ses points faibles, il est possible de citer les températures de fabrication pouvant atteindre les 1000 °C, notamment lors de la fabrication de l'oxyde de grille. Deux autres points faibles du MOSFET sont la taille et la nature du substrat. Il se limite à des « wafers » en silicium de 300 mm de diamètre, alors que les TFTs peuvent être fabriqués sur des substrats carrés ou rectangulaires qui dépassent les  $2 \times 2 \text{ m}^2$  et peuvent être de différentes natures : verre, plastique, rigide, flexible voire même étirable. Ces deux architectures sont donc complémentaires. Là où le MOSFET trouve ses limites, les TFTs peuvent être une alternative excellente. Le meilleur exemple est bien évidemment les matrices actives d'écran LCD, mais avec le développement de ces dispositifs de nouvelles applications voient le jour, notamment dans les « system-on-glass ». A terme, il serait même possible d'envisager des architectures 3D dans lesquelles des TFTs seraient empilés sur des MOSFETs, ce type

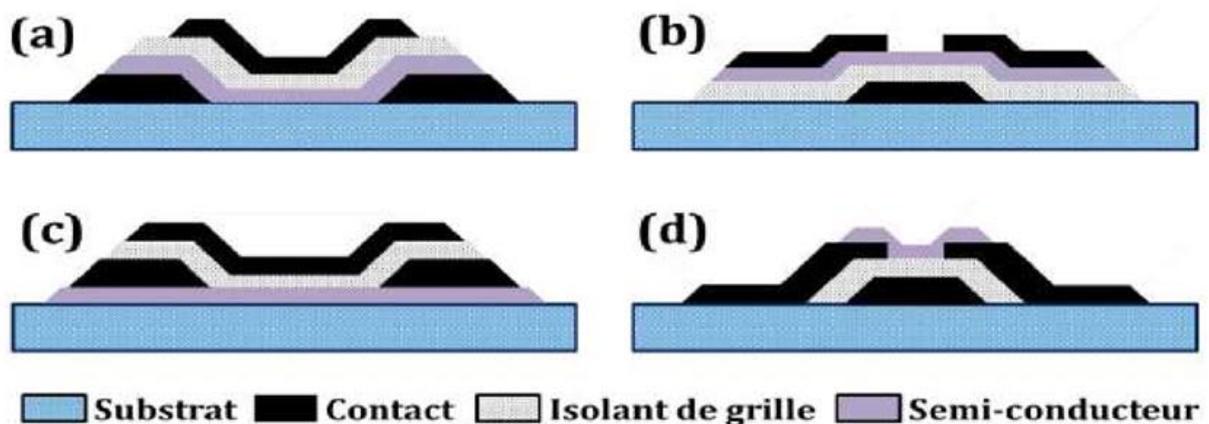
d'architecture pourrait avoir des applications intéressantes, particulièrement dans les mémoires non-volatiles [1].

### 1.3 Développement des TFTs à base d'IGZO

Cette section débute par une introduction rapide sur les structures de base d'un transistor en couches minces existantes. Une de ces structures sera choisie pour la réalisation des TFTs en a-IGZO à notre travail. Les étapes technologiques de cette réalisation seront présentées en détail [4].

#### 1.3.1 Différentes structures de TFT

La structure d'un TFT est définie par la position de la couche active, de l'isolant de grille et des électrodes source et drain. La Figure 1.4 représente quatre structures trouvées le plus souvent dans les études des transistors en couches minces.



**Figure 1.4 :** Schéma des structures classiques de TFT sans passivation : a) « empilée » Grille dessus (Top Gate), b) « empilée » grille dessous (Bottom Gate), c) coplanaire (grille dessus), d) coplanaire inversée (grille dessous) [4].

La structure d'un TFT est typiquement classifiée dans une des deux types : Les structures « empilées » (staggered) ou les structures coplanaires. Les structures « empilées » sont des

configurations dans lesquelles la grille et les drain/source sont disposés de chaque côté de la couche active. Alors qu'avec les structures coplanaires, les trois électrodes se positionnent au même côté de la couche semi-conductrice. Concernant les structures « empilées », on les divise en deux types différents selon la position de la grille par rapport à la couche semiconductrice : la structure dite « grille dessus » (Top Gate) est celle où la grille est au-dessus du semi-conducteur, et la structure dite « grille dessous » (Bottom Gate) est dans laquelle la grille se positionne en dessous de la couche active. Quant aux TFTs coplanaires, ils se retrouvent soit dans la structure coplaire simple où les contacts sont au-dessus de la couche active (grille dessus), soit la structure coplaire inversée dans laquelle les contacts sont sous la couche active (grille dessous) [4].

Dans le cadre de cette mémoire, les TFTs sur lesquels nous avons travaillé sont des TFT Un composé de trois électrodes et des couches minces de semi-conducteurs IGZO amorphe avec d'isolants  $\text{SiO}_2$  (Oxyde d'alumine).

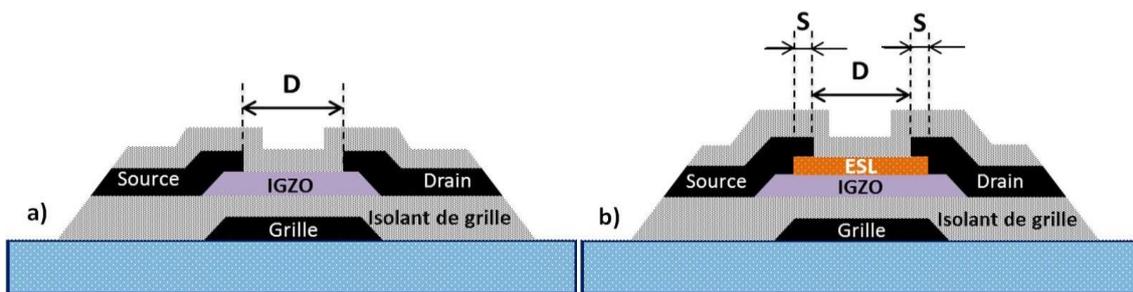
### 1.3.2 Procédés de fabrication

La structure « grille dessous » (Figure 1.5.b) a été choisie car elle est la structure standard de l'industrie et de plus, les étapes technologiques ont été déjà mises en œuvre au laboratoire lors des études des TFTs à base de silicium amorphe. Le changement le plus évident est celui de la couche semi-conductrice, du silicium à l'IGZO.

Cette structure peut être réalisée avec moins de masques de lithographie que son équivalent coplaire inversée, donc possède un gain en termes de coût de production.

La sensibilité du matériau IGZO à l'atmosphère ambiante induit la nécessité d'une couche de passivation. Son dépôt, avant ou après l'étape de dépôt et de définition du contact de source/drain, nous permettra de distinguer deux structures « grille dessous » : « Etch Stopper Layer » (ESL), et « Back Channel Etch » (BCE) (Figure 1.5.a). Pour une BCE, la passivation est faite après la définition de la source et du drain. Concernant l'ESL, la couche « etch stopper » est déposée juste après le dépôt de la couche active (autrement dit, avant de déposer le

contact source/drain). Cette couche va protéger le canal arrière de l'impact de l'atmosphère ambiante, et/ou du dommage éventuellement causée par gravure de source/drain. Cela illustre les avantages de l'ESL par rapport à la BCE. Notons que cette dernière doit avoir un canal plus épais que celui de l'ESL, en raison de la surgravure (du canal), lors de la gravure du niveau S et D [5]. Abordons maintenant les inconvénients de la structure ESL. L'un de ceux-ci concerne la dimension des TFTs (Figure 1.5).

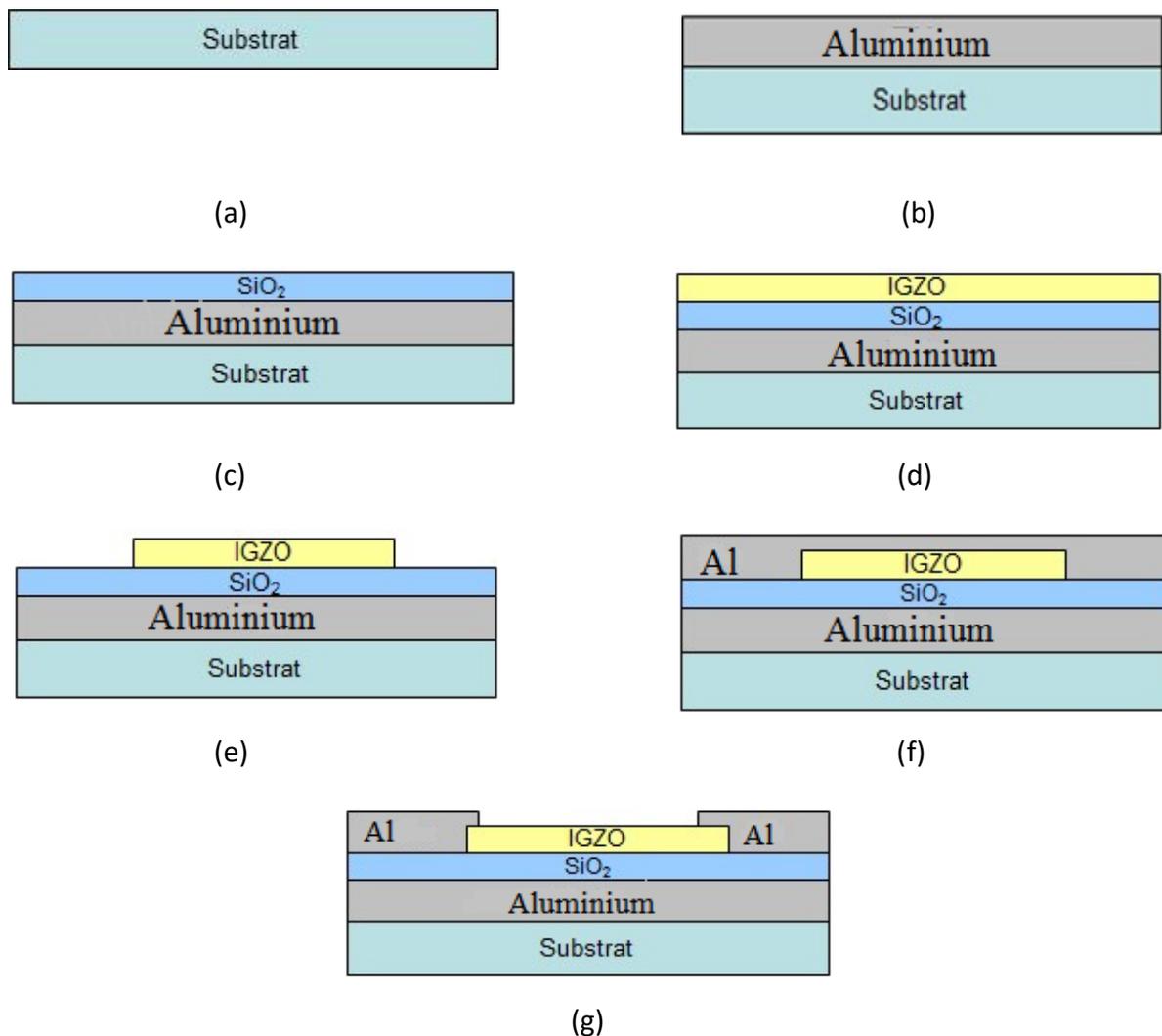


**Figure 1.5** : Structures « empilées et grille dessous » des TFTs : a) BCE, b) ESL [5].

Supposons ici que les deux TFTs de type BCE et ESL ont la même distance entre la source et le drain (notée D). Le TFT de type BCE dispose un canal dont la longueur  $L = D$ . En revanche, de point de vue technologique, le TFT de type ESL nécessite un « recouvrement » (overlap) entre les électrodes (source, drain) et la couche « Etch Stopper », noté S.

Ce recouvrement est typiquement entre 1 et 2  $\mu\text{m}$ . Par conséquent, le TFT de type ESL doit avoir  $L = D + 2S$ . Cela baissera donc le niveau du courant Ion. Par ailleurs, l'augmentation de la dimension des TFTs réduira le pas des pixels, ce qui est à l'opposé de ce que recherchent les fabricants d'écran.

Nous avons choisi la structure BCE pour la réalisation des TFTs à base d'a-IGZO car c'est le plus répandu. Les étapes technologiques sont présentées dans l'ordre suivant [5] :



**Figure 1.6** : Procédé de fabrication d'un TFT [5].

#### a) Nettoyage du substrat

Des wafers silicium classiques de 200 mm ont été utilisés. Avant de commencer les dépôts, ces substrats ont été nettoyés afin d'éliminer les poussières et les traces de résidu organique ou d'autre contamination. Il est important de noter qu'au-dessus de ces substrats silicium, une couche de SiO<sub>2</sub> thermique de quelques centaines de nanomètres a été formée. Cette dernière permet d'avoir une couche isolante entre le substrat (silicium) et les couches métalliques constituant le TFT. Nous nous plaçons alors dans une situation proche des TFTs

réalisés sur verre, tel que cela existe dans l'industrie des écrans, tout en utilisant des tranches de silicium, substrat standard de la ligne du Leti [5].

### **b) Dépôt du métal de grille**

Une bicouche de 100 nm d'Aluminium est définie comme la grille des TFTs. Cette couche a été déposée en plein plaque avec une épaisseur de 200 nm par pulvérisation cathodique en magnétron DC. La couche de d'Aluminium a été déposée afin d'améliorer l'adhésion entre la grille et le substrat [5].

### **c) Dépôt de l'isolant de grille**

Pour la technologie des TFTs à base d'a-IGZO, il y a plusieurs matériaux différents pourront être utilisés en tant que couche isolante de grille. Parmi ceux-ci se trouve le dioxyde de silicium. Ce dernier est, en plus, le plus employé dans l'industrie des écrans plats. Ceci représente une différence par rapport du silicium puisque dans le cas des TFTs en silicium,  $\text{Si}_3\text{N}_4$  est le matériau standard. Notons que le dépôt des couches minces de  $\text{Si}_3\text{N}_4$  ( $\text{SiN}_x$ , en générale) génère typiquement plus d'hydrogène que le processus PECVD utilisé pour déposer la couche de  $\text{SiO}_2$ . C'est pour cette raison que dans le cadre de cette thèse, nous avons choisi  $\text{SiO}_2$  comme l'isolant de grille. Cette couche mince a été déposée par PECVD, d'une épaisseur de 100 nm, à partir d'un mélange de  $\text{SiH}_4$ , d' $\text{H}_2$ , et de  $\text{N}_2\text{O}$  [5].

### **d) Dépôt de la couche active d'IGZO amorphe**

La couche active a été déposée par pulvérisation cathodique DC en utilisant une cible  $\text{InGaZnO}_4$  polycristallin. L'épaisseur de cette couche est d'environ 100 nm. Le dépôt ainsi que les caractérisations de la couche active obtenue seront détaillés plus loin [5].

### **e) Gravure active**

Nous définissons le canal du TFT dans cette étape par gravure de la couche active en utilisant HCl dilué. La vitesse de gravure a été estimée selon chaque concentration de HCl [5].

### **f) Dépôt du métal de source et drain**

Notons qu'un des avantages du matériau IGZO par rapport au silicium est la facilité de prendre le contact ohmique avec le métal (déposé par-dessus) sans avoir besoin d'une zone dopée. Une couche d'Aluminium a été donc déposée comme métal de contact de source et de drain des TFTs, juste après la gravure active, avec les mêmes conditions que le dépôt de la grille, d'une épaisseur de 100 nm. Ce dépôt est réalisé à 200°C [5].

### **g) Gravure des électrodes de source et drain**

Il s'agit dans cette étape de définir les électrodes de source et drain des TFTs. La couche Al est définie par un procédé de gravure humide utilisant le « Alu-etch » ( $\text{H}_3\text{PO}_4$  85% : 25vol +  $\text{HNO}_3$  70% : 1vol +  $\text{CH}_3\text{COOH}$  99,7% : 5vol + EDI : 2vol). La sélectivité de la gravure est de 1 :10, et une légère sur gravure de la couche d'IGZO a été observée (environ 20 nm) [5].

## **1.4 Caractérisation des TFTs à base d'IGZO**

Dans cette partie, on a étudié les caractéristiques de transfert et de sortie seront présentées. Et une description des méthodes d'extraction des paramètres importants d'un TFT.

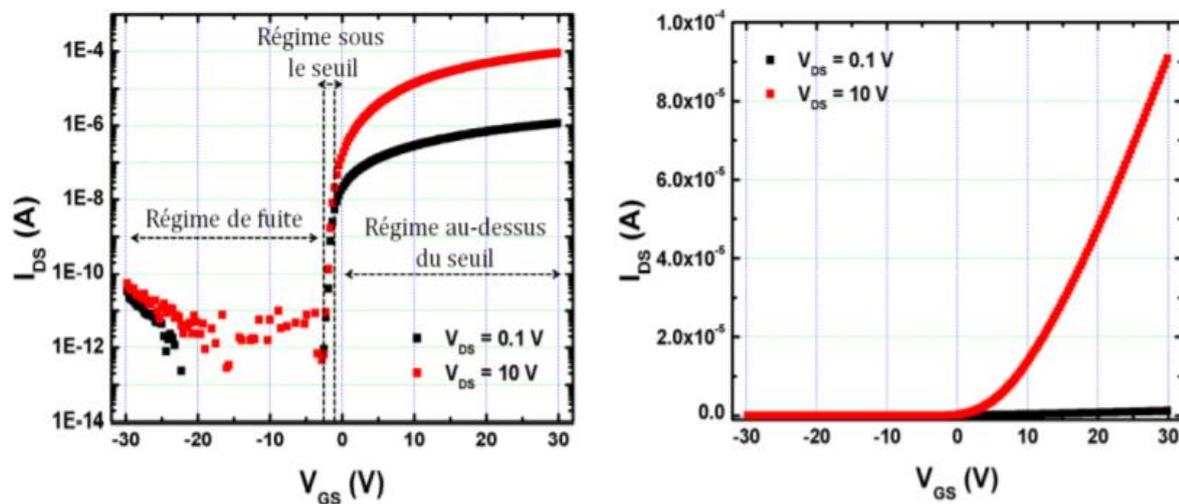
### **1.4.1 Caractéristique de transfert $I_{DS}-V_{GS}$**

Notons qu'afin de simplifier les résultats, toutes les mesures électriques de transistor seront réalisées avec la source placée à la masse. Par conséquent, la polarisation entre la grille

et la source (ou entre le drain et la source) sera la valeur de la tension appliquée sur la grille (ou le drain).

En appliquant une tension constante sur le drain ( $V_{DS}$ ), nous mesurons le courant traversant le canal (ou le courant de drain ( $I_{DS}$ )) en fonction de la tension de grille ( $V_{GS}$ ).

La courbe présentée sur la Figure 1.7 et nommée « la caractéristique de transfert », représente la variation d' $I_{DS}$  en fonction de  $V_{GS}$ , pour des valeurs fixes de  $V_{DS}$  [6].



**Figure 1.7 :** Caractéristique de transfert  $I_{DS}$ - $V_{GS}$  d'un TFT n MOS à différentes  $V_{DS}$  :

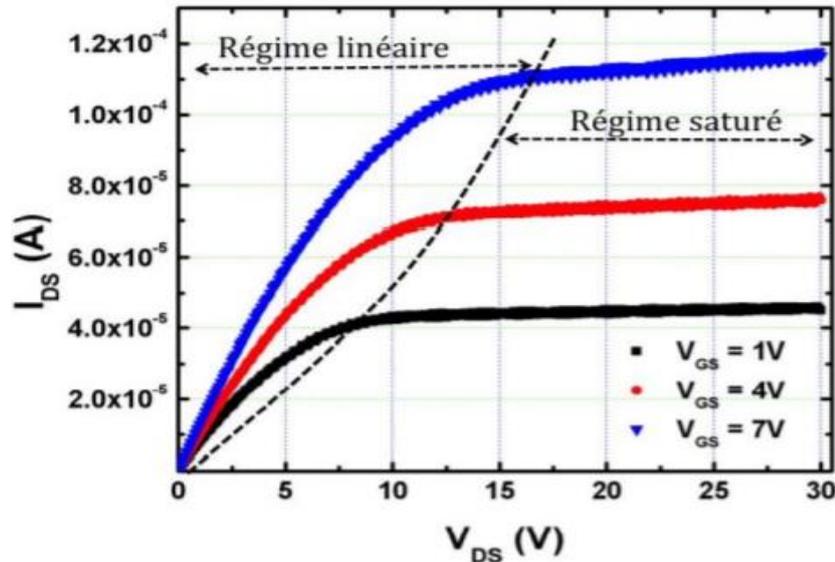
En Echelle semi logarithme (gauche) ; en échelle linéaire (droite) [5].

Les quatre paramètres clés représentant les performances électriques d'un TFT, à partir de courbe de transfert ont été distingués : le courant  $I_{ON}$ , la tension de seuil ( $V_{Th}$ ), la pente sous le seuil (SS) et la mobilité à effet de champ ( $\mu_{FE}$ ). Les méthodes d'extraction de ces paramètres seront présentées par la suite.

#### 1.4.2 Caractéristique de sortie $I_{DS}$ - $V_{DS}$

Abordons à présent une autre façon d'illustrer les différents régimes du fonctionnement d'un transistor. Cette dernière se base sur la tension appliquée au drain ( $V_{DS}$ ).

En appliquant une tension constante sur la grille, on étudie la variation du courant de drain ( $I_{DS}$ ) en fonction de la tension de drain. La courbe alors relevée est appelée la caractéristique de sortie [Figure 1.8](#).



**Figure 1.8** : Caractéristique de sortie  $I_{DS}$ - $V_{DS}$  d'un TFT de type n à différentes  $V_{GS}$  [6].

Selon la tension  $V_{DS}$  appliquée, deux régimes de fonctionnement du TFT peuvent être distingués : le régime linéaire pour de petites valeurs de  $V_{DS}$  et le régime saturé pour de plus grandes valeurs. Dans le régime linéaire, le courant  $I_{DS}$  croît linéairement avec la tension  $V_{DS}$ . En revanche, dans le régime saturé,  $I_{DS}$  n'augmente quasiment plus, et sature en fonction de  $V_{DS}$ . Cette courbe nous permet d'évaluer notamment la qualité du contact entre la couche active et le métal (notamment les contacts source drain) du TFT. La linéarité de la section à basse tension de drain montre que le contact est ohmique. Par ailleurs, l'observation du comportement de  $I_{DS}$  à haute tension  $V_{DS}$  indique si le transistor sature bien ou si on est en présence du phénomène d'injection des électrons chauds (effet Kink ou self-heating dans les TFTs) [6].

### 1.4.3 Courant de drain en état passant de TFT ( $I_{ON}$ )

Le courant  $I_{ON}$  est défini comme étant le courant maximum de drain lorsque le TFT est en état passant.

Dans le régime linéaire,  $I_{DS}$  s'exprime selon la relation suivante :

Avec :

$$I_{DS (lin)} = \frac{W}{L} \mu_{FE} C (V_{GS} - V_{Th}) V_{DS} \quad (1.1)$$

- $W$  et  $L$  la largeur et la longueur du canal, respectivement.
- $\mu_{FE}$  La mobilité à effet de champ.
- $C$  la capacité surfacique.

En régime saturé, le courant de drain est relié avec ces facteurs ci-dessus via l'équation

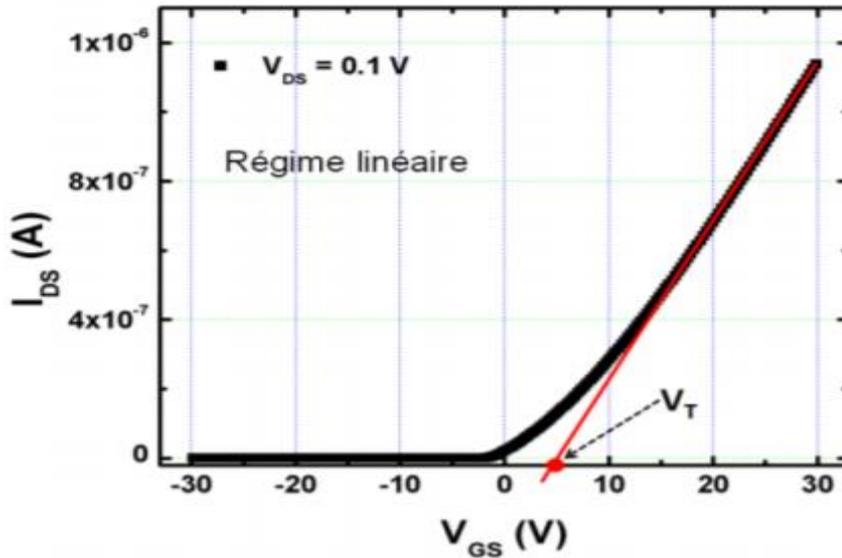
$$I_{DS (sat)} = \frac{W}{2L} \mu_{FE} C (V_{GS} - V_{Th})^2 \quad (1.2)$$

Les relations (1.1) et (1.2) indiquent qu' $I_{ON}$  est proportionnel à la dimension  $W/L$  du TFT, à la mobilité et à la capacité surfacique de l'isolant de grille. Par ailleurs, dans le régime linéaire,  $I_{ON}$  dépend linéairement de la tension  $V_{DS}$  tandis qu'il est indépendant avec  $V_{DS}$  dans le régime saturé. Cela explique les noms utilisés pour chaque régime [6].

#### 1.4.4 Tension de seuil ( $V_{Th}$ )

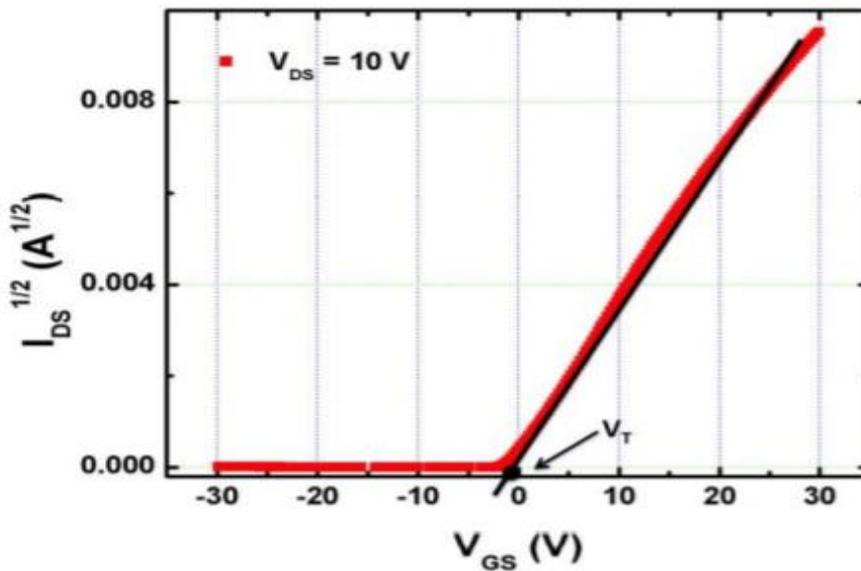
La tension de seuil  $V_{Th}$  est la tension de grille à partir de laquelle apparaît le courant traversant le canal. De même que dans le cas du courant de drain, l'extraction de  $V_{Th}$  est différente selon le régime du fonctionnement du TFT. Dans le régime linéaire,  $V_{Th}$  est extrait à partir de la relation (1.1).

Dans le cas particulier où serait nul,  $V_{Th}$  serait égal à  $V_{GS}$ . La tension de seuil dans le régime linéaire de transistor correspond donc à l'intersection entre la partie linéaire de la courbe  $I_{DS}-V_{GS}$  et l'abscisse (Figure 1.9) D'une courbe  $I_{DS}-V_{GS}$  à  $V_{DS} = 0.1 \text{ V}$  [6].



**Figure 1.9** : Extraction de la tension de seuil en régime linéaire à partir d'une courbe  $I_{DS}-V_{GS}$  à  $V_{DS} = 0.1 \text{ V}$  [6].

En régime saturé, la tension de seuil est calculée à partir de l'expression (1.2). Dans ce régime,  $V_{Th}$  correspond à l'intersection entre la partie linéaire de la courbe  $\sqrt{I_{DS}} - V_{GS}$  et l'abscisse



**Figure 1.10** : Extraction de la tension de seuil en régime linéaire à partir d'une

courbe  $\sqrt{I_{DS}} - V_{GS}$  à  $V_{DS} = 10 \text{ V}$  [6].

Il a été établi dans la littérature que la tension de seuil de TFT dépend de plusieurs paramètres tels que la concentration des porteurs de charge libres dans le canal, la qualité de l'interface entre la couche active et les électrodes ainsi que la qualité de la couche isolant de grille [6].

### 1.4.5 Mobilité ( $\mu_{FE}$ )

La mobilité à effet de champ ( $\mu_{FE}$ ) représente la mobilité des porteurs de charge majoritaires de la couche semi-conductrice. Ce paramètre illustre donc la conductivité du matériau de la couche active d'un transistor. De même que  $V_{TH}$ , la mobilité s'exprime de façon différente selon le régime de fonctionnement du TFT.

En régime linéaire, la mobilité s'exprime comme suite :

$$\mu_{lin} = \frac{L}{W C V_{DS}} \frac{\partial I_{DS}}{\partial V_{GS}} \quad (1.3)$$

Quant à la mobilité dans le régime saturé, elle s'exprime via la relation :

$$\mu_{sat} = \frac{2 L}{W C} \left( \frac{\partial \sqrt{I_{DS}}}{\partial (V_{GS} - V_T)} \right)^2 \quad (1.4)$$

Avec la transconductance de transistor qui s'exprime comme suite :

$$(g_m)_{sat} = \left. \frac{\partial I_{DS}}{\partial V_{GS}} \right|_{V_{DSsat}} = \frac{W}{L} \mu_{FE} C_{OX} (V_{GS} - V_T) \quad (1.5)$$

Ce paramètre dépend de la dimension du canal, de la qualité de la couche d'isolant de grille et celle de la couche active. Il variera donc selon la tension appliquée sur le drain [6].

### 1.4.6 Pente sous le seuil (SS)

La pente sous le seuil est définie comme l'écart de tension nécessaire à appliquer sur la grille pour que le courant de drain augmente d'une décade (en semi logarithme). Elle s'exprime en Volt par décade et sera déterminée à partir de la relation :

$$SS = \frac{\partial V_{GS}}{\partial \text{Log}(I_{DS})} (V_{DS} = \text{Cte}) \quad (1.6)$$

Ce paramètre représente la vitesse de passage entre l'état bloqué et l'état passant d'un TFT. Plus la pente sous le seuil est faible, plus la transition entre ces deux états est rapide. L'extraction de la pente sous le seuil nécessite de tracer la courbe de transfert  $I_{DS}$ - $V_{GS}$  en échelle semi logarithmique. La pente de la partie sous le seuil de cette courbe sera la valeur de SS (Figure 1.11) [6].

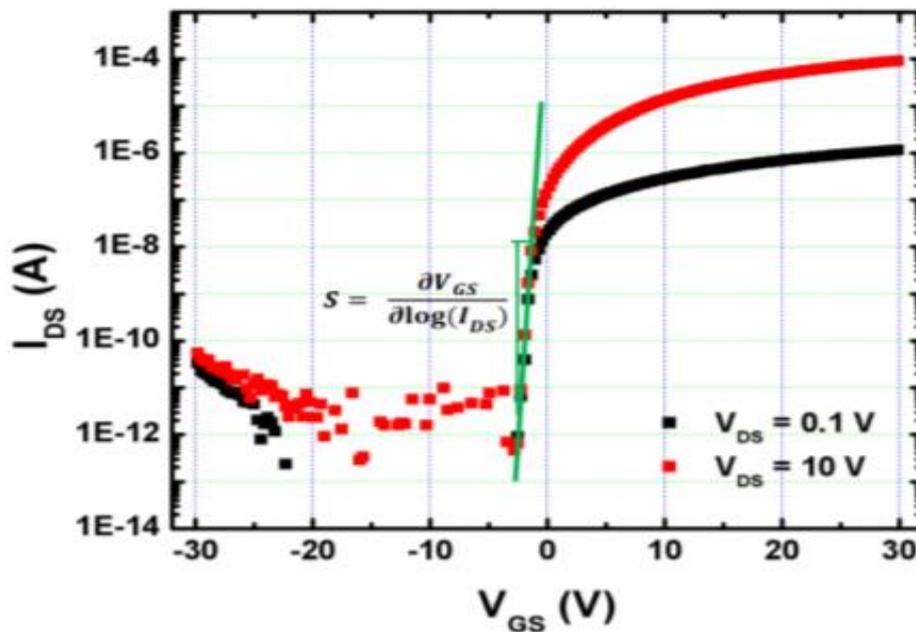


Figure 1.11 : Extraction de la pente sous le seuil à partir d'une courbe  $I_{DS}$ - $V_{GS}$ .

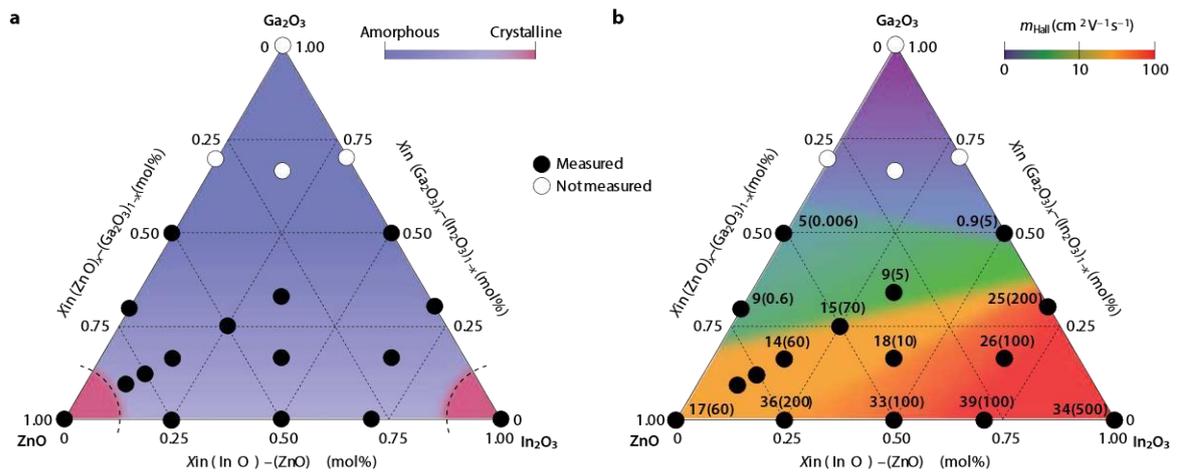
### 1.4.7 Courant en régime bloqué de TFT ( $I_{OFF}$ ) et rapport $I_{ON}/I_{OFF}$

$I_{OFF}$  correspond au courant de fuite lorsque le TFT se trouve en état bloqué. La valeur  $I_{OFF}$  est déterminée à des tensions  $V_{GS}$  et  $V_{DS}$  données. Cependant, la valeur moyenne (parfois la plus basse) du courant de drain en régime bloqué est aussi considérée en tant que courant de fuite du TFT.

Comme nous l'avons vu précédemment, pour le TFT utilisé comme transistor de sélection dans des écrans {matrice active,  $I_{OFF}$  doit être le plus faible possible. Dans le cas où il est utilisé comme une source de courant dans des écrans OLEDs, il faut que le rapport  $I_{ON}/I_{OFF}$  soit le plus élevé possible [5].

## 1.5 Propriétés d'IGZO

Le matériau AOS a-IGZO est composé de trois oxydes binaires  $InO_2$ ,  $Ga_2O_3$  et  $ZnO$ . L'oxyde binaire a une phase cristalline mais lorsqu'il est mélangé pour former un oxyde à plusieurs composants, une phase amorphe est obtenue comme le montre la figure 1-12.a. Dans AOS multi-composants, chaque oxyde affecte la mobilité comme résumé dans la figure 1-12.b. Comme indiqué, chaque fraction des trois oxydes donne des propriétés différentes.  $In_2O_3$ , augmente la mobilité et la densité d'électrons libres,  $Ga_2O_3$  rend le matériau plus stable et améliore son amorphisation tandis que  $ZnO$  forme la matrice pour les autres oxydes [7].



**Figure 1.12 :** (a) Formation amorphe et (b) propriétés de transport d'électrons films  $\text{In}_2\text{O}_3$ ,  $\text{Ga}_2\text{O}_3$  couches minces. Les valeurs en (b) indiquent la mobilité Hall électronique ( $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ) avec la densité ( $10^{18} \text{ cm}^{-3}$ ) entre parenthèses [8].

### 1.5.1 Oxyde semi-conducteur amorphe (AOS)

Les oxydes semi-conducteurs sont principalement constitués par des oxydes multi composants ternaire ou quaternaire tel que : l'InGaZnO (IGZO), le InZnSnO (IZTO), le ZnSnO (ZTO), HfInZnO (HIZO) [1].

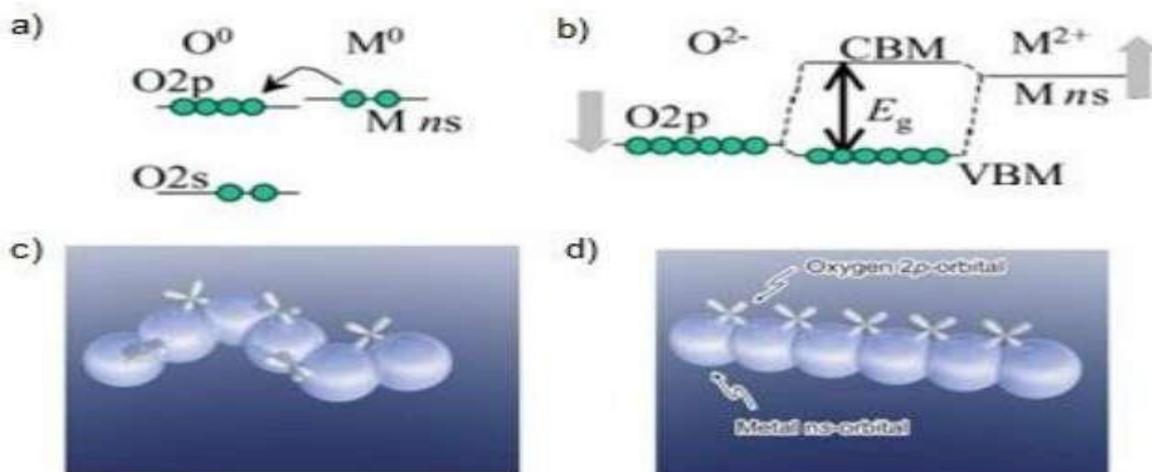
Ces semi-conducteurs ont deux atouts qui les rendent particulièrement attractifs : d'une part, ils sont transparents, d'autre part, ils conservent de bonnes mobilités de porteurs de charge à l'état amorphe. Pour comprendre d'où viennent ces points forts, il est nécessaire de s'intéresser à la liaison métal-oxygène. Cette liaison est principalement ionique : les électrons de l'atome le moins électronégatif sont attirés par l'atome le plus électronégatif. Par définition, dans les oxydes l'atome le plus électronégatif est l'oxygène quel que soit le métal. Ainsi, les électrons de la plus haute orbitale de type sdu métal sont transférés à l'orbitale 2p de l'oxygène Figure 1.13.a.

En physique du solide, les bandes de conduction et de valence peuvent être décrites comme une combinaison linéaire des orbitales atomiques impliquées dans la liaison. La bande de valence étant stabilisée par la liaison, elle aura une énergie inférieure à l'orbitale 2p de l'oxygène, et la bande de conduction étant déstabilisée, elle aura une énergie plus haute que celle de l'orbitale ns du métal Figure 1.13.b. Ce phénomène explique pourquoi les oxydes sont

généralement transparents. En effet, la différence d'énergie des orbitales impliquées dans la liaison métal oxygène induit une énergie de gap importante pour les oxydes. Les gaps de ces matériaux se situent généralement autour de 3 eV, mais peuvent aller bien au-delà comme par exemple l'oxyde de magnésium (MgO) qui atteint 7,8 eV [1].

Plus l'énergie d'un orbital est proche de celui d'une bande, plus son coefficient dans la combinaison linéaire ne sera important. Cela implique que la bande de conduction des oxydes est principalement formée par les orbitales de type s des métaux.

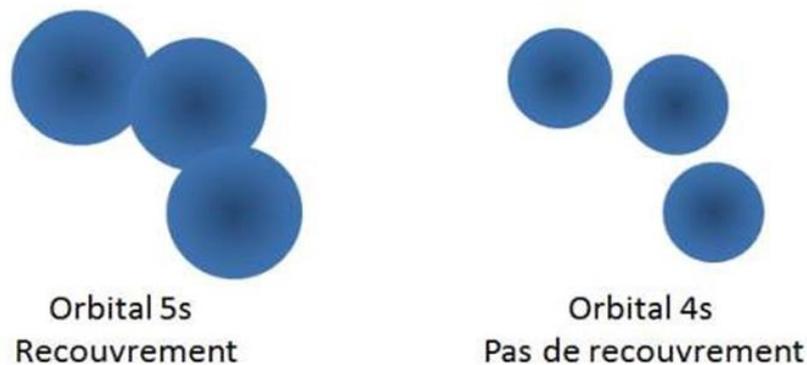
Ces orbitales sont sphériques, donc leur recouvrement est très peu affecté par la structure amorphe Figure 1.13.c ou cristalline Figure 1.13.d. La mobilité des porteurs de charges est donc peu affectée par la structure du matériau [1].



**Figure 1.13 :** a) Diagramme énergétique des atomes d'Oxygène et de Métal non liés  
 b) Diagramme énergétique d'une liaison ionique Oxygène-métal VBM : Maximum de la bande de valence, CBM : Minimum de la bande de Conduction c) Schéma Illustrant le minimum de la bande de conduction d'un AOS d) Schéma illustrant le Minimum de la bande de conduction d'un oxyde Cristallin. Inspirée par [1].

Pour les AOS, une condition supplémentaire est nécessaire pour obtenir de bonnes mobilités. Il est indispensable que les orbitales de types formant la bande de conduction se recouvrent, pour que les électrons puissent emprunter un chemin direct. Pour que cela soit possible les orbitales doivent avoir une taille supérieure à la distance inter-cations. Les cations,

issus des métaux pauvres et ayant une configuration électronique  $(n-1)d^{10}ns^0$  avec  $n \geq 5$  remplissent pleinement cette condition [Figure 1.14](#) Dans le cas des oxydes semi-conducteurs cristallins,  $n \geq 4$  est suffisant pour obtenir le recouvrement entre orbitales car la distance interactions est plus faible que dans les matériaux amorphes. C'est pourquoi le ZnO est également un oxyde semi-conducteur très étudié [\[1\]](#).



**Figure 1.14 :** Recouvrement des orbitales de type s en fonction de le nombre quantique Principal n [\[1\]](#).

### 1.5.2 Oxyde d'IGZO amorphe

De nombreuses études ont mis en lumière des avantages notables de l'IGZO amorphe par rapport à d'autres matériaux pour TFT. Nous résumons ici les propriétés clés qui expliquent l'essor d'a-IGZO lors de ces dernières années.

Le premier avantage est de disposer d'un procédé à basse température, voire à température ambiante. Les TFTs en a-IGZO présentent de bonnes performances électriques même lorsque la couche active est déposée à la température ambiante. Mais ce dépôt peut aussi se faire dans une large gamme de température de dépôt. Tandis que le ZnO a une forte tendance cristalliser dès les moyennes températures, l'IGZO reste amorphe thermiquement jusqu'à 500-600°C. Cette propriété nous offre une large fenêtre de procédé en termes de profil

thermique. Pour les applications flexibles, la réalisation des TFTs ne peut généralement pas dépasser 200°C du fait du substrat.

Un autre point fort de l'IGZO amorphe est la mobilité des porteurs ce qui est notable quand on le compare aux autres semi-conducteurs amorphes tels que l'a-Si ou les organiques. Une mobilité de 10 cm<sup>2</sup>/V s est typiquement atteinte, mais il est également possible d'obtenir jusqu'à 80 cm<sup>2</sup>/V s en jouant sur les compositions chimiques du matériau (notamment les compositions métalliques des cibles). La nature amorphe amène justement une autre propriété intéressante : une très bonne homogénéité des paramètres électriques sur toute la surface. Cela est particulièrement important pour les écrans OLED de grande dimension comme expliqué plus tôt.

Les autres paramètres électriques des TFTs en a-IGZO sont également intéressants. Notons d'abord une tension de seuil plutôt basse : autour de 1 V. La pente sous le seuil est aussi très bonne (0.1 à 0.2 V/décade) ce qui révèle une faible quantité de défauts à l'interface IGZO/isolant de grille et dans la couche active. Enfin le courant de fuite est très faible : de l'ordre de 0.1 pA/μm, ceci même à forte tension de drain, ce qui est encore meilleur que pour l'a-Si.

Avec l'IGZO il est possible d'utiliser plusieurs types d'isolants de grille. Nombre d'entre eux ont été évalués. Le plus courant : SiO<sub>2</sub>, mais aussi : Al<sub>2</sub>O<sub>3</sub>, Y<sub>2</sub>O<sub>3</sub> ou HfO<sub>2</sub>. Le plus souvent une très bonne interface est obtenue. Par ailleurs, il est aisé de faire un contact ohmique avec l'IGZO, ce qui facilite les choix des électrodes de source et drain. Ainsi, on peut obtenir un contact ohmique sur IGZO sans même recourir à une couche semi-conductrice dopée comme c'est le cas avec a-Si, poly-Si ou la plupart des semi-conducteurs.

En résumé, ce matériau IGZO présente de nombreuses qualités intrinsèques qui lui confèrent de très bonnes propriétés électriques et permet de réaliser des TFTs performants avec un procédé à la fois simple et pouvant posséder de larges fenêtres. C'est un excellent candidat pour l'industrie des TFTs notamment face aux nouveaux défis liés aux écrans OLEDs de grande dimension [5].

### 1.5.3 Structure atomique

La figure 1.15 montre la caractérisation de la structure par diffraction des rayons X (DRX). Dans le résultat DRX des films IGZO montrent tous les pics de diffraction attribuables à la phase cristalline. Ces résultats peuvent être utilisés pour déterminer la phase amorphe d'IGZO. En général, le mélange de deux ou plusieurs cations ayant une charge ionique et une taille différentes est efficace pour améliorer la formation d'une phase amorphe et détruire la phase de cristallisation, c'est la raison pour laquelle les AOS sont essentiellement des systèmes à plusieurs composants [9].

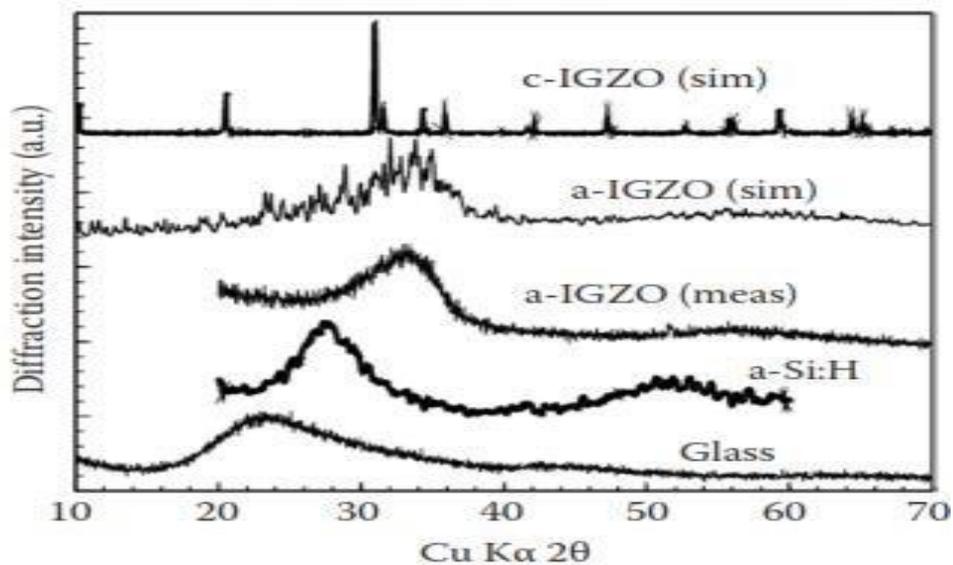
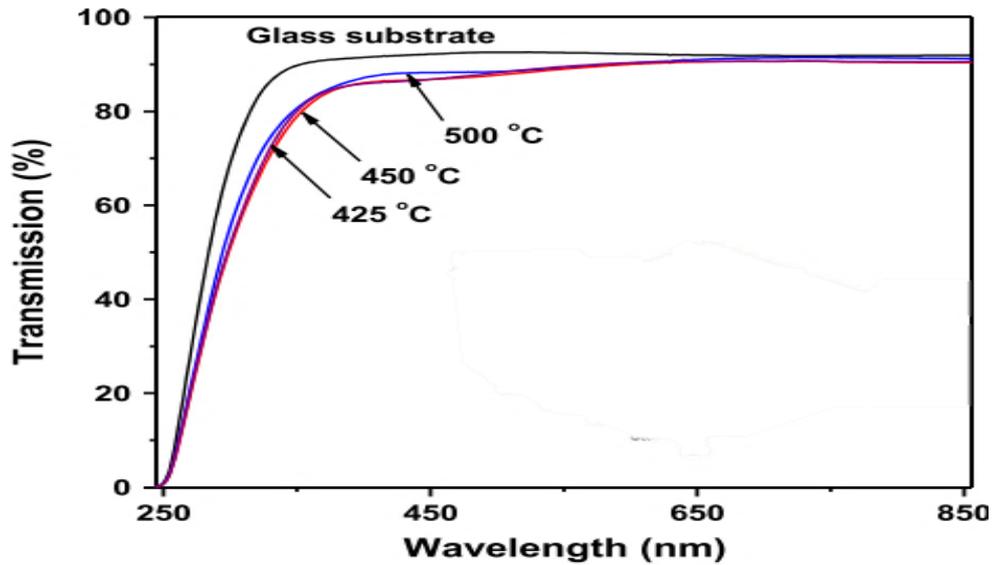


Figure 1.15 : Résultat DRX [10]

### 1.5.4 Propriétés optiques d'un a-IGZO

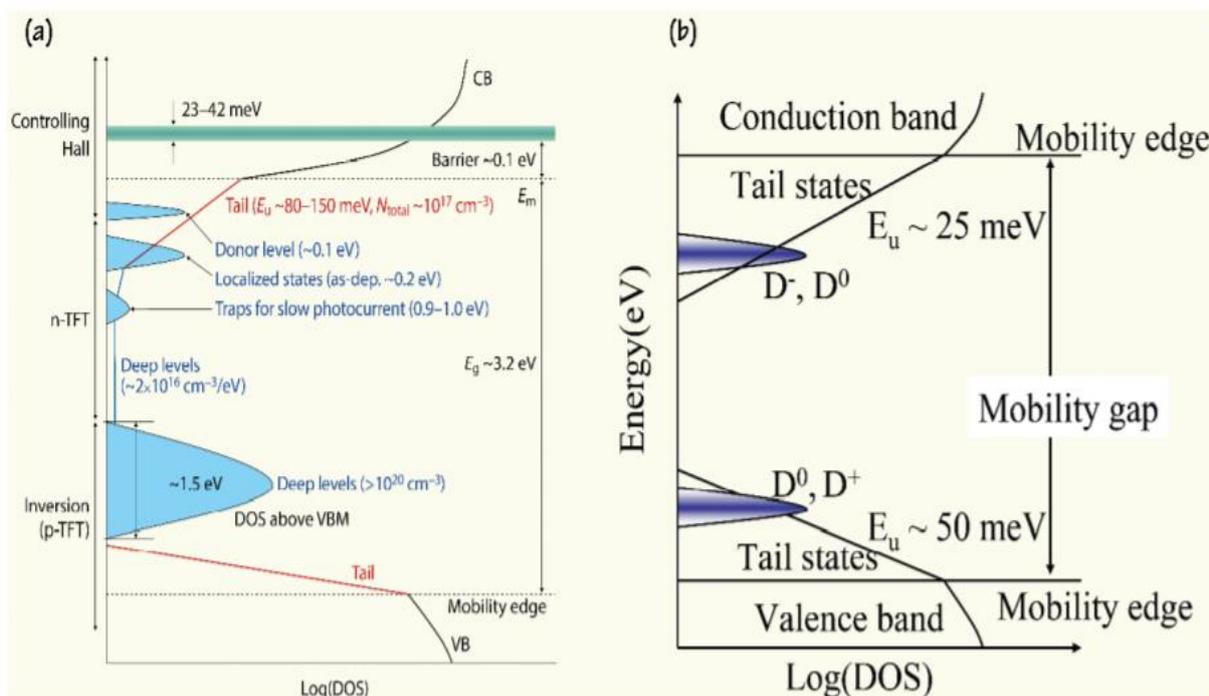
Les a-IGZO ont une large bande interdite et une transmittance élevée. La transmittance caractérisée par la technique UV-VIS. Les films minces a-IGZO présentent une transmittance élevée d'environ 90%. La figure 1.16 montre la transmittance mesurée des films minces a-IGZO [11].



**Figure 1.16** : Spectre de transmittance optique d'échantillons de substrat en verre et de film mince de verre/a-IGZO [11].

### 1.5.5 Niveaux de défaut dans a-IGZO

L'incorporation de semi-conducteurs IGZO dans les appareils électroniques nécessite une étude de leurs propriétés nouvelles et uniques. Pour l'application de dispositif de semi-conducteur, la structure électronique dans le band interdite est également importante parce que les états de défaut dans la bande interdite détériorent les performances de dispositif particulièrement dans les TFTs et d'autres applications a-IGZO. Toutefois, les semi-conducteurs amorphes, les propriétés et les mécanismes de transport des transporteurs sont fortement influencés par le hasard structurel. La figure 1-17 montre une vue schématique de la densité des états (DOS) dans la bande interdite  $D(E)$  pour a-IGZO et a-Si:H. Matériaux amorphes caractérisés par des états de queue en dessous de la bande de conduction minimum (CBM) et au-dessus de la bande de valence maximale (VBM). Bandes de queues qui sont le résultat du désordre dans la structure. a-Si:H a différentes charges en raison des niveaux de donneur et d'accepteur. Les différents états de charge sont étiquetés comme  $D^-$  / $D^0$ /  $D^+$ . Un sous-gap similaire a été révélé pour a-IGZO comme indiqué la figure 1-17.a. Le  $D(E)$  est plus petit dans a-IGZO par rapport à a-Si:H [12].



**Figure 1.17** : Modèles schématiques de sous-gap DOS en a) a-IGZO et b) a-Si:H [12].

De nombreux travaux ont étudié l'origine des états de défaut dans la bande interdite. Ils utilisent plusieurs méthodes pour caractériser et moduler les états des sous-lacunes. Leur origine de défaut a été confirmée par la fonction de densité calculs théoriques (DFT) et analyses optiques et électriques des niveaux de défauts profonds par différents techniques telles que la spectroscopie transitoire de niveau profond (DLTS), transitoire capacitif isothermespectroscopie (ICTS) et spectroscopie de déflexion photothermique (PDS). Ces techniques peuvent fournir des informations détaillées sur les défauts lors de la spectroscopie photoélectronique à rayons X durs (HX-PES) donne un aperçu supplémentaire des niveaux de défauts à l'intérieur de la bande interdite [13].

## 1.6 Les avantages et inconvénients d'IGZO

### 1.6.1 Les avantages

L'amorphe IGZO peut être préparé à basse température et s'est avéré bien adapté pour déterminer la constante optique du film d'IGZO amorphe sur une large plage spectrale.

Propriétés thermoélectriques supérieures pour les dispositifs thermoélectriques tels qu'un capteur d'hydrogène gazeux ou un capteur infrarouge dans des conditions extrêmes, mais pas pour la génération d'énergie thermoélectrique [14].

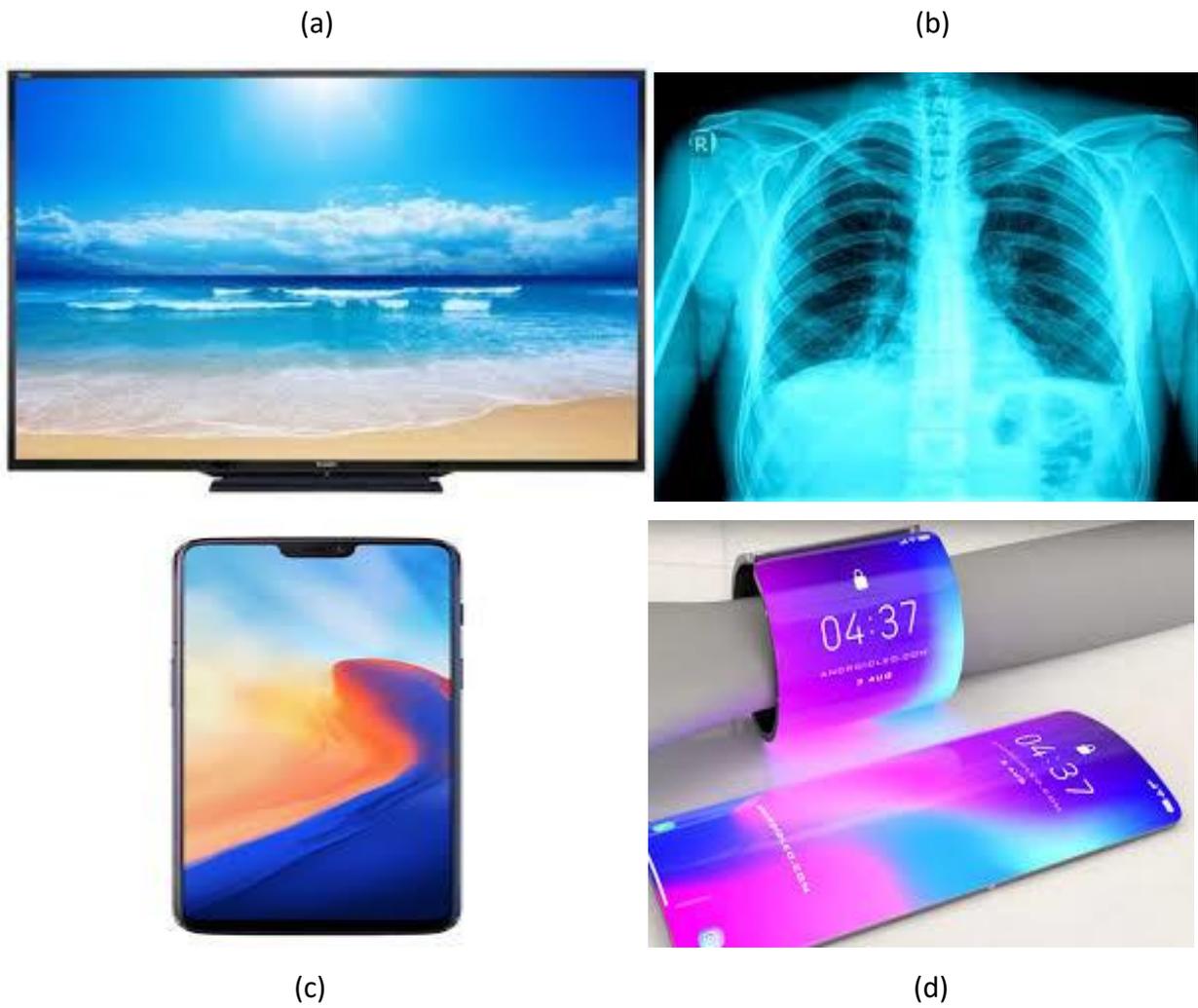
### 1.6.2 Les inconvénients

La bande interdite est plus petite que le cristal et doit être dopée avec un autre élément pour produire les caractéristiques ioniques et augmenter la bande interdite en vue d'applications potentielles [14].

## 1.7 Applications à base de TFTs en a-IGZO

Nous décrivons dans cette partie les différents prototypes et produits réalisés avec des TFTs à base d'IGZO amorphe.

L'utilisation de transistors à couches minces à base d'IGZO dans le domaine des écrans plats lucrative. (LCD or OLED), et les circuits pixels que pour les circuits de commandes d'affichage, et d'autres domaines d'applications font appel aux transistors en couches minces, parmi lesquelles nous pouvons retrouver l'imagerie médicale, qui est certainement le 2nd marché d'activité des TFTs et qui utilise par exemple des afficheurs de type AMFPI (Active Matrix Flat Panel Imager) dans lesquels les TFTs sont intégrés aux convertisseurs de rayons X. On retrouve également les TFTs dans les capteurs biologiques [3].



**Figure 1.18** : Exemple d'applications issues de la technologie TFT : a) téléviseurs LCD, b) radiographie X, c) écrans AMOLED de téléphone portable et d) Écran OLED flexible.

# Chapitre 2 Logiciel de simulation ATLAS-SILVACO

---

## 2.1 Introduction

Le logiciel SILVACO avec l'outil de simulation ATLAS est spécialement conçu pour la modélisation 2D et 3D des composants basés sur la physique des semi-conducteurs, en incluant les propriétés électriques, optiques et thermiques. Il est capable de prédire les caractéristiques électriques de la plupart des composants semi-conducteurs.

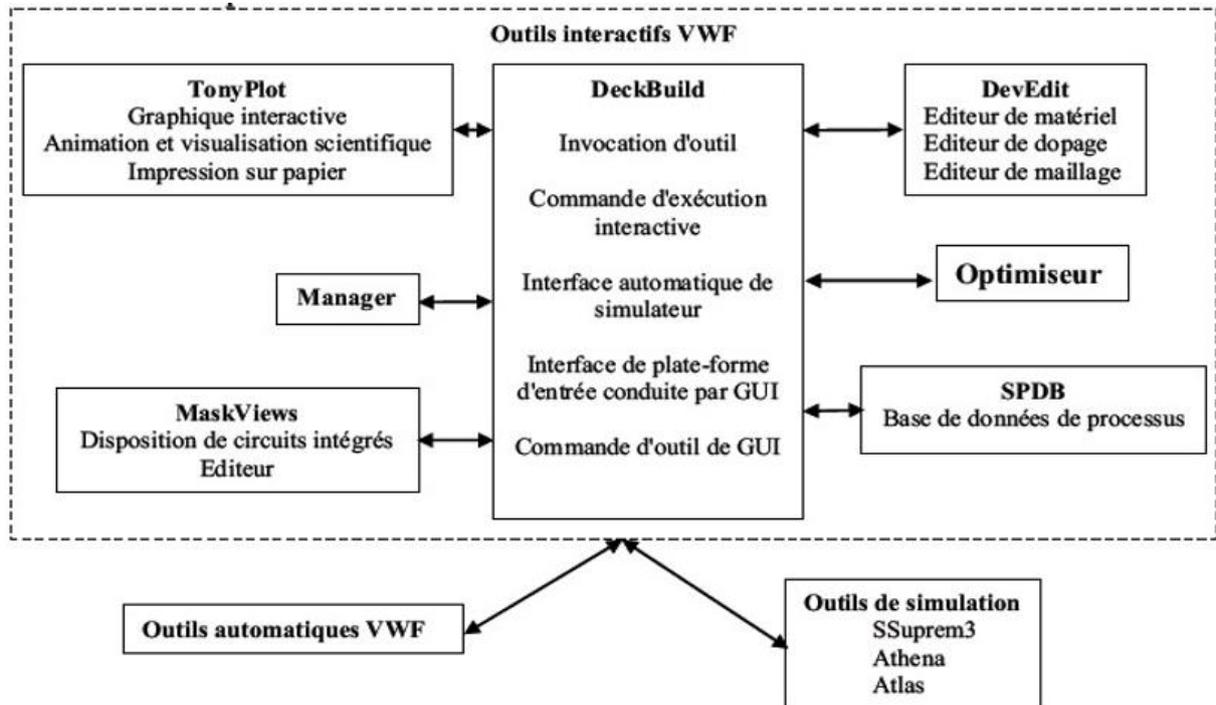
Dans ce chapitre, nous présenterons le logiciel de simulation TCAD-SILVACO (ATLAS), son principe de fonctionnement et son module de simulation pour le comportement électrique des composants. Ensuite, nous présentons une description des différentes étapes de simulation.

## 2.2 Présentation de SILVACO

Sous SILVACO l'ensemble des outils de simulation et des outils interactifs permettant la conception et l'analyse de la plupart des dispositifs semi-conducteurs s'appelle VWF (Virtual Wafer Fab) [15]. Les composants de base de VWF sont (Figure 2.1) :

1. Les outils de simulation (VWF core tools). Ces outils simulent soit leurs processus de fabrication ou soit leurs comportements électriques. Les outils de simulation sont Athena, Atlas et SSuprem3.
2. Les outils interactifs (VWF interactive tools). Ces outils sont désignés pour être utilisés en mode interactif dans la construction d'un seul fichier d'entrée. En étant basé sur une interface utilisateur qui est graphique (Graphical User Interface, GUI), le travail de construction du fichier d'entrée devient plus efficient. Les outils interactifs peuvent être utilisés soit en relation avec un ensemble de fichiers, ou comme des composants intégrés dans l'environnant « VWF automation tools ».

3. Les outils d'automatisation (VWF automation Tools). Ces outils permettent à l'utilisateur d'exécuter sur une grande échelle des études expérimentales pour créer des résultats pour l'analyse statistique suivante. Ces outils automatiques se servent de : la technologie de base de données répartie et des méthodes de logiciels de transmissions d'interprocessus.



**Figure 2.1 :** Organigramme de la structure VWF [15].

Ainsi les modules de VWF sont les suivants :

### 2.2.1 Les outils interactifs VWF

- **TonyPlot:** outil de visualisation et d'analyse graphique 1D et 2D des résultats des simulations.
- **Manager :** outil de gestion des fichiers utilisés et créés par VWF.
- **MaskViews:** outil de dessin des masques (layouts).
- **DeckBuild:** environnement d'exécution interactif qui permet la simulation des processus et de dispositifs (mais principalement il est l'interface avec les outils de simulation)

- **DevEdit**: outil d'édition de structure, on peut créer des nouvelles structures ou même modifier des structures existantes, on peut définir des maillages ou raffiner les maillages existants
- **Optimiseur** : outil d'optimisation automatique.
- **SPDB** : (Semiconductor Process Data Base), c'est un produit séparé, ça n'est pas un outil interactif, mais il peut être utilisé avec DeckBuild. Il a été conçu pour stocker un grand nombre de profils de dopage mesurés expérimentalement ainsi que les données qui décrivent les conditions des expériences.

### 2.2.2 Les outils de simulation

- **SSuprem3** : simulateur de procédé 1D avec prolongements simples de simulations des dispositifs
- **Athena** : simulateur 2D de procédés technologiques qui permet de simuler les différentes étapes effectuées en Salles Blanches et ainsi d'obtenir la structure du dispositif (Couches constitutives, dimensions, géométrie) avec les profils de dopage
- **Atlas** : simulateur 2D ou 3D de dispositifs semi-conducteurs qui permet d'obtenir leurs caractéristiques électriques (statiques ou dynamiques)

Le projet réalisé dans le cadre de ce travail de mémoire, a été basé principalement sur les interfaces graphiques « DevEdit » et « DeckBuild » et sur l'outil de simulation par éléments finis « Atlas ».

La structure créée sous DevEdit implique la définition des couches (dimensions, type de matériel (métal, semi-conducteur, isolant), si c'est le cas, le type de dopant et la forme du dopage (uniforme, gaussien, trapézoïdal, etc.) ainsi que le maillage (avec des pas fixes, adaptable d'une couche à l'autre et plus ou moins raffiné)). La structure ainsi créée est à travers « DeckBuild » importée sous « Atlas ». Mais « Atlas » met aussi à notre disposition un outil propre de définition de la structure qui simplifie beaucoup le travail du programmeur. Une difficulté rencontrée a été le fait que l'importation de la structure créée sous « DevEdit » n'est pas tout le temps parfait, « Atlas » a une façon d'interpréter le maillage qui est légèrement différente. « DevEdit » a l'avantage de nous aider didactiquement et graphiquement pour réaliser nos structures en créant en final le code à exporter.

Enfin une fois la simulation effectuée sous « Atlas », la visualisation des résultats se fait via le logiciel « TonyPlot ».

Par la suite nous allons développer la présentation de l'outil « Atlas » que nous avons utilisé principalement pour effectuer la simulation de notre structure [15].

## 2.3 Présentation d'Atlas

Le logiciel de simulation ATLAS est un simulateur de modélisation bidimensionnelle de composants semi-conducteurs. Il est capable de prédire les caractéristiques électriques de la plupart des composants semi-conducteurs en régime continu, transitoire ou fréquentiel.

En plus du comportement électrique, exemple  $I(V)$ , il fournit des informations sur la distribution interne des variables électrique telles que le courant ou la tension (lignes de champ).

Ceci est réalisé en résolvant numériquement les équations de Poisson et de continuité des électrons et des trous (à deux dimensions) en un nombre fini de points formant le maillage de la structure défini par l'utilisateur ou par le programme.

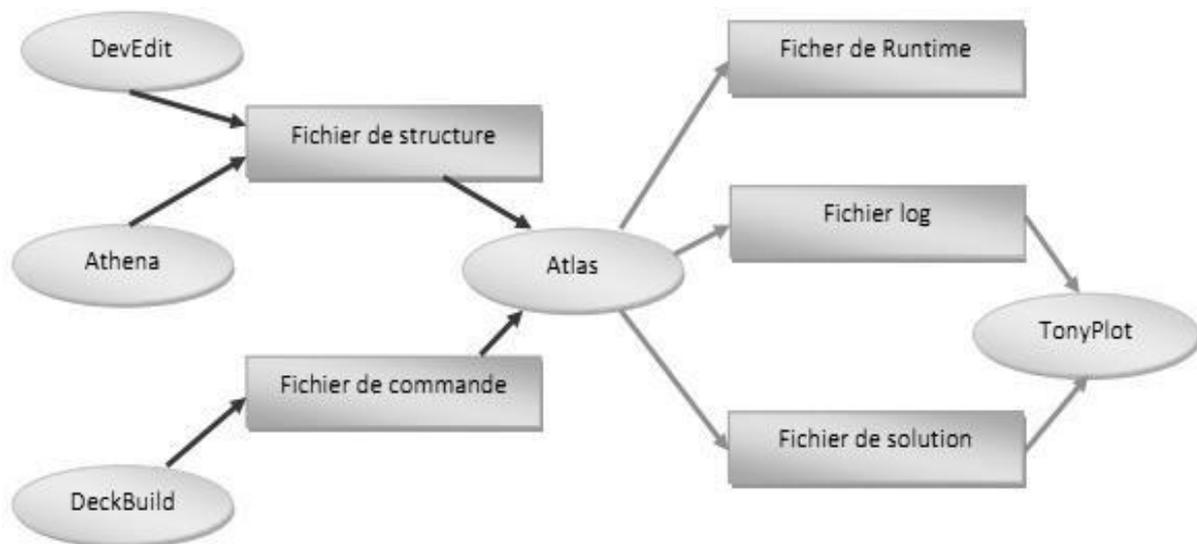
Ce simulateur est composé de deux parties :

- Une partie de traitement numérique (méthode d'intégration, de discrétisation...),
- Une partie formée des modèles physiques des composants semi-conducteurs les plus courants : modèles de recombinaison (Shockley Read Hall), d'ionisation par impact (Pearson et Monte Carlo), ainsi que les modèles de mobilité, et les statistiques de Fermi-Dirac et Boltzmann.

ATLAS permet de simuler le comportement électrique d'un composant semi-conducteur créé et modélisé comme par exemple une diode ou un transistor. Le composant étudié est représenté comme une structure maillée où chaque nœud a des propriétés qui lui sont associés telles que le type de matériau, le type de dopage, la concentration du dopant, etc.

Ainsi, pour chaque nœud, la concentration de porteurs, le champ électrique, etc.

peuvent être calculés. Les électrodes sont représentées par des surfaces sur lesquelles les conditions aux limites sont imposées, comme par exemple, les tensions appliquées [15].



**Figure 2.2** : Entrées et sorties d'Atlas [15].

Dans le schéma de la figure 2.2 nous voyons les types d'informations qui circulent en entrée et en sortie « d'Atlas ». La plupart des simulations réalisées par « Atlas » utilisent deux fichiers d'entrée.

Le premier fichier (représenté par « Fichier de commande »). Le second fichier est un « Fichier de structure » qui définit la structure qui va être simulée.

A la sortie « d'Atlas », nous avons trois types de fichiers.

Le premier de ces fichiers est la sortie « Runtime » qui donne la progression, les erreurs et les messages d'avertissements pendant la simulation,

Le deuxième type de fichier est le fichier « log » qui stocke toutes les valeurs de tensions et des courants provenant de l'analyse du dispositif simulé (c'est le fichier du comportement électrique).

Le troisième fichier de sortie est le « Fichier de solution », ce fichier stocke les données 2D ou 3D concernant les valeurs des variables solutions dans le dispositif en un point donné (c'est le fichier physique, il contient la structure dans un état particulier). Les deux derniers fichiers sont traités par l'outil de visualisation « TonyPlot » [15].

## 2.4 Principe de la simulation numérique

L'étude de la plus part des dispositifs à semi-conducteurs est basée sur la résolution simultanée de l'équation de Poisson et de l'équation de continuité. Avec pour problématique la détermination d'un grand nombre d'inconnues : le potentiel, les concentrations d'électrons et de trous, le champ électrique, les densités de courant, etc. Ces grandeurs physiques internes évoluent au sein du composant dans le temps et l'espace. Elles apparaissent sous une forme discrétisée, comme une suite d'éléments finis. Sous cette condition, les équations traitées dans ces simulateurs peuvent être résolues de façon dynamique en tout point. L'équation de Poisson établit un premier système d'équations différentielles entre le potentiel et la densité des porteurs [15] :

$$\varepsilon \Delta V = -q(p - n + N_D^- - N_A^+) \quad (2.1)$$

Où :

$\varepsilon$  est la constante diélectrique,

$V$  le potentiel,

$q$  est la charge élémentaire d'électrons,

$N_D$  et  $N_A$  sont les concentrations des dopants donneurs et accepteurs ionisées,

$n$  et  $p$  sont les densités des porteurs. L'évolution temporelle des densités de porteurs doit obéir aux équations de continuité (conservation des charges) pour les électrons et les trous :

$$\frac{dn}{dt} = G_n - U_n + \frac{1}{q} \operatorname{div} \vec{J}_n \quad (2.2)$$

$$\frac{dp}{dt} = G_p - U_p + \frac{1}{q} \operatorname{div} \vec{J}_p \quad (2.3)$$

Où :  $G$  et  $U$  sont respectivement les taux de génération et de recombinaison des porteurs.

Les dérivations basées sur la théorie de transport de Boltzmann ont prouvé que la densité des Courants dans les équations de continuité peut être définie par le modèle d'entraînement diffusion.

Les densités de courants sont exprimées en deux termes. Le premier correspond à l'entraînement des charges par le champ électrique et le second correspond à la diffusion des porteurs.

$$\vec{J}_n = qn\mu_n\vec{E} + qD_n\overrightarrow{gradn} \quad (2.4)$$

$$\vec{J}_p = qn\mu_p\vec{E} - qD_p\overrightarrow{gradp} \quad (2.5)$$

Où :  $D_n$  et  $D_p$  sont les coefficients de diffusion. Les trois équations (l'équation de Poisson plus les deux équations de continuité pour les électrons et les trous), à résoudre localement en tout point, sont des équations différentielles non linéaires couplées ( $n$  et  $p$  dépendent non linéairement du potentiel). Leur résolution numérique ne peut se faire qu'en remplaçant les accroissements différentiels par des accroissements finis. Pour les variations spatiales, ces accroissements sont ceux définis entre les nœuds d'une grille préalablement fixée. Cette grille, appelée maillage, a pour fonction première de subdiviser l'intérieur de la structure en cellules élémentaires.

## 2.5 L'ordre des commandes

Après la présentation de la chaîne progicielle TCAD de SILVACO, sa composition interne et le fonctionnement « d'Atlas » nous allons maintenant présenter l'ordre des commandes propres à la logique de programmation « d'Atlas ». Ainsi il existe cinq groupes de commandes, ces groupes doivent être organisés correctement ([Figure 2.3](#)). Si l'ordre n'est pas respecté, un message d'erreur apparaît et le programme ne s'exécute pas d'une façon correcte.

Par exemple, si les paramètres ou les modèles de matériaux ne sont pas placés dans l'ordre, le simulateur ne les prend pas en compte [[16-17](#)].

| groupe                                  | • Commandes  |
|---|--|
| 1/ Spécification de la structure        | <ul style="list-style-type: none"> <li>• MESH</li> <li>• REGION</li> <li>• ELECTRODE</li> <li>• DOPING</li> </ul>      |
| spécification des modèles des matériaux | <ul style="list-style-type: none"> <li>• MATERIAL</li> <li>• MODELS</li> <li>• CONTACT</li> <li>• INTERFACE</li> </ul> |
| Sélection de la méthode                 | <ul style="list-style-type: none"> <li>• METHOD</li> </ul>   |
| Spécification des solutions             | <ul style="list-style-type: none"> <li>• LOG</li> <li>• SOLVE</li> <li>• LOAD</li> <li>• SAVE</li> </ul>               |
| Analyse des résultats                   | <ul style="list-style-type: none"> <li>• EXTRACT</li> <li>• TONYPLOT</li> </ul>  |

**Figure 2.3** : Ordre des groupes des commandes dans un programme Atlas (les commandes fondamentales afférentes).

Les commandes fondamentales sont :

- MESH : cette commande produit un maillage ou lit un maillage qui a été défini auparavant. L'élément de maille utilisé est le triangle.
- REGION : indique l'endroit des matériaux dans une maille précédemment définie. Chaque triangle doit être défini comme matériel.
- ELECTRODE : indique l'endroit et les noms des électrodes dans une maille précédemment définie.
- DOPING : indique analytiquement des profils de dopage ou prend de tels profils déjà prédéfinis dans les fichiers dédiés.
- MATERIAL : associe des paramètres physiques aux matériaux dans la maille. (Il faut faire attention parce que le logiciel a des paramètres de matériau définis par défaut pour les semi-conducteurs standard).

MODELS : indique les carreaux constitutifs du modèle, ils indiquent les inclusions de différents mécanismes physiques, de modèles ou des autres paramètres comme par exemple La température globale pour la simulation.

- CONTACT : indique les attributs physiques d'une électrode.

INTERFACE : indique les paramètres d'interface aux frontières de semi-Conducteur/isolant. Tous les paramètres s'appliquent seulement aux nœuds de frontière exceptés l' où ils sont déjà indiqués.

- METHOD : place les méthodes numériques à employer pour résoudre les équations et les paramètres liés à ces algorithmes.
- LOG : permet à toutes les caractéristiques finales de simulation d'être sauvées dans un fichier (ouvre un fichier de type log (log en minuscule veut dire le type de fichier, LOG en majuscule veut dire la commande dans le programme)). N'importe quel type de donnée, qu'elle soit C.C., transitoire ou C.A., générée par la commande SOLVE et sauvée après la commande LOG (donc les informations sauvées sont de type électrique et elles sont, par exemple, en fonction de la tension de polarisation ou de la source de lumière). Aussi n'importe quel paramètre spécifié par la commande PROBE est stocké dans le fichier de type log. Si dans le programme il y a plusieurs commandes LOG, chaque fois le fichier log qui a été ouvert avant est fermé et un nouveau fichier log est ouvert.
- SOLVE : ordonne à l'Atlas d'exécuter une solution pour un ou plusieurs points de polarisation.
- LOAD : charge des solutions précédentes à partir de fichiers en tant que conjectures initiales à d'autres points de polarisation.
- SAVE : sauve toutes les informations d'un point nœud du maillage dans un fichier de sortie (les fichiers de sortie sont de type structure). Les informations sauvées correspondent à un état électrique bien précis.
- EXTRACT : les commandes de ce type sont utilisées pour extraire les valeurs bien précises des paramètres des deux types des fichiers log ou structure.
- TONYPLOT : démarre le programme « TonyPlot » de post processus graphique des donnés.

Une autre commande importante est BEAM, sa position est au niveau 4 des groupes de commande. BEAM indique un signal d'entrée optique sous forme d'un faisceau de lumière

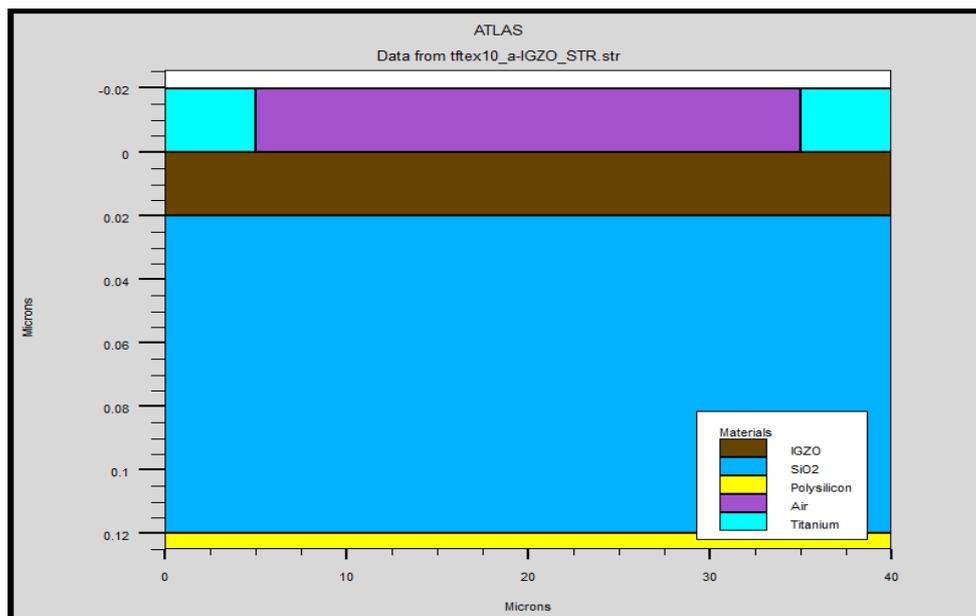
(mono ou multi-spectrale) collimatée. Le faisceau ainsi déclaré est allumé et utilisé par la commande SOLVE, dans ce cas le module Luminous est activé. Donc BEAM est utilisé pour simuler des courants sous lumière ou des réponses spectrales.

## 2.6 Différents étapes de simulation

Pour mieux expliquer l'outil ATLAS de manière rapide et simple nous avons jugé dans notre cadre de travail d'illustrer le fonctionnement de cet outil par l'intermédiaire d'exemple concret [18].

Dans cet exemple nous allons simuler les caractéristiques courant-tension d'un transistor TFT à base d'IGZO.

La géométrie et les dimensions du composant étudié sont données par la figure 2.4.



**Figure 2.4 :** Géométrie et les dimensions du composant.

## 2.6.1 Spécification de la structure

La spécification de la structure est effectuée en définissant le maillage, les régions, les électrodes et le niveau de dopage [19].

### a) Spécification de maillage

Le maillage joue un rôle important pour l'obtention de bonnes simulations. Celui-ci doit être fait avec la plus grande attention pour garantir la fiabilité des résultats. La méthode numérique utilisée pour résoudre les équations physiques est la méthode des éléments finis.

Son principe de base est la discrétisation par éléments finis des équations à traiter. Les éléments qui définissent la maille élémentaire utilisée par le simulateur sont des prismes. Le choix de maillage doit être fait de façon à avoir un compromis entre la vitesse d'exécution et l'exactitude des résultats, tel qu'un maillage épais produit une rapide simulation, mais les résultats sont moins précis.

Tandis qu'un maillage fin produit un ralentissement de la simulation, mais des résultats plus précis.

Donc le maillage fin est plus intéressant de point de vue résultat dans la simulation [18].

Le format général de définition de maillage est :

**X.MESH LOCATION=<VALUE> SPACING=<VALUE>**

C'est une instruction qui définit le maillage proprement dit.

**Y. MESH LOCATION=<VALUE> SPACING=<VALUE>**

X.mesh définit le maillage dans la direction X.

Y.mesh définit le maillage dans la direction Y.

Loc définit l'intervalle de maillage (dans notre cas entre  $x=0 \mu\text{m}$  et  $x=40$  et entre  $y=-0.02 \mu\text{m}$  et  $y=0.12$ ).

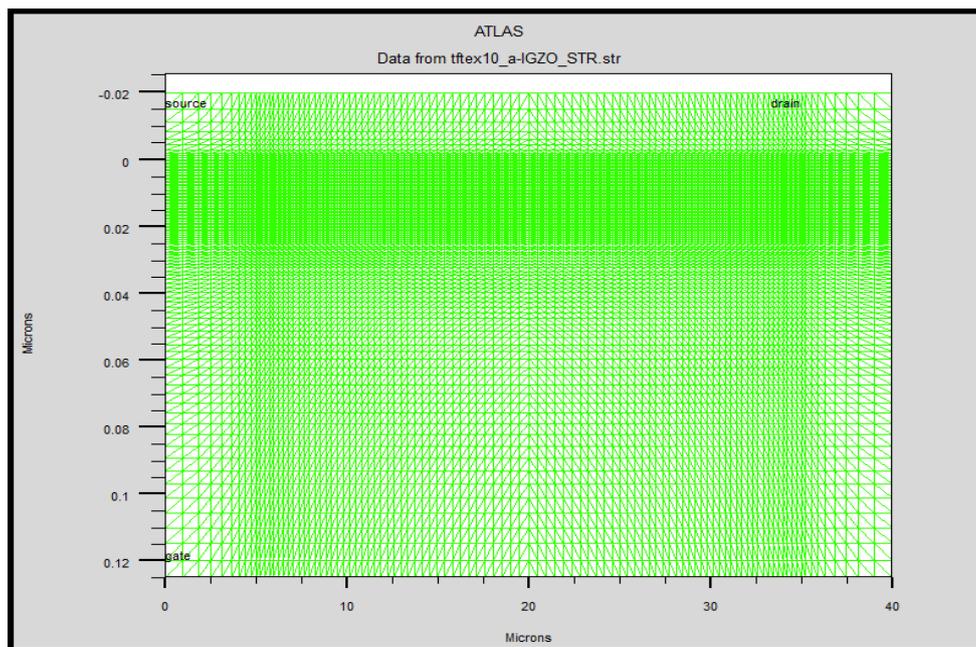
Spac définit la résolution du maillage qui doit être physiquement inférieur à la longueur de Debye.

Dans notre cas, le maillage aura une résolution de  $1\mu\text{m}$  à partir de  $x=0$  et  $0.005\mu\text{m}$  à partir de  $y=-0.02$  et terminera par une résolution de  $1\mu\text{m}$  à  $x=40$  et  $0.005\mu\text{m}$  à  $y=0.12$ .

```

mesh
x.m l=0      s=1
x.m l=5      s=0.25
x.m l=20     s=0.5
x.m l=35     s=0.25
x.m l=40     s=1
y.m l=-0.02  s=0.005
y.m l=0      s=0.0005
y.m l=0.02   s=0.0005
y.m l=0.12   s=0.005
y.m l=0.125  s=0.005

```



**Figure 2.5 :** Maillage à deux dimensions (x,y).

### b) Spécification des régions

Après avoir déterminé le maillage, il est maintenant nécessaire de définir les régions.

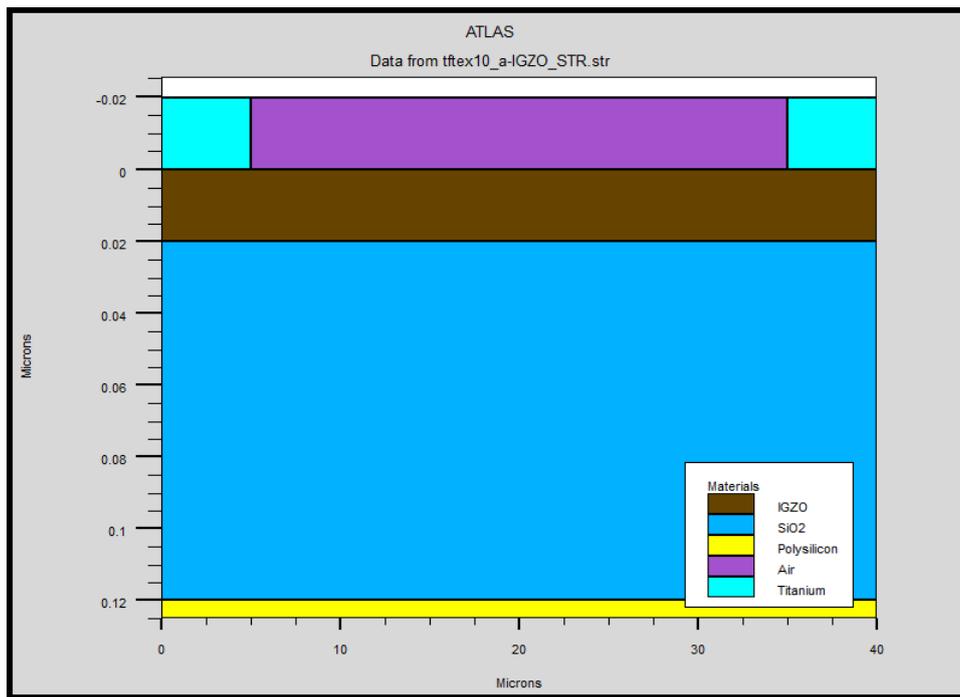
Le format pour définir les régions est comme suit :

**REGION number**=<integer> <material\_type> <position parameters>

En peut avoir 200 régions différentes dans ATLAS.

Dans notre exemple il y a 4 régions du matériel occupe la structure par :

```
region num=1 material=IGZO y.min=0 y.max=0.02
region num=2 material=SiO2 y.min=0.0 y.max=0.12
region num=3 material=Poly y.min=0.12
region num=4 material=Air y.max=0
```



**Figure 2.6 :** Définition des régions.

### c) Spécification des électrodes

« Atlas » a une limite de 50 électrodes qui peuvent être définies. Le format de définition d'électrodes est comme suit :

**ELECTRODE NAME**=<électrode Name> <position\_parameters>

**Les instructions suivantes :**

X.MIN, X.MAX, Y.MIN, Y.MAX : Les paramètres de position de l'électrode en micron.

MATERIAL : Spécifie quel matériau de l'atlas connaît les matériaux que la déclaration doit appliquer. Si un matériau est spécifié, toutes les régions définies comme étant composées de ce matériau seront affectées.

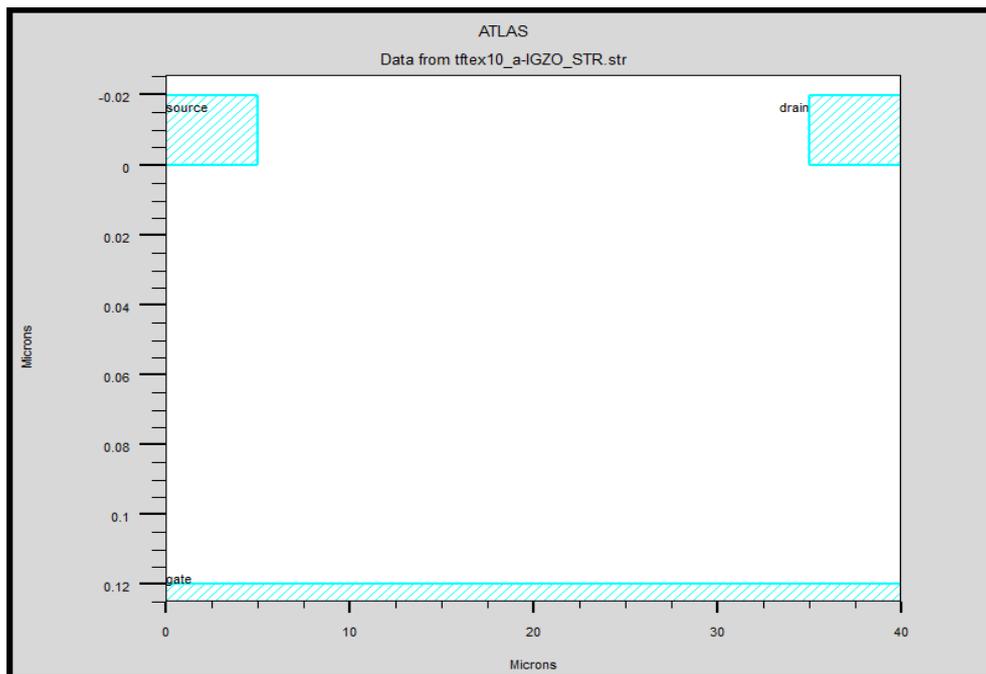
RIGHT : la position de l'électrode se situe à la droite de la structure (inverse : LEFT).

TOP : la position de l'électrode est en haut de la structure (inverse : BOTTOM).

Dans notre exemple deux anodes en haut de la structure avec une longueur de 0.02  $\mu\text{m}$  et une cathode en bas de la structure traduite par les instructions suivantes :

```
elec num=1 name=Gate    y.min=0.12  y.max=0.125  material=Poly
elec num=2 name=Source  y.max=0.0    x.min=0.0    x.max=5.0    material=Titanium
elec num=3 name=Drain   y.max=0.0    x.min=35.0   x.max=40.0   material=Titanium
```

La figure 2.7 montre la position de l'anode et la cathode par des valeurs de x et de y.

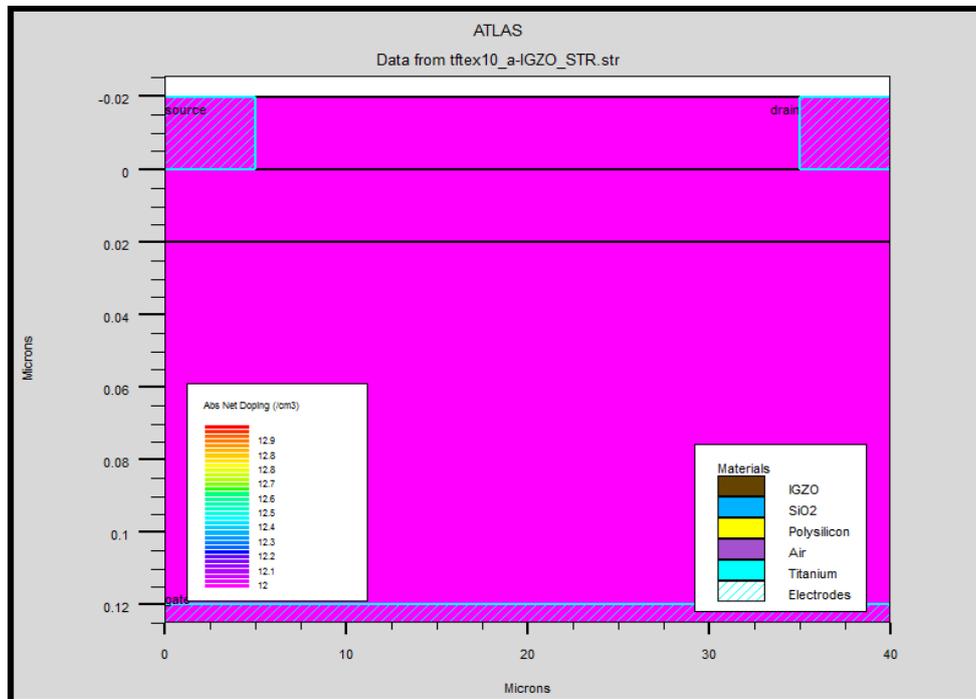


#### d) Spécification du dopage

Le dernier aspect de la spécification de la structure qui doit être défini est le dopage. Le format de la déclaration de dopage dans « Atlas » se présente comme suit :

**DOPING** <distribution\_type> <dopant\_type> <position\_parameters>

Une fois la structure définie on peut enregistrer ces informations dans un fichier de type.STR Ceci peut être accompli par l'instruction suivante : save outf = name of file.STR de la même manière on peut visualiser le schéma de la structure à l'aide de l'outil Tonyplot en utilisant l'instruction suivante Tonyplot name of file.STR



**Figure 2.8** : Définition de dopage

#### 2.6.2 Spécification du modèle et du matériau

Après la spécification du maillage et du dopage, on peut facilement modifier les caractéristiques des matériaux utilisés (électrodes, substrat) et changer leurs paramètres

qu'ATLAS les prend par défaut et définir notre choix du modèle physique qui sera utilisé pendant la simulation. Ces actions sont accomplies par les instructions suivantes : CONTACT, MATERIAL et MODELS [19].

#### a) Spécification du matériau

Tous les matériaux sont classés selon leurs propriétés physiques comme par exemple :

- La conductivité (conducteurs, semi-conducteurs, isolants)
- L'affinité électronique
- L'énergie du gap
- La mobilité
- La densité des porteurs
- La vitesse de saturation, etc...

Par exemple :

L'énergie de gap du silicium (Si) à 300 K est : 1.12 eV, la mobilité des porteurs à un faible champ électrique, le temps de vie pour la recombinaison SRH des électrons et des trous peuvent s'écrire sous ATLAS par l'instruction suivante :

```
MATERIAL MATERIAL=Silicon EG300=1.12 MUN=1100 TAUN0=2e-7 TAUP0=1e-5
```

#### b) Spécification du modèle

Tous les modèles physiques sont spécifiés par les deux instructions MODELS et IMPACT.

Pour spécifier :

- La dépendance de la mobilité en fonction de la concentration des porteurs on introduit le modèle **CONMOB**,
- La dépendance de la mobilité du champ électrique par **FLDMOB**,
- Le facteur de génération recombinaison par **SRH**,
- La distribution Fermi Dirac par **FERMIDIRAC**,
- Si la bande interdite devient étroite dans le cas d'un fort dopage par **BGN** D'autres modèles peuvent être introduits comme l'effet AUGER, Effet Tunnel etc...

- Model de l'ionisation par impact **Selberherr** IMPACT.

### c) Spécification du contact

Pour allouer des conditions qui marquent la limite à l'électrode une déclaration de CONTACT doit être produite.

Contact détermine les attributs de l'électrode. La syntaxe de contact est comme suit :  
**CONTACT NUMBER=<n> |NAME=<ename>|ALL**

Ce qui suit est un exemple de la commande Contact.

**CONTACT NAME=anode**

Le paramètre **WORKFUNCTION** définit la fonction de travail de l'électrode

Dans notre exemple s'écrire sous ATLAS par l'instruction suivante :

```
contact num=1 n.poly
contact num=2 workf=4.33
contact num=3 workf=4.33
```

### 2.6.3 Les méthodes numériques

Après la spécification complète de la structure (géométrie et physique) ATLAS commence à résoudre une série d'équations (équations de continuité, équation de poisson, équations de diffusion) pour calculer les densités des porteurs, les potentiels et les courants [19].

Parmi les différentes méthodes numériques de résolution des systèmes d'équation, trois types de techniques sont utilisées dans « Silvaco-Atlas » :

- Méthode de Gummel.
- Méthode de Newton.
- Méthode des Blocs.

### **a) La méthode de Gummel**

La méthode Gummel résout pour chaque inconnu en gardant tous les autres inconnus constants. Le processus est répété jusqu'à ce qu'il y ait une solution stable.

Le procédé Gummel est utilisé pour un système d'équations qui sont faiblement couplées et lorsqu'il y a convergence linéaire.

### **b) La méthode de Newton**

La méthode de Newton résout toutes les inconnues simultanément. Le procédé NEWTON est utilisé lorsque les équations sont fortement couplées avec convergence quadratique.

### **c) La méthode de Blocs**

La méthode BLOC résout quelques équations avec la méthode Gummel et les autres Avec la méthode NEWTON.

## **2.6.4 Spécification des solutions**

Après avoir terminé la sélection de la méthode numérique, la prochaine étape est la spécification de solution. La spécification de solution se décompose des commandes suivantes[19] :

### **a) Log**

LOG enregistre toutes les caractéristiques du terminal dans un fichier. Toute donnée de type DC, transitoire, ou AC générée par la commande SOLVE après une commande LOG est enregistré. La commande suivante montre un exemple de la commande LOG :

```
LOG OUTFILE=myoutputfile.log
```

### **b) Solve**

La commande SOLVE suit l'instruction LOG. SOLVE effectue une Solution pour un ou plusieurs points de polarisation. Ce qui suit est un exemple de la commande SOLVE.

### c) Load et save

La commande LOAD entre les solutions précédentes à partir de fichiers comme estimation initiale à d'autres points de polarisation. L'instruction SAVE entre toutes les informations d'un point de nœud dans un fichier de sortie. Ce qui suit sont des exemples des instructions LOAD et SAVE.

## 2.6.5 Analyse des résultats

### a) Extract

Les commandes dans ce type sont utilisées pour extraire les valeurs bien précises des paramètres des deux types des fichiers log ou structure [19].

### b) Tonyplot

L'instruction tonyplot est utilisée pour tracer la caractéristique  $I_{DS}-V_{GS}$ .

```
tonyplot -overlay '$file1'.log '$file2'.log
```

La Figure 2.9 présente les Caractéristiques  $I_{DS}-V_{GS}$  de la structure conventionnel sous Tonyplot.

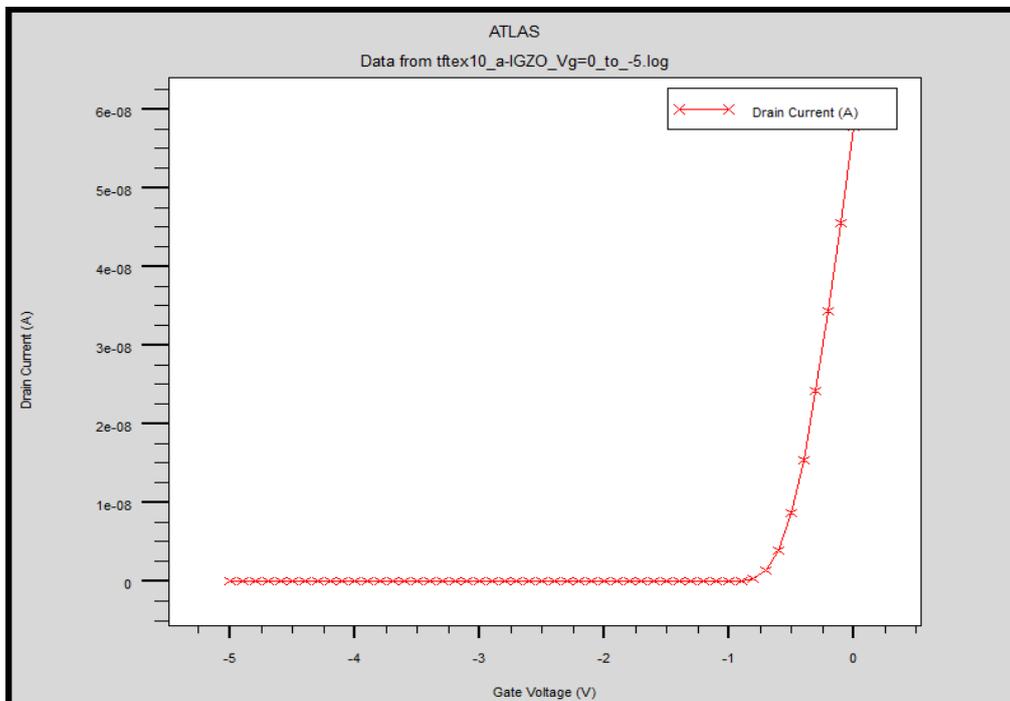


Figure 2.9 : Caractéristiques  $I_{DS}-V_{GS}$  sous tonyplot.

## Remerciements

---

*Tout d'abord, nous remercions le Dieu Tout-Puissant de nous avoir permis d'atteindre ce niveau d'éducation et de nous donner beaucoup de patience et de courage.*

*Nous tenons à exprimer nos vifs remerciements à : Nos parents, qui nous ont préparés le milieu pour la réussite.*

*Nous adressons nos sincères remerciements à notre promoteur **M. Slimane OUSSALAH** Directeur de Recherche au Centre de Développement des Technologies Avancées (C.D.T.A), pour avoir dirigé ce travail ainsi que pour ses conseils avisés tout au long de notre projet.*

*Nous voudrions également exprimer nos remerciements et notre reconnaissance à **M. Saïd NACER** enseignant chercheur à l'université de Blida I, d'avoir accepté de co-encadrer ce travail. Ses remarques et ses conseils nous ont été d'une grande utilité pour mener à terme ce travail. Nous le remercions également pour son soutien et sa patience avec nous tout au long de notre parcours universitaire, en préparation de l'obtention du diplôme de Master en Micro-électronique.*

*Nous remercions tous les amis et toutes les personnes, qui nous ont encouragés et soutenus de près et de loin pendant ce travail.*

# Chapitre 3 Résultats et discussions

---

## 3.1 Introduction

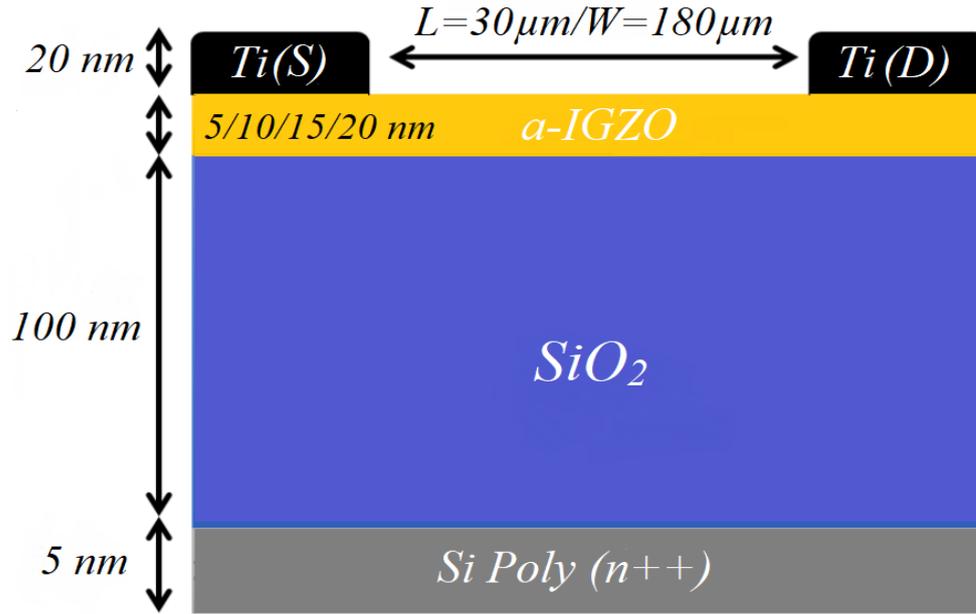
Dans ce chapitre, nous présentons la structure d'un transistor en couches minces avec canal de conduction en oxyde d'indium de gallium et de zinc TFT a-IGZO. Nous définissons aussi la densité d'états des pièges dans la couche active a-IGZO. A l'aide du simulateur Atlas de SILVACO, nous présentons les caractéristiques de transfert  $I_{DS}-V_{GS}$  ainsi que les caractéristiques de sortie  $I_{DS}-V_{DS}$  du transistor TFT a-IGZO pour quatre épaisseurs de la couche active a-IGZO. A partir de ces caractéristiques nous extrayons pour chaque épaisseur les principaux paramètres électriques qui sont : la tension de seuil, la pente sous le seuil, la mobilité et le rapport  $I_{ON}/I_{OFF}$ .

## 3.2 Structure TFT et les paramètres de sortie

### 3.2.1 La structure TFT a-IGZO

Le transistor étudié dans notre travail est un transistor de type TFT. Il est constitué d'un matériau active a-IGZO dans la couche du canal avec un diélectrique  $SiO_2$  dans la couche isolante. La figure 3.1 présente la structure étudiée dans notre travail. Elle est constituée d'un substrat en silicium poly-cristallin (n++) qui forme la grille du transistor avec une épaisseur de 5 nm, une couche isolante de  $SiO_2$  d'épaisseur 100 nm, une couche active de a-IGZO qui forme le canal du transistor avec différentes épaisseurs (5, 10, 15 et 20 nm) du canal. La source et le drain sont constitués en Titanium (Ti) avec une épaisseur de 20 nm. La longueur (L) et la largeur (W) du canal sont respectivement 30 et 180  $\mu m$ . La source et le drain de Titanium (Ti) d'épaisseur (20 nm chacun).

La figure 3.1 présente le schéma de transistor TFT étudiés dans ce travail.



**Figure 3.1** : Coupe schématique de la structure TFT a-IGZO utilisée dans la simulation.

Le désordre structurel croissant dans le matériau amorphe peut induire la diffusion d'électrons et, par la suite, un tel phénomène peut être représenté approximativement sous forme d'états de queue localisés dans la bande interdite, près des bords de la bande. Dans a-IGZO, on pense que les états de queue de la bande de conduction proviennent du désordre d'ion métallique des bandes S, tandis que le désordre de bande P d'oxygène contribue principalement aux états de queue de la bande de valence et aux états gaussien de donneur résultant des vacances d'oxygène [20-21]. Par conséquent, il y a trois densités distinctes d'états dans la région de la bande interdite qui sont la queue de conduction ( $g_{ct}^A(E)$ ), la queue de valence ( $g_{vt}^D(E)$ ), et les états gaussien de donneur ( $g_G^D(E)$ ).

Les états de queue-bande de conduction (états de type accepteur  $g_{ct}^A(E)$ ) sont donnés comme suit :

$$g_{ct}^A(E) = g_{ta} \exp\left(\frac{E - E_c}{E_a}\right) \quad (3.1)$$

Où  $g_{ta}$  ( $\text{cm}^{-3}\text{eV}^{-1}$ ) est la densité effective à,  $E_c$  est le niveau bas de la bande de conduction et  $E_a$  la caractéristique de la pente énergétique d'états de queue-bande de conduction.

Les états de queue-bande de valence (états de type donneur  $g_{vt}^D(E)$ ) sont donnés comme suite[22] :

$$g_{vt}^D(E) = g_{td} \exp\left(\frac{E_v - E}{E_d}\right) \quad (3.2)$$

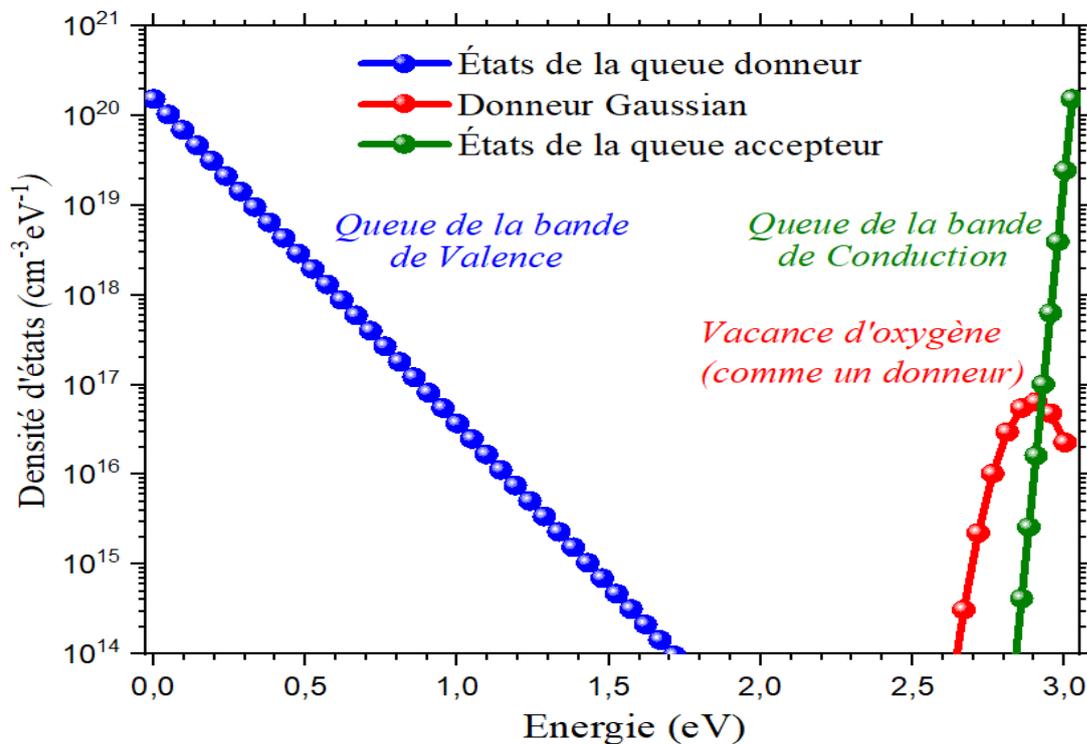
Où  $g_{td}$  ( $\text{cm}^{-3}\text{eV}^{-1}$ ) est la densité effective à,  $E_v$  est le niveau haut de la bande de valence et  $E_d$  est la caractéristique de la pente énergétique d'états de queue-bande de valence.

Le distribué-gaussien de type donneur,  $g_G^D(E)$  est donné par :

$$g_G^D(E) = g_{gd} \exp\left(-\frac{(E - E_D)^2}{\sigma_D^2}\right) \quad (3.3)$$

Où,  $g_{gd}$  est la densité totale ( $\text{cm}^{-3}\text{eV}^{-1}$ ),  $\sigma_D$  est l'écart type et  $E_D$  est l'énergie de pointe de la distribution gaussienne.

La distribution schématique de la densité d'états dans la couche a-IGZO est présentée dans la figure 3.2.



**Figure 3.2** : La distribution de la densité d'états dans la couche a-IGZO.

Les paramètres physiques des différentes couches du canal a-IGZO utilisées dans ce travail sont résumés dans le [tableau 3.1](#).

| Couches          | Paramètres  | Désignation  | Valeurs               |
|------------------|---|--|-----------------------|
| Canal a-IGZO     | $N_c$ ( $\text{cm}^{-3}$ )                          | Densité d'états efficace dans la bande de conduction | $5 \times 10^{18}$    |
|                  | $N_v$ ( $\text{cm}^{-3}$ )                          | Densité d'états efficace dans la bande de valence    | $5 \times 10^{18}$    |
|                  | $E_g$ (eV)  | Énergie de Gap                                       | 3.05                  |
|                  | L ( $\mu\text{m}$ )                                 | Longueur   | 30                    |
|                  | W ( $\mu\text{m}$ )                                 | Largeur  | 180                   |
|                  | T (nm)  | Épaisseur  | 5/10/15/20            |
|                  | $\mu_n$ ( $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ) | Mobilité des électrons                               | 15                    |
|                  | $\mu_p$ ( $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ) | Mobilité des trous                                   | 0.1                   |
|                  | $\chi$ (eV)   | Affinité électronique                                | 4.16                  |
|                  | $\epsilon$  | Permittivité relative                                | 10                    |
|                  | $g_{ta}$ ( $\text{cm}^{-3}\text{eV}^{-1}$ )         | Densité efficace à $E_c$                             | $1.55 \times 10^{20}$ |
|                  | $g_{td}$ ( $\text{cm}^{-3}\text{eV}^{-1}$ )         | Densité efficace à $E_v$                             | $1.55 \times 10^{20}$ |
|                  | $g_{gd}$ ( $\text{cm}^{-3}\text{eV}^{-1}$ )         | Total densité  | $6,5 \times 10^{16}$  |
|                  | $E_D$ (eV)  | Énergie de point gaussien                            | 2,9                   |
|                  | $\sigma_D$ (eV)                                     | Écart type   | 0.1                   |
|                  | $E_a$ (meV)   | Pente énergétique queue-bande de conduction.         | 13                    |
| $E_d$ (meV)      | Pente énergétique queue-bande de valence.           | 120  |                       |
| SiO2(Isolant)    | $E_g$ (eV)  | Énergie de Gap                                       | 9                     |
|                  | $\epsilon_{ox}$                                     | Permittivité relative                                | 3.9                   |
| S/D contact (Ti) | D (nm)  | Épaisseur  | 20                    |
|                  | $\Phi_{Ti}$ (eV)                                    | Travail de sortie                                    | 4.33                  |
| poly-Si (n++)    | D (nm)  | Épaisseur  | 5                     |
|                  | $\Phi_{p-si}$ (eV)                                  | Travail de sortie                                    | 4.58                  |

**Tableau 3.1** : Les paramètres physiques des matériaux constituant le transistor TFT (a-IGZO).

### 3.2.2 Les Paramètres de sortie

Les principales caractéristiques électriques d'un TFT (a-IGZO) sont :

- ✓ Le courant drain-source en fonction de la tension de grille-source ( $I_{DS}-V_{GS}$ ), à tension de drain-source  $V_{DS}$  fixée à 0.1V. Connu par les caractéristiques de transfert.
- ✓ Le courant drain-source en fonction de la tension drain-source ( $I_{DS}-V_{DS}$ ) à une tension de grille différente  $V_{GS}$ . Ils sont appelés caractéristiques de sortie.

À partir de la caractéristique de transfert ( $I_{DS}-V_{GS}$ ), un certain nombre de paramètres de sortie sont extraits. On rappelle brièvement ces paramètres, qui sont également présentés à [la figure 3.3](#) (pour plus de détails, voir le chapitre 1) :

- ✓ **Rapport  $I_{on}/I_{off}$  :**

Ce rapport détermine l'amplitude entre l'état passant et l'état bloquant. C'est le rapport entre les courants de drain maximal et minimal extraits de la caractéristique de transfert TFT en échelle semi logarithmique [\[23\]](#).

- ✓ **La pente sous le seuil (SS) :**

La pente sous le seuil étudie l'état de transition. Elle indique l'efficacité de l'activation et de la désactivation du transistor ou la vitesse de sa réponse. Cette métrique est également extraite de la courbe ( $I_{DS} - V_{GS}$ ). En échelle semi logarithmique. Donc elle est l'inverse de la pente maximale de la caractéristique de transfert [\[23\]](#).

- ✓ **La mobilité à effet de champ ( $\mu_{FE}$ ) :**

Cette grandeur illustre la capacité des porteurs de charge à se déplacer dans le canal. Elle est très importante car directement proportionnelle à  $I_D$  et donc aux performances du TFT.

$\mu_{FE}$  est calculé pour des tensions  $V_{DS}$  faible ( $V_{DS}=0.1V$ ) dans le régime linéaire à partir de la pente de la courbe comme suit [\[24\]](#) :

$$I_D = \alpha (V_{GS} - V_T) \quad (3.4)$$

$$\text{Où} \quad \alpha = \frac{W \mu_{FE} C_i}{L} V_{DS} \quad (3.5)$$

$$\text{Ensuite :} \quad \mu_{FE} = \frac{\alpha L}{W C_i V_{DS}} \quad (3.6)$$

Où L et W sont respectivement la longueur et la largeur du canal,

$C_i$  est la capacité d'oxyde par surface qui est donnée par [24] :

$$C_i = \frac{\epsilon_0 \epsilon_{ox}}{d_{ox}} \quad (3.7)$$

$\epsilon_{ox}$  est la permittivité relative de l'oxyde,  $d_{ox}$  est l'épaisseur de l'oxyde,

$\epsilon_0$  est la permittivité du vide.

#### ✓ Tension de seuil ( $V_{Th}$ ) :

La tension de seuil qui caractérise le passage de l'état de transition à l'état passant. Elle est déterminée en régime linéaire à partir la pente de la courbe  $I_{DS} = f(V_{GS})$  (figure 3.3)

Pour de fortes valeurs de  $V_{GS}$ , la caractéristique présente une partie linéaire. La tension de seuil est obtenue par une extrapolation de la courbe  $I_{DS} = f(V_{GS})$  en régime linéaire pour une tension  $V_{DS}$  fixée à 0.1V.

La figure 3.3 résume comment les paramètres de sortie ci-dessus sont calculés.

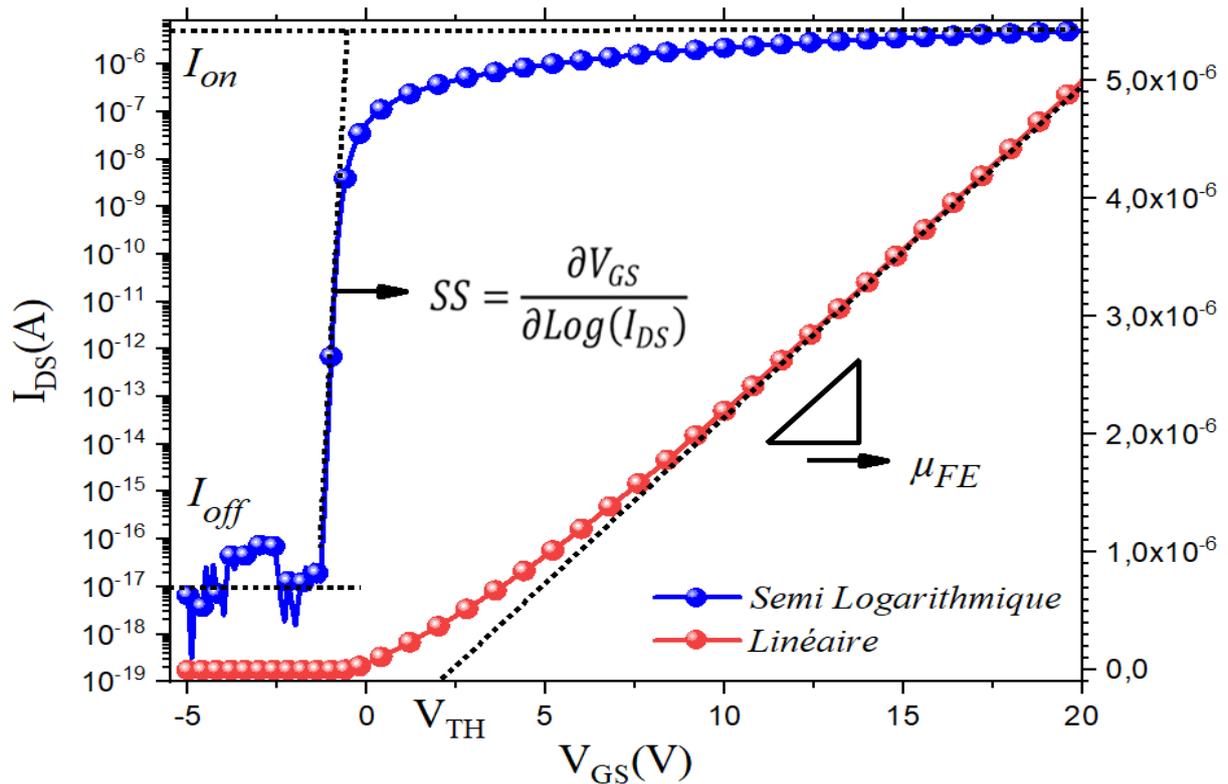
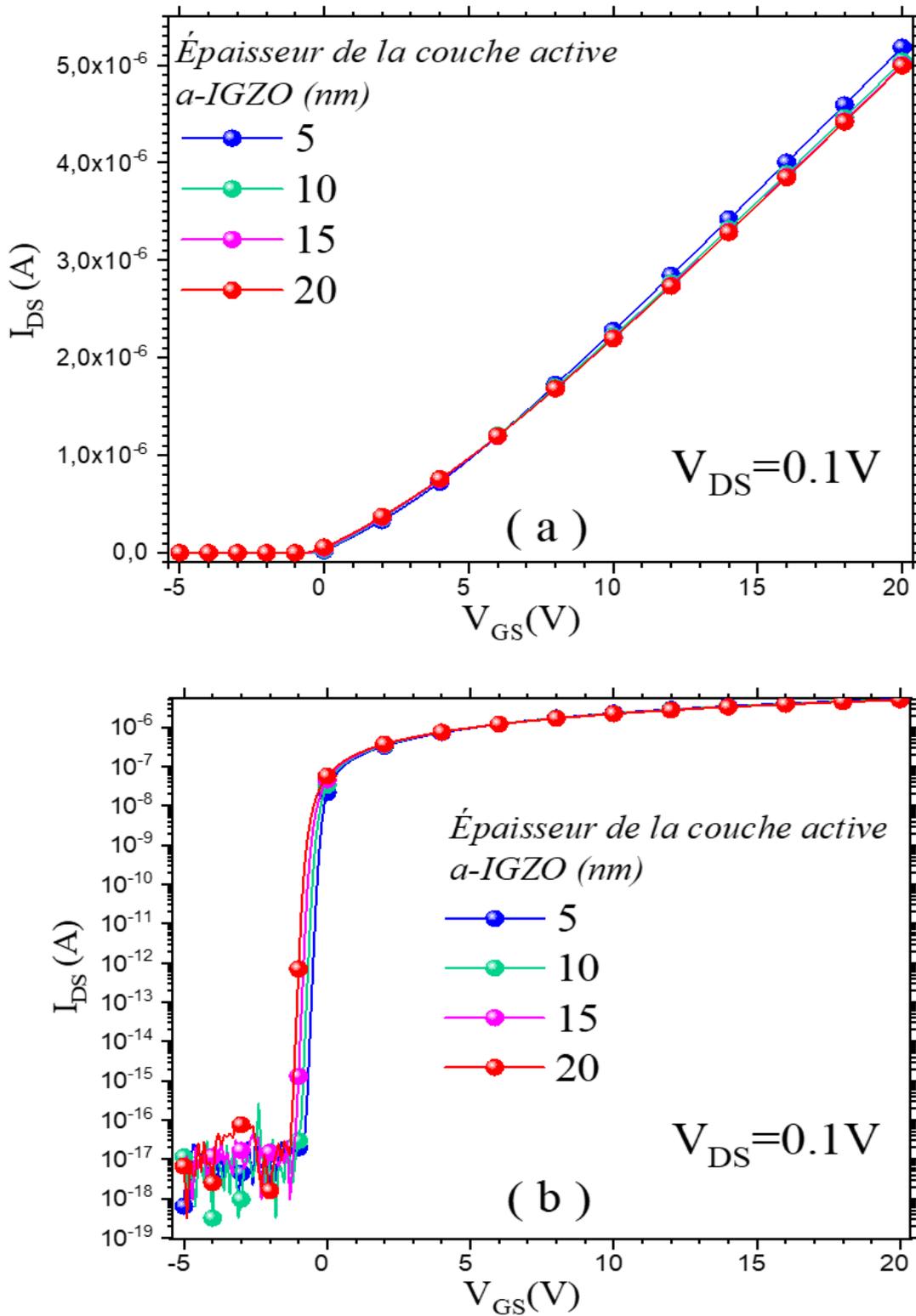


Figure 3.3 : Méthodes d'extraction des paramètres de sortie du TFT (a-IGZO).

### 3.3 Effet de la variation des épaisseurs de la couche du canal a-IGZO

#### 3.3.1 Les caractéristiques de transfert $I_{DS}$ - $V_{GS}$ de TFT en utilisant des épaisseurs différentes de la couche canal a-IGZO

Les caractéristiques de transfert ont été calculées par le logiciel ATLAS. Les données obtenues pour 4 épaisseurs prises comme exemples, 5, 10, 15 et 20 nm, sont représentées sur la figure 3.4. On remarque la meilleure pente de la courbe représentée en linéaire pour la couche la plus fine, 5 nm. Ce transistor a ainsi une meilleure transconductance. La représentation logarithmique montre un courant inverse augmentant quand l'épaisseur diminue.

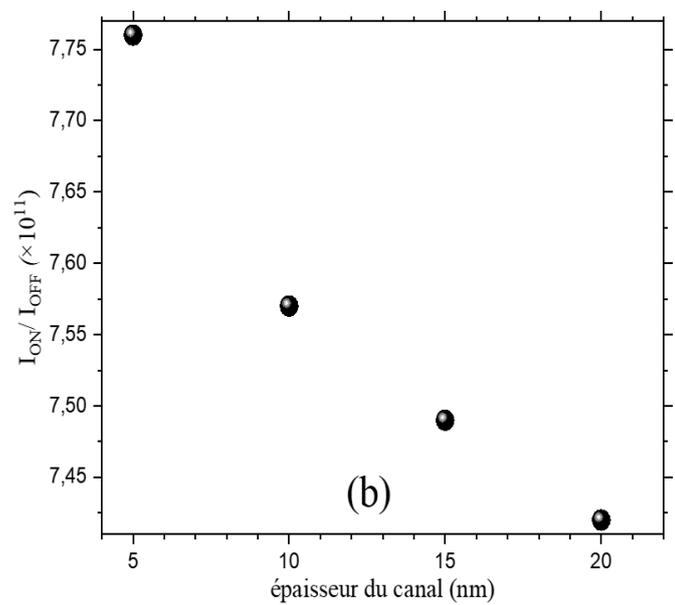
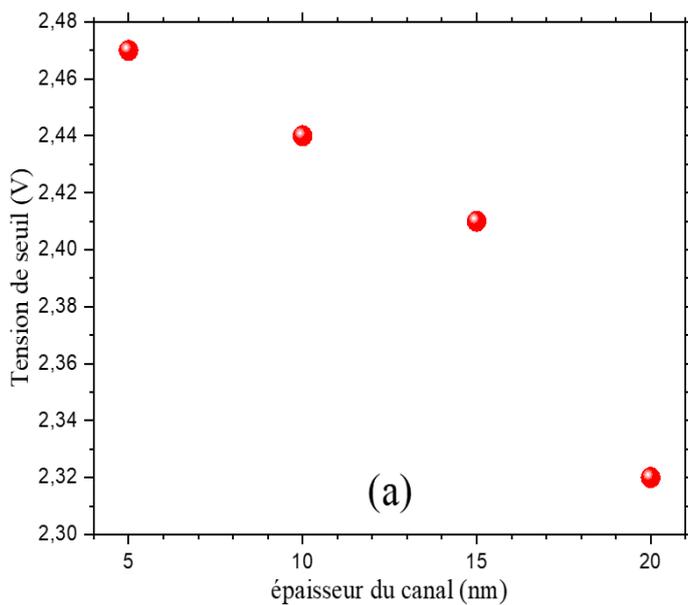


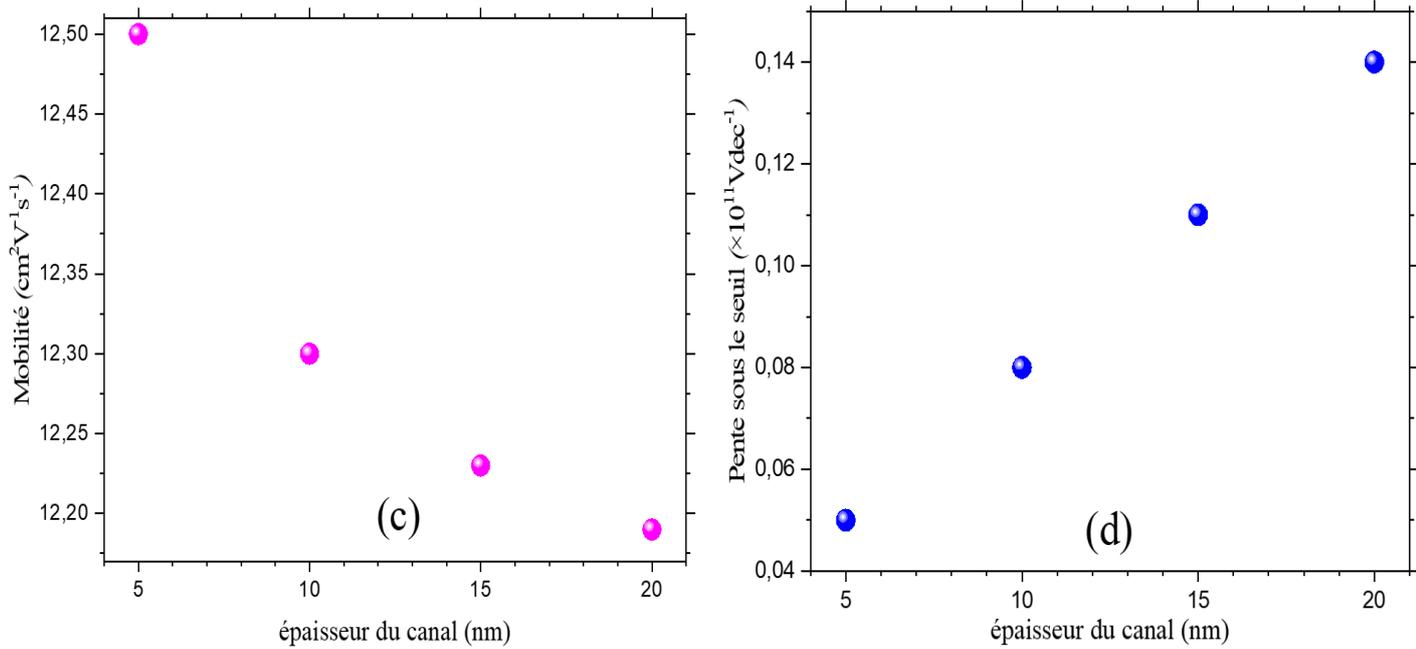
**Figure 3.4 :** Caractéristique de transfert en linéaire (a) et semi-logarithmique (b) de transistors de 5, 10, 15 et 20 nm d'épaisseur de couche active.

Les paramètres de sortie calculée à partir de la caractéristique de transfert  $I_{DS}-V_{GS}$  de TFT a-IGZO sont résumées dans le [tableau 3.2](#).

| Épaisseur du canal a-IGZO (nm) | $V_{Th}$ (V) | $I_{ON}$ (A)          | $I_{OFF}$ (A)          | $I_{ON} / I_{OFF}$    | $\mu_{FE}$ ( $cm^2 V^{-1} s^{-1}$ ) | SS ( $V dec^{-1}$ ) |
|--------------------------------|--------------|-----------------------|------------------------|-----------------------|-------------------------------------|---------------------|
| 5 nm                           | 2.47         | $5.18 \times 10^{-6}$ | $6.67 \times 10^{-18}$ | $7.76 \times 10^{11}$ | 12.50                               | 0.05                |
| 10 nm                          | 2.44         | $5.05 \times 10^{-6}$ | $6.67 \times 10^{-18}$ | $7.57 \times 10^{11}$ | 12.30                               | 0.08                |
| 15 nm                          | 2.41         | $5.00 \times 10^{-6}$ | $6,67 \times 10^{-18}$ | $7.49 \times 10^{11}$ | 12.23                               | 0.11                |
| 20 nm                          | 2.32         | $4.95 \times 10^{-6}$ | $6,67 \times 10^{-18}$ | $7.42 \times 10^{11}$ | 12.19                               | 0.14                |

**Tableau 3.2 :** Les sorties calculées à partir de la caractéristique de transfert  $I_{DS}-V_{GS}$ .





**Figure 3.5 :** Tension de seuil (a), rapport  $I_{ON}/I_{OFF}$  (b), mobilité (c) et pente sous le seuil (d) des TFTs en fonction de l'épaisseur du canal.

Le tableau 3.2 montre les caractéristiques de transfert d'un TFT pour différentes épaisseurs de la couche du canal a-IGZO.

Nous remarquons que les tensions de seuil sont raisonnables avec de petites valeurs qui diminuent avec l'augmentation des épaisseurs de la couche du canal. Il est évident que c'est en raison de l'augmentation du nombre de transporteurs libre, ce qui rend plus facile pour leur de s'accumuler. Ainsi, plus la tension de seuil augmente, plus l'efficacité et la performance de Transistor TFT.

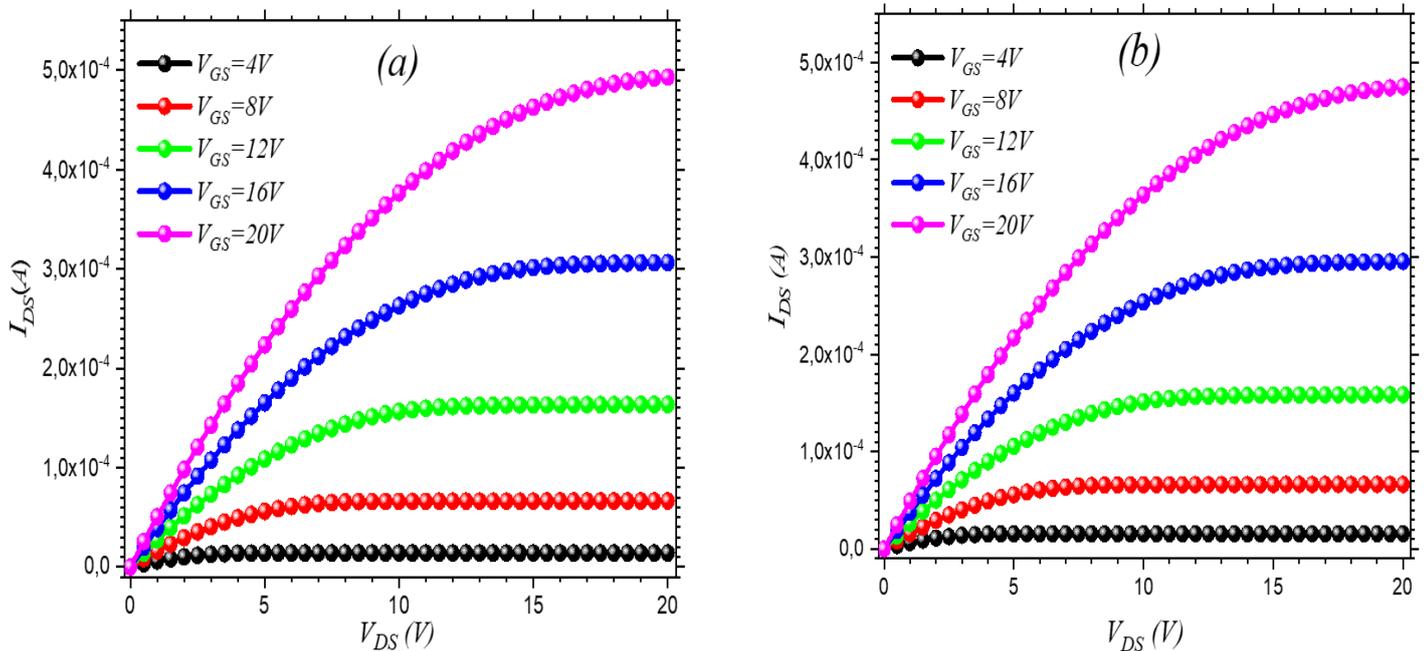
Les valeurs de mobilités marquent une augmentation quand les épaisseurs de la couche active diminuent, Ainsi, plus la mobilité augmente, plus l'efficacité et la performance de Transistor TFT.

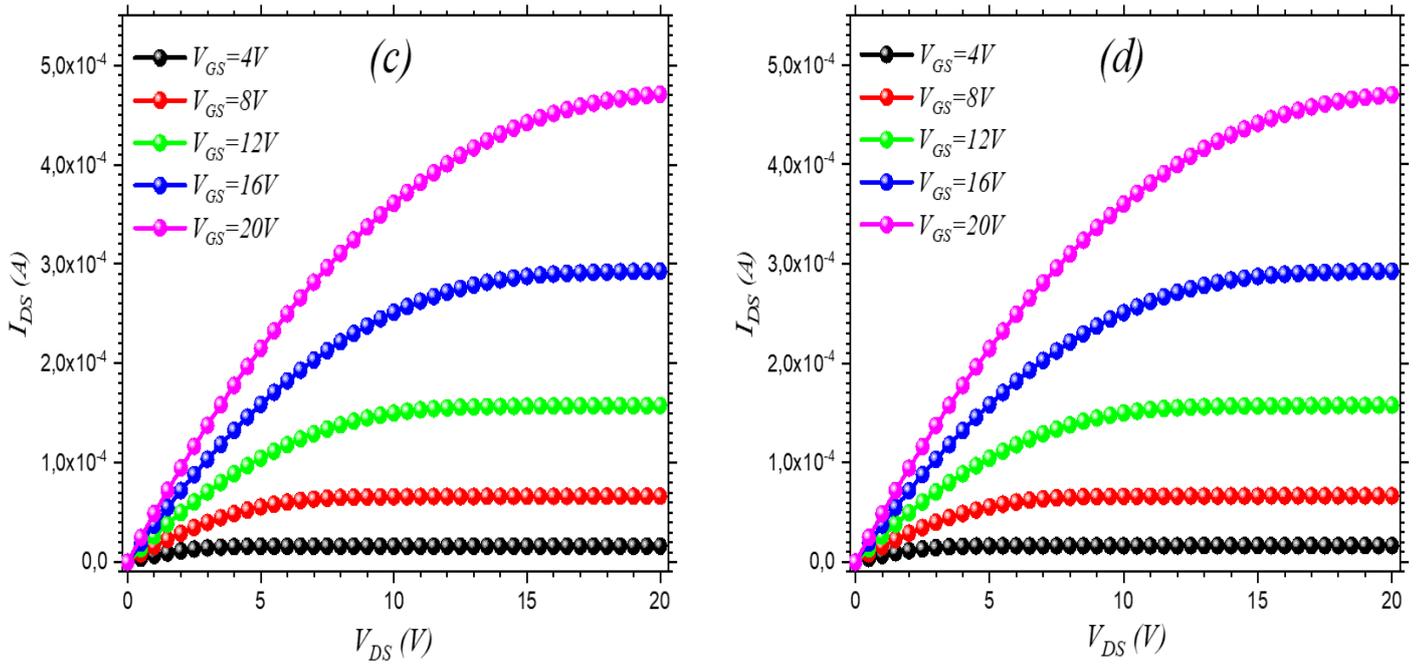
Les valeurs du rapport  $I_{ON}/I_{OFF}$  ont également été diminuées avec l'augmentation des épaisseurs, par conséquent, plus le rapport  $I_{ON}/I_{OFF}$  augmente, plus l'efficacité et la performance de Transistor TFT.

Nous remarquons aussi une dégradation de la pente sous le seuil à mesure que l'épaisseur de la couche active augmente. La réduction de l'épaisseur augmente la capacité effective menant à la diminution de la balançoire du sous-seuil [25], Ainsi, plus la pente sous le seuil diminue, plus l'efficacité et la performance de Transistor TFT.

### 3.3.2 Les caractéristiques de sortie $I_{DS}$ - $V_{DS}$ pour différentes tensions de grille $V_{GS}$ pour différentes épaisseurs de couche du canal a-IGZO.

Nous représentons dans la figure 3.6 les caractéristiques de sortie  $I_{DS}$ - $V_{DS}$  pour différentes tensions de  $V_{GS}$  et pour des épaisseurs de 5, 10, 15 et 20 nm. Il existe une augmentation de courant  $I_{DS}$  quand l'épaisseur de la couche active diminue dans chaque tension de  $V_{GS}$ , ceci étant dû à l'augmentation de la concentration des porteurs libres qui dans ce cas sont des électrons avec diminue de l'épaisseur de la couche du canal.





**Figure 3.6 :** Les caractéristiques de sortie  $I_{DS}$ - $V_{DS}$  pour différentes tensions de grille  $V_{GS}$  pour différentes épaisseurs de couche du canal a-IGZO : a) 5 nm b) 10 nm c) 15 nm d) 20 nm.

### 3.4 Conclusion

Dans ce chapitre, nous avons étudié l'effet de l'épaisseur de la couche du canal a-IGZO sur les performances électriques d'un transistor TFT à travers ses caractéristiques de transfert et de sortie. Quatre épaisseurs ont été étudiées 5, 10, 15 et 20 nm. Cette étude a montré que l'épaisseur de 5 nm présente les meilleures performances électriques par rapport aux autres épaisseurs en termes de tension de seuil (2.47V), mobilité des porteurs ( $12.5 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ ), rapport  $I_{ON}/I_{OFF}$  ( $7.76 \times 10^{11}$ ) et pente sous le seuil ( $0.05\text{V dec}^{-1}$ ). De ce fait, nous pouvons en déduire que l'épaisseur de la couche du canal a-IGZO a une influence remarquable sur les performances du transistor TFT a-IGZO. A la fin, la meilleure épaisseur de la couche du canal a-IGZO d'un transistor TFT dans notre travail est de 5 nm.

## Conclusion générale

---

Le travail effectué tout au long de ce mémoire s'inscrit dans une problématique orientée vers l'étude de l'effet de l'épaisseur de la couche mince du canal sur les performances des transistors TFT à base d'IGZO amorphe. Cette étude a été effectuée à l'aide des outils de simulation technologique TCAD de SILVACO ou nous avons exploité un de ses outils qui est ATLAS.

Nous avons fait une étude sur l'effet de l'épaisseur du canal du transistor TFT en couches minces à base de (a-IGZO) sur ses performances électriques. Les caractéristiques de transfert  $I_{DS}-V_{GS}$  et de sortie  $I_{DS}-V_{DS}$  ont simulées pour quatre épaisseurs du canal 5, 10, 15 et 20 nm afin de pouvoir faire une étude comparative. Cette étude comparative a montré que l'épaisseur ultrafine de 5 nm ; présentait une mobilité de saturation plus élevée, une tension de seuil élevé, une petite valeur de SS, un Rapport  $I_{ON}/I_{OFF}$  élevé. Nous avons également remarqué que l'épaisseur de 5 nm a montré une stabilité de fonctionnement supérieure par rapport aux autres. Aussi ; sur la base de nos résultats de simulation, nous avons conclu que la réduction de l'épaisseur augmente les performances de l'a-IGZO TFT.

De ce fait, nous pouvons en déduire que l'épaisseur de la couche du canal a-IGZO à une influence remarquable sur les performances du transistor TFT a-IGZO.

## Références bibliographiques

---

- [1] Clement Talagrand. Transistor en couches minces Avec canal en oxyde d'indium de gallium et de zinc : matériaux, procédés, dispositifs. Autre. Ecole Nationale Supérieure des Mines de Saint-Etienne, 2015. Français. NNT: 2015EMSE0797
- [2] Noviyana, I., A. D. Lestari, Et Al. (2017). "High Mobility Thin Film Transistors Based On Amorphous Indium Zinc Tin Oxide." *Materials* 10 (7): 702.
- [3] Jin, J. W. (2013). "Modélisation Physique Et Compacte De Transistors En Couches Minces A Base De Silicium Amorphe Ou Microcristallin.". Thèses De Doctorat, Ecole Polytechnique X.
- [4] Brochet, J. (2011). "Etude De Transistors En Couches Minces A Base De Silicium Polymorphe Pour Leur Application Aux Ecrans Plats A Matrice Active LCD Ou OLED.". Thèses De Doctorat, Université De Grenoble.
- [5] Nguyen, T. T. T. (2014). "Etude Des Transistors En Couches Minces A Base D'IGZO Pour Leur Application Aux Ecrans Plats A Matrice Active Lcd Et Oled". Thèses De Doctorat, Université De Grenoble.
- [6] Grove, A. S. (1967). "Physics and Technology of Semiconductor Devices, Wiley.
- [7] S. C. Deane, F. J. Clough, W. I. Milne, and M. J. Powell, "The role of the gate insulator in the defect pool model for hydrogenated amorphous silicon thin film transistor characteristics," *J. Appl. Phys.*, vol. 73, no. 6, pp. 2895–2901, 1993.
- [8] R. B. Wehrspohn et al., "Relative importance of the Si–Si bond and Si–H bond for the stability of amorphous silicon thin film transistors," *J. Appl. Phys.*, vol. 87, no. 1, pp. 144–154, 2000.
- [9] K. Nomura, A. Takagi, T. Kamiya, H. Ohta, M. Hirano, and H. Hosono, "Amorphous oxide semiconductors for high-performance flexible thin-film transistors," *Japanese J. Appl. Physics, Part 1 Regul. Pap. Short Notes Rev. Pap.*, vol. 45, no. 5 B, pp. 4303–4308, 2006.
- [10] H. Hosono, "Ionic amorphous oxide semiconductors: Material design, carrier transport, and device application," *J. Non. Cryst. Solids*, vol. 352, no. 9-20 SPEC. ISS, pp. 851–858, 2006.
- [11] S. Sallis et al., "Origin of deep subgap states in amorphous indium gallium zinc oxide: Chemically disordered coordination of oxygen," *Appl. Phys. Lett.*, vol. 104, no. 23, 2014.

- [12] S. Walther, S. Polster, B. Meyer, M. P. M. Jank, H. Ryssel, and L. Frey, "Properties of SiO<sub>2</sub> and Si<sub>3</sub>N<sub>4</sub> as gate dielectrics for printed ZnO transistors," *J. Vac. Sci. Technol. B Microelectron. Nanom. Struct.*, vol. 29, no. 1, p. 01A601, 2011.
- [13] S. M. Jejurikar, M. M. De Souza, and K. P. Adhi, "Understanding the role of the insulator in the performance of ZnO TFTs," *Thin Solid Films*, vol. 518, no. 4, pp. 1177–1179, 2009.
- [14] [Http://Dx.Doi.Org/10.1063/1.4789956](http://Dx.Doi.Org/10.1063/1.4789956).
- [15] R. NEGRU, " Conception et modélisation de pixels de photodétection -photodiodes PIN- en vue de leurs utilisation comme détecteurs de particules", Thèse de Docorat, Ecole Polytechnique, Plaiseau France, 2008.
- [16] Atlas user's manual, Silvaco international, 2004.
- [17] Silvaco International, <http://www.silvaco.com>.
- [18] TCAD Tutorial and Examples, Volume I, Silvaco international, 1999.
- [19] ATLAS User's manual", Silvaco International inc, Device Simulation Software, December 2006.
- [20] H. Oh, S. M. Yoon, M. K. Ryu, C. S. Hwang, S. Yang, S. H. K. Park, *Appl. Phys. Lett.* 2010, 97, 183502.
- [21] M. Adaika, A. Meftah, N. Sengouga, M. Henini, *Vacuum* 2015, 104, 232108
- [22] T. C. Fung, C. S. Chuang, C. Chen, K. Abe, R. Cottle, M. Townsend, H. Kumomi, J. Kanicki, *J. Appl. Phys.* 2009, 106, 084511.
- [23] Fedrizzi Vidor, F., G. Inácio Wirth, And U. Hilleringmann, *Zno Thin-Film Transistors for Cost-Efficient Flexible Electronics* (2018).
- [24] Labed, M., "A Study Of An A-IGZO Based Thin Film Transistor.", (2015), Mémoire De Master, Université De Biskra.
- [25] Y. Wang, X. W. Sun, G. K. L. Goh, H. V. Demir, and H. Y. Yu, "Influence of channel layer thickness on the electrical performances of inkjet-printed In-Ga-Zn oxide thin-film transistors," *IEEE Trans. Electron Devices*, vol. 58, no. 2, pp. 480–485, 2011.