

Ministère de l'enseignement supérieur et de la recherche scientifique

Université SAAD DAHLAB de BLIDA

Faculté de technologie

Department d'Électronique



Mémoire de fin d'étude

Pour l'obtention du diplôme de Master en Électronique

Option : Micro-Électronique

Thème

**Étude et simulation d'un capteur
nanométrique à grille enrobée cylindrique
GAA MOSFET**

Présenté par : Mr Rellam Abdelhadi

Mr Mohamed Ibrahim

Proposé par : Mr. NACER Saïd

Année Universitaire 2019-2020

Remerciements

On tient tout d'abord à remercier **ALLAH l'Unique et**

le Tout Puissant qui nous a armé de volonté, de patience et de courage durant toutes ces années d'études.

Un grand merci à monsieur NACER Saïd, qui a encadré nos travaux. On le remercie pour ces conseils, sa rigueur et sa patience.

Sans oublier les membres du jury pour avoir accepté d'être des examinateurs de ce mémoire.

Nos remerciements ne seraient pas complets si on n'exprimait pas nos profondes gratitudees à nos familles et nos amis qui nous ont accompagné et donné de la force pour passer les moments difficiles.

الغاز. يتم استخدام قناة GAA MOSFET ذات القناة n مع البوابة المعدنية الفضية (Ag) للكشف عن الأكسجين ، ويتم استخدام GAA MOSFET ذات القناة P مع بوابة معدنية بالبلاديوم (Pd) للكشف عن الهيدروجين. تم بالفعل عرض الأسلاك النانوية GAA MOSFET بشكل تجريبي لتطبيقات الكشف البيولوجية والكيميائية. في هذا العمل ، تتم مقارنة حساسية مستشعر الغاز GAA MOSFET لقيم مختلفة لقطر الأسطوانة وطول البوابة وسماكة طبقة أكسيد السيليكون من أجل الحصول على الحساسية المثلى للمستشعر من غاز. برنامج المحاكاة المستخدم هو COMSOL Multiphysics.

كلمات مفتاحية: مستشعر غاز ، الحساسية ، بوابة أسطوانية ملتفة ، دالة العمل ، برنامج كومصول .

Abstract:In this work, gate-all-around MOSFET (GAA) with metal catalytic gate is used for increased sensitivity of the gas sensor. The n-channel GAA MOSFET with silver (Ag) metal gate is used for oxygen detection, and the P-channel GAA MOSFET with palladium (Pd) metal gate is used for hydrogen detection. The GAA nanowire MOSFET has already been demonstrated experimentally for both biological and chemical detection applications. In this work, the sensitivity of the GAA MOSFET gas sensor is compared for different values of cylinder diameter, gate length and silicon oxide layer thickness in order to obtain the optimum sensitivity of the sensor from gas. The simulation software used is COMSOL Multiphysics.

Index Terms—gas sensor, gate-all-around (GAA) MOSFET, sensitivity, work function, COMSOL Multiphysics®.

Résumé:Dans ce mémoire, un MOSFET à grille enrobée (GAA) avec grille métallique catalytique est utilisé pour une sensibilité accrue du capteur de gaz. Le MOSFET GAA à canal n avec grille métallique en argent (Ag) est utilisé pour la détection de l'oxygène et le MOSFET GAA à canal P avec grille métallique au palladium (Pd) est utilisé pour la détection d'hydrogène. Le MOSFET à nanofils GAA a déjà fait l'objet d'une démonstration expérimentale pour des applications de détection biologique et de détection chimique. Dans ce travail, La sensibilité du capteur de gaz GAA MOSFET est comparée pour différentes valeurs du diamètre du cylindre, de la longueur de grille et de l'épaisseur de la couche d'oxyde de silicium afin d'obtenir la sensibilité optimale du capteur de gaz. Le logiciel de simulation utilisé est COMSOL Multiphysics.

Termes de l'index - capteur de gaz, MOSFET à porte tout autour (GAA), sensibilité, travail de sortie, COMSOL Multiphysics®

Listes des acronymes et abréviations

Abréviations

2D	Deux Dimensions.
3D	Trois Dimensions.
CGAA	Cylindrical Gate All Around.
CMOS	Complementary Metal Oxide Semiconductor
DC	Direct Current.
DG	Double Gate.
DIBL	Drain Induced Barrier Lowering
DIVSB	Drain Induced Virtual Substrate Biasing
DMOSFET	Transistor MOSFET à appauvrissement.
EMOSFET	Transistor MOSFET à enrichissement.
GAA	Gate All Around.
GIDL	Gate Induced Drain Leakage.
HP	High Performance.
ISFET	Ion Sensitive Field-Effect Transistor.
ITRS	International Technology Roadmap for Semiconductor
LDD	Lightly Doped Drain.
LOP	Low-Operating Power.
LPCVD	Low Pressure Chemical Vapor Deposition.
LSTP	Low Standby Power.
LTO	Low Temperature Oxide.
MIS	Metal Isolant Semiconductor
MOS	Metal Oxide Semiconductor.
MOSFET	Metal Oxide Semi-conducteur Field Effect Transistor
NMOS	N channel Metal Oxide Semiconductor
PMOS	P channel Metal Oxide Semiconductor
SCE	Short Channel Effect.
SG	Surrounding Gate.
SOI	Silicon on Insulator.
STI	Shallow Trench Isolation.

Symboles

C_{ox}	Capacité de l'oxyde de grille.	[F.m ⁻²]
E_c	Energie (niveau) de bas de la bande de conduction.	[eV]
E_F	Energie (niveau) de Fermi.	[eV]
E_g	Energie de gap.	[eV]

E_{gb}	Champ électrique transversal (grille →bulk).	[eV]
E_i	Energie (niveau) intrinsèque.	[eV]
E_v	Energie (niveau) haut de la bande de valence.	[eV]
E_y	Champ électrique transversal.	[V/m]
G_D	Admittance.	[S]
g_m	Transconductance.	[S]
I_D	Courant de drain.	[A]
I_{DS}	Courant drain source.	[A]
I_{DSat}	Courant de saturation du drain.	[A]
I_{off}	Courant de drain à l'état bloqué OFF.	[A]
I_{on}	Courant de saturation.	[A]
k	Facteur de miniaturisation	
K'_n	Facteur de gain NMOS	[$\mu\text{A}/\text{V}^2$]
L	Longueur du canal.	[m]
L_E	Longueur effective du canal.	[m]
L_g	Longueur de grille.	[m]
N_A	Concentration en atomes accepteurs ionisés	[cm^{-3}]
N_D	Concentration en atomes donneurs ionisés.	[cm^{-2}]
n_i	Concentration intrinsèque des porteurs le matériau.	[cm^{-3}]
N_{it}	Densité de défauts à l'interface.	[C]
Ø_{ms}	Travail de sortie métal- semi-conducteur.	[eV]
r_{DS}	La résistance drain source.	[Ω]
r_o	Le rayon du dispositif.	[m]
R_{ON}	La résistance à l'état passant	[Ω]
T	Température.	[K]
to_x	épaisseur de l'oxyde.	[m]
ts_l	épaisseur de canal.	[m]
T_{ZCE}	Largeur de la zone de charge d'espace.	[m]
V_D	Tension de drain.	[V]
V_{DB}	La tension drain – substrat.	[V]
V_{ds}	Tension drain source.	[V]
V_{DSat}	Tension de saturation du drain.	[V]
V_E	Tension d'Early.	[V]
V_{FB}	Tension de Flat Bande (bande plate).	[V]
V_G	Tension de grille.	[V]
V_{gs off}	Tension de blocage du transistor.	[V]
V_S	Tension de source.	[V]
V_{SB}	La tension source – substrat.	[V]
V_T	Tension thermodynamique.	[V]
V_{th}	Threshold voltage (tension de seuil).	[V]
V_{Tn}	Tension de seuil du NMOS.	[V]
V_{TP}	Tension de seuil du PMOS.	[V]
W	Largeur du canal.	[m]
W_E	Largeur effective du canal.	[m]
X_{dD}	La largeurs de déplétion de jonction de drain	[m]
X_{dS}	La largeurs de déplétion de jonction de source	[m]
θ₀	Facteur de réduction intrinsèque de la mobilité.	
λ	Epaisseur de la zone de charge d'espace.	[m]
λ₀	Epaisseur minimal de la zone de charge d'espace.	[m]
μ₀	Mobilité à faiblechampélectrique.	[$\text{m}^2\text{V}^{-1}\text{s}^{-1}$]

μ_{eff}	Mobilité effective des porteurs dans le canal.	$[\text{m}^2\text{V}^{-1}\text{s}^{-1}]$
ϕ_d	Hauteur de barrière potentiel entre la source et le canal.	[eV]
ϕ_F	Potentiel de Fermi.	[eV]
ϕ_M	Travail de sortie du métal.	[eV]
ϕ_s	Travail de sortie du semi-conducteur.	[eV]
Ψ_s	Affinité électronique du silicium	[eV]
χ_{Si}	Potentiel de surface.	[V]

Constantes

k	Constante de Boltzmann	$k = 8,617385 \cdot 10^{-5}$	[eV/K]
q	Charge élémentaire	$q = 1,6 \cdot 10^{-16}$	[C]
ϵ_0	Permittivité du vide	$\epsilon_0 = 8,85 \cdot 10^{-12}$	[F/m]
ϵ_{Si}	Permittivité du Silicium	$\epsilon_{\text{Si}} = 11,8 \cdot \epsilon_0$	[F/m]
ϵ_{Ox}	Permittivité de l'oxyde de Silicium	$\epsilon_{\text{Ox}} = 3,9 \cdot \epsilon_0$	[F/m]

Table des matières

Introduction générale	1
Chapitre 1 Transistor MOSFET	3
1.1 Introduction	3
1.2 Historique	3
1.3 La description du MOSFET	4
1.4 Principe de base d'un transistor MOSFET	5

1.4.1 Effet de champ	5
1.4.2 Structure possible du transistor MOSFET	6
1.5 Différents Types de Transistors MOSFETs.....	7
1.5.1 MOSFET à appauvrissement de canal.....	7
1.5.2 MOSFET à enrichissement de canal.....	8
1.6 Régimes de fonctionnement des transistors MOSFETs.....	9
1.6.1 Régime triode	11
1.6.2 Régime saturé.....	12
1.7 Les applications DU transistor MOSFET	14
1.8 Miniaturisation du MOSFET	14
1.9 Effets de canaux courts.....	16
1.10 Technologie de fabrication.....	17
1.10.1 Technologie bulk et SOI.....	17
1.10.2 Avantages de la technologie SOI	18
1.11 Les transistors à grilles multiples	20
1.11.1 Les différentes types multi-grilles	20
1.11.2 Avantages des transistors à grilles multiples.....	23
1.11.3 Inconvénient des transistors à grilles multiples	23
1.12 Transistors à grille enrobée.....	24
1.13 L'architecture MOSFET à grille enrobée.....	26
1.13.1 Les différentes catégories de la technologie GAA MOSFET	28
1.14 Propriétés électriques du transistor GAA MOSFET	33
1.14.1 Définition de la tension de seuil.....	33
1.14.2 Etat passant	34
1.14.3 Etat bloqué	37

1.15	Conclusion	39
Chapitre 2	GAA MOSFET comme Capteur	40
2.1	Introduction	40
2.2	Définition D'un capteur	40
2.3	Les types de capteurs	40
2.3.1	Capteurs actifs	41
2.3.2	Capteurs passifs	42
2.4	Structure et fonctionnement d'un capteur.....	42
2.5	Principales caractéristiques d'un capteur	43
2.5.1	La sensibilité	43
2.5.2	La sélectivité	43
2.5.3	La stabilité	43
2.5.4	La reproductibilité	44
2.5.5	Le temps de réponse.....	44
2.5.6	Température de fonctionnement	44
2.5.6	La durée de vie	44
2.6	Classification des capteurs de gaz	44
2.6.1	Les Capteurs électriques de gaz.....	45
2.7	GAA mosfet comme capteur	46
2.7.1	GAA MOSFET comme biocapteur	46
2.7.2	GAA MOSFET comme capteur Ph.....	46
2.7.3	GAA MOSFET comme capteur gaz	47
2.8	Interaction gaz/Metal.....	48
2.8.1	Adsorption	48

2.9	Comparaison entre la sensibilité du gaa mosfet et du bulk mosfet conventionnel.....	50
2.10	Conclusion	52
Chapitre 3 Simulation de CAPTEUR GAA MOSFET		54
3.1	Introduction	54
3.2	A propos de COMSOL	56
3.3	Choix des paramètres de base	57
3.4	Configuration de la simulation et modélisation du capteur	58
3.5	Résultats et discussions.....	59
3.5.1	Caractéristiques I_d-V_{gs}	59
3.5.2	Caractéristiques I_d-V_{ds}	65
3.6	Calcul de la sensibilité.....	69
3.6.1	Effet de la longueur du canal L_g sur la sensibilité du capteur d'O2.....	70
3.6.2	Effet du diamètre W sur la sensibilité du capteur de gaz d'O ₂	71
3.6.3	Effet de la couche d'oxide t_{ox} sur la sensibilité du capteur O ₂	72
3.7	Structure Optimale.....	73
3.8	Conclusion	73
Conclusion générale		74
Bibliographie		75
 Liste des Figures		
Figure 1. 1	Structure basique d'un transistor MOS de type n.	4
Figure 1. 2	Effet de champ dans un MOSFET.....	5
Figure 1. 3	MOSFET à canal N.	6
Figure 1. 4	MOSFET à canal P.....	7
Figure 1. 5	MOSFET à appauvrissement de canal.....	7
Figure 1. 6	MOSFET à enrichissement de canal.....	8
Figure 1. 7	Caractéristiques I_d-V_{ds} typiques à différents V_{gs} d'un MOSFET [27].....	9

Figure 1. 8 Diagramme de bande d'un transistor N-MOSFET en régime de bandes plates (a) et en régime de faible inversion (b) [25].	10
Figure 1. 9 Caractéristique I_d-V_{ds} dans le Régime triode.	11
Figure 1. 10 Caractéristiques I_d-V_{ds} dans la zone linéaire.	12
Figure 1. 11 Caractéristique I_d-V_{ds} dans le régime saturé.	13
Figure 1. 12 Caractéristique I_d-V_{gs} dans le régime saturé.	13
Figure 1. 13 L'évolution de la Loi de Moore des CPU de 1965 à 2020 [30].	15
Figure 1. 14 Vue en coupe de transistors NMOS en technologie Si-bulk (a) et SOI (b) .	17
Figure 1. 15 Distribution de la charge de déplétion pour le MOSFET bulk et le SOI.	19
Figure 1. 16 Comparaison de la pente sous le seuil du transistor MOS en technologies bulk et SOI, pour une géométrie constante [36].	19
Figure 1. 17 MOSFET à multiple grilles : (a) DG SOI MOSFET (b) triple grille SOI MOSFET (c) N SOI MOSFET (d) fi SOI MOSFET (e) GAA SOI MOSFET et (f) triple grille bulk MOSFET.	21
Figure 1. 18 L'extension des grilles conduisant aux structures π et Ω SOI MOSFETs	22
Figure 1. 19 Vue TEM (a) d'un et (b) de 4 canaux de MOSFETs à grille enrobée, (c) vue 3D d'un nanofil MOSFET [44].	24
Figure 1. 20 Image SEM (a) de l'inverseur en GAA nanofil, (1x2) canal NMOS et (3x2) canal PMOS, (b) multiple nanofil en rangée d'une excellente symétrie [47].	25
Figure 1. 21(a) structure de la S-SGT DRAM (b) circuit équivalent (c) image SEM de cellule S-SGT [48].	26
Figure 1. 22 Trois architectures du transistor GAA MOSFET avec des sections différentes.	27
Figure 1. 23 Coupe et vue en 3D du transistor GAA MOSFET carré.	29
Figure 1. 24(a) vue de dessus du layout d'un GAA MOSFET. (b) vue de coupe avec SEM du GAA MOSFET triangulaire avec dimensions (c) schéma 3D du GAA MOSFET [58].	30

Figure 1. 25 Images FIB-SEM des coupes de (a) GAA MOSFET triangulaire, et (b) GAA MOSFET pentagonale [59].	30
Figure 1. 26 Les étapes simplifiées de réalisation (coupe du canal) du transistor triangulaire, pentagonale et Ω -gate [58].	31
Figure 1. 27(a) vue schématique en 2D du transistor GAA MOSFET (b) vue de section du DG MOSFET (c) vue schématique en 3D du transistor (SOI) FinFET.	32
Figure 1. 28 Image SEM d'un transistor vertical avec une épaisseur de ~ 20 nm et une hauteur d' $1\mu\text{m}$ [61].	32
Figure 1. 29 Caractéristiques I_d-V_{ds} des multi-grilles pour $L=15\text{nm}$, (a) $t_{Si}=5\text{nm}$ et (b) 10nm . 1 pour le MOSFET SOI à une grille (SG), 2 pour le MOSFET double-grille (DG), 3 pour le MOSFET triple-grille (TG) et 4 pour le MOSFET quadruple-grille (QG) [27].	35
Figure 1. 30 Caractéristiques I_d-V_{gs} des multi-grilles pour $L=15\text{nm}$, (a) $t_{Si}=5\text{nm}$ et (b) $t_{Si}=10\text{nm}$ [27].	35
Figure 1. 31 Caractéristiques $I_d -V_{gs}$ en échelle logarithmique des SOI multi-grilles pour $L=15\text{nm}$, (a) $t_{Si}=5\text{nm}$ et (b) $t_{Si}=10\text{nm}$ [27].	36
Figure 1. 32 Caractéristiques I_d-V_{ds} des multi-grilles pour $L=15\text{nm}$, (a) $t_{Si}=5\text{nm}$ et (b) 10nm . 1 pour le MOSFET SOI à une grille (SG), 2 pour le MOSFET double-grille (DG), 3 pour le MOSFET triple-grille (TG) et 4 pour le MOSFET quadruple-grille (QG) [27].	38
Figure 1. 33 Caractéristiques I_d-V_{gs} des multi-grilles pour $L=15\text{nm}$, (a) $t_{Si}=5\text{nm}$ et (b) $t_{Si}=10\text{nm}$ [27].	38
Figure 2. 1 schéma de principe de la structure d'un capteur	43
Figure 2. 2 Représentation schématique d'un ISFET. [74]	46
Figure 2. 3a) Si FET à nanofils à grille cylindrique (GAAFET) – b) structure 3D simulée d'un Si FET à nanofils à grille cylindrique (GAAFET)	47
Figure 2. 4(a) Canal p proposé Si GAAFET capteur de gaz avec hydrogène gazeux exposé sur métal Pd-gate (b) Si GAAFET à canal n proposé capteur de gaz avec oxygène exposé sur métal Ag-gate.	48

Figure 2. 5 Principe de la physisorption d'une molécule sur une surface. [76]	
Capteur de gaz à nanostructure.....	49
Figure 2. 6 Différence entre la Chimisorption moléculaire et dissociative [76].....	49
Figure 2. 7(a) Effet du changement du travail de sortie sur le potentiel de surface du MOSFET GAA à canal n avec porte en métal Ag. Paramètres : (L_g) = 50 nm, (R) = 5 nm, (t_{ox}) = 2nm, (N_{si}) = $10^{21} m^{-3}$ (b) Effet du changement du travail de sortie sur le potentiel de surface du canal p GAA MOSFET avec porte métallique Pd. [69]	50
Figure 2. 8 Variation de I_d en fonction de V_{gs} dans la région sous-seuil avec et sans molécules de gaz pour le MOSFET canal p avec porte en métal Pd. Paramètres: (L_g) = 50 nm, (t_{si}) = 10 nm, (t_{ox}) = 2 nm, (N_{si}) = $10^{21} m^{-3}$ [69].....	51
Figure 3. 1 Structure 3D des GAA FET conventionnelles avec leurs vues transversales	57
Figure 3. 2 Structure 2D asymétrique du GAA FET.....	58
Figure 3. 3 Variation du courant du drain I_d en fonction de la tension grille V_{gs}	59
Figure 3. 4 Variation du courant I_d en fonction de la tension V_{gs} pour différentes valeurs de ϕ_M ($V_{ds}=50$ mV, $W=10$ nm, $L_g=50$ nm et $t_{ox}=2$ nm).	60
Figure 3. 5 Variation du courant drain I_d en fonction de la tension grille V_{gs} pour différentes longueurs de grille L_g	61
Figure 3. 6 Variation du courant I_d en fonction de la tension V_{gs} (échelle log) pour différentes valeurs de W ($V_{ds}=50$ mV, $L_g=50$ nm, $\phi_M =4.5$ eV et $t_{ox}=2$ nm).	62
Figure 3. 7 Variation du courant I_d en fonction de la tension V_{gs} pour différentes valeurs de t_{ox} ($V_{ds}=50$ mV, $L_g=50$ nm et $\phi_M =4.5$ eV).	63
Figure 3. 8 Variation de transconductance g_m avec le changement de ϕ_M à $V_{ds}=50$ mV.....	64
Figure 3.9 Caractéristiques I_d - V_{ds} du capteur pour différentes tension V_{gs} de 0.1V à 1.5V ($L_g=50$ nm, $W=10$ nm et $t_{ox}=2$ nm).	65
Figure 3. 10 I_d en fonction de V_{ds} avec variation de ϕ_M ($V_{gs}=0.7$ V, $W=10$ nm, $L_g=50$ nm et $t_{ox}=2$ nm).	66
Figure 3. 11 I_d en fonction de V_{ds} avec L_g (de 50 à 200 nm avec un pas de 50) et ($V_{gs}=0.7$ V, $W=10$ nm,	67

Figure 3. 12 I_d en fonction de V_{ds} pour différents W ($V_{gs}=0V$, $L_g=50nm$, $\phi_M=4.5eV$ et $t_{ox}= 2nm$)	68
Figure 3. 13 I_d en fonction de V_{ds} pour différentes épaisseurs de t_{ox}	69
Figure 3. 14 la sensibilité en fonction de $\Delta\phi_M$ pour différent L_g	70
Figure 3. 15 la sensibilité en fonction de $\Delta\phi_M$ pour différentes valeurs W	71
Figure 3. 16 la sensibilité en fonction de $\Delta\phi_M$ pour différent t_{ox}	72
Figure 3. 17 la sensibilité en fonction de $\Delta\phi_M$ pour les valeurs des paramètres (L_g , W et t_{ox}) optimale du capteur GAA MOSFET de stype N a grille métallique d'Ag.....	73

Liste des tableaux

Tableau 1. 1 Evolution des paramètres du MOSFET en fonction du facteur de miniaturisation.....	16
Tableau 2. 1 capteurs actifs, principes physiques de base	41
Tableau 2. 2 capteurs passifs, principes physiques de base.....	42
Tableau 2. 3 différents types de capteurs de gaz.	45

Tableau 2. 4 Comparaison de la sensibilité du MOSFET GAA à canal p avec porte Pd et MOSFET bulk avec porte Pd. Paramètres: (L_g) = 50 nm, (R) = 5 nm, t_{si} =20nm, (t_{ox}) =2nm, (N_{si}) = 10^{21} m^{-3} , (V_{ds}) = 0,05 V [69]	52
Tableau 3.1 Dimensions de la proposition de GAA FET à base de Si	58

INTRODUCTION GENERALE

Pour répondre à la demande toujours croissante des capteurs de détection de gaz pour la surveillance de l'environnement, les industries automobiles et médicale, les capteurs de gaz à base de MOSFET [1-3] sont un bon choix car ils offrent un faible coût, une faible puissance, une petite taille et une sensibilité élevée avec la compatibilité CMOS. Ces dernières années, un MOSFET capteur de gaz a été développé pour la détection des espèces de gaz par mesure du décalage induit du travail de sortie à la surface d'un film sensible. La recherche et le développement dans ce domaine se déroulent dans deux directions : 1) exploration de films sensibles appropriés tels que les métaux catalytiques [1-4], les composés métalliques [5-8], les sels hydratés [9,10], les polymères et autres composés organiques [11,12] ; et 2) l'ingénierie des appareils, y compris la conception et l'optimisation du dispositif à effet de champ pour améliorer la sensibilité. Dans le domaine de l'ingénierie, des dispositifs, MOSFET à grille flottante [13], MOSFET SOI [14], MOSFET à double grille [3], et maintenant les dispositifs nanofil MOSFET [7,8] ont été pris en compte. Pour augmenter la sensibilité en augmentant les possibilités de réactions de surface, un rapport surface/volume élevé est nécessaire. Rapport surface/volume élevé, faible courant de fuite, un meilleur contrôle de la porte et des caractéristiques de sous-seuil presque idéales [15,16] font du MOSFET nanofil à porte tout autour (GAA) une architecture prometteuse pour le développement d'un capteur de gaz faible puissance, hautement sensible et compatible CMOS à l'échelle nanométrique. Les capteurs de gaz à base d'oxyde métallique NWs tels que ZnO , In_2O_3 , et les transistors à effet de champ SnO_2 (FET) sont déjà démontrés [6,8]. Une autre classe de capteurs de gaz à base de FET utilisant une grille métallique catalytique est rapportée plus tôt [1-3]. La réaction des molécules de gaz à la surface de la grille métallique catalytique entraîne un changement dans le travail de sortie du métal de porte qui provoque en outre un changement de la tension de bande plate, de la tension de seuil et du courant de drain du MOSFET. Ce changement de conductivité est directement lié à la quantité d'un gaz spécifique présent dans l'environnement, résultant en une détermination

INTRODUCTION GENERALE

quantitative de la présence de gaz et de la concentration. Récemment, un capteur d'oxygène à base de FET utilisant La grille métallique catalytique Ag a été rapportée dans [2]. Le FET à double porte capteur de gaz d'hydrogène utilisant la porte métallique Pt a été étudié par Tsukada et coll. [3].

Dans ce travail, un MOSFET GAA avec un métal catalytique gate est proposé pour le but d'améliorer la sensibilité. De manière classique, les capteurs de gaz à base de FET utilisent une tension de seuil comme paramètre de sensibilité ; cependant, dans cette étude, le courant sous-seuil au lieu de la tension de seuil est utilisé pour calculer la sensibilité du capteur de gaz, ce qui permet une faible puissance de fonctionnement avec une sensibilité élevée. Une sensibilité beaucoup plus élevée pour la détection de gaz est observée dans cette étude lorsque le composant est exploité dans le régime sous-seuil. Cette sensibilité élevée dans le régime sous-seuil est attribuée à la flexion des bandes due au changement du travail de sortie des semi-conducteurs après réaction de surface [17]. La physique de ce dispositif est expliquée à travers un modèle analytique [18,19]. Dans cette étude, un MOSFET GAA a canal n avec une grille métallique Ag pour la détection d'oxygène O_2 .

La méthodologie suivie pour arriver à notre objectif est présentée comme suit :

- Le premier chapitre donne une description générale sur le MOSFET, ses principes de base comme la structure, son principe de fonctionnement, les domaines d'application et la miniaturisation, ainsi qu'une présentation de la technologie multi-grilles en général, et surtout le MOSFET à grille enrobée GAA qui est la base de notre travail.
- Le deuxième chapitre est basé sur l'idée d'un capteur, sa définition, ses types et ses caractéristiques ainsi que le GAA MOSFET comme capteur gaz.
- Le troisième chapitre, le capteur GAA MOSFET est simulé en utilisant le simulateur COMSOL Multiphysics[20]. L'impact des paramètres géométriques sur la sensibilité du capteur de gaz est étudié. Les résultats de simulation seront exposés et discutés.

CHAPITRE 1 TRANSISTOR MOSFET

1.1 INTRODUCTION

L'évolution de la technologie électronique est fondée sur le développement des architectures de circuits électroniques avancés, dont l'élément principal et de base est le transistor MOSFET (Metal Oxide Semiconductor Field Effect Transistor). L'enjeu important des sociétés modernes est l'utilisation des équipements à base des circuits électroniques. L'évolution des systèmes électroniques est basée sur le développement du transistor en vue de garantir les hautes performances. Notamment, la fiabilité, la rapidité, la sensibilité, la faible consommation en puissance etc. Au cours de ce premier chapitre, le transistor MOSFET conventionnel est présenté. En commençant par sa miniaturisation, composition, son mode de fonctionnement, et la technologie multi-grilles en général ou le MOSFET GAA en particulier.

1.2 HISTORIQUE

Le principe de fonctionnement du transistor (MOSFET) métal oxyde semi-conducteurs à effet de champ a été décrit pour la première fois par Lilienfeld en 1930 [21]. En décembre 1947, John Bardeen et Walter H. Brattain réalisaient le premier transistor en germanium [22]. Avec William B. Shockley le transistor à jonction et la théorie associée sont développées aux Bell Laboratoires en 1951. En 1958, Jack Kilby invente le circuit intégré en fabriquant cinq composants sur le même substrat. C'est en 1960 que Kahng et Attala ont présenté le premier transistor MOS sur Silicium qui reste aujourd'hui le semi-conducteur généralement le plus utilisé, vu la qualité inégalée de l'interface créée par le silicium et l'oxyde de silicium (SiO_2), qui sert d'isolant. Peu après, l'élaboration de la technologie CMOS assura le futur commercial et technologique du MOSFET en électronique intégrée (mémoires, microprocesseurs, circuits logiques) grâce à une géométrie simple et une consommation pouvant être très faible [23].

CHAPITRE 1 TRANSISTOR MOSFET

1.3 LA DESCRIPTION DU MOSFET

Le MOSFET Metal Oxide Semi-Conductor Field Effect Transistor, en français Transistor à Effet de Champ (à grille) Métal-Oxyde, est constitué d'un substrat semi-conducteur sur lequel repose une fine couche d'oxyde isolant (SiO_2) d'épaisseur t_{ox} . Une couche conductrice (métal ou poly silicium fortement dopé), appelée électrode de grille, est aussi déposée sur l'oxyde. Enfin, deux régions fortement dopées de profondeur X_j , appelées source et drain, sont formées dans le substrat de part et d'autre de la grille. La structure basique d'un transistor nMOS est représentée à la **Figure 1.1**. En raison du procédé de fabrication, la grille « de longueur L_g » recouvre légèrement les régions de source et de drain. La région entre les jonctions de source et de drain est appelée la région du canal et est définie par sa longueur L et sa largeur W [24].

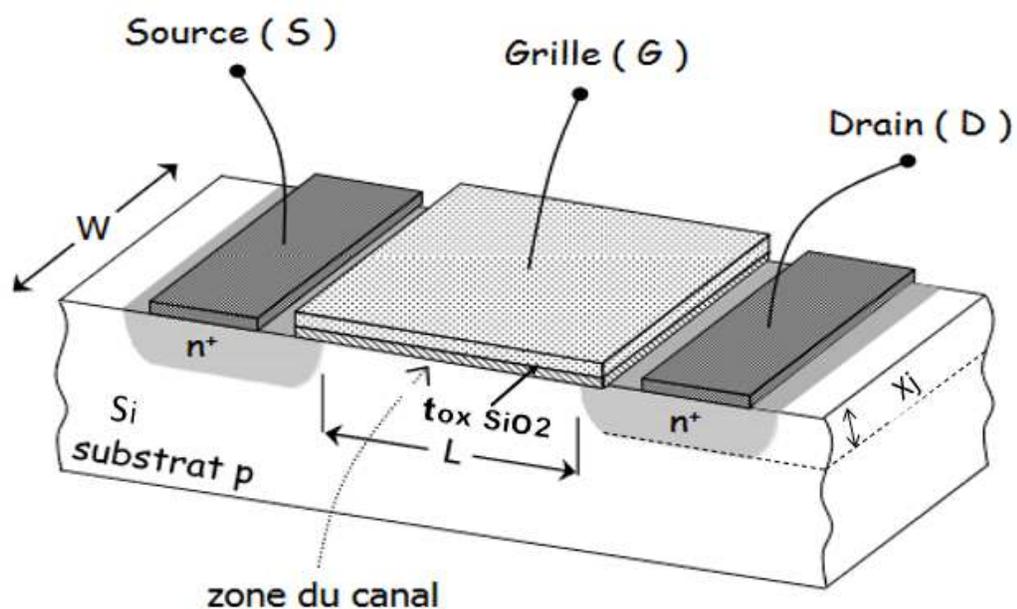


Figure 1. 1 Structure basique d'un transistor MOS de type n.

Le canal est physiquement séparé de l'oxyde par l'interface qui influence sur le comportement et les performances du MOSFET.

CHAPITRE 1 TRANSISTOR MOSFET

1.4 PRINCIPE DE BASE D'UN TRANSISTOR MOSFET

1.4.1 Effet de champ

Le principe de fonctionnement d'un transistor MOSFET repose sur l'effet de champ, qui consiste à moduler de façon électrostatique une densité de charges mobiles dans un semi-conducteur. La modulation est provoquée par un champ électrique perpendiculaire à la direction du mouvement de ces charges. La structure du MOSFET se décompose en trois parties principales : l'électrode de grille (G) qui commande l'intensité du champ électrique vertical et par conséquent la densité de charges mobiles, les électrodes de source (S) et de drain (D) séparées par un canal de conduction qui conduit le courant en fonction de son niveau de remplissage en charges mobiles. **La Figure 1.2** qui suit illustre l'effet de champ dans un transistor MOSFET.

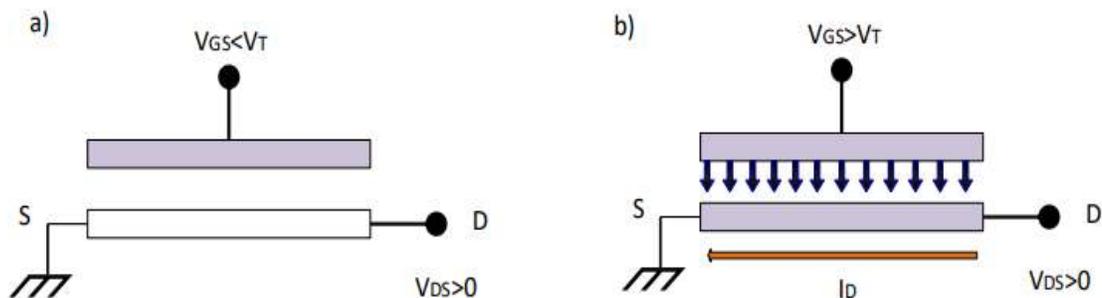


Figure 1. 2 Effet de champ dans un MOSFET.

La grille est polarisée par la tension grille-source V_{gs} . Les charges sont mises en mouvement par l'intermédiaire du champ électrique longitudinal lié à l'application d'une tension entre le drain et la source V_{ds} . La source sert de référence de potentiel. Les tensions V_{gs} et V_{ds} permettent de contrôler le courant qui passe dans le canal. Le dopage du canal N_A , la profondeur X_i des jonctions source et drain, la longueur de masque L entre drain et source, la largeur de masque W et l'épaisseur t_{ox} de l'oxyde de grille sont les paramètres caractéristiques d'un transistor MOSFET conventionnel. Avec la réduction de la taille du transistor, la différence entre la

CHAPITRE 1 TRANSISTOR MOSFET

longueur du masque L et la longueur effective L_E n'est plus négligeable. De même pour la largeur effective du canal W_E . Deux paramètres correctifs sont alors introduits [25]. Ils sont définis par:

$$\Delta L = L - L_E \text{ et } \Delta W = W - W_E \quad (1.1)$$

1.4.2 Structure possible du transistor MOSFET

Selon les 2 types du substrat P ou N on peut concevoir deux types de transistors MOSFET les N-MOSFET et les P-MOSFET respectivement.

a) Transistor MOSFET à canal N

Dans les transistors N-MOSFET, le substrat est de type P. Dans ce cas la grille est polarisée positivement par une tension V_{gs} suffisante, qui va peupler l'interface SC-oxyde, d'électrons permettant l'apparition de deux zones peuplées d'électrons la source et le drain reliées par un canal rempli d'électrons, et la tension V_{ds} doit être positive afin de drainer ces électrons, le courant circule du drain vers la source [26].

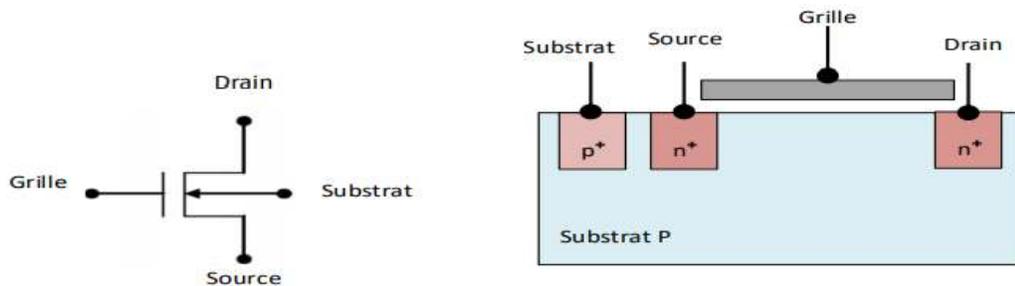


Figure 1.3 MOSFET à canal N.

b) Transistor MOSFET à canal P

Dans les transistors P-MOSFET, le substrat est de type N. La grille est polarisée négativement par une tension V_g suffisante, qui va peupler de trous l'interface SC-oxyde, et qui donne deux zones peuplées de trous : la source et le drain reliées par un canal rempli de trous, et la tension V_{ds} doit être négative afin de drainer ces trous ; le courant circule donc de la source vers le drain.

CHAPITRE 1 TRANSISTOR MOSFET

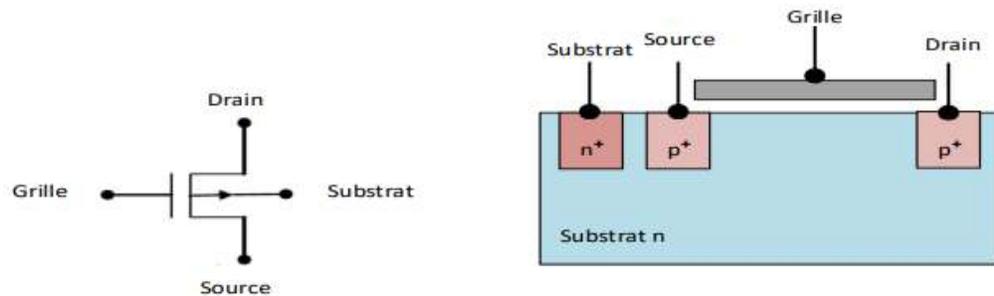


Figure 1. 4MOSFET à canal P.

Selon la réalisation du canal on peut classer les MOSFET en deux types fondamentaux qui sont les MOSFET à appauvrissement (Déplétion) D-MOSFET, et les MOSFET à enrichissement (Enhancement) E-MOSFET [26].

1.5 DIFFERENTS TYPES DE TRANSISTORS MOSFETS

1.5.1 MOSFET à appauvrissement de canal

Dans le cas des MOSFET à appauvrissement de canal, des étapes technologiques supplémentaire permettent de fabriquer ce canal qui existe déjà avant toute polarisation de la grille. Les MOSFETs à appauvrissement sont donc passants sans tension de commande sur grille (NORMALLY ON), ils deviennent de moins en moins conducteurs au fur et à mesure que la tension de commande augmente pour finalement se bloquer au-delà d'une tension de blocage $V_{gs_{off}}$.

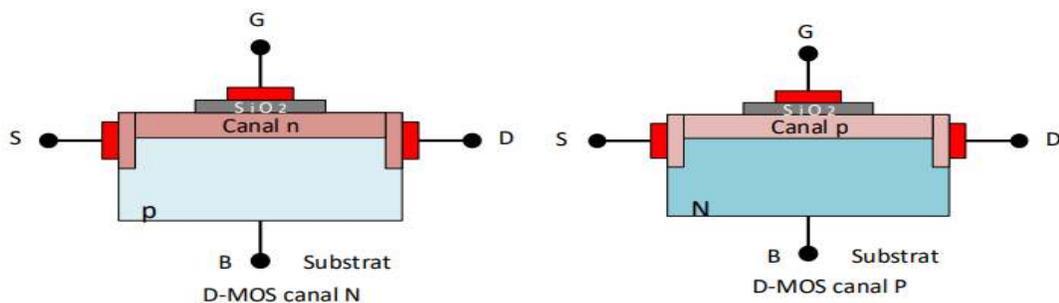


Figure 1. 5MOSFET à appauvrissement de canal.

Pour le cas du D-MOSFET canal N, si on applique une tension négative sur la grille par rapport au substrat, les électrons sont repoussés et la conductivité du

CHAPITRE 1 TRANSISTOR MOSFET

canal diminue. Contrairement à cela, pour le D-MOSFET à canal P, si on applique une tension positive sur la grille par rapport au substrat, les trous sont repoussés et la conductivité du canal diminue [26].

1.5.2 MOSFET à enrichissement de canal

Dans les transistors MOSFETs à enrichissement de canal, ce dernier est induit suite à une tension V_{gs} appliquée sur la grille du transistor. Les transistors MOSFETs à enrichissement sont bloqués sans tension de commande sur la grille (NORMALLY OFF), ils deviennent passants à partir d'une certaine tension de grille V_{th} qui est la tension appliquée entre la grille et le substrat, entraînant l'inversion de la nature du substrat sous la grille. $|V_{gs}| > |V_{th}|$, et le transistor devient passant.

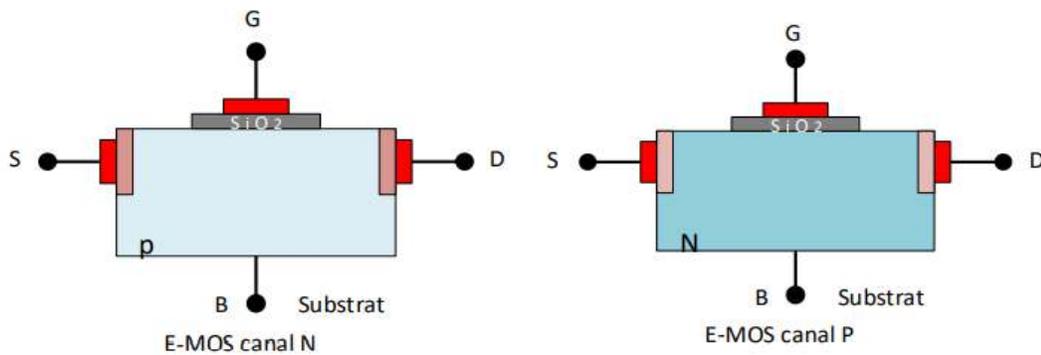


Figure 1. 6MOSFET à enrichissement de canal.

Dans le cas d'un transistor MOSFET à canal N et à enrichissement de canal, l'application d'une tension positive sur la grille permet d'attirer les électrons à l'interface isolant/semi-conducteur et on repousse les trous. A partir d'une certaine tension V_{th} , une couche d'inversion apparaît et le transistor devient de plus en plus passant. Contrairement au N-MOSFET, dans le cas d'un transistor MOSFET à canal P et à enrichissement de canal, l'application d'une tension négative sur la grille par rapport au substrat va permettre de repousser les électrons majoritaires et les trous minoritaires sont attirés. A partir d'une tension de seuil V_{th} , une couche d'inversion apparaît et le transistor devient de plus en plus passant [26].

CHAPITRE 1 TRANSISTOR MOSFET

1.6 REGIMES DE FONCTIONNEMENT DES TRANSISTORS MOSFETs

En fonction de l'importance de la polarisation du drain, on peut distinguer principalement deux régimes de fonctionnement: fonctionnement en mode linéaire et en mode saturé (**Figure 1.7**).

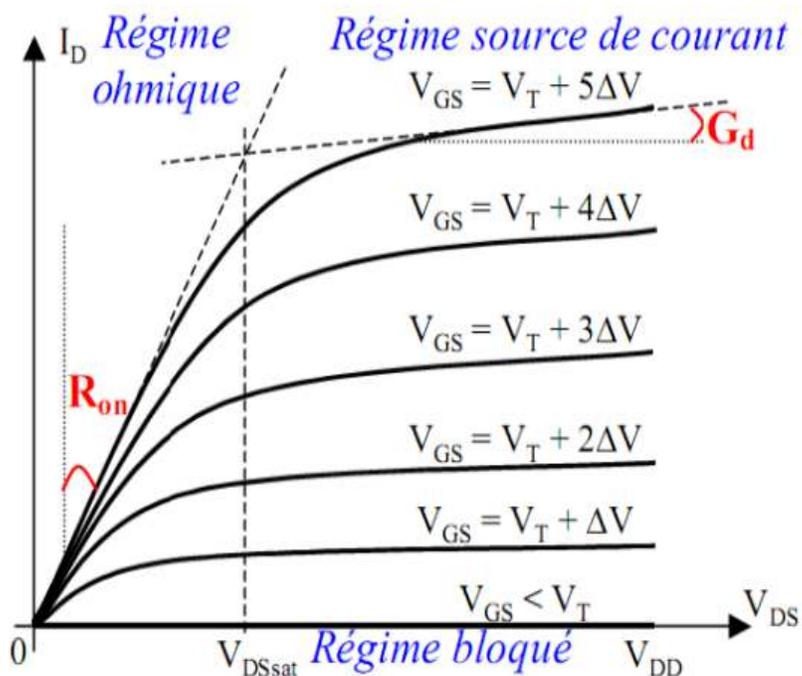


Figure 1.7 Caractéristiques I_D - V_{DS} typiques à différents V_{GS} d'un MOSFET [27].

L'application d'un potentiel électrique sur la grille modifie les courbures de bandes d'énergie du semi-conducteur. La Figure 1.8 représente un diagramme de bandes d'énergie d'un transistor N- MOSFET dans le régime des bandes plates et dans le régime de faible inversion.

CHAPITRE 1 TRANSISTOR MOSFET

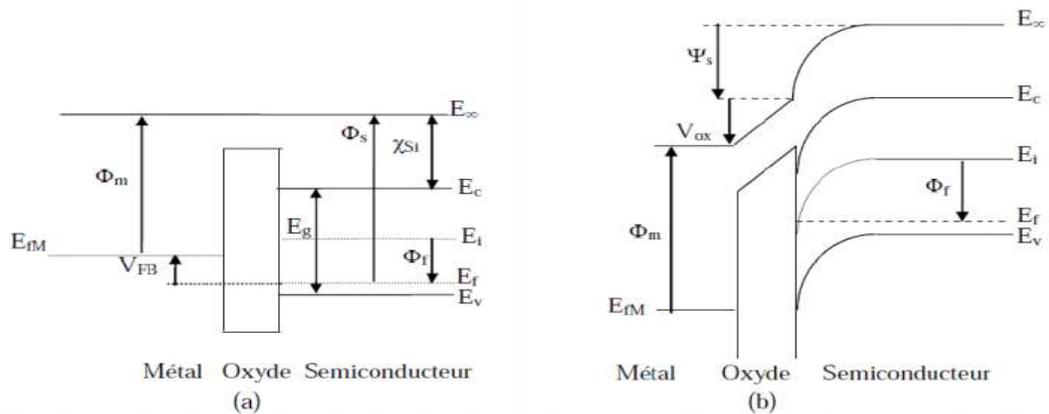


Figure 1. 8 Diagramme de bande d'un transistor N-MOSFET en régime de bandes plates (a) et en régime de faible inversion (b) [25].

Soit χ_{Si} est l'affinité électronique, E_g est la largeur de la bande interdite. E_c , E_v , E_i sont les énergies de bas de la bande de conduction, haut de la bande de valence et l'énergie intrinsèque du silicium. ϕ_m , ϕ_s sont les travaux de sortie du métal et du semiconducteur, ϕ_f est le potentiel de Fermi. ψ_s est la différence de potentiel entre la surface et le volume (le potentiel de surface) [25]. Le niveau de Fermi est donné par :

$$E_F = E_i - q\phi_f(1.2)$$

Le potentiel de Fermi ϕ_f est donné par l'équation suivante dans le cas d'un dopage modéré :

$$\phi_f = \frac{kT}{q} \ln \frac{N_A}{n_i}(1.3)$$

k est la constante de Boltzmann.

T est la température.

q est la charge élémentaire.

n_i est la concentration intrinsèque des porteurs dans le matériau.

CHAPITRE 1 TRANSISTOR MOSFET

1.6.1 Régime triode

a) Caractéristiques $I_d - V_{ds}$

Pour $V_{gs} \geq V_{th}$ et $V_{ds} \leq V_{gs} - V_{th}$:

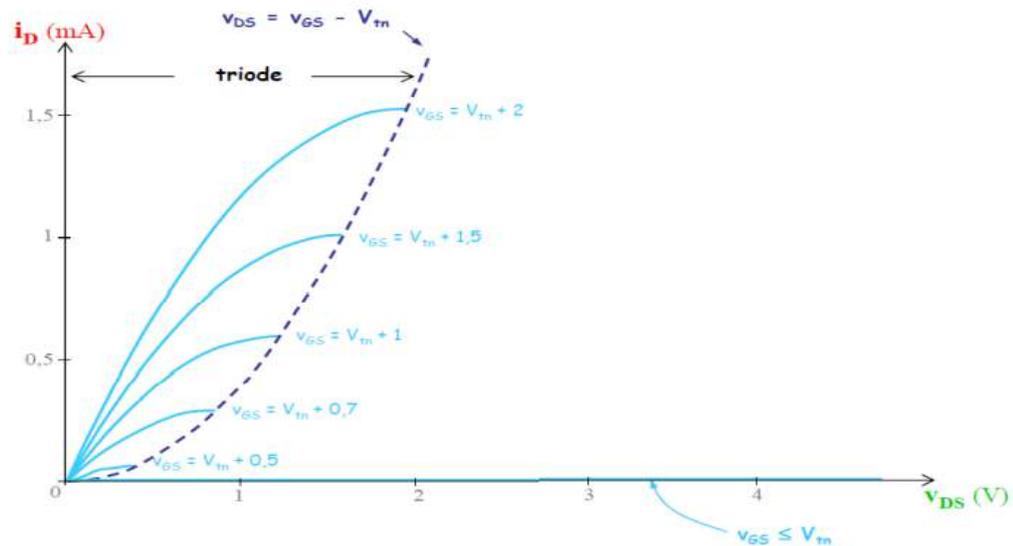


Figure 1. 9Caractéristique $I_d - V_{ds}$ dans le Régime triode.

$$I_D = K'_n \frac{W}{L} \left[(V_{GS} - V_{Th})V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (1.4)$$

Avec :

$$K'_n = \mu_n C_{ox} \quad (1.5)$$

K'_n Facteur de gain NMOS [$\mu A/V^2$]

μ_n Mobilité des e- [cm^2/Vs]

$$C_{ox} = \epsilon_{ox} t_{ox} \quad (1.6)$$

C_{ox} Capacité surfacique de grille [F/cm^2]

t_{ox} Épaisseur d'oxyde de grille [nm]

ϵ_{ox} Permittivité SiO_2 [F/m]

CHAPITRE 1 TRANSISTOR MOSFET

b) Zone linéaire

Pour $V_{ds} < 2(V_{gs} - V_{th})$

$$I_D = K'_n \frac{W}{L} (V_{gs} - V_{th}) V_{ds} \quad (1.7)$$

$$r_{DS} = \frac{V_{gs}}{I_D} = \frac{1}{K'_n \frac{W}{L} (V_{gs} - V_{th})} \quad (1.8)$$

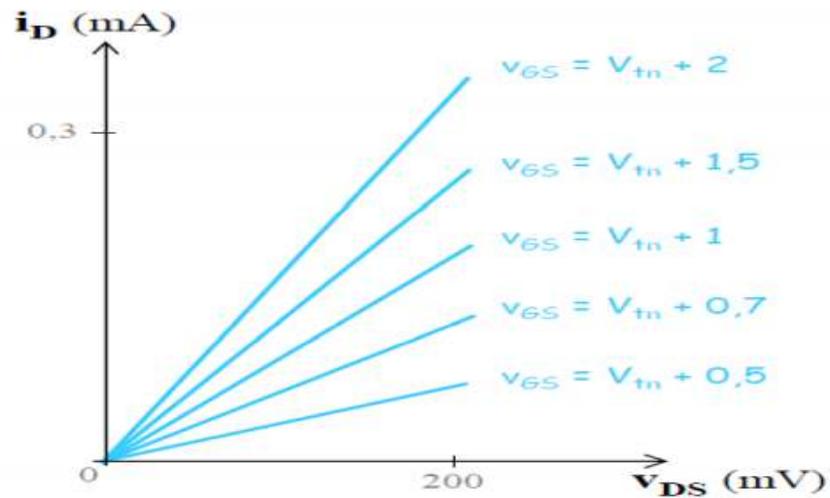


Figure 1. 10 Caractéristiques I_D - V_{ds} dans la zone linéaire.

1.6.2 Régime saturé

a) Caractéristique I_D - V_{ds}

Pour $V_{gs} \geq V_{th}$ et $V_{ds} \geq V_{gs} - V_{th}$:

$$I_D = \frac{1}{2} K'_n \frac{W}{L} (V_{gs} - V_{th})^2 \quad (1.9)$$

CHAPITRE 1 TRANSISTOR MOSFET

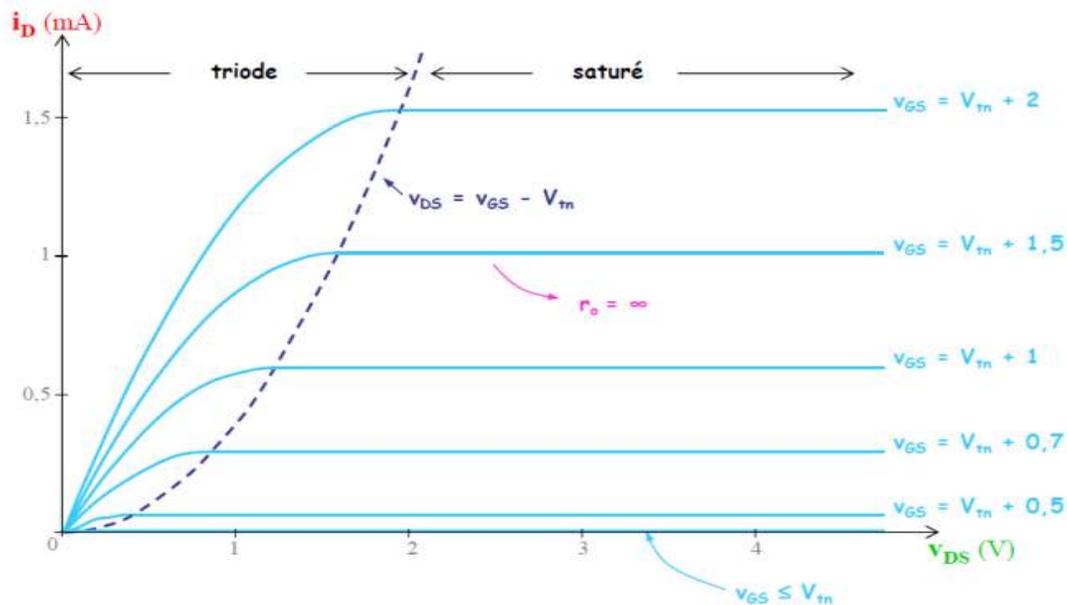


Figure 1. 11 Caractéristique $I_d - V_{ds}$ dans le régime saturé.

b) Caractéristique $I_d - V_{gs}$

Pour $V_{gs} \geq V_{th}$ et $V_{ds} \geq V_{gs} - V_{th}$:

La transconductance, à une tension de drain V_{DS} constante, est donnée par :

$$g_m = \frac{dI_D}{dV_{gs}} \quad (1.10)$$

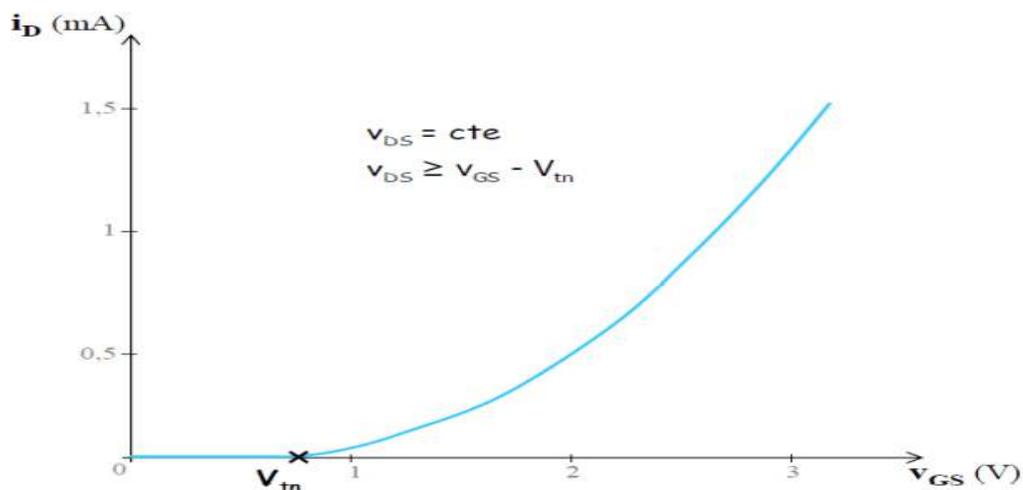


Figure 1. 12 Caractéristique $I_d - V_{gs}$ dans le régime saturé.

CHAPITRE 1 TRANSISTOR MOSFET

1.7 LES APPLICATIONS DU TRANSISTOR MOSFET

Le transistor MOSFET est utilisé dans des multiples applications. Il est utilisé comme amplificateur dans certaines applications analogiques. Il est aussi utilisé comme bit pour stocker et lire l'information sous forme de zéros et uns. Son utilisation est plus importante dans les applications numériques comme élément de base de différentes fonctions logiques (porte AND, OR...). et comme Capteur comme nous le verrons. On peut distinguer deux catégories importantes d'applications :

- Applications haute performance HP («High Performance») comme le microprocesseur.
- Applications à basse consommation avec un compromis sur la fréquence de commutation du transistor.
- Les dispositifs à faible puissance active LOP (« Low Operating Power »), ce sont des dispositifs à basse consommation en fonctionnement tels que les ordinateurs portables.
- Les dispositifs à faible puissance statique LSTP (« Low Standby Power ») ; ce sont des dispositifs nécessitant un faible courant de repos (lorsque le transistor est bloqué) pour obtenir une meilleure autonomie tels que les téléphones portables [28].

1.8 MINIATURISATION DU MOSFET

En 1965, Gordon Moore, un des fondateurs d'Intel a prédit que le nombre de transistors par circuit devait doubler tous les deux ans [29]. Cette loi empirique émise par une simple constatation appelée «la loi de Moore » devint la règle fondamentale et la source d'engouement pour la course à la miniaturisation des MOSFETs comme le témoigne la Figure 1.13. Cette miniaturisation a permis l'augmentation de la densité des transistors dans les microprocesseurs incluant ainsi plus de fonctionnalités et d'espace de stockage d'information. [30].

CHAPITRE 1 TRANSISTOR MOSFET

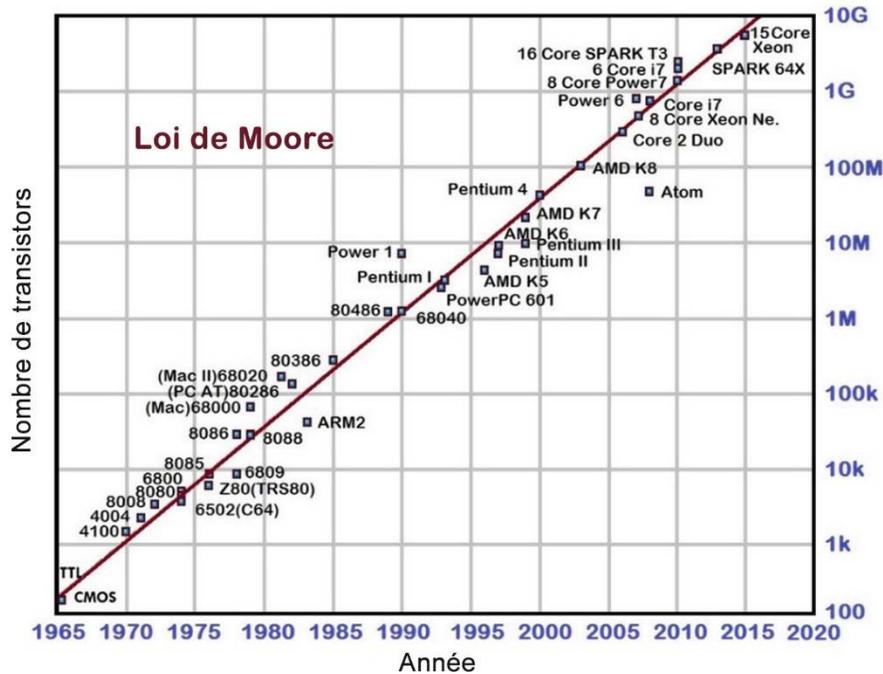


Figure 1. 13 L'évolution de la Loi de Moore des CPU de 1965 à 2020 [30].

Grace à cette miniaturisation, de 1971 (procédé 10 μm) jusqu'à 2015 (procédé 14 nm) [31], les performances ont été améliorées d'un facteur de 3500 fois, avec une meilleure efficacité énergétique de 90000 fois, mais surtout, le coût de production d'un transistor a été réduit de plus de 60000 fois [32]. Dennard et Al. [33] Ont proposé des règles de miniaturisation en prenant en considération trois variables, il s'agit de la dimension des transistors, la tension de fonctionnement et le dopage. Il définit un facteur de miniaturisation k ou chaque variable varie en fonction de ce facteur. La réduction de ces variables à une incidence directe sur les caractéristiques du transistor et du circuit, qui varient en fonction de ce même facteur. Le tableau 1 résume les règles de miniaturisation établies par Dennard.

CHAPITRE 1 TRANSISTOR MOSFET

Paramètres	Facteur de miniaturisation
Dimension du composant (t_{ox} , L, W, X_j)	1/k
Concentration du dopage (N_a)	k
Tension d'alimentation (V)	1/k
Courant (I)	1/k
Capacité (sA/t)	1/k
Délai / circuit (CV/l)	1/k
Puissance de dissipation /circuit (VI)	1/k ²

Tableau 1. Evolution des paramètres du MOSFET en fonction du facteur de miniaturisation.

Cependant, ces règles de miniaturisation répondent à un cas de figure idéal et ont connu de multiples divergences, à titre d'exemple, le courant sous le seuil ou l'épaisseur de l'oxyde de grille avec des courants de fuite par effet tunnel. Ces effets indésirables de la miniaturisation sont attribués aux effets dits de canaux courts (Short Channel Effect). C'est pourquoi, les paramètres de miniaturisation ne devraient pas forcément avoir le même facteur d'échelle. Ces règles de miniaturisation dites traditionnelles, ont été longuement suivies jusqu'en début des années 2000, où le courant de fuite est devenu conséquent en raison des effets de canaux courts.

1.9 EFFETS DE CANAUX COURTS

Un MOSFET est considéré comme composant à canal court, lorsque les largeurs de déplétion des jonctions de source et de drain (X_{dS} , X_{dD}) sont du même ordre de grandeur que la longueur de grille L, elles sont exprimées par :

$$\chi_{dD} = \sqrt{2\epsilon S \frac{(V_{DS} + \varphi_{Si} + V_{SB})}{qN_a}} \quad (1.11)$$

et
$$\chi_{dS} = \sqrt{2\epsilon S \frac{(\varphi_{Si} + V_{DB})}{qN_a}} \quad (1.12)$$

V_{SB} et V_{DB} sont respectivement la tension source-substrat et la tension drain-substrat [34]. Pour un MOSFET à canal court, la distribution du potentiel dans le

CHAPITRE 1 TRANSISTOR MOSFET

canal de conduction est dépendante du champ électrique transverse (E_x , induit par la tension de grille) qui devient également dépendante du champ électrique longitudinal (E_y , induit par la tension de drain). Dans ce cas, la condition d'approximation du canal graduel n'est plus valide et des effets indésirables dits de canaux courts apparaissent. On rassemble sous la nomination d'effet de canaux courts tout phénomène physique modifiant la tension de seuil du MOSFET ou imposant une limitation au courant de dérive des porteurs du canal de conduction.

1.10 TECHNOLOGIE DE FABRICATION

1.10.1 Technologie bulk et SOI

Il existe actuellement deux structures de composants largement étudiées et utilisées en technologie CMOS. La première est la structure silicium massif (ou "bulk"), dans laquelle le transistor est directement fabriqué sur un substrat semi-conducteur (figure 1.14.a). La seconde est appelée SOI (pour l'anglais "Silicon On Insulator") dans laquelle le transistor est réalisé sur une fine couche de silicium séparée du reste du substrat par une couche d'isolant (figure 1.14.b) [35].

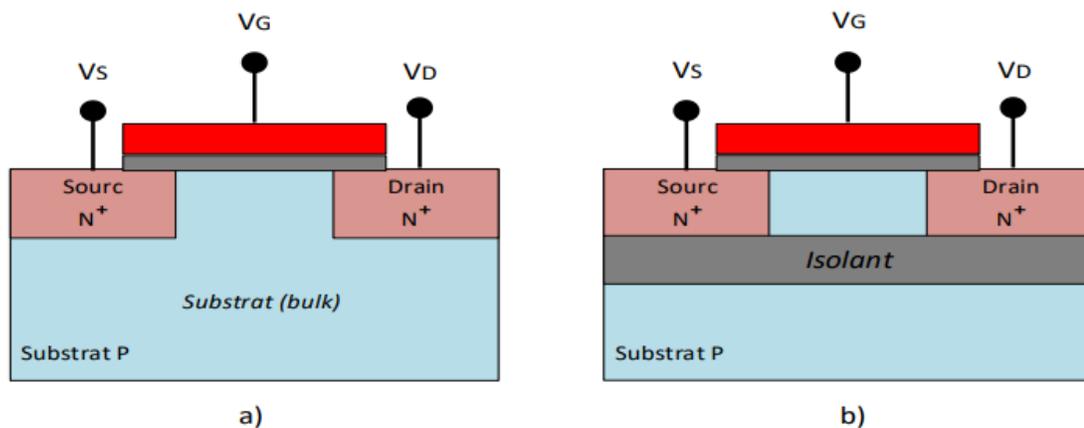


Figure 1. 14 Vue en coupe de transistors NMOS en technologie Si-bulk (a) et SOI (b).

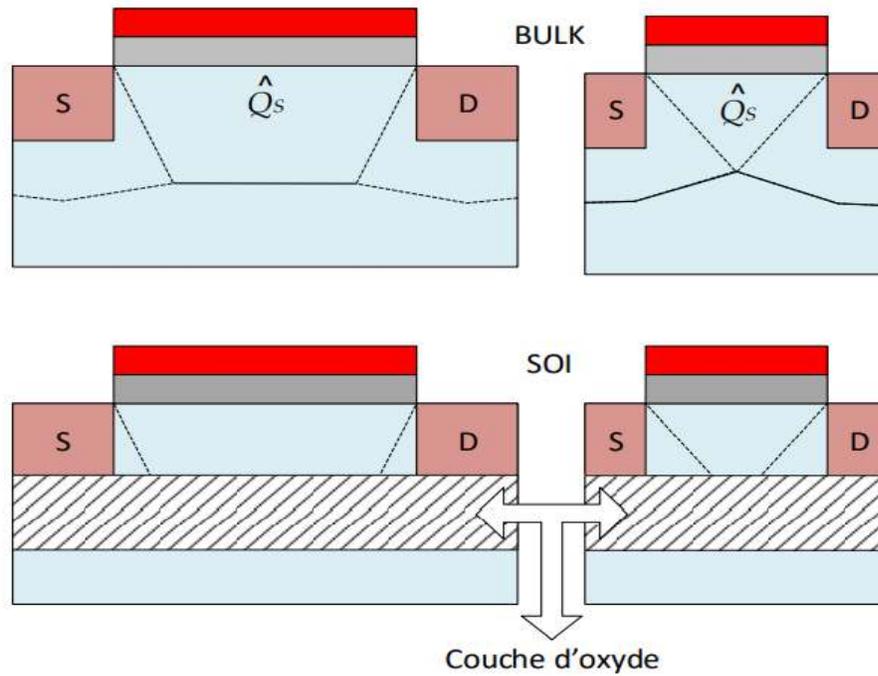
CHAPITRE 1 TRANSISTOR MOSFET

1.10.2 Avantages de la technologie SOI

Voici maintenant quelques avantages de l'usage de plaquettes SOI par rapport au bulk traditionnel dans le développement de composants CMOS [36] :

- Basse tension d'opération avec la même performance de sortie comparée avec la technologie bulk qui doit opérer à une plus haute tension de fonctionnement, ceci mène à une basse consommation (autour de 40-50% moins).
- Elimination des capacités de jonction (capacité parasite source-substrat et drain substrat, qui correspondent à la capacité d'une jonction polarisée en inverse pour le MOSFET bulk, ne sont en réalité pour le SOI qu'une capacité d'oxyde CBox), et l'effet de corps conduisant à une amélioration de la performance de 30% par rapport à la technologie bulk, tel l'état de commutation.
- Réduction du courant de fuite, ce qui mène à une meilleure application numérique pour une consommation réduite.
- En plus d'une simplification dans les procédés de fabrication due au nombre réduit de masques, l'isolation verticale et horizontale résulte dans une plus grande densité des composants réalisés sur une même plaquette de même dimension comparée avec la technologie bulk.
- Une meilleure gamme de températures d'opération.
- Une diminution des effets canaux courts à la réduction du composant.
- Elimination du latch-up, un phénomène parasite dû au déclenchement du thyristor parasite lié à la proximité des zones N+ et P+ de transistors nMOS et pMOS voisins, ainsi que du claquage entre ces deux zones.
- Amélioration du contrôle de la grille sur la charge de déplétion, le rapport entre la charge de déplétion contrôlée par la grille et le drain (ou la source) est beaucoup plus important pour le transistor SOI, par comparaison au transistor MOS bulk, avec des dimensions identiques (L, W, t_{ox}, χ_j) , ce phénomène est d'autant plus marqué que la longueur du canal diminue [37] montre la Figure 1.15.

CHAPITRE 1 TRANSISTOR MOSFET



Activ

Figure 1. 15 Distribution de la charge de déplétion pour le MOSFET bulk et le SOI.

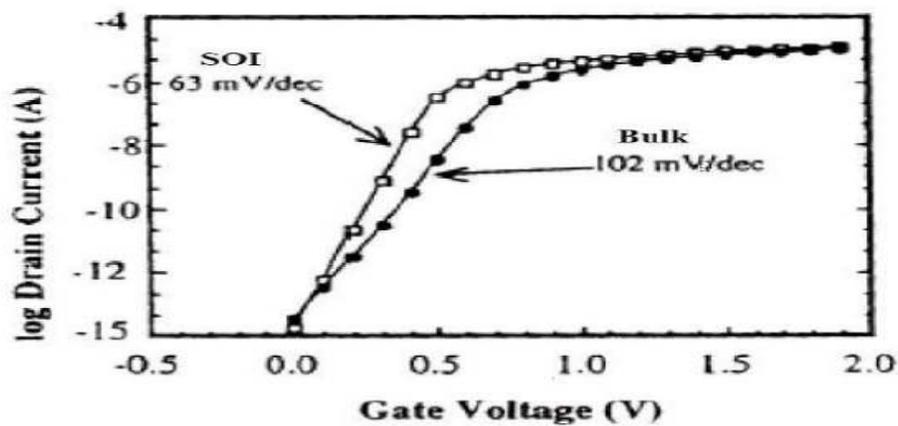


Figure 1. 16 Comparaison de la pente sous le seuil du transistor MOS en technologies bulk et SOI, pour une géométrie constante [36].

1.11 LES TRANSISTORS A GRILLES MULTIPLES

Un dispositif multi-grilles ou un transistor à effet de champ à plusieurs grilles (MuGFET) se réfère à un transistor MOSFET qui incorpore plus d'une grille dans un seul dispositif. Les multiples grilles peuvent être commandées par une seule électrode de grille, les multiples surfaces de grille agissant électriquement comme une seule grille, ou par des électrodes de grille indépendantes. Les transistors multi-grilles sont l'une des nombreuses stratégies développées par les fabricants de semi-conducteurs CMOS (Complementary Metal Oxide Semiconductor) pour créer des microprocesseurs et des cellules mémoire de plus, en plus petites, familièrement appelés extension de la loi de Moore [38].

1.11.1 Les différentes types multi-grilles

La technologie SOI à une grille ne permet pas de réduire les effets canaux courts en raison notamment de l'influence électrostatique. Cependant, l'ajout de grilles autour de la couche de silicium, non seulement favorise l'isolement du canal de conduction, d'où sa protection, mais offre également un meilleur contrôle sur ce canal. En conséquence, nous voyons apparaître des structures SOI avec deux, trois, voire quatre grilles [36]. L'évolution des dispositifs SOI avec l'augmentation du nombre de grilles est illustrée en Figure 1.17

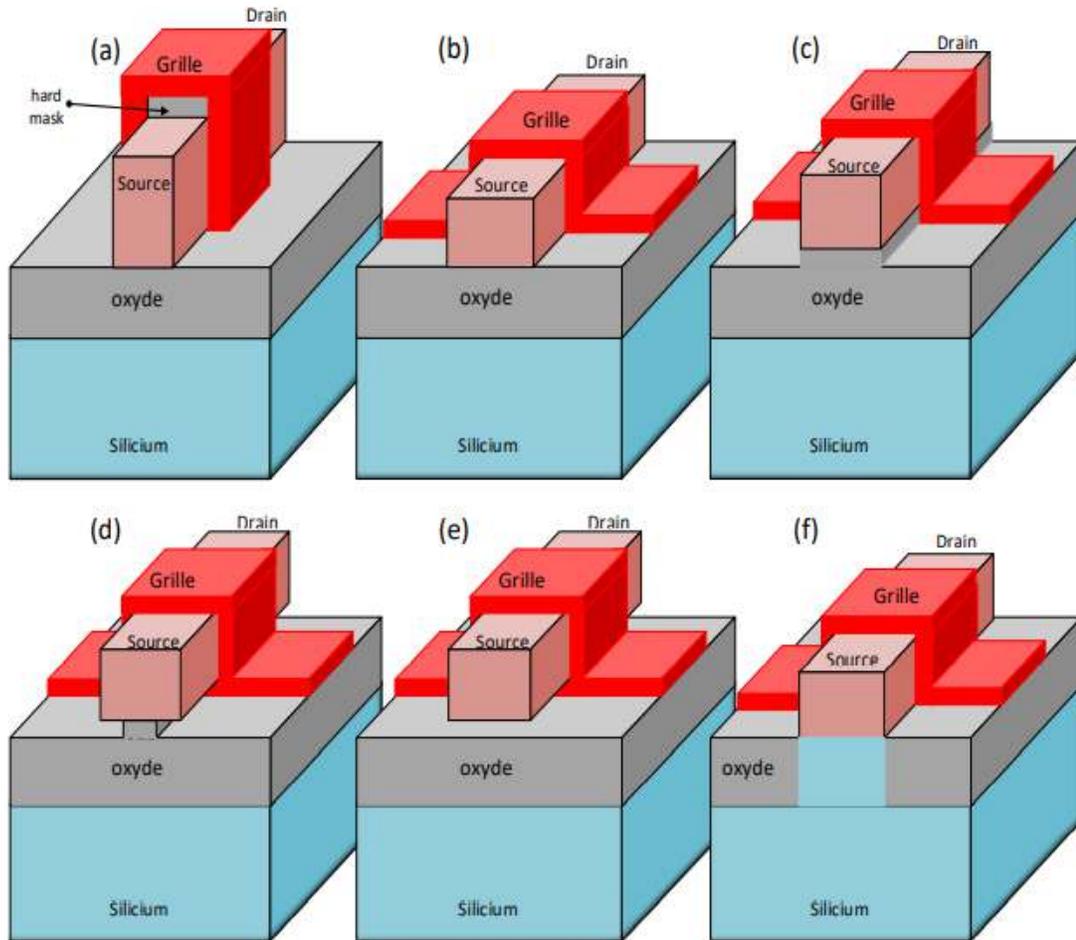


Figure 1. 17 MOSFET à multiple grilles : (a) DG SOI MOSFET (b) triple grille SOI MOSFET (c) N SOI MOSFET (d) fi SOI MOSFET (e) GAA SOI MOSFET et (f) triple grille bulk MOSFET.

Des dizaines de variantes de transistors multi-grilles peuvent être trouvées dans la littérature. En général, ces variantes peuvent être différenciées et classées en termes d'architecture (conception planaire ou non plane) et de nombre de canaux / grilles (2, 3 ou 4).

a) Le double-grille

Le transistor MOS double-grille (DG) est constitué de deux grilles placées sur le plan horizontal. La Figure 1.17 présente l'architecture. Chaque grille exerce un contrôle sur le ou les canaux. Il existe une autre structure qui appartient à la catégorie du double-grille bien qu'elle possède trois grilles, elle est souvent

CHAPITRE 1 TRANSISTOR MOSFET

appelée dans la littérature, le FinFET. Cette structure dispose d'une « troisième grille » reliant les deux autres grilles. Par rapport à un dispositif MOSFET double-grille planaire, l'avantage d'un transistor FinFET est l'auto-alignement intrinsèque des deux grilles. La « troisième grille » se trouve sur une couche d'oxyde de grille d'une épaisseur importante. De ce fait, elle n'effectue aucun contrôle sur le canal. Ainsi, seules les deux grilles latérales créent et contrôlent un canal d'inversion. De plus, on observera qu'au niveau de la structure MOSFET double-grille planaire, il existe deux variantes. Suivant la manière dont le dispositif est polarisé, nous assistons à des modes de fonctionnement différents. Nous avons ainsi le MOSFET double-grille en mode de fonctionnement symétrique et le MOSFET double-grille en mode de fonctionnement asymétrique [39].

b) Le triple-grille

Cette structure dispose de trois grilles (TG), dont une au-dessus de l'oxyde et une sur chaque face latérale (Figure 1.17). Les couches d'oxyde au contact de chacune des grilles ont une épaisseur suffisamment faible pour permettre la formation de trois canaux à l'intérieur du film de silicium [40].

c) Le triple+ -grille

Ces transistors sont représentés à la Figure 1.18. Ils sont constitués non seulement de trois grilles positionnées au-dessus de l'oxyde de grille et sur les faces latérales, mais également de deux extensions.

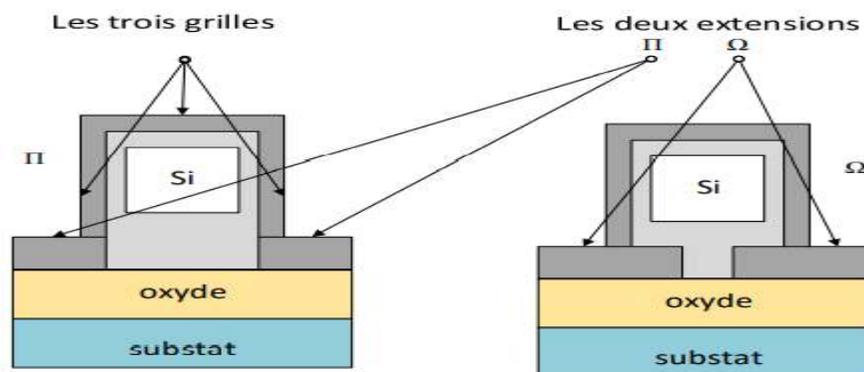


Figure 1. 18 L'extension des grilles conduisant aux structures π et Ω SOI MOSFETs.

CHAPITRE 1 TRANSISTOR MOSFET

Suivant la forme de ces extensions, l'architecture diffère [36]. Si ces extensions se développent verticalement dans l'oxyde enterré, soit suivant la continuité des grilles latérales, nous parlons de structure Π FET. Si ces extensions se développent horizontalement, soit perpendiculairement aux grilles latérales, nous parlons de Ω FET. Ces extensions sont généralement obtenues en surgravant l'oxyde dans la phase de définition des zones actives. Leur rôle consiste à améliorer considérablement le contrôle électrostatique de la grille.

d) Le quadruple-grille (GAA MOSFET)

Ce composant possède quatre grilles (QG). La structure est décrite à la Figure 1.17. Le film de silicium est recouvert de grille sur les quatre faces, d'où leur autre nom : "surrounding-gate" [36]. Nous reviendrons plus en détail sur ce type de dispositif dans la section suivante.

1.11.2 Avantages des transistors à grilles multiples

L'idée d'ajouter de plus en plus de grilles repose sur le fait que, si l'épaisseur du film actif de silicium entre les différentes grilles est suffisamment faible, ces grilles polarisées peuvent commander le volume global de silicium entre la source et le drain. La conduction s'effectuant alors de manière volumique et non plus surfacique [36], on s'attend à des effets avantageux pour la valeur du courant de drain. De plus, la prise de contrôle du canal se révélant plus importante, on s'affranchit des effets canaux courts liés à l'influence de V_{DS} : la diminution drastique de l'épaisseur d'isolant devient moins cruciale. Enfin, par leurs dispositions, les grilles font enseigne de bouclier contre les lignes de champs créées par la polarisation du drain et qui influent sur la circulation des électrons. Finalement, les performances sont nettement améliorées avec de telles architectures multi-grilles. A cet effet, elles font l'objet actuellement de recherches intenses dans de nombreux laboratoires.

1.11.3 Inconvénient des transistors à grilles multiples

L'un des inconvénients de ces structures est l'accroissement des résistances des extensions source et drain. De plus, les dimensions de la zone active étant

CHAPITRE 1 TRANSISTOR MOSFET

réduites à moins de quelques dizaines de nanomètres dans toutes les directions, de multiples questions se posent quant à la physique du transport dans ces dispositifs : importance du transport balistique [31] ou par effet tunnel [32] entre source et drain. Finalement, le point qui reste de loin le plus critique réside, bien entendu, dans leur fabrication qui nécessite la mise en œuvre de procédés plus que délicats.

1.12 TRANSISTORS A GRILLE ENROBEE

Le transistor à grille enrobée SG (Surrounding Gate) ou GAA (Gate All Around) MOSFET (figure 1.19) représente la structure qui théoriquement offre la meilleure contrôlabilité de la grille sur le canal et donc la meilleure intégrité électrostatique possible [43]. Le premier SG MOSFET fut fabriqué en enveloppant l'électrode de grille autour d'une pile verticale de silicium. Les structures à grille enrobée incluent des composants tels que le CYNTHIA (à section circulaire) et le SG MOSFET en colonne (à section carrée).

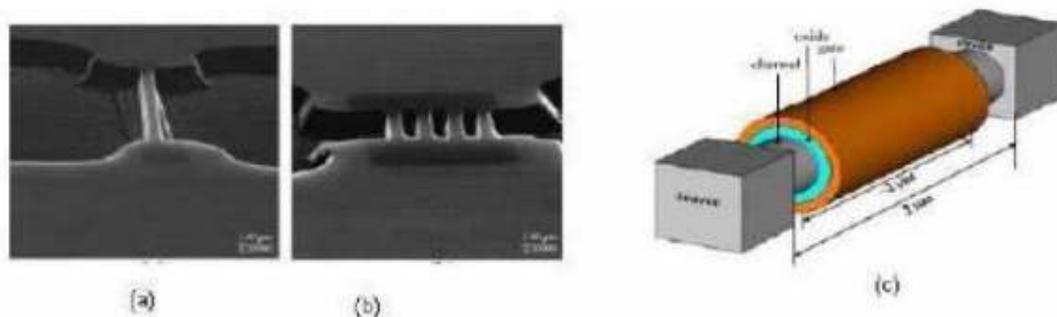


Figure 1. 19 Vue TEM (a) d'un et (b) de 4 canaux de MOSFETs à grille enrobée, (c) vue 3D d'un nanofil MOSFET [44].

Néanmoins, la structure à section cylindrique est plus avantageuse compte tenu de l'absence d'angles droits ou de coins, il a été montré qu'une inversion prématurée peut survenir au niveau des coins, ce qui dégrade les caractéristiques sous seuil et crée une déformation indésirable dans la courbe de transconductance en fonction

CHAPITRE 1 TRANSISTOR MOSFET

de la tension de grille [45]. Une comparaison entre les deux structures a été effectuée dans [46], les résultats de simulation ont confirmé l'avantage de la structure à section cylindrique avec une diminution considérable du courant I_{off} , et une réduction du DIBL et de l'inverse de la pente sous seuil.

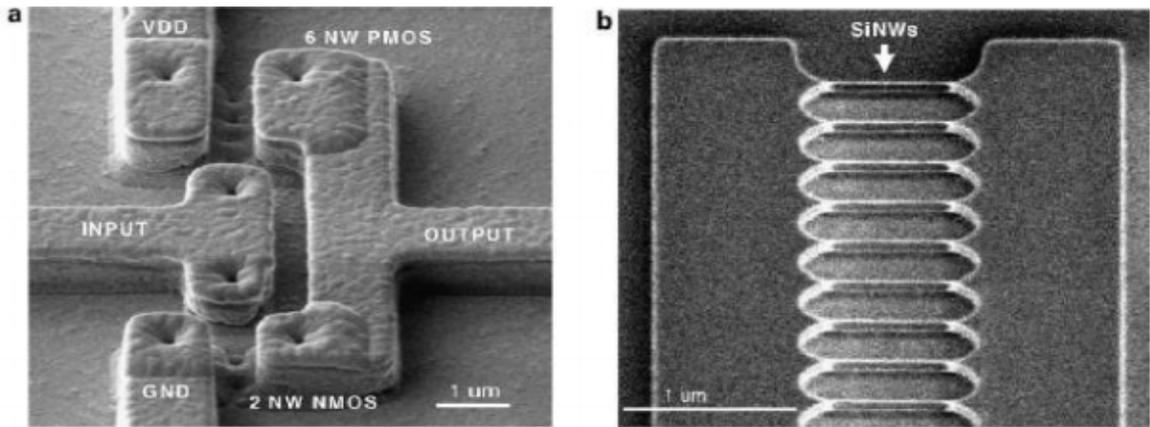


Figure 1. 20 Image SEM (a) de l'inverseur en GAA nanofil, (1x2) canal NMOS et (3x2) canal PMOS, (b) multiple nanofil en rangée d'une excellente symétrie [47].

Les transistors à grille cylindrique se sont très bien adaptés à la technologie CMOS et à la l'intégration à très large échelle. Dans [48], un inverseur à base de nanofils submicroniques d'environ 300nm et d'une épaisseur de 5nm a été réalisé avec succès (figure 1.20). Une très bonne performance a été enregistrée tant au niveau de l'inverseur qu'à celui des nanofils.

Les SG MOSFETs planaires submicroniques voire nanométriques permettent de réduire la surface unitaire des circuits, cependant, une disposition verticale des transistors permet une plus dense intégration. Dans [48], une structure de DRAM à base de transistors SG empilés (Stacked SGT) a été proposée (figure1.21), la simulation du procédé de fabrication a montré que l'empilement permet de réduire la taille de la cellule de moitié par rapport à une cellule SGT conventionnelle.

Le transistor VSG MOSFET représente la structure la plus optimale qui allie performance électrique et grande densité d'intégration.

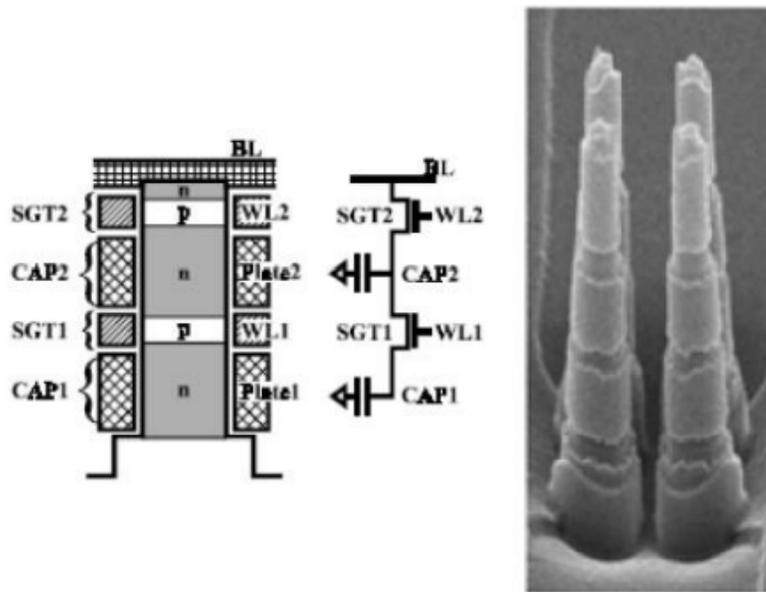


Figure 1. 21(a) structure de la S-SGT DRAM (b) circuit équivalent (c) image SEM de cellule S-SGT [48].

1.13 L'ARCHITECTURE MOSFET A GRILLE ENROBEE

Le transistor MOSFET à grille enrobée SGT "surrounding gate transistor " (i.e, gate- allaround, GAA) [49] est une architecture MOSFET avancée où le canal en silicium est complètement entouré par la grille [50]. Comme le montre la Figure 1.22, trois différentes formes de section sont représentées. Les transistors GAA seront décrits en détail dans ce mémoire parce qu'ils sont utilisés dans notre capteur de gaz.

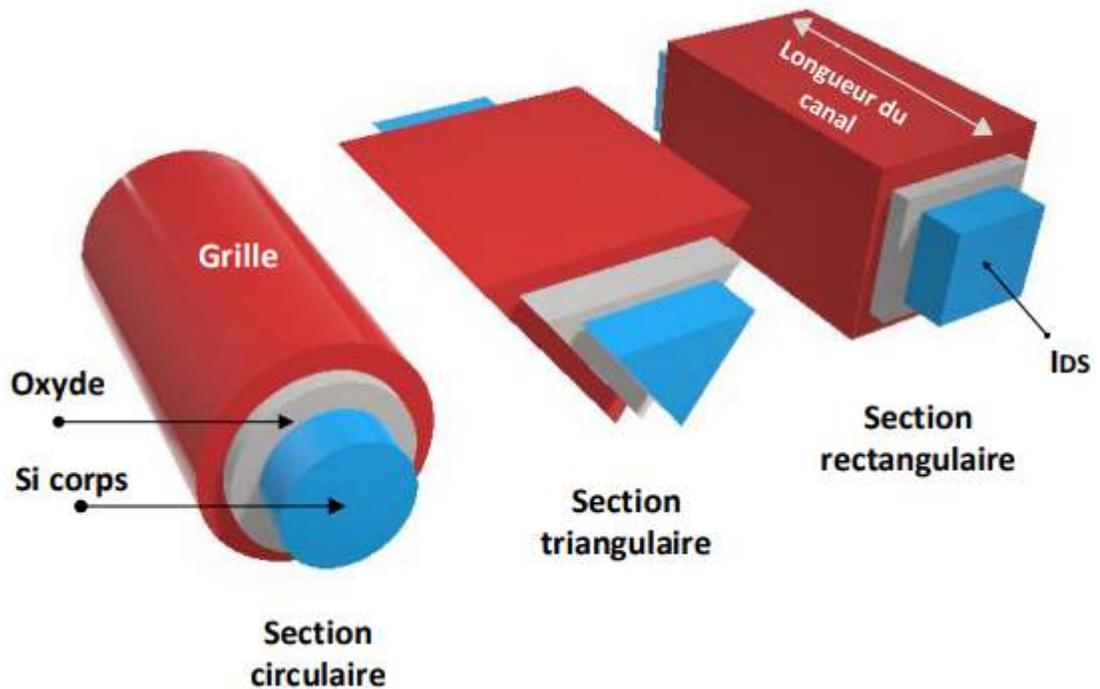


Figure 1. 22 Trois architectures du transistor GAA MOSFET avec des sections différentes.

Les transistors GAA sont des excellents dispositifs, en termes de SCE, DIBL, pente sous le seuil et le rapport I_{on}/I_{off} . L'inconvénient principal du dispositif GAA est généralement pour le moment consiste aux procédés de fabrication qui sont très difficile. Cette fabrication est souvent basée sur la réalisation de nanofils de silicium. La section du canal est également cruciale pour le fonctionnement du dispositif. Les coins dans le canal (en forme rectangulaire ou triangulaire) contribuent dans les effets de coin, et sont considérés comme des parasites (tension de seuil double) ou parfois des effets bénéfiques (tension de seuil basse, inversion volumique local). Les transistors GAA à nanofils de silicium sont également des structures très convenables dans les dispositifs à un seul électron (SET) [50].

Le premier transistor GAA sur SOI a été présenté en 1990 par J.-P. Colinge [51]. Malgré ces grandes dimensions ($W/L=3\mu\text{m}/3\mu\text{m}$) et une épaisseur de 50 nm d'oxyde de grille, ces dispositifs pionniers présentent des caractéristiques correctes. La fabrication du dispositif est très simple. Un fil SOI mince est défini par

CHAPITRE 1 TRANSISTOR MOSFET

lithographie et gravure, cette étape est suivie par la formation du fil de l'oxyde enterré. La grille utilisée est du LPCVD polysilicium.

Un autre remarquable transistor GAA MOS a ensuite été proposé en 1997 par E. Leobandung et al. [52]. C'est l'un des premiers rapports qui comprend une description complète des performances GAA. Les dimensions du nanofil sont en accord avec les prédictions de l'ITRS en 1997. Le fil a une section transversale rectangulaire (hauteur x largeur 50 nm 35-75nm), la longueur de fil minimum est 70nm et l'épaisseur de l'oxyde de grille est 11nm. Le polysilicium est aussi utilisé comme matériau d'oxyde de grille. Les caractéristiques extraites sont bonnes, avec une pente sous seuil 90mV/dec. Une conception multicanale est également proposée

Depuis lors, de nombreux designs optimisés ont été rapportés. Nous pouvons nous référer à J. Y. Song et al. [53] et S. D. Suk et al. [54] qui ont effectués deux excellents rapports sur la technologie GAA CMOS. L'article [53] fait une comparaison entre les deux géométries double-grille et GAA, et montre comment GAA augmente les performances. En second lieu, ce rapport fait également une comparaison entre une forme rectangulaire et un canal de section circulaire, montrant qu'un canal en silicium cylindrique a un courant I_{OFF} beaucoup plus réduit et les effets SCE et DIBL plus faibles, en raison de l'absence des effets de coin. Les résultats publiés par [54] ont également un grand intérêt et présente un processus pour l'intégration des MOSFET à double nanofils de silicium (twin silicon nanowire MOSFET). Ils ont obtenu des dispositifs GAA circulaire de 5-10nm de diamètre avec une longueur de grille de 30nm, avec un courant I_{on} remarquablement élevé pour les transistors type n de 2.64mA/μm.

1.13.1 Les différentes catégories de la technologie GAA MOSFET

Les transistors à grille enrobée GAA MOSFET peuvent être classés suivant des critères géométriques (la forme du canal) ou des critères électriques (la direction du transport électronique et la direction du champ de grille par rapport au plan du

CHAPITRE 1 TRANSISTOR MOSFET

substrat qui est le plan horizontal) ou aussi le nombre des canaux qu'ils possèdent. Ainsi, pourrions-nous distinguer:

a) Le transistor GAA MOSFET rectangulaire

L'architecture du transistor GAA MOSFET rectangulaire est basée sur celle du SOI à triple grilles (tri-gate) en ajoutant une grille d'où il tire le nom de quadruple-grille (quadruple gate [55]). La coupe du canal d'un tel transistor est sous forme d'un rectangle. On note ici qu'il dérive de cette architecture deux autres nominations, GAA MOSFET à canal cubique [56] et GAA MOSFET carré [57].

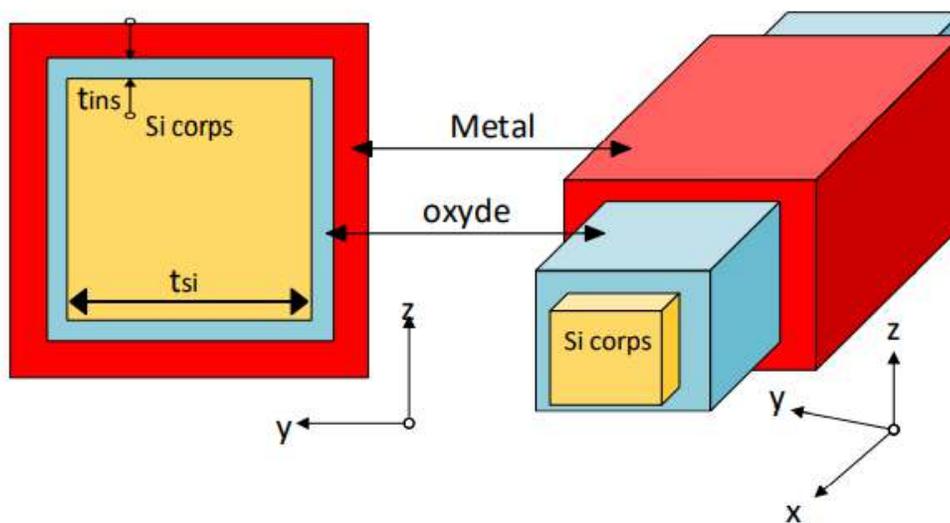


Figure 1. 23 Coupe et vue en 3D du transistor GAA MOSFET carré.

b) Le transistor GAA MOSFET triangulaire

Le transistor GAA MOSFET triangulaire [58] tire son nom de la section de son canal qui est sous la forme d'un triangle. La vue de section avec dimensions de cette architecture est présentée par les Figures 1.24a et 1.24b. Les étapes de réalisation d'une telle architecture sont présentées par la Figure 1.26.

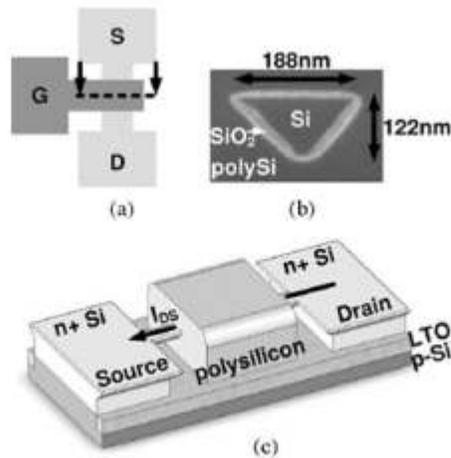


Figure 1. 24(a) vue de dessus du layout d'un GAA MOSFET. (b) vue de coupe avec SEM du GAA MOSFET triangulaire avec dimensions (c) schéma 3D du GAA MOSFET [58].

c) Le transistor GAA MOSFET pentagonal

Le transistor GAA MOSFET pentagonal porte un canal ou sa section possède une forme pentagonale [58] comme illustré en Figure 1.25.b. Les étapes de réalisation d'un tel dispositif sont présentées par la Figure 1.26.

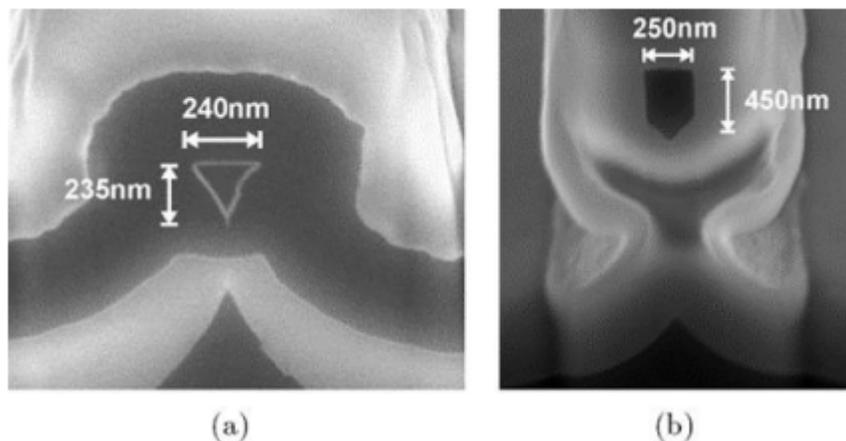


Figure 1. 25Images FIB-SEM des coupes de (a) GAA MOSFET triangulaire, et (b) GAA MOSFET pentagonale [59].

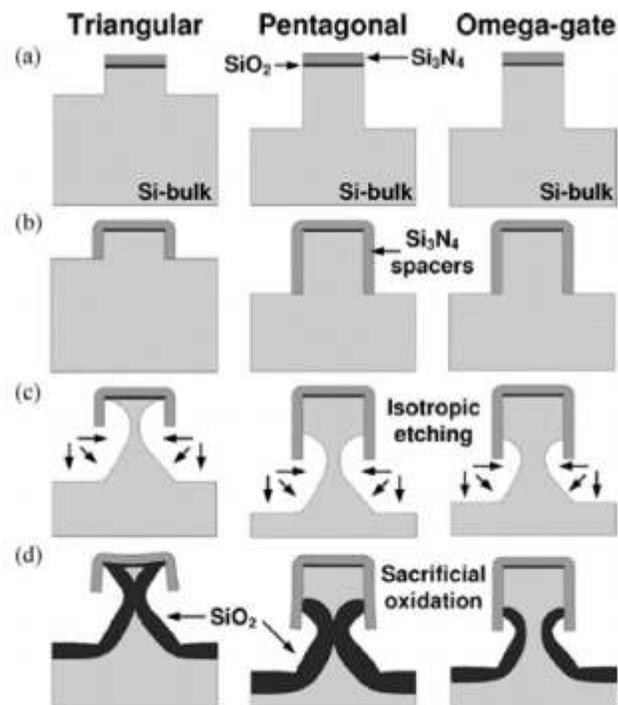


Figure 1. 26 Les étapes simplifiées de réalisation (coupe du canal) du transistor triangulaire, pentagonale et Ω -gate [58].

d) Le transistor GAA MOSFET cylindrique

Le nom du transistor GAA MOSFET cylindrique découle de la forme de son canal qui est sous la forme d'un cylindre [60] et il porte aussi le nom de transistor à canal circulaire. La Figure 1.27 (a) illustre cette architecture.

CHAPITRE 1 TRANSISTOR MOSFET

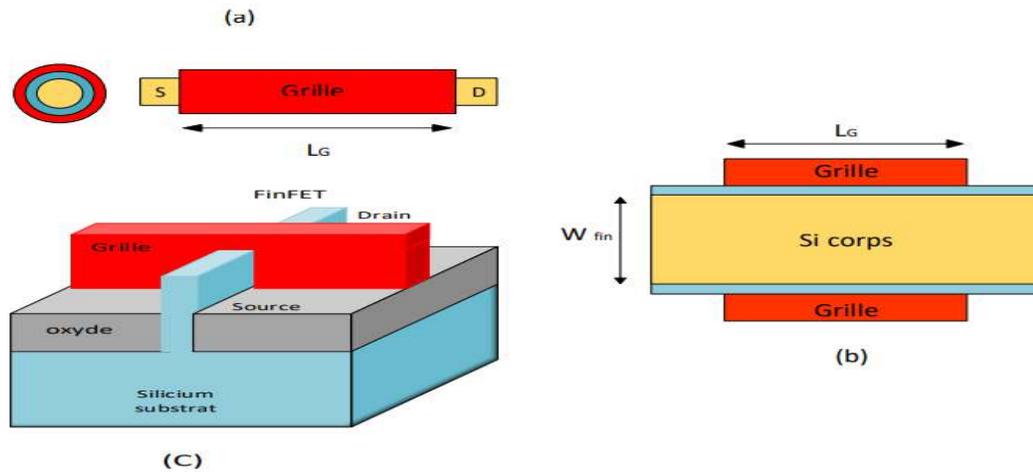


Figure 1. 27(a) vue schématique en 2D du transistor GAA MOSFET (b) vue de section du DG MOSFET (c) vue schématique en 3D du transistor (SOI) FinFET.

e) Le transistor GAA MOSFET vertical

Le transistor GAA MOSFET vertical [61] où le transport électronique est perpendiculaire au plan de substrat et le champ de grille est parallèle au substrat (Figure 1.28).

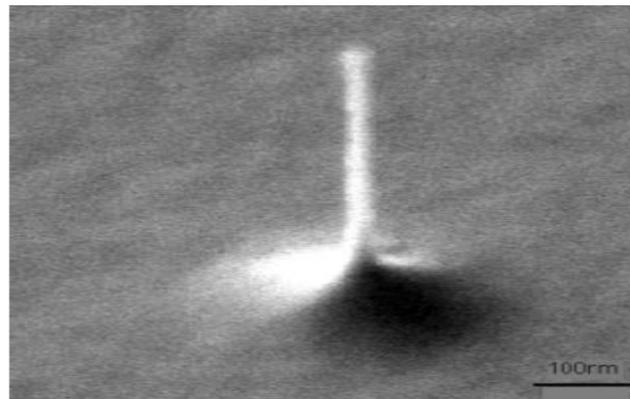


Figure 1. 28Image SEM d'un transistor vertical avec une épaisseur de ~ 20 nm et une hauteur d' $1\mu\text{m}$ [61].

1.14 PROPRIETES ELECTRIQUES DU TRANSISTOR GAA MOSFET

Le transistor à grille enrobée (GAA MOSFET) est considéré comme l'un des dispositifs les plus prometteurs pour réduire la longueur du canal au-dessous de 50nm [62]. Par comparaison avec le transistor MOS bulk et le transistor MOS SOI à une grille, en entourant complètement le canal Figure1.27-a ça nous permet d'améliorer le contrôle électrostatique du canal et donc de lutter efficacement contre les effets canaux courts. De plus, grâce au phénomène d'inversion volumique, une amélioration de la mobilité effective des porteurs est attendue. Nous allons, dans cette section, faire une étude comparative des propriétés électriques du transistor GAA MOSFET avec celles des autres architectures SOI.

1.14.1 Définition de la tension de seuil

Une définition appropriée de la tension de seuil des transistors MOSFET bulk a été utilisée, elle est généralement définie comme la tension de grille pour laquelle le potentiel de surface est égale à deux fois le niveau de Fermi $2\phi_F$. Néanmoins, cette définition n'est pas suffisante pour les transistors DG et GAA MOSFET, où il y a inversion ou accumulation dans l'ensemble du film, et pas seulement à la surface, ce qui conduit à avoir le régime de forte inversion avant que le potentiel de surface n'atteigne la valeur de $2\phi_F$.

Dans les travaux de Q. Chen et al. [63] et Y. Ma et al. [64] sur le DG MOSFET la tension de seuil a été plutôt définie comme la tension de grille à laquelle la densité minimum des porteurs de charges, Q_{inv} , atteint la valeur Q_{TH} qui peut être identifiée comme le début de mode d'inversion. Cette même définition a été appliquée par A. E. Hamdy et al. Sur le GAA MOSFET [60] où la tension de seuil est donnée par :

$$V_{th} = \frac{\varphi_{ms}}{q} + (V_t \ln \left(\frac{Q_{th}}{2n_i \cdot r_0} \right)) \quad (1.13)$$

φ_{ms} Travail de sortie métal- semiconducteur.

V_t Tension thermodynamique.

CHAPITRE 1 TRANSISTOR MOSFET

n_i Concentration intrinsèque de porteurs libres.

r_0 C'est le rayon du dispositif.

1.14.2 Etat passant

L'ajout de grille traduit un ajout de canal d'inversion en forte inversion. Ainsi, le courant à l'état passant I_{on} augmente-t-il quand le nombre de grilles augmente. Ceci se voit bien sur la Figure 1.29 où sont tracées les caractéristiques I_d-V_{ds} pour les différentes structures SOI multi-grilles de 15nm de longueur de canal. Nous notons bien un courant croissant avec l'augmentation du nombre de grilles ; à titre d'illustration et pour $t_{Si}=10nm$, I_{on} atteint 1623A/m sur le MOSFET SOI à une grille, 2138A/m sur le MOSFET double-grille, 2420A/m sur le MOSFET triple-grille, et enfin 2815A/m sur le MOSFET quadruple-grille.

Cependant, cette augmentation d' I_{on} n'est pas proportionnelle au nombre de grilles, les caractéristiques normalisées par le nombre de grilles représentées en tirets sont diminuées quand le nombre de grilles augmente. Ainsi, deux MOSFETs double-grille en parallèle débitent plus de courant qu'un MOSFET quadruple-grille. De manière générale, il faut noter que, dans tous ces dispositifs SOI, le courant est supérieur au courant recommandé par l'ITRS [65], 1020A/m. La diminution de t_{Si} réduit de façon quasi-proportionnelle le courant I_{on} , ainsi le courant du MOSFET double-grille varie-t-il de 2420 à 1280A/m pour t_{Si} variant de 10 à 5nm. Pour les lignes en tirets, le courant est divisé par le nombre de grilles.

CHAPITRE 1 TRANSISTOR MOSFET

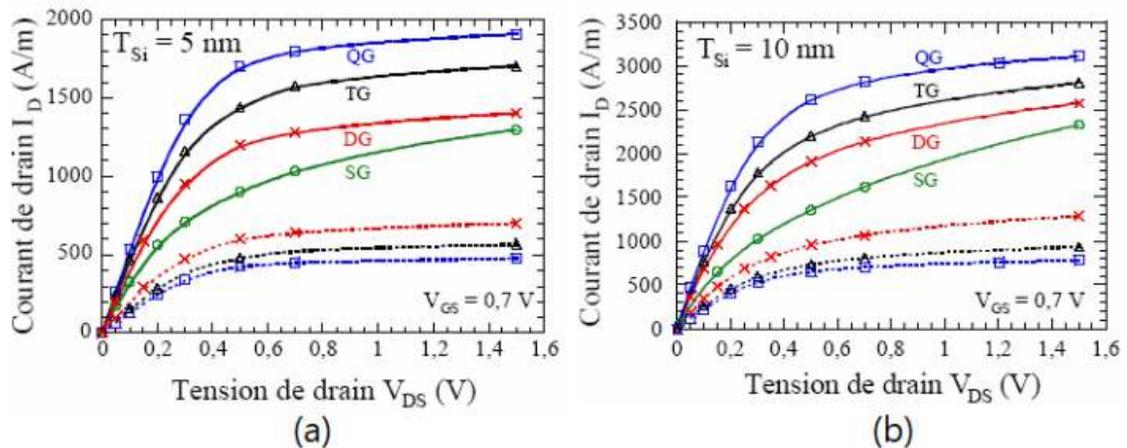


Figure 1. 29Caractéristiques densité de courant- V_{gs} des multi-grilles pour $L=15\text{nm}$, (a) $t_{Si}=5\text{nm}$ et (b) 10nm . 1 pour le MOSFET SOI à une grille (SG), 2 pour le MOSFET double-grille (DG), 3 pour le MOSFET triple-grille (TG) et 4 pour le MOSFET quadruple-grille (QG) [27].

La transconductance g_m est aussi améliorée avec le nombre de grilles **Figure 1.30**. Pour $t_{Si}=10\text{nm}$, g_m atteint 4170S/m sur le MOSFET double-grille, 5700S/m sur le MOSFET triple-grille et 7070S/m sur le MOSFET quadruple-grille. Cette augmentation n'est pas non plus proportionnelle au nombre de grilles. La diminution de l'épaisseur du dispositif réduit la transconductance.

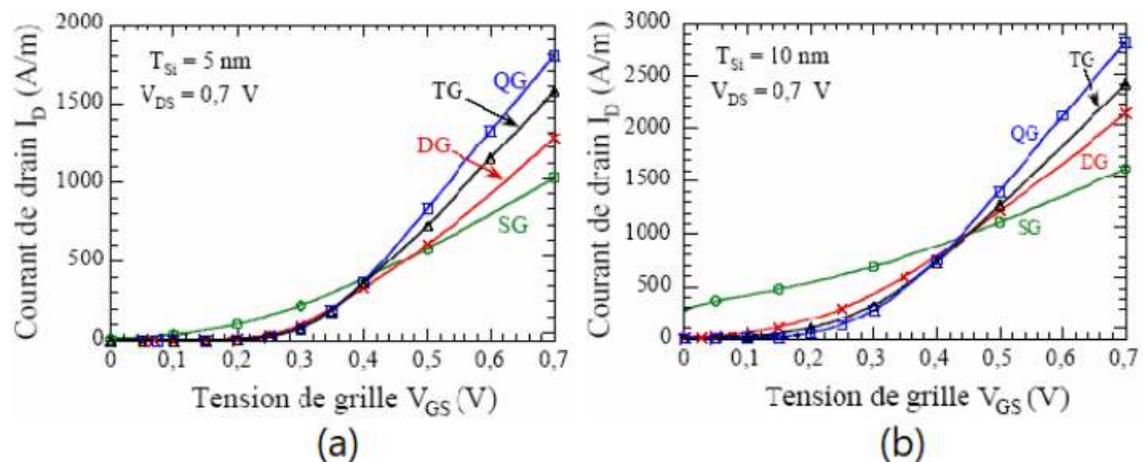


Figure 1. 30Caractéristiques densité de courant- V_{gs} des multi-grilles pour $L=15\text{nm}$, (a) $t_{Si}=5\text{nm}$ et (b) $t_{Si}=10\text{nm}$ [27].

CHAPITRE 1 TRANSISTOR MOSFET

À la Figure 1.31, nous constatons que les caractéristiques du dispositif MOSFET SOI à une grille sont fortement dégradées en raison des effets canaux courts qui sont quasiment incontrôlés. Les structures simulées sur cette figure correspondent à des transistors MOS de 15nm de longueur de canal. La valeur de la pente sous le seuil est supérieure à 100mV/dec. Il ressort de cette figure que le comportement sous le seuil s'améliore nettement avec le nombre de grilles croissant, et ce en raison d'une amélioration du contrôle électrostatique. Par exemple, pour un film d'épaisseur de 10nm, SS vaut 110mV/dec sur le MOSFET double-grille, 96mV/dec sur le MOSFET triplegrille et enfin 83mV/dec sur le MOSFET quadruple grille. La réduction de t_{Si} a aussi un effet bénéfique sur SS : lorsque t_{Si} passe de 10 à 5nm, SS passe de 110 à 80mV/dec dans le MOSFET double-grille [39].

L'explication de cet effet vient toujours du contrôle du canal, lequel est bien meilleur lorsque les deux grilles sont proches, c'est à dire lorsque t_{Si} est faible. Finalement, nous pouvons conclure que le pouvoir bloquant des transistors est amélioré par la réduction de l'épaisseur de la zone active t_{Si} . A $t_{Si} = 10$ nm, il faudrait quatre grilles pour garder des valeurs de SS acceptables ($SS < 80$ mV/dec pour $L=15$ nm), tandis qu'à $t_{Si}=5$ nm, il n'en faudrait que deux.

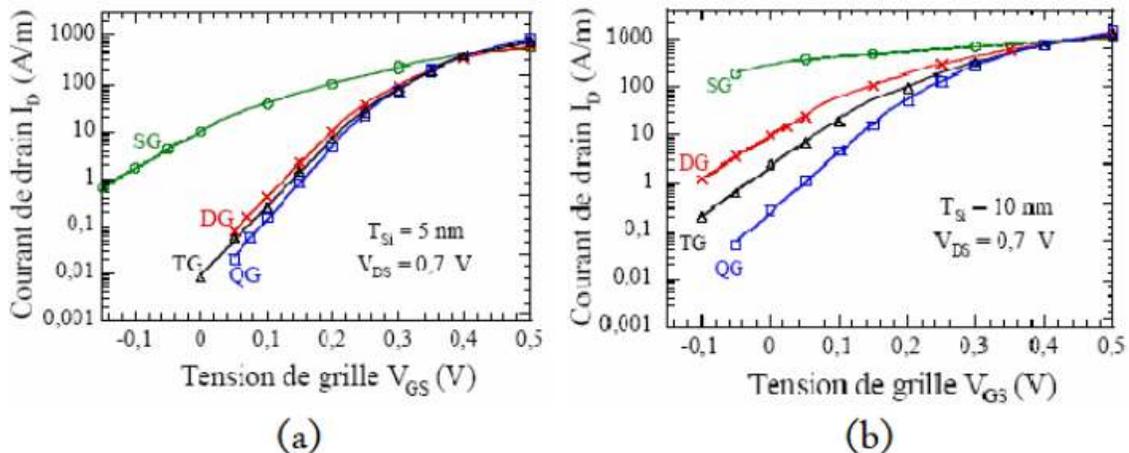


Figure 1. 31Caractéristiques densité de courant- V_{gs} en échelle logarithmique des SOI multi-grilles pour $L=15$ nm, (a) $t_{Si}=5$ nm et (b) $t_{Si}=10$ nm [27].

1.14.3 Etat bloqué

L'ajout de grille traduit un ajout de canal d'inversion en forte inversion. Ainsi, le courant à l'état passant I_{on} augmente-t-il quand le nombre de grilles augmente. Ceci se voit bien sur la Figure 1.29 où sont tracées les caractéristiques I_d-V_{ds} pour les différentes structures SOI multi-grilles de 15nm de longueur de canal. Nous notons bien un courant croissant avec l'augmentation du nombre de grilles ; à titre d'illustration et pour $t_{Si}=10nm$, I_{on} atteint 1623A/m sur le MOSFET SOI à une grille, 2138A/m sur le MOSFET double-grille, 2420A/m sur le MOSFET triple-grille, et enfin 2815A/m sur le MOSFET quadruple-grille.

Cependant, cette augmentation d' I_{on} n'est pas proportionnelle au nombre de grilles, les caractéristiques normalisées par le nombre de grilles représentées en tirets sont diminuées quand le nombre de grilles augmente. Ainsi, deux MOSFETs double-grille en parallèle débitent plus de courant qu'un MOSFET quadruple-grille. De manière générale, il faut noter que, dans tous ces dispositifs SOI, le courant est supérieur au courant recommandé par l'ITRS [65], 1020A/m. La diminution de t_{Si} réduit de façon quasi-proportionnelle le courant I_{on} , ainsi le courant du MOSFET double-grille varie-t-il de 2420 à 1280A/m pour t_{Si} variant de 10 à 5nm. Pour les lignes en tirets, le courant est divisé par le nombre de grilles.

CHAPITRE 1 TRANSISTOR MOSFET

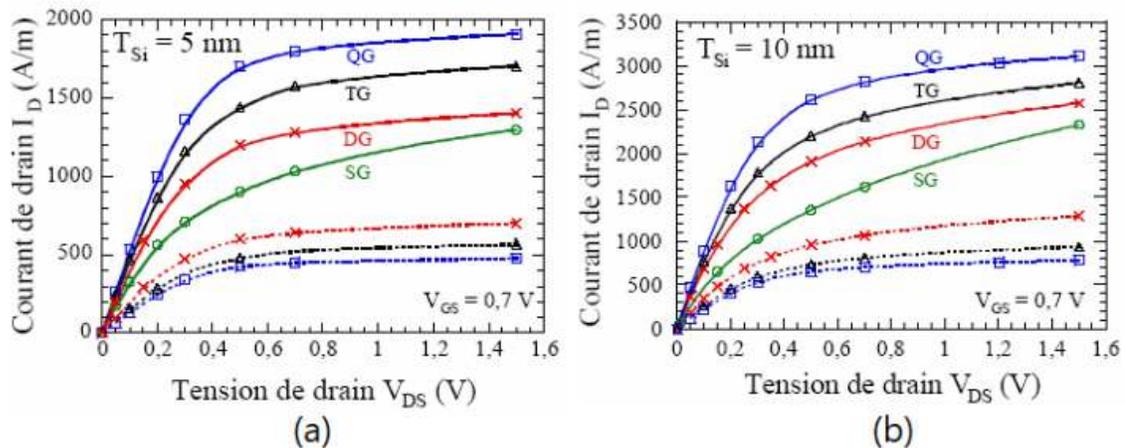


Figure 1.32 Caractéristiques I_d - V_{ds} des multi-grilles pour $L=15\text{nm}$, (a) $t_{Si}=5\text{nm}$ et (b) 10nm . 1 pour le MOSFET SOI à une grille (SG), 2 pour le MOSFET double-grille (DG), 3 pour le MOSFET triple-grille (TG) et 4 pour le MOSFET quadruple-grille (QG) [27].

La transconductance g_m est aussi améliorée avec le nombre de grilles Figure 1.30. Pour $t_{Si}=10\text{nm}$, g_m atteint 4170S/m sur le MOSFET double-grille, 5700S/m sur le MOSFET triple-grille et 7070S/m sur le MOSFET quadruple-grille. Cette augmentation n'est pas non plus proportionnelle au nombre de grilles. La diminution de l'épaisseur du dispositif réduit la transconductance.

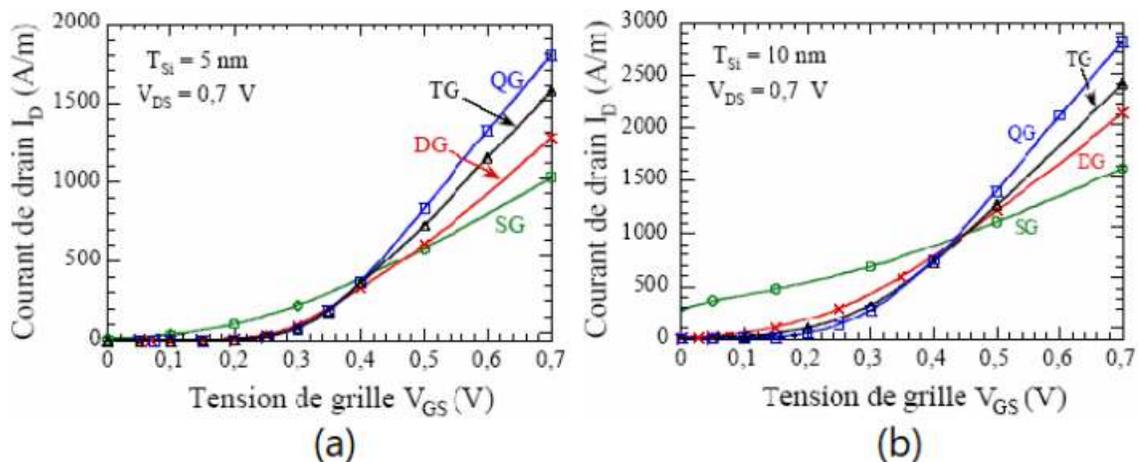


Figure 1.33 Caractéristiques densité de courant- V_{gs} des multi-grilles pour $L=15\text{nm}$, (a) $t_{Si}=5\text{nm}$ et (b) $t_{Si}=10\text{nm}$ [27].

CHAPITRE 1 TRANSISTOR MOSFET

1.15 CONCLUSION

Le but de ce chapitre était de nous initier au fondement et aux principales avancées expérimentales et théoriques de la technologie MOS et les différentes technologies avancées de miniaturisation (avantages, inconvénients) d'un transistor MOSFET ou nous pouvons conclure que le transistor GAA MOSFET est plus performant que les autres transistors multi-grilles, Ce qui donne la meilleure préférence pour le domaine de la détection et çac'est ce que nous traiterons dans le deuxième chapitre.

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

2.1 INTRODUCTION

Les capteurs de gaz font l'objet de recherches intenses depuis de nombreuses années. Cet intérêt est dû essentiellement aux problèmes liés à la pollution de domaines industriels, l'augmentation de la précision des mesures grâce au développement de la technologie et sans oublier les milliers de cas d'étouffement chaque année. Parmi les différents types de capteurs envisagés, les capteurs à base de semi-conducteur occupent une place de choix car ils présentent des caractéristiques tout à fait intéressantes (sensibilité élevée, faible coût, petite taille, moins de consommation d'énergie). Dans ce chapitre, nous montrerons les plus importantes caractéristiques du capteur, ses types, ses domaines d'applications et bien sur le GAA MOSFET comme un capteur de gaz.

2.2 DEFINITION D'UN CAPTEUR

Un capteur est un dispositif dont au moins une de ses propriétés physiques change quand il est soumis à un changement d'environnement et le traduit en une grandeur utilisable. telle qu'une tension électrique .

2.3 LES TYPES DE CAPTEURS

Les capteurs peuvent être définis en fonction de la grandeur mesurée (mesurande); on distingue les capteurs de position, de température, de vitesse, de force, de pression, de gaz.... On peut aussi les définir en fonction du caractère de l'information.

On peut distinguer deux types de capteurs : capteurs à contact direct avec la grandeur qu'on veut capter et les capteurs de proximité qui ne nécessitent pas de contact direct avec la grandeur mais il suffit de l'approcher pour obtenir l'information [66]

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

2.3.1 Capteurs actifs

Les capteurs qui fonctionnent en générateur sont dits actifs, c'est à dire qu'ils assurent la conversion de la grandeur à mesurer qui est un effet physique en signal électrique, on peut citer parmi ces effets :

L'effet thermoélectrique

L'effet piézoélectrique

L'effet électrodynamique

L'effet photoélectrique

L'effet Hall

Le tableau 2.1 [67] représente les principes physiques de base des capteurs actifs.

Mesurande	Principe physique utilisé	Grandeur de sortie
Température	Thermoélectricité	Tension
Flux de rayonnement optique	Pyroélectricité	Charge
	Photo Émission	Courant
	Effet photovoltaïque	Tension
	Effet photo électromagnétique	Tension
Force Pression Accélération	Piézoélectricité	Charge
Vitesse	Induction électromagnétique	Tension
Position	Effet Hall	Tension

Tableau 2. 1capteurs actifs, principes physiques de base.

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

2.3.2 Capteurs passifs

Les capteurs dont le signal électrique délivré est une variation d'impédance dont l'un des paramètres (résistivité, perméabilité magnétique, constante diélectrique) est sensible au mesurande sont dits passifs car ils nécessitent une source d'énergie électrique pour que l'on puisse lire le signal.

Tous les transducteurs à impédance variable font partie de cette catégorie. On peut citer à titre d'exemple :

- . Les thermomètres à distance
- . Les jauges de contrainte

Le tableau 2.2 [67] représente les principes physiques de base des capteurs passifs.

Mesurande	Caractéristique électrique sensible	Matériaux utilisés
Température	Résistivité	Métaux : platine, nickel, Cuivre Semi-Conducteurs
Flux de rayonnement optique	Résistivité	Semi-conducteurs
Déformation	Résistivité Perméabilité magnétique	Alliages nickel / silicium dopé Alliages ferromagnétiques
Position déplacement	Résistivité Réductance / Inductance Capacitif	Matériaux magnétorésistants : bismuth, antimoine d'indium Cuivre Métaux : Aluminium
Humidité	Résistivité Constante diélectrique	Chlorure de lithium Alumine, polymères
Niveau	Constante diélectrique	Liquides isolants

Tableau 2. 2capteurs passifs, principes physiques de base.

2.4 STRUCTURE ET FONCTIONNEMENT D'UN CAPTEUR

Le capteur étant défini comme un composant qui convertit la mesure en un signal qui peut être exploité. Le schéma de principe de la structure d'un capteur est illustré à la figure (2.1) [68]

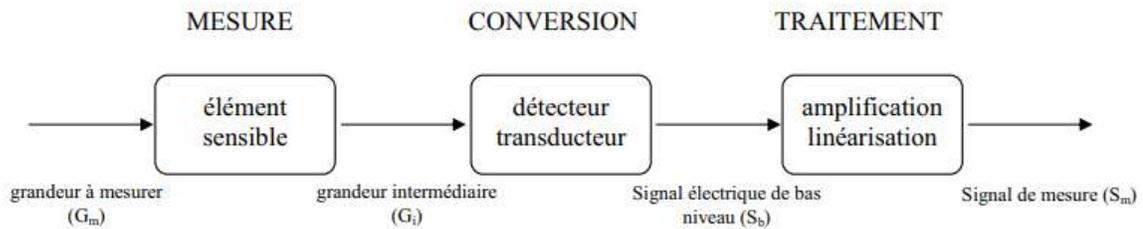


Figure 2. 1 schéma de principe de la structure d'un capteur.

2.5 PRINCIPALES CARACTERISTIQUES D'UN CAPTEUR

Dans cette partie, nous définissons les principales performances recherchées pour ce type de capteurs (capteur de gaz). Ces caractéristiques sont la sensibilité, la sélectivité, la stabilité, la reproductibilité et le temps de réponse.

2.5.1 La sensibilité

La sensibilité se caractérise par la variation de la réponse du capteur (Résistance R ou courant) en fonction de la concentration de gaz ciblés. Elle est définie comme suit [69] :

$$S_{I_{off}} = \frac{I_{off}(\text{avant l'adsorption de gaz})}{I_{off}(\text{après l'adsorption de gaz})} \text{ pour NMOS}$$

$$S_{I_{off}} = \frac{I_{off}(\text{après l'adsorption de gaz})}{I_{off}(\text{avant l'adsorption de gaz})} \text{ pour PMOS}$$

2.5.2 La sélectivité

La sélectivité de détection représente la capacité à pouvoir détecter un gaz parmi d'autres. Elle est définie comme le rapport de la sensibilité d'un gaz sur la sensibilité d'un autre gaz [70].

2.5.3 La stabilité

La stabilité est associée aux problèmes de dérives dans le temps à court et long terme. Ces dérives se traduisent par une variation de la résistance du capteur à l'air (ligne de base) et peuvent avoir plusieurs origines liées aussi bien au matériau sensible qu'au système de chauffage [71].

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

2.5.4 La reproductibilité

La reproductibilité est l'étroitesse de l'accord entre les résultats de mesures successifs d'une même grandeur effectuée avec la même méthode, par le même observateur, avec les mêmes instruments de mesure et quel que soit le nombre de mesures et le temps entre les mesures [72].

2.5.5 Le temps de réponse

Le temps de réponse qui exprime le temps nécessaire à la stabilisation du capteur lorsque les conditions de mesure varient brutalement d'un état à un autre [71].

2.5.6 Température de fonctionnement

Le processus d'adsorption et de désorption des molécules de gaz à la surface du capteur dépend fortement de sa température de fonctionnement [71].

2.5.6 La durée de vie

Cette notion est reliée directement à la stabilité et à la qualité de la surface de détection. Elle est l'inquiétude majeure et la question relevée par les industriels et chercheurs. L'amélioration de ces caractéristiques implique obligatoirement une durée de vie plus longue [73].

2.6 CLASSIFICATION DES CAPTEURS DE GAZ

Il est difficile d'effectuer une classification exhaustive de tous les capteurs de gaz existants ou en cours de développement. Toutefois, selon le mode de fonctionnement, les matériaux utilisés, les mécanismes de détection et les technologies de production, on en distingue plusieurs grandes familles. **Le tableau 2.3** donne une vision générale de l'ensemble des capteurs qui peuvent être utilisés dans le domaine de la détection gazeuse, classés en fonction du mécanisme de transduction.

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

Type de transduction	Propriétés détectées
Thermique	Température, chaleur, etc.
Optique	intensité de lumière, longueur d'onde, polarisation, etc.
Mécanique	longueur, force, pression, écoulement, etc.
Electrique	charge, courant, tension, résistance, inductance, etc.

Tableau 2. 3différents types de capteurs de gaz.

2.6.1 Les Capteurs électriques de gaz

Dans les capteurs basés sur les propriétés électriques, le signal électrique observé est généré par une réaction impliquant des porteurs de charges, changement de travail de sortie de la grille métallique ϕ_m , et/ou la formation d'espèces chimiques. On trouve deux grandes familles : les capteurs électrochimiques et les capteurs à base de semi-conducteurs qui nous intéressent dans cette étude et qui se divisent en deux :

a) Capteur à base de transistor à grille d'oxydes métalliques

Son principe est l'adsorption d'un gaz à la surface de ces oxydes qui provoque des variations des propriétés électriques.

b) Capteur à base de transistor FET (field effect transistor)

Le principe est lorsque la grille du FET est en contact d'un gaz, le travail de sortie du métal de la grille change ce qui fait varier les caractéristiques du FET : tension seuil, tension Flat band, I_{on} , I_{off} , ...

2.7 GAA MOSFET COMME CAPTEUR

Nanofil MOSFET ou GAA MOSFET est le choix ultime pour les applications de capteur en raison de sa petite taille et son grand rapport surface/volume petit. Le nombre de molécules chargées à la surface peut moduler la distribution des porteurs sur tout leur chemin de conduction, cela lui permet d'être utilisé dans de nombreux domaines de détection comme :

2.7.1 GAA MOSFET comme biocapteur

Le biocapteur est un dispositif qui utilise des réactions biochimiques spécifiques à travers des enzymes, immuno-systèmes, tissus, organites ou cellules entières pour détecter les produits chimiques composés généralement par des signaux électriques, thermiques ou optiques.

2.7.2 GAA MOSFET comme capteur Ph

Un capteur de pH basé sur un transistor à effet de champ (FET) a été démontré en utilisant la structure d'un transistor à effet de champ sensible aux ions (ISFET) [74], qui comprend une source et un drain à l'état solide, un canal de silicium et une grille de liquide sur le diélectrique de grille comme la montre la Figure 2.2.

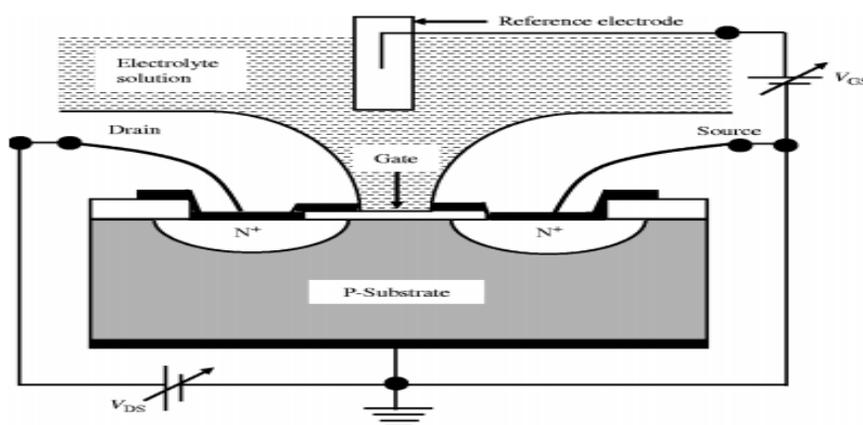


Figure 2. 2 Représentation schématique d'un ISFET. [74]

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

2.7.3 GAA MOSFET comme capteur gaz

a) Structure du dispositif et approche de simulation

La Figure 2.2a montre la structure schématique et la Figure (b) montre la structure simulée du capteur de gaz GAA MOSFET avec grille catalytique en métal.

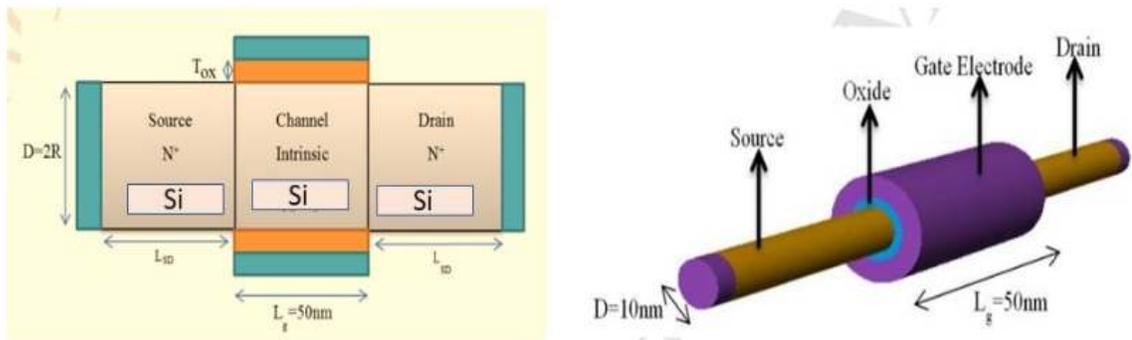


Figure 2. 3a) Si FET à nanofils à grille cylindrique (GAAFET) – **b)** structure 3D simulée d'un Si FET à nanofils à grille cylindrique (GAAFET).

Le MOSFET GAA à canal N avec grille métallique en argent (Ag) est utilisé pour la détection de l'oxygène et le MOSFET GAA à canal P avec grille métallique au palladium (Pd) est utilisé pour la détection d'hydrogène.

La détection du gaz du dispositif se manifeste par un changement de la tension de seuil et du courant de drain à cause de la réaction chimique [75] des molécules de gaz à la surface de la grille catalytique en métal qui modifie le travail de sortie du métal. L'équation qui régit le changement du travail de sortie du métal catalytique en tant que résultat de la réaction avec des molécules de gaz est [69] :

$$\Delta\Phi_m = \text{cont} - \frac{RT}{4F} \ln P \quad (2.1)$$

$\Delta\Phi_m$ Est le changement du travail de sortie

cont est une constante

T est la pression partielle du gaz

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

En raison de la dépendance de la pression partielle du gaz sur sa concentration molaire, tout changement de celle-ci entraîne un changement du travail de sortie [75]. Par conséquent, en changeant le travail de sortie un changement souhaitable de I_{on} , I_{off} et de la tension de seuil peut être obtenu [69]. Ainsi, on peut détecter la présence d' O_2 et on peut également calculer la concentration molaire d'un gaz en mesurant les changements de tensions, de I_{off} , d' I_{on} et des caractéristiques sous-seuil.

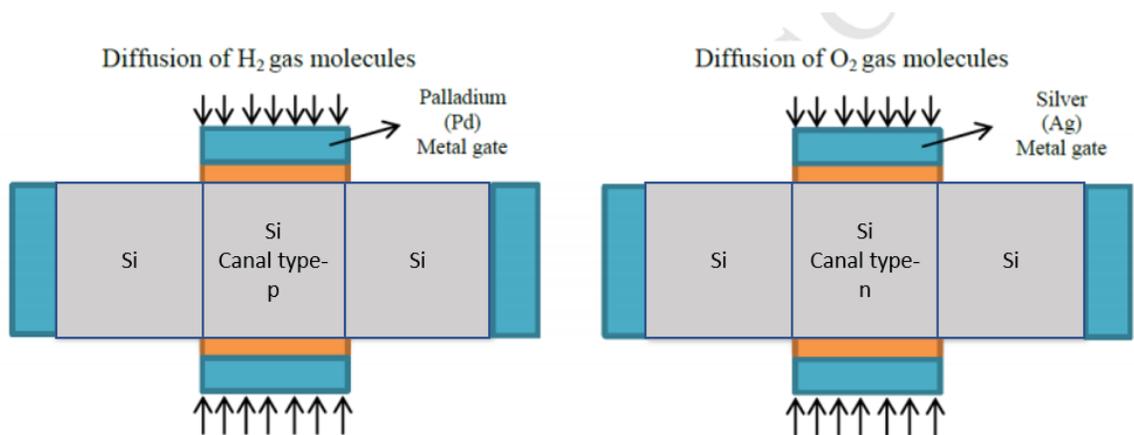


Figure 2. 4(a) Canal p proposé Si GAAFET capteur de gaz avec hydrogène gazeux exposé sur métal Pd-gate (b) Si GAAFET à canal n proposé capteur de gaz avec oxygène exposé sur métal Ag-gate.

2.8 INTERACTION GAZ / METAL

Pour la bonne compréhension de nos travaux, nous allons faire quelques rappels sur les notions physiques nécessaires à la compréhension du fonctionnement des capteurs étudiés. Le vocabulaire indispensable ainsi que les mécanismes fondamentaux issus de la bibliographie sont exposés.

2.8.1 Adsorption

L'adsorption est la fixation superficielle d'une molécule (gazeuse dans notre cas) à la surface d'un solide (la couche sensible métallique). En présence d'un gaz, la surface va se recouvrir d'espèces adsorbées différentes. Ces déclinaisons

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

désignent les mêmes phénomènes. Aussi, en vue de synthétiser, nous définissons deux sortes d'adsorption :

a) **La physisorption** : n'ayant pas d'influence électrique, donc neutre.

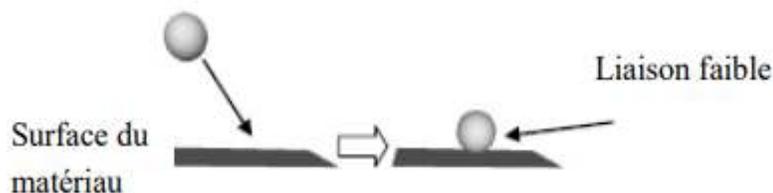


Figure 2. 5 Principe de la physisorption d'une molécule sur une surface. [76] Capteur de gaz à nanostructure.

b) **La Chimisorption** : ayant une influence électrique (échange d'électrons entre l'espèce et le matériau) [76]. La distinction est faite suivant les niveaux d'énergie mis en jeu (influence de la température de l'expérience).



Figure 2. 6 Différence entre la Chimisorption moléculaire et dissociative [76].

Dans notre cas d'adsorption, une réaction chimique des molécules de gaz à la surface de la grille métallique catalytique modifie le travail de sortie du métal. Ainsi la sensibilité de gaz se manifeste par une modification de la tension de seuil et du courant de drain. La présente analyse n'est valable qu'à température ambiante comme suggéré par Eisele et al. [77]

2.9 COMPARAISON ENTRE LA SENSIBILITE DU GAA MOSFET ET DU BULK MOSFET CONVENTIONNEL

Le transistor à effet de champ est utilisé comme transducteur qui transforme le décalage du travail de sortie à la surface du film sensible/métal catalytique en un signal : une modification du courant drain-source. La Figure 2.7 (a) et la Figure 2.7 (b) montrent l'effet du changement du travail de sortie sur le potentiel de surface du MOSFET GAA à canal n avec grille métallique Ag et MOSFET GAA à canal p avec grille métallique Pd respectivement. La réaction des molécules de gaz à la surface de la grille catalytique en métal entraîne une modification du travail de sortie du métal de grille qui provoque en outre un changement de tension de bande plate. Le changement de tension de bande plate entraîne un décalage du potentiel de surface qui provoque le changement de V_{th} , I_{off} et I_{on} [78-83].

$$V_{FB} = \varphi_m - \varphi_s \pm \Delta \varphi_m \quad (2.2)$$

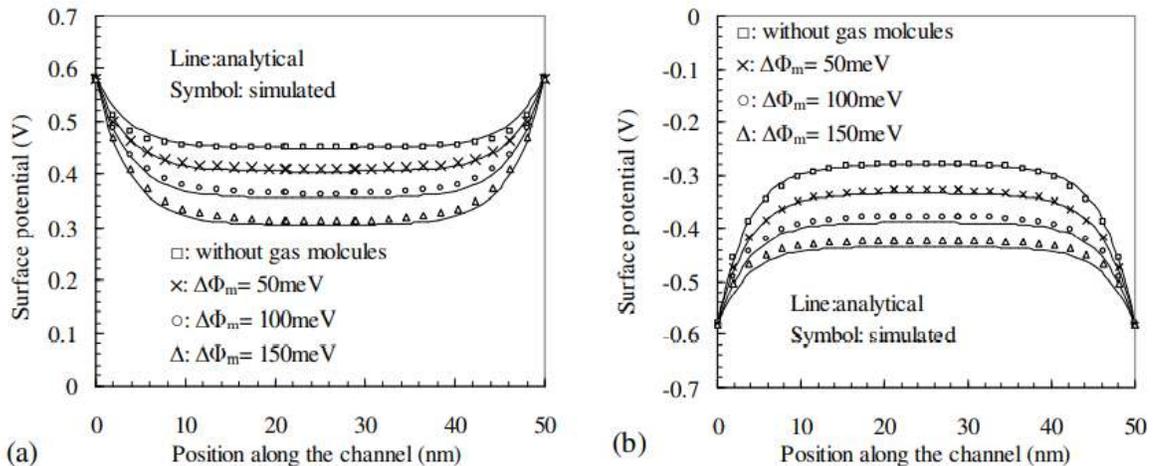


Figure 2. 7(a) Effet du changement du travail de sortie sur le potentiel de surface du MOSFET GAA à canal n avec porte en métal Ag. Paramètres : $(L_g) = 50 \text{ nm}$, $(R) = 5 \text{ nm}$, $(t_{ox}) = 2 \text{ nm}$, $(N_{si}) = 10^{21} \text{ m}^{-3}$ (b) Effet du changement du travail de sortie sur le potentiel de surface du canal pGAA MOSFET avec porte métallique Pd. [69].

La Figure. 2.8 montre l'effet du changement du travail de sortie sur les caractéristiques de courant de drain du Bulk MOSFET dans la région sous-seuil.

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

L'ordre de changement de I_{off} est 5 fois seulement pour Bulk MOSFET alors qu'il est 43 fois pour GAA MOSFET pour 100 meV de changement du travail de sortie. Ainsi le MOSFET GAA montre une sensibilité beaucoup plus élevée pour la détection de gaz par rapport au Bulk MOSFET.

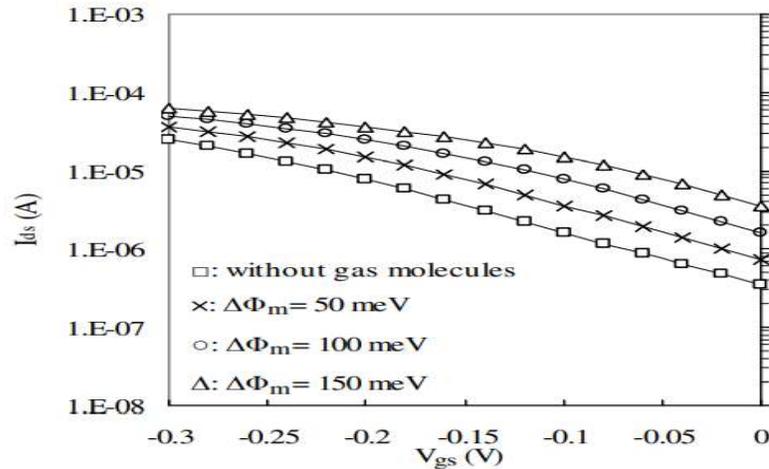


Figure 2. 8 Variation de I_d en fonction de V_{gs} dans la région sous-seuil avec et sans molécules de gaz pour le MOSFET canal p avec porte en métal Pd. Paramètres : $(L_g) = 50$ nm, $(t_{si}) = 10$ nm, $(t_{ox}) = 2$ nm, $(N_{si}) = 10^{21} \text{ m}^{-3}$ [69].

Le tableau 4.2 montre la comparaison de sensibilité due au changement de I_{off} , c'est-à-dire le rapport de I_{off} avant et après réaction gazeuse au niveau de la grille métallique. L'effet du changement du travail de sortie induit par les molécules de gaz sur I_{off} est comparé pour deux architectures i.e. BulkMOSFET et GAA MOSFET. Une amélioration de sensibilité en cas de structure GAA est due grâce à la structure de grille enrobée qui a un rapport surface /volume plus élevé. Cela signifie un contrôle de gate sur le canal plus efficace qui assure un grand changement dans le courant sous-seuil lorsque le travail de sortie du métal de la porte est modifié. Le tableau 4.2 illustre également l'effet du rayon sur la sensibilité du capteur de gaz GAA MOSFET. Pour un GAA MOSFET, un rayon plus élevé donne une capacité de conduction de courant plus élevée et un gain plus élevé, un rayon plus petit conduit à de meilleures caractéristiques sous le seuil. Puisque le changement de courant sous-seuil est utilisé comme paramètre de sensibilité pour

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

la détection de gaz, par conséquent, les caractéristiques sous-seuil sont de préoccupation majeure.[69]

	$I_{\text{off}} \text{ (without gas molecules)} / I_{\text{off}} \text{ (with gas molecules)}$		
	MOSFET $t_{\text{si}}=20\text{nm}$	GAA MOSFET $R=5\text{nm}$ $t_{\text{si}}=10\text{nm}$	GAA MOSFET $R=10\text{nm}$ $t_{\text{si}}=20\text{nm}$
$\Delta\Phi_m = 50 \text{ meV}$	2.08	6.65	5.96
$\Delta\Phi_m = 100 \text{ meV}$	4.56	43.1	33.1
$\Delta\Phi_m = 150 \text{ meV}$	102	252	151

Tableau 2. 4 Comparaison de la sensibilité du MOSFET GAA à canal p avec porte Pd et MOSFET bulk avec porte Pd. Paramètres : $(L_g) = 50 \text{ nm}$, $(R) = 5 \text{ nm}$, $t_{\text{si}}=20\text{nm}$, $(t_{\text{ox}}) = 2\text{nm}$, $(N_{\text{si}}) = 10^{21} \text{ m}^{-3}$, $(V_{\text{ds}}) = 0,05 \text{ V}$ [69].

Il est clair du **Tableau 2.4** que la sensibilité est améliorée pour un rayon plus faible. Par exemple pour $\Delta\Phi_m = 150 \text{ meV}$, la sensibilité est améliorée de 66% lorsque le rayon est diminué de 10 nm à 5 nm. Une sensibilité plus élevée dans le cas d'un rayon faible est attribuée au rapport surface /volume élevé, un contrôle de porte amélioré et un faible courant de fuite sous seuil.

2.10 CONCLUSION

Le MOSFET GAA avec grille catalytique en métal montre une sensibilité élevée à la détection de molécules de gaz par rapport au MOSFET Bulk conventionnel en raison de sa structure de grille environnante et du rapport surface /volume plus élevé. Le changement du courant sous-seuil induit par le changement du travail de sortie du métal de grille (Ag pour l'oxygène et Pd pour l'hydrogène) dû à la réaction des molécules de gaz à la surface du métal catalytique de grille est utilisé comme paramètre de sensibilité qui fournit une sensibilité très élevée par rapport au cas où la sensibilité est calculée en termes de changement de tension de seuil ou de courant. Dans le troisième chapitre, nous allons étudier, à l'aide de simulations

CHAPITRE 2 GAA MOSFET COMME CAPTEUR

numériques, l'influence des paramètres géométriques sur la sensibilité du capteur MOSFET GAA.

CHAPITRE 3 SIMULATION DE CAPTEUR GAA MOSFET

3.1 INTRODUCTION

Pour obtenir un faible coût, une vitesse opérationnelle élevée et de meilleures performances, la dimension des transistors conventionnels doit être réduite à une sous-région nanométrique. La réduction des dimensions des MOSFET dégradera le contrôle de la porte sur le canal en raison de la proximité entre la source et le drain. Cette situation entraîne une augmentation de divers effets de canal court (SCE) tels que l'effet de porteuse chaude, la diminution de la tension de seuil et l'effet de polarisation du substrat [84,85]. De nombreux nouveaux dispositifs ont été introduits après l'ère de Moore [86-88] pour supprimer les SCE et permettre une réduction plus importante du dispositif. De même, la technologie du silicium sur isolant (SOI) à plusieurs portes a également été proposée pour remplacer la technologie conventionnelle.

Cependant, le MOSFET à grille cylindrique tout autour (GAA) est l'un des nouveaux dispositifs qui permet de mettre à l'échelle sans entraver les performances du dispositif [88]. En raison de la faible longueur caractéristique et du courant d'attaque plus élevé, les MOSFETs CGAA peuvent atteindre une densité de tassement plus élevée que les MOSFETs à double grille (DG) [90-91]. En outre, les MOSFET CGAA offrent un excellent contrôle électrostatique du canal, une robustesse contre les SCE, de meilleures options de mise à l'échelle, aucun effet de corps flottant, un nombre équivalent de portes plus élevé, un basculement sous le seuil idéal par rapport aux autres MOSFET à portes multiples, ce qui en fait une solution prometteuse pour les dispositifs CMOS de technologie nanométrique [92-93]. Et les paramètres importants du dispositif, comme la tension de seuil (V_{th}) et le rapport marche/arrêt (I_{on}/I_{off}), sont très sensibles à la géométrie du dispositif, comme la longueur du canal (L_g), l'épaisseur du canal (t_{Si}) et le travail de sortie de la grille (ϕ_M).

En plus du changement ou de la modification du matériau des capteurs de gaz FET. Le capteur de gaz à base de transistor MOSFET a connu différentes structures et

CHAPITRE 3 SIMULATION DE CAPTEUR GAA MOSFET

multiples formes passant du capteur BULK, Double grille arrivant au capteur de gaz GAA MOSFET afin d'améliorer leurs performances où ils ciblent essentiellement le rapport de marche-arrêt (I_{on}/I_{off}) qui signifie la sensibilité du capteur qui est très sensible à la géométrie de notre capteur. L'effet de la longueur du canal (L_g), l'épaisseur du canal (W), l'épaisseur de couche d'oxide t_{ox} et le travail de sortie de la grille (ϕ_M) sera étudié afin d'obtenir des valeurs de ces paramètres qui nous donnent une sensibilité optimale. Pour étudier et simuler, nous avons utilisé le logiciel COMSOL.

3.2 A PROPOS DE COMSOL

COMSOL Multiphysics® est un logiciel de simulation numérique basé sur la méthode des éléments finis. Ce logiciel permet de simuler de nombreuses physiques et applications en ingénierie, et tout particulièrement les phénomènes couplés ou simulation multiphysiques. Le logiciel COMSOL et la société correspondante ont été créés en 1986 par des étudiants de Germund Dahlquist, dans la suite de son cours consacré à la simulation numérique à l'Institut royal de technologie (KTH) à Stockholm en Suède. La première version de COMSOL Multiphysics est sortie en 1998 [20]. La version initiale (avant 2005) de COMSOL Multiphysics s'appelait FEMLAB. L'utilisateur définit ses couplages ou sélectionne les interfaces prédéfinies. Les différentes étapes du processus de modélisation - définir la géométrie, les propriétés matériaux, le maillage, choisir la ou les physiques, résoudre et afficher les résultats - sont intégrées dans une seule interface. Des modules d'applications optionnels offrent des interfaces spécialisées notamment en mécanique linéaire et non linéaire, acoustique, écoulement, transfert de chaleur, génie chimique, géophysique, électromagnétisme basse et haute fréquence, corrosion, plasma, suivi de particules, optimisation, MEMS, ainsi qu'avec les logiciels de CAO et Matlab. Ce logiciel est multiplateforme (Windows, Mac, Linux). En plus des physiques précitées, COMSOL Multiphysics autorise l'utilisateur à définir ses propres systèmes d'équations aux dérivées partielles (EDP), soit sous forme différentielle, soit sous formulation faible. Les couplages

CHAPITRE 3 SIMULATION DE CAPTEUR GAA MOSFET

avec des équations aux dérivées ordinaires (EDO) et des équations algèbro-différentiels (EAD) sont également possibles.

3.3 CHOIX DES PARAMETRES DE BASE

Pour la conception de capteur d'O₂ à base de Si GAA MOSFET avec une grille métallique en Argent Ag, on utilise l'outil COMSOL Multiphysics dans lequel le système de coordonnées (rayon, angle et coordonnée z) est pris en compte. Une Structure GAA MOSFET Si avec une grille d'argent (Ag) est proposée pour le capteur de gaz O₂. La vue 3D de la structure simulée est présentée à la Figure 3.1. La vue en coupe 2D est présentée à la Figure 3.2. La longueur de la grille (L_g) est de 50 nm, l'épaisseur du corps en oxyde t_{ox} et en silicium W est de 2 et 5 nm respectivement. Les matériaux de la source, du drain et du canal utilisés sont des matériaux à haute mobilité de Si. La source et le drain ont un dopage de type N égale de 10²⁰/cm³ alors que le canal a un dopage de type p égale de 10¹⁵/cm³. Les tensions de polarisation, la tension drain-source (V_{ds}) et la tension de grille (V_g) sont respectivement de 0,05 V et 0.1 V. Le travail de sortie du métal de la grille dans la structure proposée est de 4,5 eV et tous les autres paramètres dimensionnels sont indiqués dans le tableau 3.1. La forme cylindrique de l'électrode de grille dans le GAA MOSFET permet un meilleur contrôle de la porte par rapport aux autres structures, ce qui améliore la sensibilité et supprime également les effets de court-circuit du canal (SCE) [94].

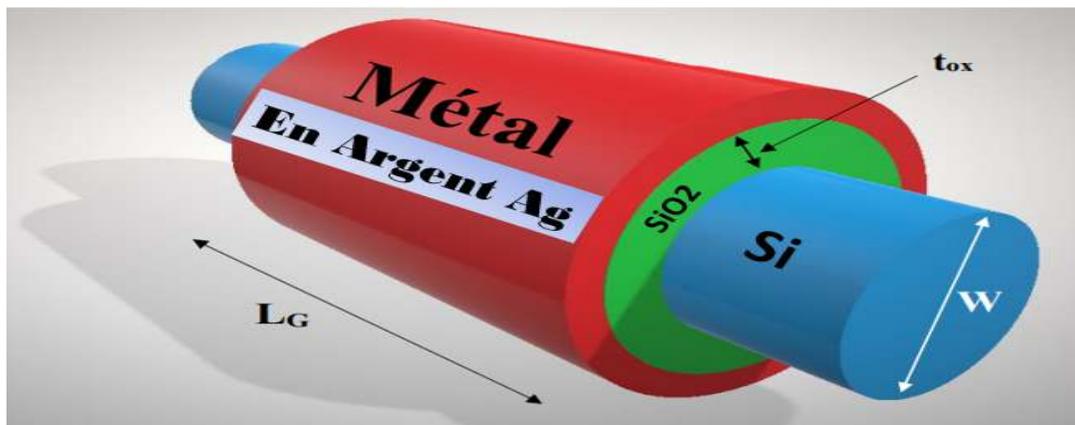


Figure 3. 1 Structure 3D des GAA FET conventionnelles avec leurs vues transversales.

CHAPITRE 3 SIMULATION DE CAPTEUR GAA MOSFET

Symbole	Paramètre technologique	Valeur
W	diamètre du canal	10nm
L_g	Longueur du canal	50nm
L_{SD}	Longueur du Drain/Source	20nm
t_{ox}	Épaisseur de l'oxyde	2nm
N_A	Dopage du canal	$10^{15}/cm^3$
N_D	Dopage du Drain/Source	$10^{20}/cm^3$
V_{ds}	Voltage du Drain	0.05 V
V_{gs}	Voltage de la Grille	0.7 V
ϕ_m	Travail de sortie	4.5eV

Tableau 3.1 Dimensions de la proposition de GAA FET à base de Si.

3.4 CONFIGURATION DE LA SIMULATION ET MODELISATION DU CAPTEUR

Pour commencer, nous devons entrer les dimensions de notre transistor qui est asymétrique en 2D dans ce cas (Figure 3.2), puis nous devons insérer les paramètres de notre GAA MOSFET qui sont présentés dans le tableau 3.1, après avoir créé la géométrie nous ajoutons le silicium comme matériau de substrat puis nous sélectionnons le dopage du canal, du drain et de la source comme représenté sur la Figure 3.2.

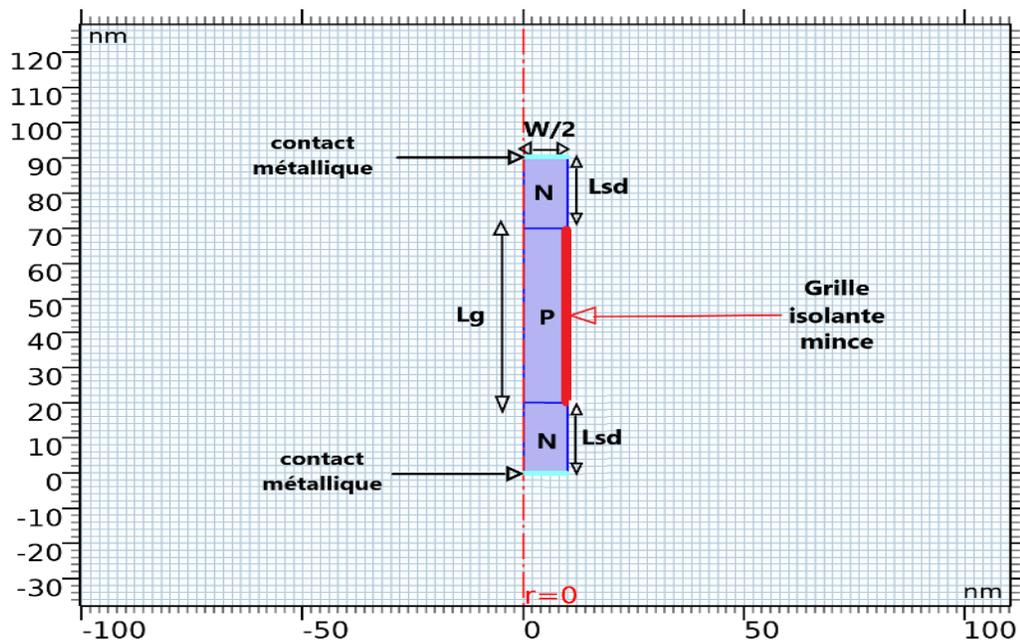


Figure 3.2 Structure 2D asymétrique du GAA FET

3.5 RESULTATS ET DISCUSSIONS

Pour analyser l'impact de la longueur du canal de grille (L_g), du diamètre du canal (W), de l'épaisseur de la couche d'oxyde (t_{ox}) et du travail de sortie (ϕ_M), sur les performances et la sensibilité du capteur, la simulation est effectuée pour différentes valeurs de ces paramètres

3.5.1 Caractéristiques I_d - V_{gs}

La Figure 3.3 montre la variation du courant drain I_d en fonction de la tension grille V_{gs} pour $L_g=50\text{nm}$, $t_{ox}=2\text{nm}$, $W=5\text{nm}$, $\phi_M= 4.5\text{ eV}$, à partir de cette figure on peut déterminer la tension de seuil $V_{th} = 0.35\text{ V}$ et lorsque $V_{gs} > V_{th}$ le canal est formé, et le transistor peut conduire du courant.

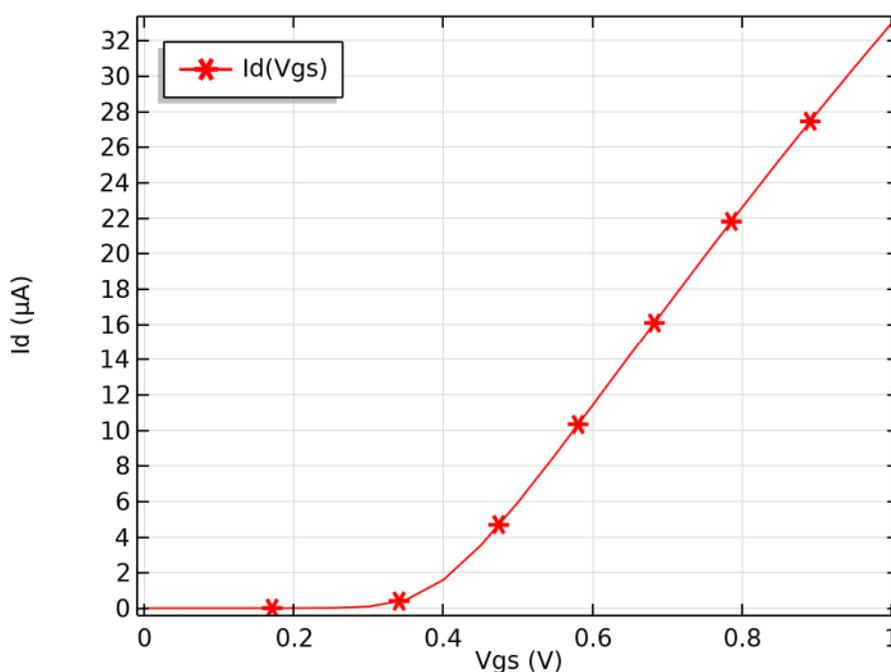


Figure 3. 3 Variation du courant du drain I_d en fonction de la tension grille V_{gs} .

La Figure 3.4 représente la caractéristique I_d - V_{gs} pour différentes valeurs de travail de sortie de la grille métallique (ϕ_M).

Le travail de sortie d'Ag varie de 4,5 à 4,7eV. La figure obtenue montre que la tension de seuil varie avec le travail de sortie de la grille ϕ_M et spécialement un changement de I_{off} . Donc par la mesure du changement de I_{off} nous pouvons détecter la présence d'oxygène. Comme L'Equation (2.1) le démontre.

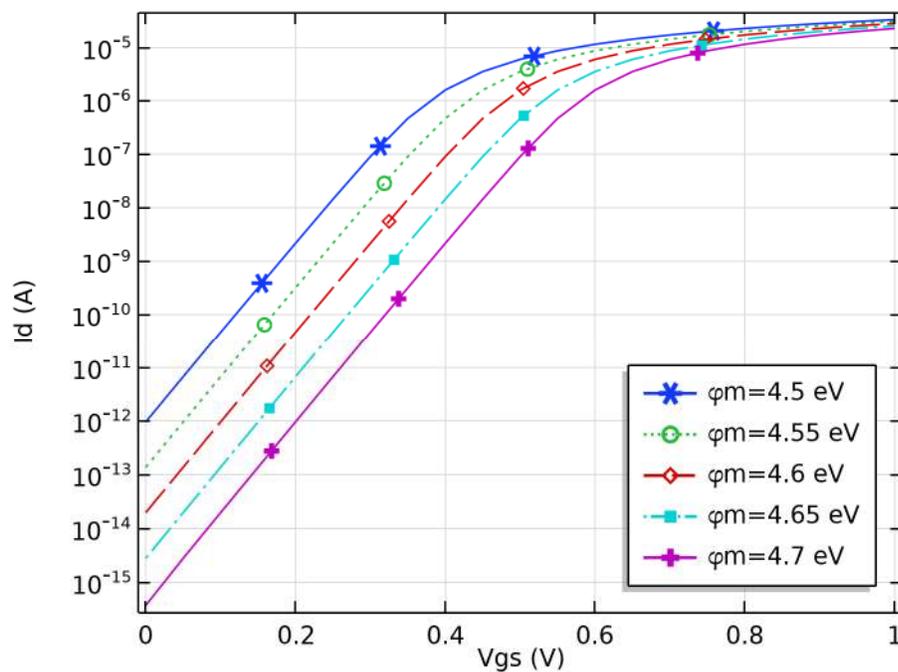


Figure 3. 4Variation du courant I_d en fonction de la tension V_{gs} pour différentes valeurs de ϕ_M ($V_{ds}=50$ mV, $W=10$ nm, $L_g=50$ nm et $t_{ox}=2$ nm).

CHAPITRE 3 SIMULATION DE CAPTEUR GAA MOSFET

La **Figure 3.5** en échelle logarithmique, montre la variation du courant drain I_d en fonction de la tension grille V_{gs} pour différentes longueurs de grille L_g . Le courant I_d diminue lorsque L_g augmente comme prévu par l'**Equation.1.9**.

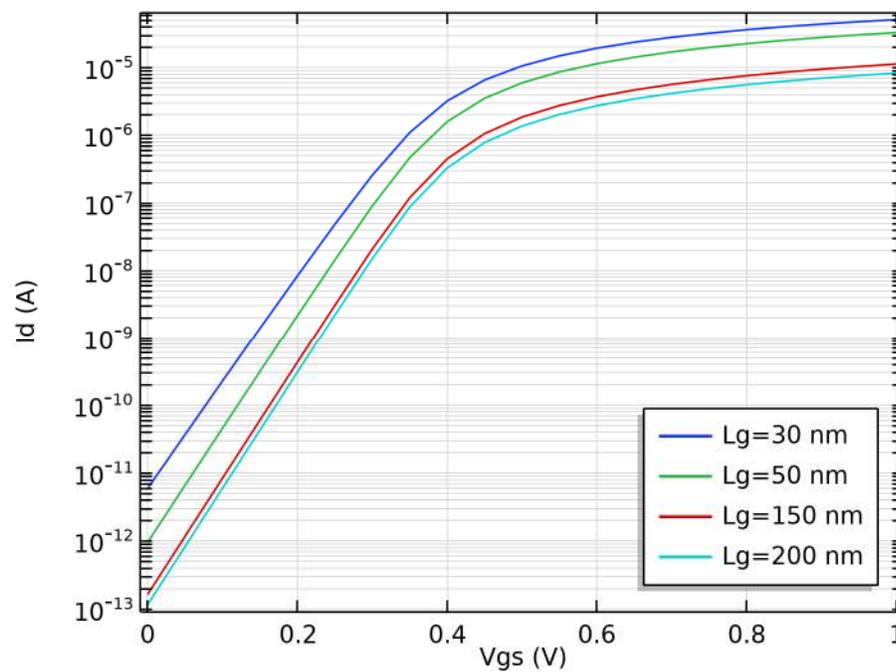


Figure 3. 5 Variation du courant drain I_d en fonction de la tension grille V_{gs} pour différentes longueurs de grille L_g .

La **Figure 3.6** en échelle logarithmique, montre la relation proportionnelle de courant I_d avec l'épaisseur du canal W . Le courant I_d est directement proportionnel avec W (**Equation. 1.9**).

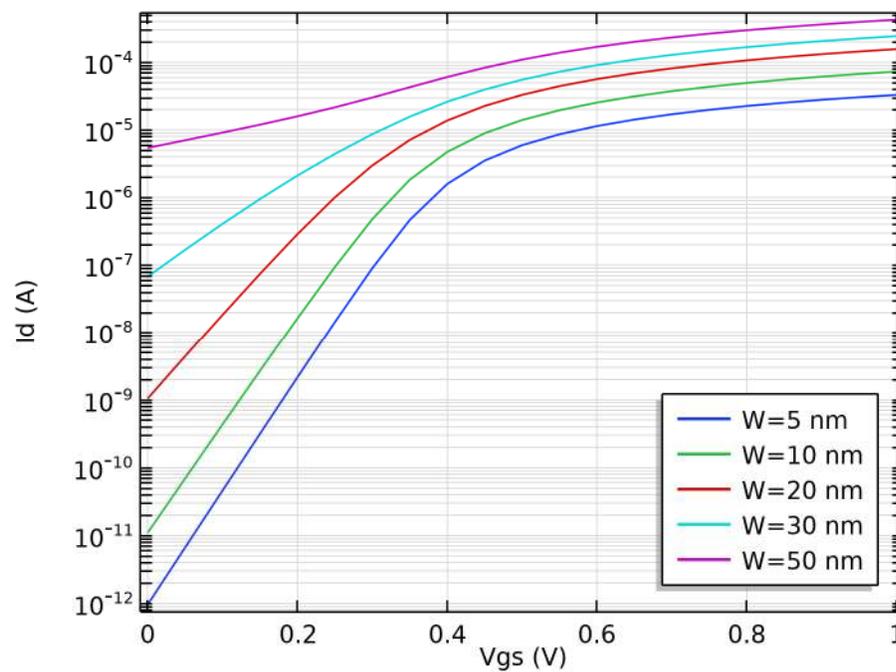


Figure 3. 6 Variation du courant I_d en fonction de la tension V_{gs} (échelle log) pour différentes valeurs de W ($V_{ds}=50$ mV, $L_g=50$ nm, $\phi_M=4.5$ eV et $t_{ox}=2$ nm).

La Figure 3.7, en échelle linéaire, représente la caractéristique I_d - V_{gs} pour différentes valeurs de l'épaisseur de couche d'oxide t_{ox} . Le courant I_d est inversement proportionnel à t_{ox} , c'est à dire Lorsque t_{ox} augmente I_d diminue comme prévu par les équations (1.6), (1.5) et (1.4).

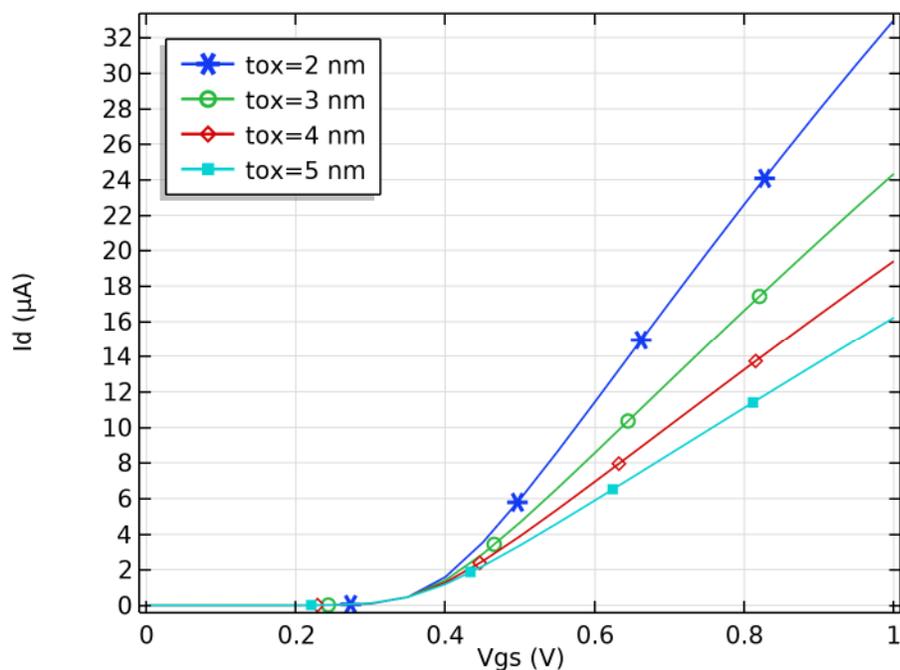


Figure 3. 7 Variation du courant I_d en fonction de la tension V_{gs} pour différentes valeurs de t_{ox} ($V_{ds}=50$ mV, $L_g=50$ nm et $\varphi_M=4.5$ eV).

La Figure 3.8 montre la variation de la transconductance avant et après la présence d'O₂ qui est exprimé par le changement du travail de sortie ϕ_M , donc on peut considérer la variation de la transconductance comme paramètre de Transduction de nos capteurs.

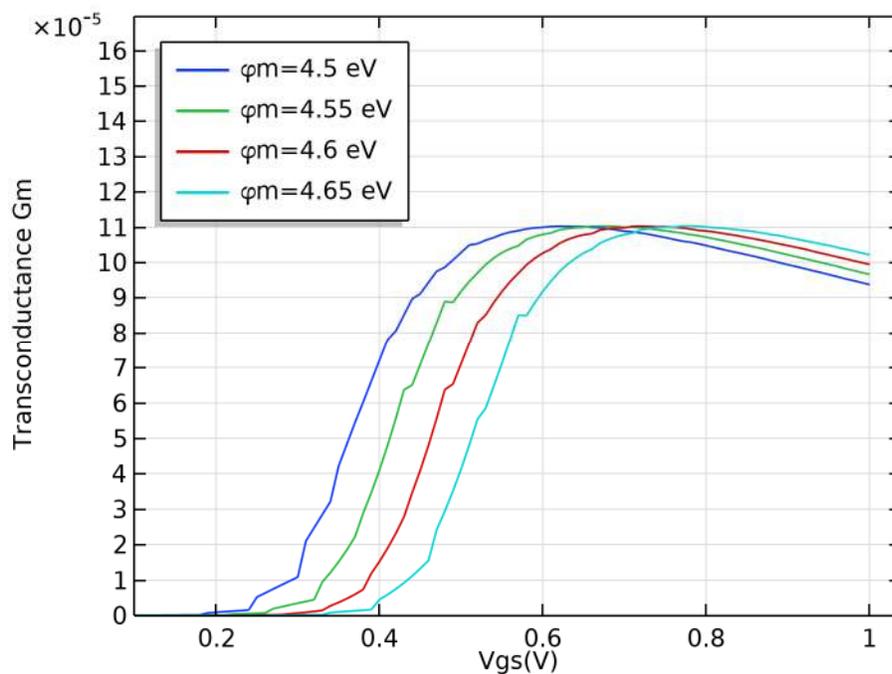


Figure 3. 8 Variation de transconductance g_m avec le changement de ϕ_M à $V_{ds}=50$ mV.

3.5.2 Caractéristiques I_d - V_{ds}

La **Figure 3.9** présente la caractéristique I_d - V_{ds} du capteur GAA MOSFET. On peut diviser ces courbes en deux régimes de fonctionnement, un régime linéaire où le transistor se comporte comme une résistance dont la valeur dépend de V_{gs} , et un régime de saturation où le courant I_d ne dépend que légèrement de la tension V_{ds} et augmente avec V_{gs} .

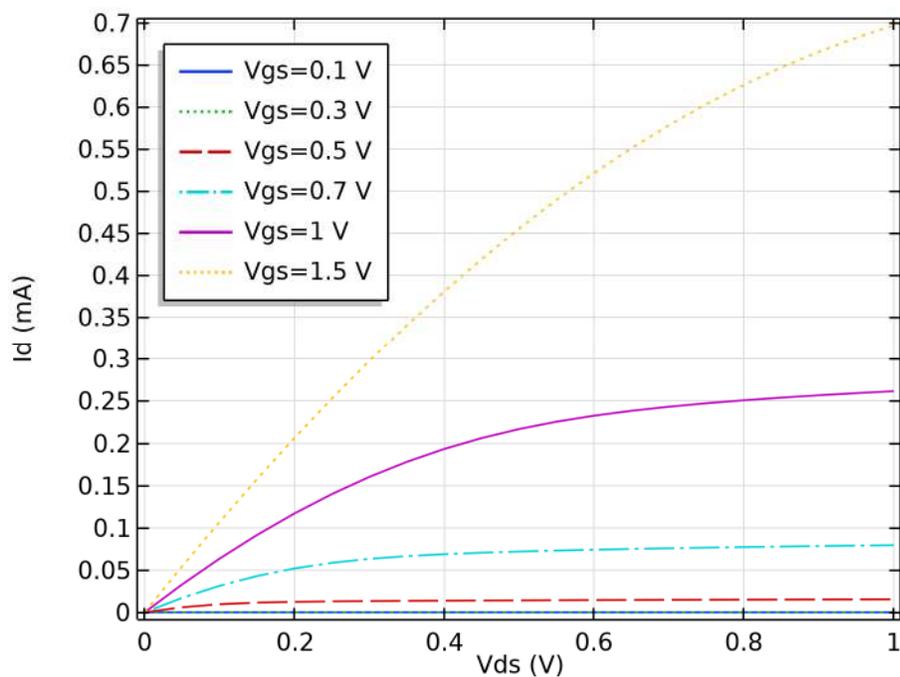


Figure 3.9 Caractéristiques I_d - V_{ds} du capteur pour différentes tension V_{gs} de 0.1V à 1.5V ($L_g=50$ nm, $W=10$ nm et $t_{ox}=2$ nm).

La Figure 3.10 montre la variation du courant I_d en fonction de la tension V_{ds} pour différentes valeurs de ϕ_M . Avec les valeurs des paramètres du tableau 3.1.

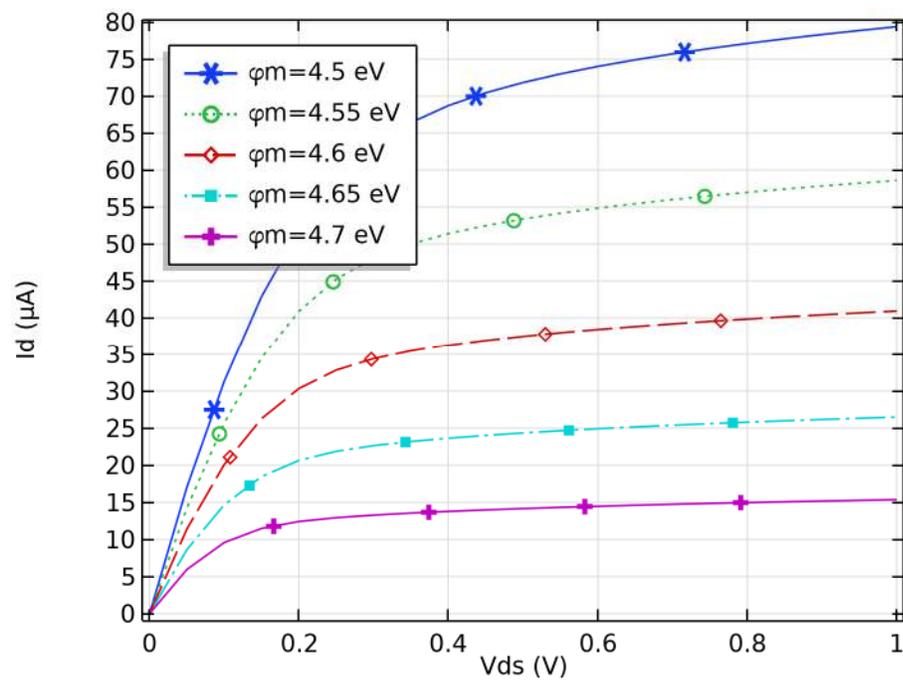


Figure 3. 10 I_d en fonction de V_{ds} avec variation de ϕ_M ($V_{gs}=0.7\text{V}$, $W=10\text{nm}$, $L_g=50\text{nm}$ et $t_{ox}=2\text{nm}$).

CHAPITRE 3 SIMULATION DE CAPTEUR GAA MOSFET

La Figure 3.11 montre la variation du courant I_d en fonction de la tension V_{ds} pour différentes valeurs de L_g , Avec les valeurs des paramètres initial du Tableau 3.1.

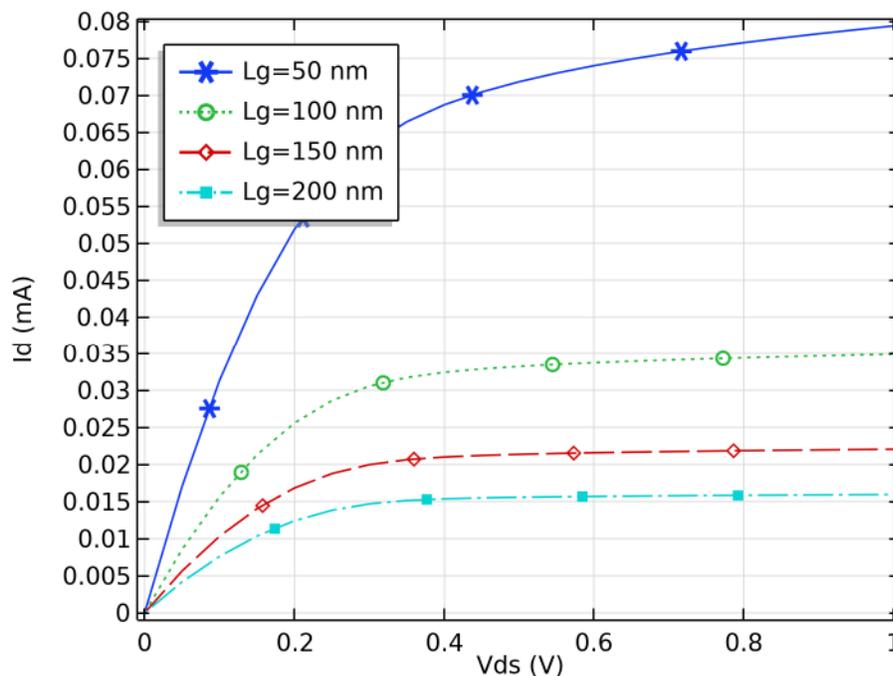


Figure 3. 11 I_d en fonction de V_{ds} avec L_g (de 50 à 200 nm avec un pas de 50) et ($V_{gs}=0.7V$, $W=10nm$, $\phi_M=4.5eV$ et $t_{ox}=2nm$).

Il est clair du Figure 3.10 que lorsque le travail de sortie du métal ϕ_M augmente le courant I_d diminue et devient plus faible ce qui explique la sélectivité du ga ciblé O_2 . et on remarque la même chose pour l'augmentation de la longueur de grille L_g d'après La Figure 3.11.

La **Figure 3.12** montre la variation du courant de drain I_d par rapport à V_{ds} pour différents diamètres W (5, 10, 15, 20) nm et les autres paramètres restant fixés comme indiqué dans le **tableau 3.1**. On remarque que le courant I_d augmente et devient plus important lorsque le diamètre du canal W augmente.

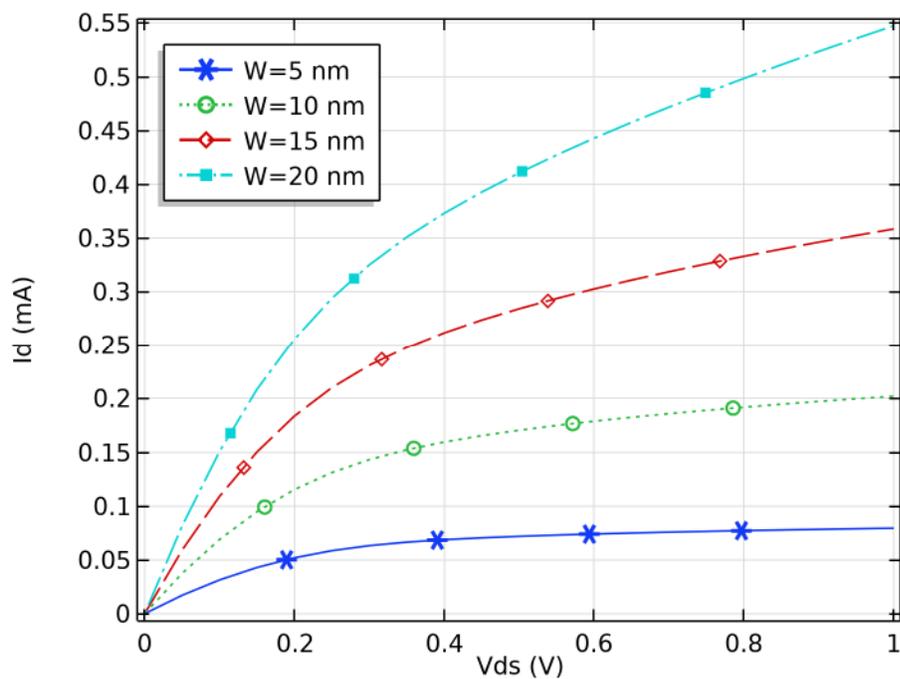


Figure 3. 12 I_d en fonction de V_{ds} pour différents W ($V_{gs}=0V$, $L_g=50nm$, $\phi M=4.5eV$ et $t_{ox}=2nm$).

La Figure 3.13 présente la variation de I_d - V_{ds} pour différentes valeurs de t_{ox} , on note que le courant diminue lorsque t_{ox} augmente.

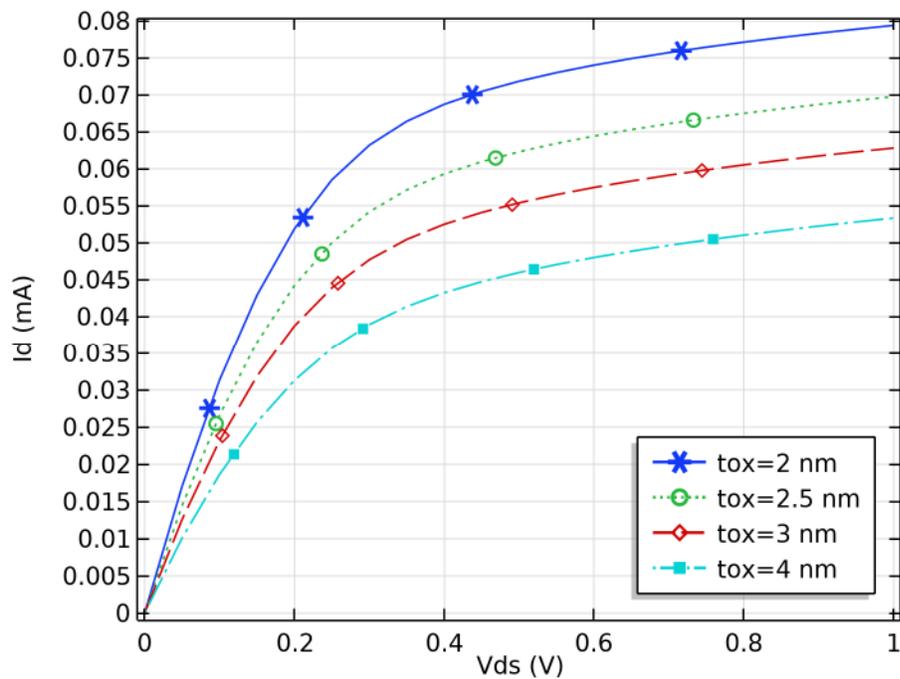


Figure 3. 13 I_d en fonction de V_{ds} pour différentes épaisseurs de t_{ox} .

3.6 CALCUL DE LA SENSIBILITE

Le but est de voir l'effet des paramètres L_g , W , et t_{ox} sur la sensibilité du capteur d' O_2 . La sensibilité est calculée selon la loi qui a été présentée par l'équation 2.1, pour différentes valeurs de chaque paramètre.

CHAPITRE 3 SIMULATION DE CAPTEUR GAA MOSFET

3.6.1 Effet de la longueur du canal L_g sur la sensibilité du capteur d'O₂

La Figure 3.14 montre l'effet de la longueur du canal (L_g) sur la sensibilité du capteur de O₂. Lorsque la longueur du canal augmente, la sensibilité du capteur de gaz O₂ augmente. Lorsque la longueur du canal (L_g) augmente, le rapport surface / volume augmente et la contrôlabilité de la porte augmente, ce qui explique l'amélioration de la sensibilité. La sensibilité la plus élevée est pour $L_g = 150$ nm.

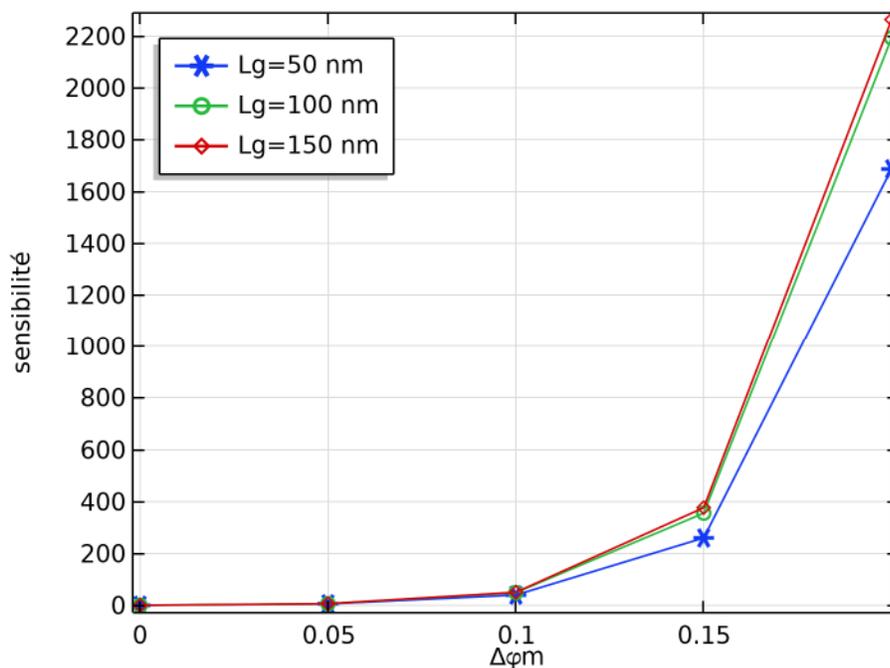


Figure 3. 14 la sensibilité en fonction de $\Delta\phi_M$ pour différent L_g .

3.6.2 Effet du diamètre W sur la sensibilité du capteur de gaz d' O_2

La **Figure 3.15** montre l'effet du diamètre W sur la sensibilité du capteur de gaz O_2 . La sensibilité du capteur augmente lorsque le diamètre du canal W diminue à cause d'une plus grande (surface / volume) qui nous offre une grande commande de porte. La sensibilité est calculée pour différents diamètres W (10 nm, 15 nm, 20 nm) et la sensibilité la plus élevée est pour $W = 10$ nm.

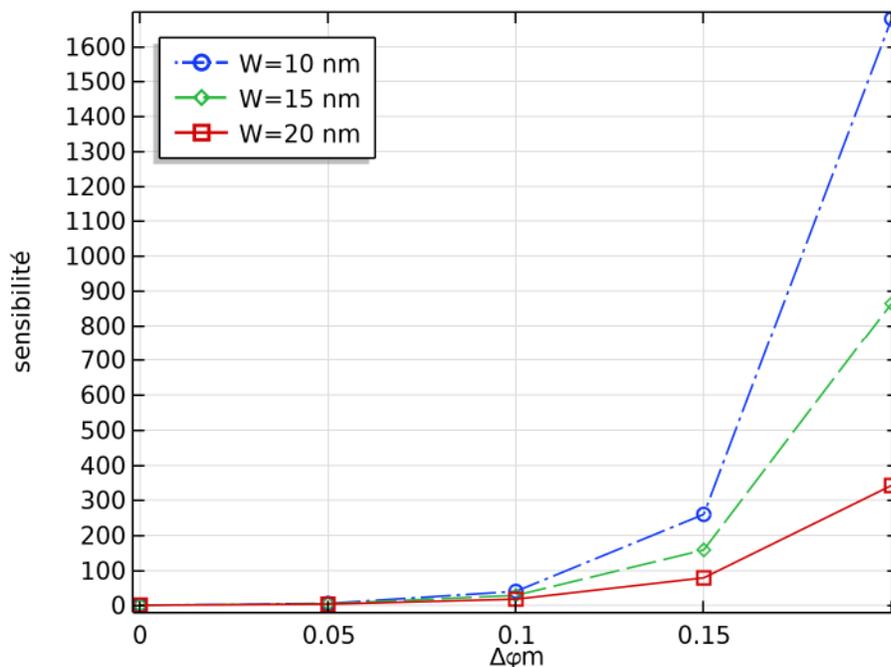


Figure 3. 15 la sensibilité en fonction de $\Delta\phi_M$ pour différentes valeurs W .

3.6.3 Effet de la couche d'oxide t_{ox} sur la sensibilité du capteur O_2

La Figure 3.16 montre l'effet de l'épaisseur de couche d'oxide t_{ox} sur la sensibilité du capteur de O_2 . La sensibilité du capteur augmente lorsque l'épaisseur d'oxide t_{ox} diminue. La sensibilité est calculée pour différents t_{ox} (2 nm, 2.5 nm, 3 nm) et la sensibilité la plus élevée est pour $t_{ox}=2$ nm.

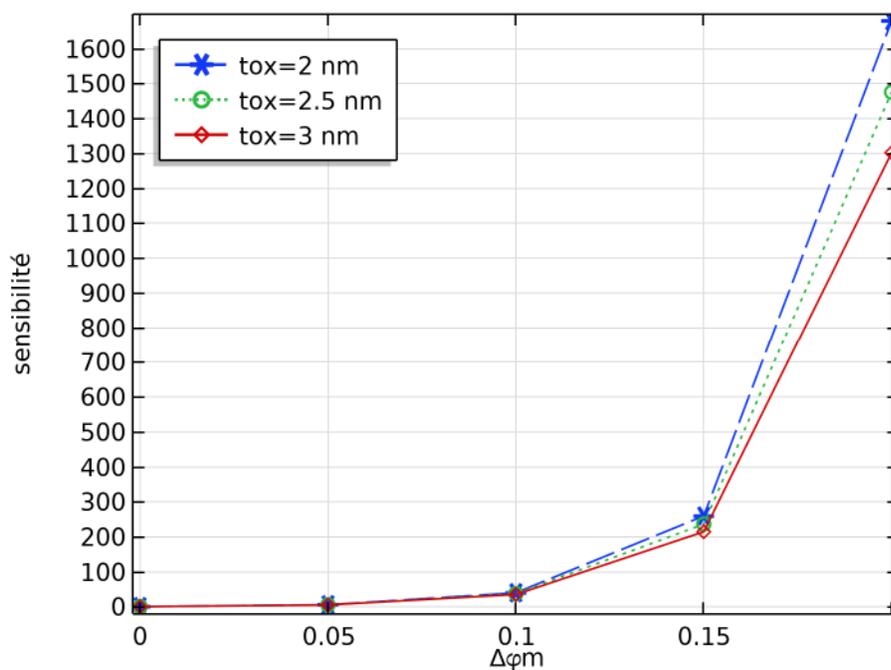


Figure 3. 16 la sensibilité en fonction de $\Delta\phi_M$ pour différent t_{ox} .

3.7 STRUCTURE OPTIMALE

La **Figure 3.17** représente la sensibilité en fonction $\Delta\varphi_M$ pour les valeurs optimales $L_g=150\text{nm}$, $W=10\text{nm}$ et $t_{ox}=2\text{nm}$. On obtient une sensibilité de l'ordre de 2200 pour $\Delta\varphi_m=0.2\text{eV}$.

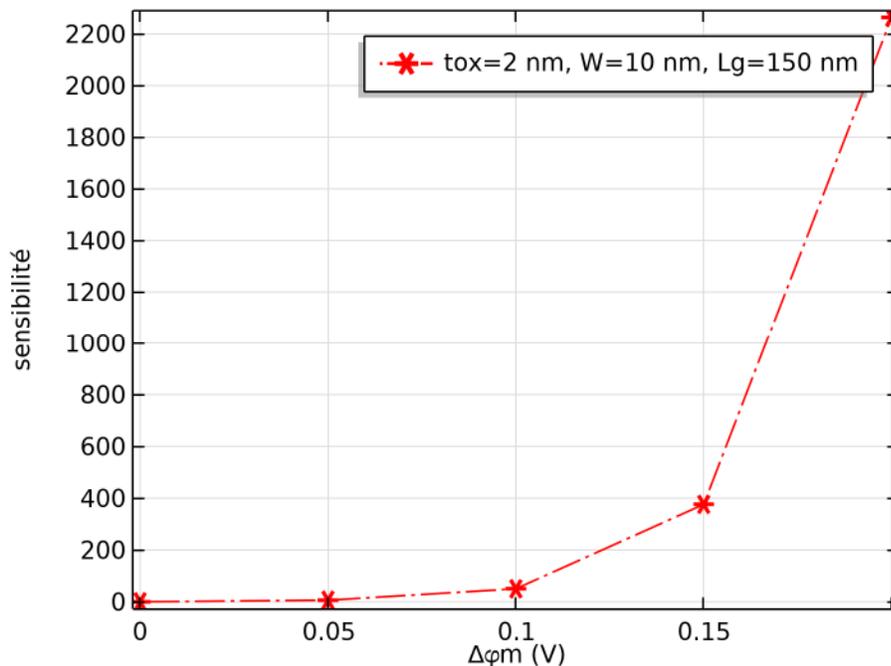


Figure 3. 17 la sensibilité en fonction de $\Delta\varphi_M$ pour les valeurs des paramètres (L_g , W et t_{ox}) optimale du capteur GAA MOSFET de stype N a grille métallique d'Ag.

3.8 CONCLUSION

Indépendamment des matériaux utilisés, les dimensions du capteur GAA MOSFET sont les principaux facteurs qui peuvent améliorer la sensibilité. Avec une longueur de canal croissante ou un diamètre décroissant la sensibilité des capteurs de gaz augmente. Le transistor MOSFET GAA avec grille catalytique est la structure prometteuse pour les applications de détection de gaz.

CONCLUSION GENERALE

La technologie de miniaturisation de capteur à base de GAA MOSFET avec une grille métallique est une révolution considérable dans le domaine de nano-électronique et le monde des semi-conducteurs de façon générale.

Le MOSFET GAA avec grille catalytique en métal montre une sensibilité élevée à la détection de molécules de gaz par rapport au MOSFET Bulk conventionnel en raison de sa structure de grille environnante et du rapport surface /volume plus élevé. Le changement du courant sous-seuil induit par le changement du travail de sortie du métal de grille (Ag pour l'oxygène et Pd pour l'hydrogène) dû à la réaction des molécules de gaz à la surface du métal catalytique de grille est utilisé comme paramètre de sensibilité qui fournit une sensibilité très élevée par rapport au cas où la sensibilité est calculée en termes de changement de tension de seuil ou de courant.

Dans ce travail de mémoire nous avons étudié l'influence des paramètres géométriques d'un capteur de gaz O_2 à base de MOSFET GAA sur la sensibilité en utilisant le logiciel de simulation comsol. Les paramètres qui optimisent la sensibilité de notre capteur ont été déterminés et une sensibilité de l'ordre de 1700 a été obtenue pour $\Delta\phi_m=0.2$.

En perspective, on peut considérer d'autres matériaux que le Si et SiO_2 dans notre capteur pour améliorer la sensibilité, d'autre part on peut utiliser d'autres métaux de grille (Pd) pour détecter d'autres gaz (H_2).

BIBLIOGRAPHIE

- [1] I. Lundstrom, M. Armgarth, A. Spetz, and F. Winqvist, "Gas sensors based on catalytic metal-gate field-effect devices," *Sens. Actuators*, vol. 10, pp. 399–21, Nov. 1986.
- [2] K. Tsukada, D. Kiriake, K. Sakai, and T. Kiwa, "Silver gate field effect transistor for oxygen gas sensor," in *Proc. 2nd Int. Conf. Sens. Device Technol. Appl.*, French Riviera, France, Aug. 21–27, 2011, pp. 5–7.
- [3] K. Tsukada, M. Kariya, T. Yamaguchi, T. Kiwa, H. Yamada, T. Maehara, T. Yamamoto, and S. Kunitsugu, "Dual gate field effect transistor hydrogen gas sensor with thermal compensation," *Jpn. J. Appl. Phys.*, vol. 49, pp. 024206-1–024206-5, 2010.
- [4] M. Zimmer, M. Burgmair, K. Scharnagl, A. Karthigeyan, T. Doll, and I. Eisele, "Gold and platinum as ozone sensitive layer in work-function gas sensors," *Sens. Actuators B*, vol. 80, pp. 174–178, 2001.
- [5] A. Karthigeyan, R. P. Gupta, K. Scharnagl, M. Burgmair, S. K. Sharma, and I. Eisele, "A room temperature HSGFET ammonia sensor based on iridium oxide thin film," *Sens. Actuators B*, vol. 85, pp. 145–153, 2002.
- [6] Z. Y. Fan, D. W. Wang, C. C. Pai, W. Y. Tseng, and J. G. Lu, "ZnO nanowire field-effect transistor and oxygen sensing property," *Appl. Phys. Lett.*, vol. 85, pp. 5923–5925, 2004.
- [7] C. Li, D. H. Zhang, X. L. Liu, S. Han, T. Tang, J. Han, and C. W. Zhou, "In₂O₃ nanowires as chemical sensors," *Appl. Phys. Lett.*, vol. 82, pp. 1613–1615, 2003.
- [8] R. Gupta, Z. Gergintschew, D. Schipanski, and P. Vyas, "New gas sensing properties of high TC cuprates," *Sens. Actuators B*, vol. 56, pp. 65–72, 199

BIBLIOGRAPHIE

- [9] V. M. Fuenzalida, M. E. Pilleux, and I. Eisele, "Adsorbed water on hydrothermal BaTiO₃ films: Work function measurements," *Vacuum*, vol. 55, pp. 81–83, 1999.
- [10] A. Fuchs, M. Bogner, T. Doll, and I. Eisele, "Room temperature ozone sensing with HSGFET gas sensors based on KI layers," *Sens. Actuators B*, vol. 48, pp. 297–300, 1998.
- [11] M. Liess, D. Chinn, D. Petelenz, and J. Janata, "Properties of insulated gate field effect transistors with polyaniline gate electrode," *Thin Solid Films*, vol. 286, pp. 252–255, 1996.
- [12] V. Meister, K. Potje-Kamloth, and H. D. Liess, "Polymer-oxide-silicon field effect transistor (POSFET) as sensor for gases and vapors," in *Proc. 6th Int. Meeting Chem. Sens.*, 1996, p. 179.
- [13] M. A. R. Barranca, S. M. Acevedo., L. M. F. Nava, A. A. García, E. N. V. Acosta, J. A. M. Cadenas, and G. C. Cruz, "Using a floating gate MOS transistor as a transducer in a MEMS gas sensing system," in *Proc. Sensors 2010*, 2010, vol. 10, pp. 10413–10434.
- [14] F. Udrea, J. W. Gardner, D. Setiadi, J. A. Covington, T. Dogaru, C. C. Lu, and W. I. Milne, "Design and simulations of a new class of SOI CMOS micro hot-plate gas sensors," *Sens. Actuators B, Chem.*, vol. 78, pp. 180–190, 2001.
- [15] S. H. Oh, D. Monore, and J. M. Hergenrother, "Analytical description of short-channel effects in fully-depleted double-gate and cylindrical, surrounding-gate MOSFETs," *IEEE Electron Device Lett.*, vol. 21, no. 9, pp. 445–447, Sep. 2000.
- [16] B. Yu, Y. Yuan, J. Song, and Y. Taur, "A two-dimensional analytical solution for short-channel effects in nanowire MOSFETs," *IEEE Trans.*
- [17] K. D. Buddharaju, N. Singh, S. C. Rustagi, S. H. G. Teo, G. Q. Lo, N. Balasubramanian, and D. L. Kwong, "Si-nanowire CMOS inverter logic fabricated using gate-all-around (GAA) devices and top-down approach," *Solid State Electron.*, vol. 52, pp. 1312–1317, 2008.

BIBLIOGRAPHIE

- [18] T. K. Chiang, "A compact, analytical two-dimensional threshold voltage model for cylindrical, fully-depleted, surrounding-gate (SG) MOSFETs," *Semicond. Sci. Technol.*, vol. 20, pp. 1173–1178, 2005.
- [19] A. Tsormpatzoglou, D. H. Tassis, C. A. Dimitriadis, G. Ghibaudo, G. Pananakakis, and R. Clerc, "A compact drain current model of short-channel cylindrical gate-all-around MOSFETs," *Semicond. Sci. Technol.*, vol. 24, pp. 1–8, 2009.
- [20] COMSOL Multiphysics 5.5 Release Highlights, web : www.comsol.fr/release/5.5.
- [21] J.E. Lilienfeld, "Amplifier for electric currents", US Patent No. 1, 877,140, application filed December 8, 1928.
- [22] John Bardeen et al, three-electrode circuit element, U.S. Patent No. 2, 524,035,
Issued October 3, 1950. Filed June 17, 1948.
- [23] Jack Kilby, Miniaturized Electronic Circuits, U.S. Patent No. 3, 138,743, June 23, 1964.
- [24] T. Skotnicki, « Transistor MOS et sa technologie de fabrication » *Techniques de L'Ingénieur*, vol. 2, no. E 2 430, 2000.
- [25] TALMAT Rachida, « Etude des phénomènes de transport de porteurs et du bruit Basse fréquence », thèse de Doctorat, électronique microélectronique et nanoélectronique, université de Caen/Basse-Normandie, 2006.
- [26] BONNAUD Olivier, « Composants à semi-conducteurs », s.1. : Edition ellipses, De la physique du solide aux transistors.

BIBLIOGRAPHIE

- [27] J. Saint-Martin, 'ETUDE PAR SIMULATION MONTE CARLO D'ARCHITECTURES DEMOSFET ULTRACOURTS A GRILLE MULTIPLE SUR SOI', Thèse de Doctorat, UNIVERSITÉ DE PARIS-SUD, France, 2005.
- [28] A. Strass "Nano-MOSFETs for future ULSI applications", Solid State Technology,
pp.65- 74, (1996).
- [29] I. PRESENT, "Cramming more components onto integrated circuits," Read. Comput. Archit., p.56, 2000.
- [30] La Loi de Moore des CPU jusqu'en 2015
<http://www.astrosurf.com/luxorion/Physique/loi-moore.jpg>
- [31] "14 nm Transistor Explained—Following the Path of Moore's Law," Intel.
<https://www.intel.fr/content/www/fr/fr/silicon-innovations/standards-14nmexplained-video.html>.
- [32] "50 Years of Moore's Law," Intel. [Online]. Available:
<http://www.intel.com/content/www/us/en/silicon-innovations/mooreslawtechnology.html?linkId=13607423>.
- [33] R. H. Dennard, V. L. Rideout, E. Bassous, and A. R. LeBlanc, "Design of ionimplanted MOSFET's with very small physical dimensions," IEEE J. Solid-State Circuits, vol. 9, no. 5, pp. 256–268, Oct. 1974.
- [34] F. D'Agostino and D. Quercia, "Short-channel effects in MOSFETs," Introd. VLSI Des. EECS 467, 2000.
- [35] T.A. Langdo et al. "Preparation of novel SiGe-free strained Si on insulator substrates" Int. SOI Conf. Proc, p.211 (2002).

BIBLIOGRAPHIE

[36] J. Colinge, Silicon-on-insulator technology: Materials to VLSI, Kluwer Academic

Publishers, Boston, USA, 3rd edition, 1997.

[37] Jacques GAUTIER et al. Physique des dispositifs pour circuits intégrés silicium, Hermès, 2003.

[38] Risch, L. "Pushing CMOS Beyond the Roadmap", Proceedings of ESSCIRC, 2005, p. 63.

[39] Elasaad CHEBAKI, 'Modélisation neuronale du transistor GAA MOSFETnanométrique', Mémoire de Magister en Electronique, Université de Batna,Algérie, 2010.

[40] J.G. Fossum, 'Analytical modeling of quantization and volume inversion in thinSi-film DG MOSFETs', IEEE Transactions on Electron Devices, vol. 49, no. 2, pp. 287-294, 2002.

[41] J-H. Rhew, Z. Ren, and M-S. Lundstrom, 'A numerical study of ballistic transport

in a nanoscale MOSFET', Solid-State Electronics, vol. 46, no. 11, pp. 1899–1906, 2002.

[42] M. Mouis, and A. Poncet, 'Coupling between 2D and quantum confinement effects in ultra-short channel double-gate MOSFETs', ESSDERC'2001, Germany, pp. 211–214, 2001.

[43] J.P. Colinge, "Multi-gate SOI MOSFETs, "Microelectronic Engineering, Vol. 84, pp.2071-2076, Sep-Oct. 2007.

[44] A.K. Sharma, S. H. Zaidi, S. Lucero, S. R. J. Brueck, and N. E. Islam, "Mobility and Transverse Electric Field Effects in Channel Conduction of Wraparound-gate Nanowire MOSFETs, "IEE Proc. Circuits, Devices and Systems, 151. 2004.

BIBLIOGRAPHIE

- [45] W. Xiong, J. W. Park, and J. P. Colinge, "Corner effect in multiple-gate SOI MOSFETs," in Proc. Int. SOI Conf., 2003, pp. 111–113.
- [46] Jae Young Song, Woo Young Choi, Ju Hee Park, Jong Duk Lee, and Byung-Gook Park, "Optimization of Gate-All-Around (GAA) MOSFETs," IEEE Transaction on Electron nanotechnology, vol. 5, May. 2006.
- [47] K.D. Buddharaju, N. Singh, S.C. Rustagi, Selin H.G. Teo, G.Q. Lo, N. Balasubramanian, D.L. Kwong, "Si-Nanowire CMOS Inverter Logic Fabricated Using Gate-All-Around (GAA) Devices and Top-Down Approach," Solid-State Electronics, 52, pp. 1312–1317, 2008.
- [48] M. Suzuki, T. Endoh, H. Sakuraba and F. Masuoka, "2.4F² memory cell technology with stacked-surrounding gate transistor (S-SGT) DRAM," IEEE Transaction on Electron Devices, vol. 48, pp. 1599-1603, Aug. 2001.
- [49] J. B. Roldán, Andrés Godoy, Francisco Gámiz and M. Balaguer, 'Modeling the Centroid and the Inversion Charge in Cylindrical Surrounding Gate MOSFETs, Including Quantum Effects', IEEE TRANSACTIONS ON ELECTRON DEVICES, pp.411-416, VOL. 55, NO. 1, JANUARY 2008.
- [50] V. Pott, 'Gate-All-Around Silicon Nanowires for Hybrid Single Electron Transistor/CMOS Applications', Thèse de Doctorat, Ecole Polytechnique Fédérale De Lausanne, France, 2008.
- [51] J.-P. Colinge, M. H. Gao, A. Romano-Rodriguez, H. Maes and C. Claeys, 'Silicon-on-insulator gate-all-around device', Technical Digest of IEDM, pp. 595-598, San Francisco CA, 1990.
- [52] E. Leobandung, J. Gu, L. Guo and S. Y. Chou, 'Wire-channel and wrap-around-

BIBLIOGRAPHIE

gate metal- oxide semiconductor field-effect transistors with a significant reduction of short channel effects', *Journal of Vacuum Science and Technology:B*, vol. 15 (6), pp. 2791-2794, 1997.

[53] J. Y. Song, W. Y. Choi, J. H. Park, J. D. Lee and B.-G. Park, 'Design optimization of gate-all-around (GAA) MOSFETs', *IEEE Transactions on Nanotechnology*, vol. 5 (3), pp. 186-191, 2006.

[54] S. D. Suk, S.-Y. Lee, S.-M. Kim, E.-J. Yoon, M.-S. Kim, M. Li, C. W. Oh, K. H. Yeo, S.H. Kim, D.-S. Shin, K.-H. Lee, H. S. Park, J. N. Han, C. J. Park, J.-B. Park, D.-W. Kim, D. Park and B.-I. Ryu, 'High performance 5nm radius Twin Silicon Nanowire MOSFET (TSNWFET): fabrication on bulk Si wafer, characteristics, and reliability', *Technical Digest of IEDM*, pp. 717-720, Washington DC, 2005.

[55] M. A. HAMDY 'COMPACT MODELING OF MULTIPLE GATE MOSDEVICES', *Thèse de Doctorat, University of Rovira i Virgili*, 2007.

[56] Jae Young Song, Woo Young Choi, Ju Hee Park, Jong Duk Lee, and Byung-Gook Park, 'Design Optimization of Gate-All-Around (GAA) MOSFETs', *IEEE TRANSACTIONS ON NANOTECHNOLOGY*, pp. 186-191, VOL. 5, NO. 3, MAY 2006.

[57] E. Moreno, J.B. Roldán, F.G. Ruiz, D. Barrera, A. Godoy, F. Gámiz, 'An analytical model for square GAA MOSFETs including quantum effects', *Solid-State Electronics* pp. 1463–1469, Vol.54, 2010.

[58] Vincent Pott, Kirsten Emilie Moselund, Didier Bouvet, Luca De Michielis, and Adrian Mihai Ionescu, 'Fabrication and Characterization of Gate-All-Around Silicon Nanowires on Bulk Silicon', *IEEE TRANSACTIONS ON NANOTECHNOLOGY*, pp 733-744, VOL. 7, NO. 6, NOVEMBER 2008.

[59] K. E. Moselund, 'Three-Dimensional Electronic Devices Fabricated on a Top-

BIBLIOGRAPHIE

Down Silicon Nanowire Platform', Thèse de Doctorat, Ecole Polytechnique Fédérale De Lausanne, France, 2008.

[60] Hamdy Abd El Hamid, Benjamin Iñíguez, and Jaume Roig Guitart, 'Analytical Model of the Threshold Voltage and Subthreshold Swing of Undoped Cylindrical Gate-All-Around-Based MOSFETs', IEEE TRANSACTIONS ON ELECTRON DEVICES, pp. 572-579, VOL. 54, NO. 3, MARCH 2007.

[61] B. Yang, K. D. Buddharaju, S. H. G. Teo, J. Fu, N. Singh, G. Q. Lo, and D. L. Kwong, 'CMOS Compatible Gate-All-Around Vertical Silicon-Nanowire MOSFETs', 38th European Solid-State Device Research Conference, pp. 318 – 321, 15 - 19 Sep 2008, Edinburgh.

[62] C. H. Wann, K. Noda, T. Tanaka, M. Yoshida and C. Hu, 'A comparative study of advanced MOSFET concepts', IEEE Trans. Electron Devices, vol. 43, no.10, pp. 1742-1753, Oct. 1996.

[63] Q. Chen, E. M. Harrell, II, and J. D. Meindl, 'A Physical Short-Channel Threshold Voltage Model for Undoped Symmetric Double-Gate MOSFETs', IEEE Trans. on Electron Devices, Vol. 50, no. 7, July 2003.

[64] Y. Ma, Z. Li, L. Liu, L. Tian, and Z. Yu, 'Effective density-of-states approach to QM correction in MOS structure', Solid-State Electron., vol. 44, pp. 401–407, 2000.

[65] 'ITRS (International Technology Roadmap for Semiconductors) web site',

<http://public.itrs.net/>.

[66] MOUSSOUNI Mohamed Akli Etude d'un capteur de gaz à base de TCO : cas du SnO₂ obtenu par APCVD, MEMOIRE DE MAGISTER, UNIVERSITE MOULOUZ MAMMERI TIZI-OUZOU ,1-2.

BIBLIOGRAPHIE

- [67] Christophe Pijolat, étude des capteurs microélectroniques : actifs et passifs, Ecole Nationale Supérieure des Mines de Saint-Etienne (2004)
- [68] Isabelle Zdanevitch, veille technologique capteurs de gaz, Laboratoire Central de Surveillance de la Qualité de l'Air (LCSQA), France (2000).
- [69] R. Gautam, M. Saxena, R. S. Gupta and M. Gupta, "Gate-all-around nanowire MOSFET with catalytic metal gate for gas sensing applications," IEEE transaction on nanotechnology, vol. 12, no. 6, pp. 939- 943, November 2013.
- [70] R. GRACE AMG, M.A. PORTNOFF AND AL, Computational enhancement of MOS gas sensor selectivity, Sensors and Actuators B, (1991).
- [71] S. SHUKLA SS, A novel theoretical model for semiconductor oxide gas sensor. In Mater Res Soc Symp Proc. Edited by Society MR, (2005).
- [72] F. PARRET, Méthode d'analyse sélective et quantitative d'un mélange gazeux à partir d'un micro capteur à oxyde métallique nano particulaire, Thèse doctorat, Institut National Polytechnique de Toulouse, (2006).
- [73] C. TROPIS, Analyse et Optimisation des performances d'un capteur de gaz à base de SnO₂ nano particulaire : Application à la détection de CO et CO₂, Thèse doctorat, Université Paul Sabatier Toulouse (2009).
- [74] V. K. Khanna, "pH Measurement of Dirty Water Sources by ISFET: Addressing Practical Problems", Sensor Review, vol. 27, no. 3, pp. 233- 238, 2007.
- [75] Yogesh Pratap, Manoj Kumar, Mridula Gupta "Sensitivity investigation of gate-all-around junction-less transistor for hydrogen gas detection".
- [76] N. BARSAN ET AL., Influence of water vapour on nanocrystalline SnO₂ to monitor CO and CH₄, J. Proc. Euro sensors XI Warsaw, (1997).
- [77] I. Eisele, T. Doll, M. Burgmair, "Low Power Gas Detection with FET Sensors", Sensors and Actuators B: Chemical, vol. 78, no. 1-3, pp. 19-25, 2001.
- [78] T. L. Poteat and B. Lalevi, "Pd-MOS Hydrogen and Hydrocarbon Sensor Device", IEEE Electron Device Letters, vol. 2, no. 4, pp. 82-84, 1981.

BIBLIOGRAPHIE

- [79] I. Lundstrom, M. Armgarth, A. Spetz And F. Winqvist, "Gas Sensors Based on Catalytic Metal-Gate Field-Effect Devices", *Sensors and Actuators*, vol. 10, no. 3-4, pp. 399-421, 1986.
- [80] K. Scharnagl, A. Karthigeyan, M. Burgmair, M. Zimmer, T. Doll, I. Eisele, "Low Temperature Hydrogen Detection at High Concentrations: Comparison of Platinum and Iridium", *Sensors and Actuators B: Chemical*, vol. 80, no. 3, pp. 163-168, 2001.
- [81] K. Scharnagl, M. Eriksson, A. Karthigeyan, M. Burgmair, M. Zimmer, I. Eisele, "Hydrogen Detection at High Concentrations with Stabilized Palladium", *Sensors and Actuators B: Chemical*, vol. 78, no. 1-3, pp. 138- 143, 2001.
- [82] K. Tsukada, M. Kariya, T. Yamaguchi, T. Kiwa, H. Yamada, T. Maehara, T. Yamamoto and S. Kunitsugu, "Dual Gate Field Effect Transistor Hydrogen Gas Sensor with Thermal Compensation", *Japanese Journal of Applied Physics*, vol. 49, no. 2, pp. 0242061-0242065, 2010.
- [83] K. Tsukada, D. Kiriake, K. Sakai, T. Kiwa, "Silver Gate Field Effect Transistor for Oxygen Gas Sensor", *SENSOR DEVICES 2011: The Second International Conference on Sensor Device Technologies and Applications*, pp. 5-7, French Riviera, France, 21-27 August, 2011.
- [84] K. K. Young, "Short-channel effect in fully depleted SOIMOSFETs", *IEEE Trans. Electron Devices*, vol. 36, no. 2, pp. 399–402, 1989.
- [85] S. Bangsaruntip, G. M. Cohen, A. Majumdar, and J. W. Sleight, "Universality of short-channel effects in undoped-body silicon nanowire MOSFETs", *IEEE Electron Device Lett.*, vol. 31, no. 9, pp. 903–905, 2010.
- [86] T. Skotnicki, J. A. Hutchby, T. J. King, H. S. P. Wong, and F. Boeuf, "The end of CMOS scaling: Toward the introduction of new materials and structural changes to improve MOSFET performance", *IEEE Circuits Devices Mag.*, vol. 21, no. 1, pp. 16–26, 2005.
- [87] J. P. Colinge, "Multiple-gate SOI MOSFETs", *Solid. State. Electron.*, vol. 48, no. 6, pp. 897–905, 2004.

BIBLIOGRAPHIE

- [88] L. Chang, Y. C. Y. Choi, D. Ha, P. Ranade, S. X. S. Xiong, J. Bokor, C. Hu, and T. J. King, "Extremely scaled silicon nano-CMOS devices", In Proceedings of the IEEE, vol. 91, no. 11, pp. 1860–1873, 2003.
- [89] T.-K. Chiang and J. J. Liou, "An analytical subthreshold current/swing model for junctionless cylindrical nanowire FETs (JLCNFETs)", Facta Universitatis Series:Electronics andEnergetics, vol. 26, no. 3, pp. 157–173, 2013.
- [90] S. K. Gupta and S. Baishya, "Modeling of cylindrical surrounding gate MOSFETs including the fringing field effects", J. Semicond., vol. 34, no. 7, pp. 1–6, 2013.
- [91] A. Cerdeira, M. Estrada, J. Alvarado, I. Garduño, E. Contreras, J. Tinoco, B. Iniguez, V. Kilchytska, and D. Flandre, "Review on double-gate MOSFETs and FinFETs modeling", Facta Universitatis Series:Electronics andEnergetics, vol. 26, no. 3, pp. 197–213, 2013
- [92] Y. Pratap, P. Ghosh, S. Haldar, R. S. Gupta, and M. Gupta, "An analytical subthreshold current modeling of cylindrical gate all around (CGAA) MOSFET incorporating the influence of device design engineering", Microelectronics J., vol. 45, no. 4, pp. 408–415, 2014.
- [93] I. Ferain, C. A. Colinge, and J. Colinge, "Multigate transistors as the future of classical metal–oxide–semiconductor field-effect transistors", Nature, vol. 479, pp. 310–316, 2011.
- [94] Yi-Bo Liao, Meng-Hsueh Chiang, Keunwoo Kim, Wei-Chou Hsu "Assessment of structure variation in silicon nanowire FETs and impact on SRAM" Microelectronics Journal Vol. 43, pp. 300–304,2012.