

الجمهورية الجزائرية الديمقراطية الشعبية
وزارة التعليم العالي و البحث العلمي

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE
SCIENTIFIQUE

جامعة سعد دحلب البليدة
UNIVERSITE SAAD DAHLEB DE BLIDA



كلية الهندسة - دائرة الإلكترونيك
FACULTE DES SCIENCES DE L'INGENIEUR
DEPARTEMENT D'ELECTRONIQUE

**MEMOIRE DE
PROJET DE FIN D'ETUDES**
POUR L'OBTENTION DU DIPLÔME

MASTER EN GENIE ELECTRIQUE

OPTION : AUTOMATIQUE

***GENERATION DES SIGNAUX PWM
A L'AIDE D'UN DSP***

Présenté par:

NACER TAREK.

Proposé par:

Pr. BOUNEKHLA M'HAMED.

Promotion: 2010/2011.

REMERCIEMENTS

*Nous remercions tout particulièrement **Pr. BOUNEKHLA M'HAMED**, pour la proposition de ce sujet, son encadrement et ses conseils fructueux lors de l'élaboration du projet.*

*Nos remerciements s'adressent également à **Mr. NADJEMI.O, Mr. CHIKHI. L Mr. FERDJOUNI. A et Mr. TAIB. A** pour leurs conseils.*

Enfin, nous remercions l'ensemble du personnel du laboratoire LabSET pour la convivialité et la bonne ambiance qu'ils ont établie.

Dédicaces

*À ma mère, mon père
À mes grands-parents
Pour tout leur soutien et leur amour
À mon frère, ma sœur
Avec tous mes souhaits de succès dans leur vie
À toute ma famille
À tous mes amis et amies
À tous mes proches
À tous ceux que j'aime
Je dédie ce travail*

TAREK.

Résumé

Le but de ce projet de fin d'étude est la génération des signaux MLI à l'aide d'une carte de développement eZdspF2812 de Spectrum Digital pour la commande d'un onduleur triphasé à deux niveaux.

La génération des signaux MLI consiste à implémenter une stratégie de modulation en largeur d'impulsion dans le processeur DSP TMS320F2812 du Texas Instruments. Nous avons étudié les différentes structures d'onduleurs, les principales stratégies de modulation MLI et l'architecture du DSP pour choisir la stratégie de modulation la mieux adaptée à être implémentée dans cette architecture. Une carte d'interface est réalisée pour protéger le circuit de commande à l'aide d'une isolation galvanique.

Mots clés : implémentation, MLI, DSP, onduleur.

Abstract

The project aim is to generate PWM signals using a development board eZdspF2812 from Spectrum Digital for controlling a two levels three-phase inverter.

The generation of PWM signals consists to implement a pulse width modulation strategy in the TMS320F2812 DSP from Texas Instruments. We studied the structures of inverters, the main PWM modulation strategies and architecture of the DSP to select the best modulation strategy to be implemented in this architecture. An interface board is produced to protect the control circuit with galvanic isolation.

Keywords: implementation, PWM, DSP, inverter.

ملخص:

الهدف من هذا المشروع هو توليد إشارات PWM بواسطة اللوحة الالكترونية eZdspF2812 المصنعة من طرف Spectrum Digital للتحكم بالعاكس الثلاثي ذي مستويين. توليد إشارات PWM يتطلب إدماج إستراتيجية لتعديل عرض النبضات في المعالج DSP TMS320F2812 المصنع من طرف Texas Instruments. قمنا بدراسة مختلف أشكال العاكس، أهم الاستراتيجيات PWM و هندسة المعالج DSP لاختيار الإستراتيجية الملائمة لهندسة المعالج و القيام بإدماجها. تم انجاز بطاقة الواجه لحماية دارة التحكم بواسطة العزل الغلفاني.

كلمات المفتاح: إدماج، إستراتيجية تعديل عرض النبضات، المعالج DSP TMS320F2812، العاكس.

SOMMAIRE

INTRODUCTION GENERALE	1
CHAPITRE I : GENERALITES SUR LES ONDULEURS	3
I.1- Introduction	3
I.2-Classification des onduleurs	3
I.3- L'onduleur monophasé de tension.....	4
I.3.1- Onduleur de tension en demi-pont	4
I.3.2-Onduleur de tension en pont complet.....	5
I.4- Onduleur triphasé en pont	6
I.5- Commande pleine onde	8
I.6- Paramètres de performance d'un onduleur.....	9
I.7-Les Composants de l'électronique de puissance	10
I.7.1- Choix des interrupteurs	10
I.8- Applications des onduleurs autonomes	12
I.9- Conclusion.....	13
CHAPITRE II : STRATEGIES DE MODULATION PWM	14
II.1-Introduction.....	14
II.2-Classification des stratégies de modulation MLI	14
II.3-Modulation avec porteuse	17
II.3.1-MLI intersective	17
II.3.2-Paramètres de la modulation intersective	17
II.3.3-Synchronisme / asynchronisme.....	18
II.3.4-MLI à échantillonnage naturel	18
II.3.5-MLI à échantillonnage régulier	21
1-La modulation à échantillonnage régulier symétrique	21
2-La modulation à échantillonnage régulier asymétrique.....	23
II.3.6-MLI intersective avec injection d'harmonique de rang 3.....	24
II.3.7-Modulation par vecteurs d'espace	25
II.4-Modulation sans porteuse	33

II.4.1-MLI aléatoire.....	33
II.4.2- Strategies optimales	33
II.4.3- Modulation par élimination d’harmoniques	34
II.5-MLI boucle fermée	35
II.5.1- Contrôleur de courant	35
II.6-Conclusion	35
CHAPITRE III : LE PROCESSEUR DSP TMS320F2812	36
III.1-Introduction	36
III.2-Spécificités des DSP	37
III.3-Architecture du TMS320F2812	38
III.4-Composition du TMS320F2812	39
III.4.1-L’unité centrale	40
III.4.2-Le module d’horloge	41
III.4.3-Organisation de la mémoire.....	42
III.5-Périphériques du TMS320F2812	43
III.5.1-Les entrées sorties à usage général GPIO.....	43
III.5.2- Le convertisseur analogique numérique ADC	43
III.5.3- Le chien de garde WATCHDOG.....	44
III.5.4- Les périphériques de communications.....	44
III.5.5-Gestionnaire d’événement EV	45
III.6-Les interruptions du TMS320F2812.....	50
III.7-Conclusion	52
CHAPITRE IV : IMPLEMENTATION DE LA STRATEGIE PWM	53
IV-1.Introduction	53
IV.2-Carte de développement eZdspF2812	53
IV.3-La carte d’interface.....	55
IV.3.1-Circuit d’interface du convertisseur A/N.....	55
IV.3.2-Circuit d’interface avec l’onduleur	55
IV.4- Logiciel de développement code composer studio	57
IV.5-Implémentation d’une MLI intersective régulière par le CCS	58
IV.5.1-Génération de la porteuse	38
IV.5.2-Génération de la référence sinusoïdale	59
IV.5.3-Implémentation de la MLI régulière symétrique	61
IV.5.4-Implémentation de la MLI régulière symétrique	63

IV.6-Application aux systèmes triphasés	63
IV.7-Processus d'implémentation du programme	66
IV.8-Implémentation de la modulation naturelle	67
IV.9-Résultats expérimentaux	69
IV.10-Conclusion et perspective	70
CONCLUSION GENERALE	71
REFERENCES BIBLIOGRAPHIQUES	72
ANNEXES	

LISTE DES FIGURES

<i>Figure I.1. Onduleur monophasé en demi pont</i>	4
<i>Figure I.2. Onduleur monophasé en pont complet</i>	5
<i>Figure I.3. Onduleur triphasé en pont complet</i>	6
<i>Figure I.4. Commande pleine onde de l'onduleur triphasé en pont complet</i>	8
<i>Figure I.5. Schéma de principe d'une ASI</i>	12
<i>Figure I.6. Schéma de principe d'un variateur de vitesse des moteurs à courant alternatif</i>	13
<i>Figure II.1. Classification des stratégies de modulation MLI</i>	15
<i>Figure II.2. L'onduleur de tension triphasé 2N connecté à une charge</i>	16
<i>Figure II.3. MLI à échantillonnage naturel $M=1$</i>	18
<i>Figure II.4. MLI à échantillonnage naturel $M=0.8$</i>	19
<i>Figure II.5. Largeur d'impulsion MLI naturelle</i>	20
<i>Figure II.6. Modulation à échantillonnage régulier symétrique</i>	21
<i>Figure II.7. Modulation à échantillonnage régulier asymétrique</i>	23
<i>Figure II.8. MLI avec injection d'harmonique de rang 3</i>	24
<i>Figure II.9. Représentation des huit états de l'onduleur de tension triphasé à deux niveaux</i>	25
<i>Figure II.10. Représentation des états de l'onduleur dans le repère $\alpha\beta$, et les différents secteurs</i>	26
<i>Figure II.11. Représentation du vecteur de tension de référence de l'onduleur</i>	29
<i>Figure II.12. Graphique montrant les transitions entre les différents états de l'onduleur permettant de minimiser les commutations</i>	30
<i>Figure II.13. Signaux de commande pour chaque secteur</i>	31
<i>Figure II.14. Simulation SVPWM</i>	32
<i>Figure II.15. MLI disposant d'une double symétrie</i>	34
<i>Figure III.1. Représentation schématique des structures de Von-Neumann et de Harvard</i> ...	38
<i>Figure III.2. Schéma bloc des périphériques du DSC320F2812</i>	39

Figure III.3. Structure interne du processeur DSP	40
Figure III.4. Principe de génération du signal d'horloge	41
Figure III.5. La carte mémoire du TMS320F2812.....	42
Figure III.6. Schéma bloc de l'ADC en mode dual séquenceurs	43
Figure III.7. Schéma logique de réinitialisation du DSP	44
Figure III.8. Schéma bloc du gestionnaire d'évènements.....	45
Figure III.9. Schéma bloc du temporisateur à usage général 1,2.....	46
Figure III.10. Schéma bloc de l'unité de comparaison	47
Figure III.11. Principe de l'encodeur quadratique	48
Figure III.12. Détermination de position par un signal quadratique	49
Figure III.13. Connexion de l'encodeur aux entrées QEP	49
Figure III.14. Différents sources d'interruptions.....	50
Figure III.15. Activation d'une interruption masquable	50
Figure III.16. Périphérique d'extension des interruptions	51
Figure IV.1. Photo de l'eZdspF2812	54
Figure IV.2. Circuit de protection des entrées ADC.....	55
Figure IV.3. Le circuit d'interface	56
Figure IV.4. Nécessité des alimentations flottantes	56
Figure IV.5. Interface graphique code composer studio CCS.....	57
Figure IV.6. Principe de la modulation intersective	58
Figure IV.7. Porteuse triangulaire timer en mode compteur décompteur	58
Figure IV.8. Visualisation de la sinusoïde générée par la lookup table	60
Figure IV.9. Représentation des nombres sous format IQ30.....	60
Figure IV.10. Principe d'obtention de la MLI régulière symétrique	61
Figure IV.11. Mise en forme de la fonction sinus table.....	62
Figure IV.12. Principe de l'introduction du temps mort par le DSP.....	63

<i>Figure IV.13. Organigramme d'implémentation d'une MLI régulière</i>	64
<i>Figure IV.14. Organigramme de la routine de l'interruption</i>	65
<i>Figure IV.15. Processus d'implémentation du programme dans le DSP</i>	66
<i>Figure IV.16. Principe de développement d'application DSP à l'aide de Matlab</i>	67
<i>Figure IV.17. Modèle de génération de MLI naturelle</i>	68
<i>Figure IV.18. Temps de montée et de descente dû à la charge</i>	69
<i>Figure IV.19. Signal PWM régulier généré</i>	69

LISTE DES TABLEAUX

<i>Tableau I.1. Onduleur monophasé en pont complet</i>	<i>4</i>
<i>Tableau I.2. Onduleur monophasé en pont complet</i>	<i>5</i>
<i>Tableau I.3. Onduleur triphasé en pont complet</i>	<i>7</i>
<i>Tableau II.1. Calcul des vecteurs de tension</i>	<i>27</i>
<i>Tableau II.2. Application des vecteurs d'état suivant le secteur de l'hexagone</i>	<i>31</i>

L'électronique de puissance connaît depuis longtemps un essor très important. A l'heure actuelle, cette discipline du génie électrique touche des domaines d'applications vastes et très divers pour des puissances couvrant une large gamme (quelques watts à plusieurs centaines de mégawatts). Les structures de conversion d'énergie, principales actrices de cette spécialité, commutent des puissances de plus en plus importantes.

Aujourd'hui, l'intérêt des chercheurs est porté sur les convertisseurs statiques dont la fréquence de sortie peut être constante ou réglable suivant les types de structures [1] [2]. L'onduleur de tension est l'un des structures les mieux adaptés à des développements au niveau de la commande qui se charge elle-même de fournir à la charge le niveau de tension souhaité [3].

Les progrès effectués dans l'électronique de puissance et son utilisation dans les onduleurs, permettent d'obtenir l'énergie électrique désirée à partir d'une source d'alimentation dont les caractéristiques sont figées. Parmi les applications les plus répandues, c'est la variation de la vitesse de la machine asynchrone qui est largement favorisée par les progrès de l'électronique de puissance, aussi bien au niveau des structures des convertisseurs que des composants de puissance eux-mêmes ou de la commande[4].

La Modulation en Largeur d'Impulsions (MLI) en anglais Pulse Width Modulation (PWM) est une technique de pilotage des convertisseurs statiques servant d'interface entre une charge (machine électrique) et son dispositif d'alimentation (onduleur triphasé). C'est une technique utilisée pour la conversion d'énergie ayant ses bases dans le domaine des télécommunications (traitement du signal).

Les techniques de MLI ont été l'objet de recherches intensives [5] [6] [7], un nombre important de stratégies, différentes de par leurs concepts et leurs performances, ont été développées. Le choix d'une technique dépend du type de machine à commander, de la gamme de puissance, des semi-conducteurs utilisés dans l'onduleur et de la simplicité d'implantation de l'algorithme de commande. Ce sont finalement des critères de coût et de performance qui vont déterminer ce choix.

Ces dernières années, la croissance rapide des technologies numériques a permis d'améliorer significativement la capacité de contrôle en temps réel des convertisseurs de puissance. Le processeur de signal numérique DSP peut répondre aux besoins du contrôle et de traitement des données imposés par un tel système et de rendre le contrôle en temps réel possible grâce à sa puissance et sa vitesse d'exécution [8] [9].

L'objectif de ce projet de fin d'étude est l'implémentation d'une stratégie PWM sur la carte de développement eZdspF2812 munie d'un processeur DSP TMS320F2812 du Texas Instruments. Pour atteindre cet objectif notre mémoire est organisé en quatre chapitres :

Le premier chapitre présente les principales structures d'onduleurs, la commande pleine onde et le besoin de la modulation MLI pour améliorer les performances de la commande. Le deuxième chapitre est consacré aux stratégies de modulation en largeur d'impulsion MLI. Le troisième chapitre intitulé processeur de traitement signal numérique DSP décrit l'architecture du DSP TMS320F2812 et ses périphériques. Le quatrième chapitre sera réservé à l'implémentation d'une des stratégies MLI et à la réalisation d'une interface pour la commande de l'ondeur.



INTRODUCTION
GENERALE

CHAPITRE I

GENERALITES SUR LES ONDULEURS

CHAPITRE II

STRATEGIES DE MODULATION PWM

CHAPITRE III

LE PROCESSEUR DSP TMS320F2812

CHAPITRE IV

IMPLEMENTATION DE LA STRATEGIE PWM



CONCLUSION
GENERALE

REFERENCES

BIBLIOGRAPHIQUES



ANNEXE1
PROGRAMMES CCS

Annexe2

SIMULATIONS

MATLAB/SIMULINK

ANNEXE3

FICHES TECHNIQUES

-eZdsp F2812

-HCPL 3120

-SN7416

I.1-Introduction

Un onduleur de tension autonome est un convertisseur statique continu-alternatif, qui permet d'alimenter une charge en alternatif à partir d'une source de tension continue.

Dans certaines conditions, un redresseur commandé peut transférer de l'énergie d'une source continue à une source alternative par réversibilité: c'est le fonctionnement dit en onduleur non autonome ou assisté [3].

Dans ce chapitre nous présentons les structures d'onduleur de tension à deux niveaux les plus utilisées, les commutateurs de puissances utilisés et les principales applications des onduleurs.

I.2-Classification des onduleurs

Il existe plusieurs types d'onduleurs, chacun correspondant à une application déterminée ou permettant des performances recherchées.

Les onduleurs sont en général classés selon [4]:

- Le mode de commutation :***Onduleur autonome :***

C'est un système qui nécessite des composants commandés à la fois à la fermeture et à l'ouverture, de fréquence fixe ou variable, dont les instants de commutations sont imposés par des circuits de commandes externes.

Onduleur non autonome :

Dans ce cas, les composants utilisés peuvent être des simples thyristors commandés uniquement à la fermeture et la commutation est "naturelle" contrairement à l'onduleur autonome.

- La nature de la source :

Onduleur de tension : alimenté par un générateur de tension continu, il impose par sa commande la tension $u(t)$; la charge impose alors l'intensité $i(t)$.

Onduleur de courant : alimenté par un générateur de courant continu, il impose par sa commande le courant $i(t)$; la charge impose la tension $u(t)$.

- Le nombre de phases de la charge : nous distinguerons les onduleurs monophasés, onduleurs triphasés et onduleurs polyphasés.

- La structure du convertisseur : on trouve des structures en demi-pont, en pont, avec transformateur ...

- Le mode de commande : la forme de la grandeur de sortie peut être à deux niveaux, à trois niveaux [10], en marche d'escalier (plusieurs niveaux par alternance) ou à modulation de largeur d'impulsion

I.3- L'onduleur monophasé de tension

Le principe de base consiste à connecter, alternativement dans un sens puis dans l'autre, une source continue de tension à une charge de manière à lui imposer une alimentation en tension alternative [11].

Les deux montages de principe de **l'onduleur monophasé autonome de tension** sont :

- l'onduleur en pont complet (ou en « H »).
- l'onduleur en demi-pont d'interrupteurs électroniques, nécessitant deux sources d'alimentations ou un diviseur capacitif.

I.3.1- Onduleur de tension en demi-pont

L'onduleur monophasé en demi-pont utilise deux interrupteurs bidirectionnels en courant (diode en antiparallèle sur interrupteur unidirectionnel car le courant est décalé par rapport à la tension pour les charges inductives et capacitives), et une source de tension à point milieu.

La figure I.1 montre la topologie de puissance d'un onduleur monophasé en demi-pont, où deux grands condensateurs sont nécessaires pour diviser la tension continue en deux et fournir un point milieu.

Il est clair que les deux interrupteurs Tr1 et Tr2 ne peuvent pas être fermés simultanément sinon ils court-circuitent la source de tension continue.

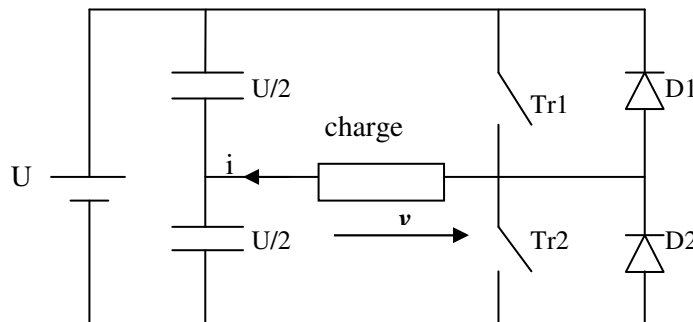


Figure I.1. Onduleur monophasé en demi pont

Les états des interrupteurs possibles et les tensions de sorties sont résumés dans le tableau I.1:

Etat des interrupteurs	Tension de sortie v	Composants en conduction
Tr1 fermé, Tr2 ouvert	U/2	Tr1 si $i > 0$ D1 si $i < 0$
Tr1 ouvert, Tr2 fermé	-U/2	Tr2 si $i < 0$ D2 si $i > 0$
Tr1 ouvert, Tr2 ouvert	-U/2 U/2	D2 si $i > 0$ D1 si $i < 0$

Tableau I.1. Onduleur monophasé en pont complet

I.3.2-Onduleur de tension en pont complet

Il est constitué de deux cellules de commutation et la charge est connectée entre la sortie de chacune des deux cellules-figure I.2. La tension de sortie est donc la différence entre les tensions élémentaires de chaque cellule.

Le nombre de possibilités d'utilisation est élevé puisque chaque cellule est indépendante de l'autre et peut, en particulier, recevoir des signaux de commande différents de ceux de la cellule voisine.

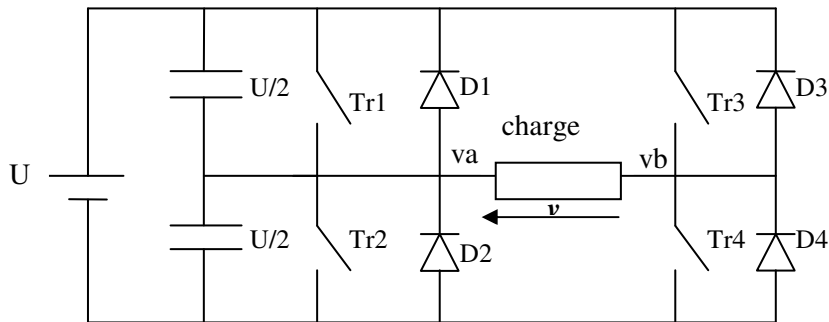


Figure I.2. Onduleur monophasé en pont complet

Les états des interrupteurs possibles et les tensions de sorties sont résumés dans le tableau I.2:

Etat des interrupteurs	va	vb	v	Composants en conduction
Tr1,Tr4 fermés, Tr2,Tr3 ouverts	U/2	-U/2	U	Tr1, Tr4 si $i > 0$ D1, D4 si $i < 0$
Tr1,Tr4 ouverts, Tr2,Tr3 fermés	-U/2	U/2	-U	Tr2, Tr3 si $i < 0$ D2, D3 si $i > 0$
Tr1, Tr3 fermés, Tr2, Tr4 ouverts	U/2	U/2	0	Tr1, D3 si $i > 0$ D1, Tr3 si $i < 0$
Tr1, Tr3 ouverts, Tr2, Tr4 fermés	-U/2	-U/2	0	Tr4, D2 si $i > 0$ D4, Tr2 si $i < 0$
Tr1, Tr2, Tr3, Tr4 ouverts	-U/2 U/2	U/2 -U/2	-U U	D2, D3 si $i > 0$ D1, D4 si $i < 0$

Tableau I.2. Onduleur monophasé en pont complet

I.4- Onduleur triphasé en pont

L'onduleur triphasé en pont est constitué de trois cellules de commutation -figure I.3. On retrouve évidemment une structure différentielle dans laquelle les tensions triphasées sont obtenues de façon composée sur les trois bornes de sortie.

On doit distinguer d'une part les tensions de branche v_{ao} , v_{bo} et v_{co} mesurées par rapport à la masse fictive v_o (point milieu) de la tension continue, d'autre part, il y a les tension de phases v_{an} , v_{bn} et v_{cn} mesurées par rapport à un point neutre flottant n représentant une charge équilibrée montée en étoile. A partir des tensions simples on peut tirer facilement les tensions composées v_{ab} , v_{bc} et v_{ca} .

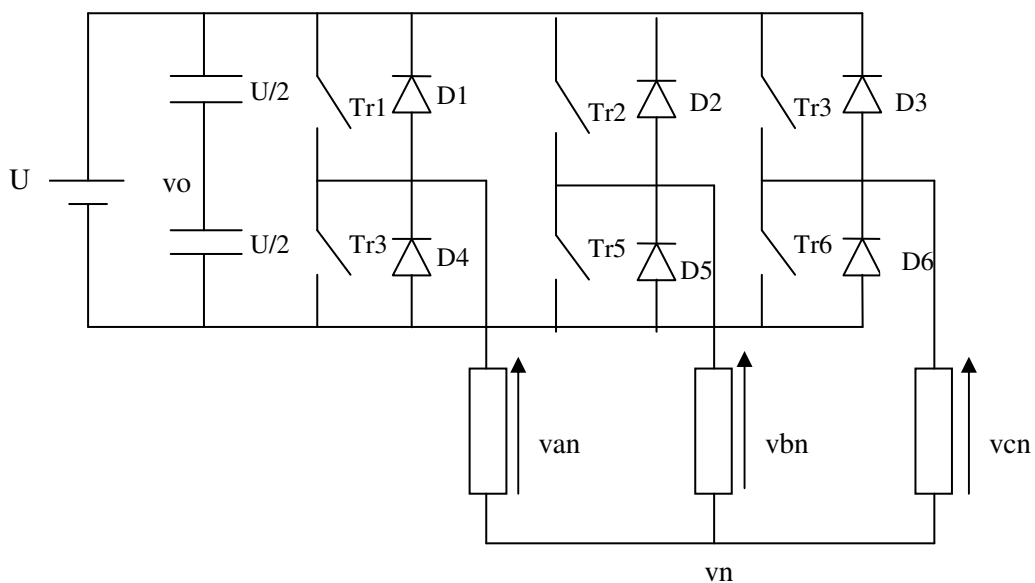


Fig I.3. Onduleur triphasé en pont complet

Si on considère Sc_1, Sc_2, \dots, Sc_6 les commandes des interrupteurs Tr_1, Tr_2, \dots, Tr_6 respectivement, l'onduleur de tension triphasé à deux niveaux produit des tensions simples v_{ao}, v_{bo} et v_{co} avec :

$$\begin{pmatrix} v_{ao} \\ v_{bo} \\ v_{co} \end{pmatrix} = U \begin{pmatrix} Sc_1 - 1/2 \\ Sc_2 - 1/2 \\ Sc_3 - 1/2 \end{pmatrix} \tag{I.1}$$

De plus :

$$\begin{cases} v_{an} = v_{ao} - v_{no} \\ v_{bn} = v_{bo} - v_{no} \\ v_{cn} = v_{co} - v_{no} \end{cases} \implies v_{no} = \frac{v_{ao} + v_{bo} + v_{co}}{3} \tag{I.2}$$

Et

$$v_{an} + v_{bn} + v_{cn} = 0 \quad (I.3)$$

car le système est équilibré.

De (I.1) et (I.2) il résulte :

$$\begin{pmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{pmatrix} = \frac{U}{3} \begin{pmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{pmatrix} \begin{pmatrix} S_{c1} \\ S_{c2} \\ S_{c3} \end{pmatrix} \quad (I.4)$$

Donc

$$\begin{pmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{pmatrix} = \frac{1}{3} \begin{pmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{pmatrix} \begin{pmatrix} v_{ao} \\ v_{bo} \\ v_{co} \end{pmatrix} \quad (I.5)$$

L'onduleur de tension 2N est représenté par 8 configurations différentes d'interrupteurs, le tableau I.3 présente les tensions simples et les tensions composées [12].

Etat des interrupteurs	V _{ao}	V _{bo}	V _{co}	V _{ab}	V _{bc}	V _{ca}
Tr4, Tr5, Tr6 fermés, Tr1, Tr2, Tr3 ouverts	-U/2	-U/2	-U/2	0	0	0
Tr1, Tr5, Tr6 fermés, Tr4, Tr2, Tr3 ouverts	U/2	-U/2	-U/2	U	0	-U
Tr1, Tr2, Tr6 fermés, Tr4, Tr5, Tr3 ouverts	U/2	U/2	-U/2	0	U	-U
Tr4, Tr2, Tr6 fermés, Tr1, Tr5, Tr3 ouverts	-U/2	U/2	-U/2	-U	U	0
Tr4, Tr2, Tr3 fermés, Tr1, Tr5, Tr6 ouverts	-U/2	U/2	U/2	-U	0	U
Tr4, Tr5, Tr3 fermés, Tr1, Tr2, Tr6 ouverts	-U/2	-U/2	U/2	0	-U	U
Tr1, Tr5, Tr3 fermés, Tr4, Tr2, Tr6 ouverts	U/2	-U/2	U/2	U	-U	0
Tr1, Tr2, Tr3 fermés, Tr4, Tr5, Tr6 ouverts	U/2	U/2	U/2	0	0	0

Tableau I.3. Onduleur triphasé en pont complet

I.5- Commande pleine onde

Les interrupteurs supérieurs de chaque bras sont fermés pendant une demi-période, avec un décalage de $2\pi/3$ entre la commande des bras de l'onduleur. La commande des interrupteurs inférieurs est le complément des interrupteurs supérieurs.

La simulation matlab de la commande pleine onde nous donne les formes de tension présentées par la figure I.4 avec une tension d'entrée égale à 400v et une fréquence désirée de 50hz.

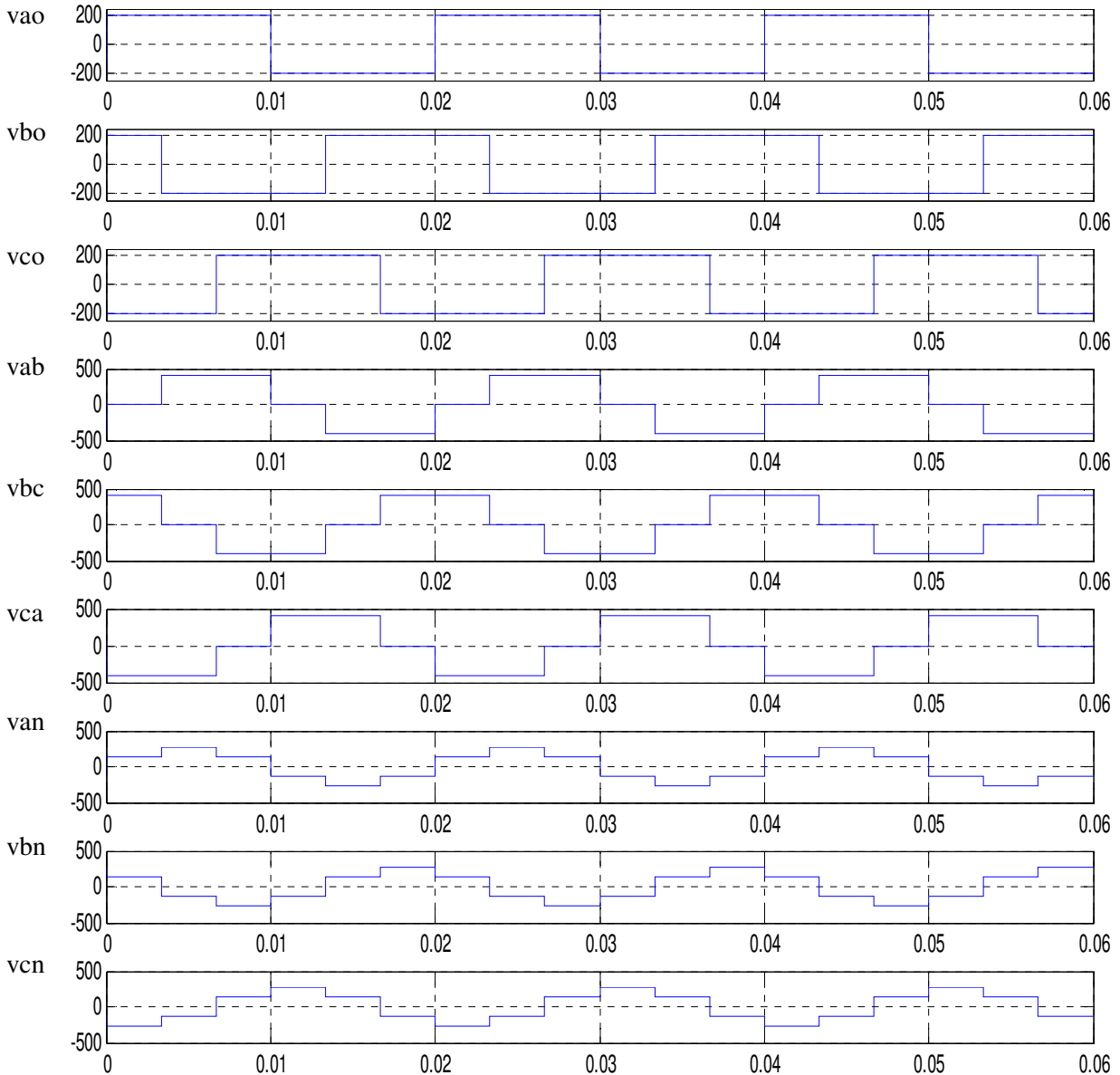


Figure I.4. Commande pleine onde de l'onduleur triphasé en pont complet

I.6- Paramètres de performance d'un onduleur

Les onduleurs sont de très bons générateurs de tensions sinusoïdales. Leurs performances résident dans la stabilité de la fréquence et de la tension qui sont meilleures que celle disponible sur le réseau. Cependant, leurs grandeurs de sortie présentent des harmoniques qui nuisent à la machine et son fonctionnement [13].

La qualité de l'énergie fournie par un onduleur est évaluée suivant les paramètres de performance suivant :

a) Facteur de n^{ième} harmonique HF_n :

$$HF_n = \frac{V_{effn}}{V_{eff1}} \quad (I.6)$$

Avec :

V_{eff1} : Valeur efficace de la fondamentale.

V_{effn} : Valeur efficace de la n^{ième} harmonique

b) Facteur de Distorsion d'harmonique total THD et le facteur DF :

Le taux de distorsion, encore appelé distorsion harmonique totale est défini comme le rapport de la valeur efficace globale des harmoniques (c'est-à-dire leur somme quadratique) à la valeur efficace de la composante fondamentale.

$$THD = \frac{\sqrt{H_2^2 + H_3^2 + \dots}}{F_1} \quad (I.7)$$

Avec :

H_i : amplitude de l'harmonique d'ordre i .

F_1 : amplitude de la fondamentale.

c) Facteur de distorsion, ou DF :

Ce facteur, inférieur à 100 %, est défini par le rapport de la valeur efficace des harmoniques à la valeur efficace du signal total.

$$DF = \frac{\sqrt{H_2^2 + H_3^2 + \dots}}{\sqrt{F_1^2 + H_2^2 + H_3^2 + \dots}} \quad (1.8)$$

I.7-Les Composants de l'électronique de puissance

Les composants de l'électronique de puissance doivent répondre à une commande qui exige l'état passant ou bloqué, ce changement de conductivité est possible grâce aux structures spéciales des semi-conducteurs qui contrôlent les porteurs de charges mobiles, trois différents types sont définis :

Semi-conducteurs non contrôlés : diodes de puissance: *PN*, *SCHOTTKY*, *JBS*.

Semi-conducteurs contrôlés avec commande amorçage: *Thyristors*, *Triacs*.

Semi-conducteurs contrôlés avec commande amorçage/blocage :

- Thyristors *GTO* (*Gate Turn Off*)
- Transistors bipolaires de puissance *BJT* (*Bipolar Junction Transistor*)
- Transistors de puissance *MOSFET* (*Metal Oxide Semiconductor Field Effect Transistor*)
- *IGBT* (*Insulated Gate Bipolar Transistor*)
- *GCT* et *IGCT* (*Integrated Gate Commutated Turn-off Thyristor*)
- *MCT* (*Mos Controlled Thyristor*)
- *SIT* (*Static Induction Transistor*)
- *SITH* (*Static Induction thyristor*)

I.7.1- Choix des interrupteurs

Les paramètres suivants sont importants pour un interrupteur en semi-conducteur conçu pour les applications de conversion de puissance [14] :

- Courant maximal supporté.
- Tension maximale bloquée.
- Chute de tension à l'état passant et sa dépendance de la température.
- Courant de fuite à l'état bloqué.
- Capacité thermique.
- Temps de transition de commutation pendant l'ouverture et la fermeture.
- Pertes de commutation.
- La puissance contrôlée.

La technologie des *thyristors* est plus performante que celle des transistors pour les valeurs de tension de blocage supérieures à 2,5 K_v, elle offre un meilleur compromis entre la tension à l'état passant et la tension de blocage. L'ajout de la fonction d'extinction de gâchette impose plusieurs restrictions aux *GTO*. En effet La technologie de commande standard des *GTO*, largement répandue, provoquait des transitoires de commutations non homogènes. Toutefois, elle a trouvé des domaines d'application intéressants pour les puissances entre 1 et 20 MVA, principalement dans les entraînements électriques à vitesse variable et dans la traction ferroviaire. Ces interrupteurs fonctionnent à des fréquences de commutations relativement basses.

Les transistors bipolaires *BJT* sont utilisés dans les applications allant jusqu'à plusieurs centaines de *kilowatts* et à des fréquences allant jusqu'à 10 KHz. Pour la raison de son temps de commutation relativement grand, les pertes de commutation sont d'autant plus grandes que

la fréquence augmente. Pour éliminer le besoin de grand courant de base, la configuration *Darlington* est généralement utilisée.

Les transistors *MOSFET* ont permis d'obtenir des fréquences de commutations très élevées voisines de 1 MHz, avec une commande en tension qui nécessite une énergie pratiquement négligeable. Cependant, les *MOSFET* présentent des chutes de potentiels dues à la résistance à l'état passant, et donc des pertes en conduction d'autant plus importantes que la tension est grande par rapport aux *BJT* de même puissance. Ce qui limite leurs applications en haute tension à environ 1,2 Kv.

Le transistor *IGBT* est l'un des composants de puissance le plus utilisé actuellement. Sa structure associe en sortie celle d'un transistor bipolaire *BJT* et celle d'un *MOSFET* en entrée. Donc l'*IGBT* regroupe les avantages en conduction du transistor bipolaire *BJT*, et les avantages en commutation et simplicité de commande du transistor *MOSFET*. Il est largement utilisé pour les applications de moyenne et dans certaines applications de haute tension, avec des tensions d'alimentation comprises entre 600v et 6.5Kv, et des fréquences de l'ordre de 130 KHz.

L'*IGCT* ou *GCT* est un *GTO* optimisé et muni d'un circuit de commande de gâchette à faible inductance afin de réduire considérablement les inconvénients des *GTO*, de ce fait il exploite de manière optimale la technologie des thyristors (pertes faibles et haut niveau de fiabilité) ainsi que l'extinction commandée sans circuit amortisseur (plus économique) pour les applications aux puissances de 0,5 MVA à plusieurs centaines de MVA à des fréquences allant jusqu'à plusieurs KHz.

Le *MOSFET* est très bien adapté pour les convertisseurs basse tension et à fréquence élevée (inférieure à 200v et supérieure à 50KHz) alors que l'*IGBT* est utilisé pour les tensions supérieures à 300v et des fréquences rarement supérieures à 50KHz. Les *GTOs* et *thyristors* sont dédiés aux applications haute tension (>1Kv) fort courant (>1KA).

Les modules *IGBT* ont un domaine d'application qui recouvre totalement celui des transistors bipolaires, partiellement celui des *MOSFET* et des *GTO*.

C'est pourquoi les *IGBT* sont les composants d'avenir dans les fortes et moyennes puissances, en effet les *IGBTs* ont trouvé leurs domaine de prédilection dans la commande industrielle des machines électriques, ils sont proposés à une très large variété qui couvre une gamme de puissance très étendue [15].

Actuellement l'enjeu des industriels est de concevoir des dispositifs permettant de travailler dans des conditions de plus en plus difficiles, augmentation de la température de fonctionnement, diminution de la taille des composants et augmentation des calibres *courant/tension*.

I.8- Applications des onduleurs autonomes

Les onduleurs autonomes sont utilisés principalement dans deux types de systèmes

1- Les alimentations sans interruption ASI:

Les ASIs sont des alimentations de secours qui se substituent automatiquement au réseau alternatif en cas de panne de courant (figure I.5).

Ces alimentations de secours appelées aussi UPS (Uninterruptible Power Supplies) sont l'application principale des onduleurs autonomes à fréquence fixe [16].

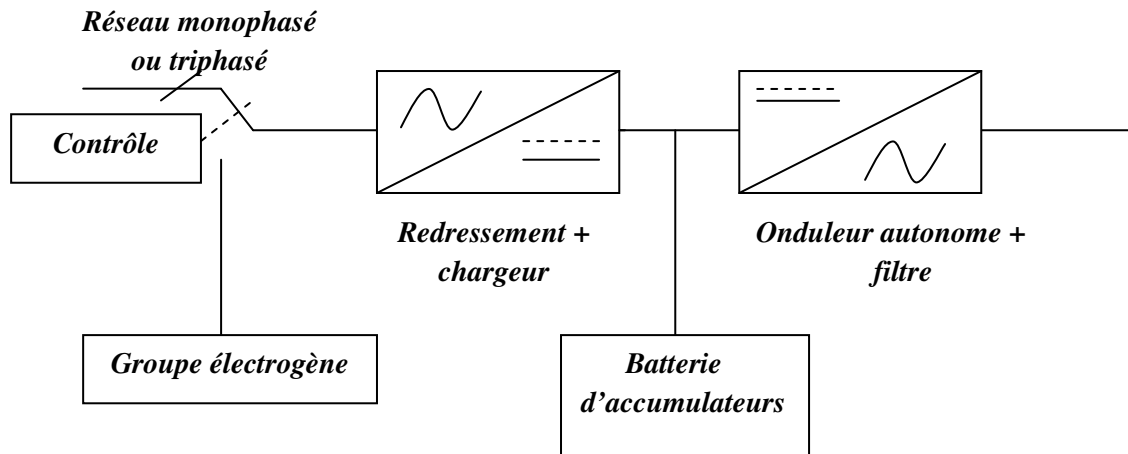


Fig I.5. Schéma de principe d'une ASI

Les alimentations de secours sont destinées à remplacer le réseau de distribution (Monophasé ou triphasé) en cas de défaillance du réseau. On les utilise dans:

- les installations qui nécessitent la continuité de l'alimentation : hôpitaux, centraux téléphoniques, circuits de sécurité,...
- les appareils (ordinateurs, ...) qui exigent non seulement la continuité de leur alimentation, mais encore la protection contre les perturbations du réseau de distribution (variations de tension, parasites, microcoupures, ...).

Le système comprend :

- Un redresseur chargeur régulé qui charge la batterie d'accumulateurs, tout en fournissant le courant nécessaire à l'onduleur.
- Une batterie d'accumulateurs qui assure le fonctionnement autonome de l'onduleur lorsque le réseau alternatif est interrompu. Elle assure l'alimentation pendant une courte durée, le temps de démarrage du groupe électrogène.
- Un onduleur autonome qui fournit une tension de sortie alternative sinusoïdale régulée à la fréquence de 50 Hz avec un taux d'harmoniques qui est inférieur à 5%.
- Des commutateurs électromécaniques qui permettent de relier le réseau ou l'onduleur à la charge.
- Un groupe électrogène diesel qui démarre après un court délai lors de la panne de courant et qui s'arrête lorsque le courant est rétabli

2- Variation de la vitesse des moteurs à courant alternatif

La source continue est obtenue par redressement du réseau. La fréquence et l'amplitude de la tension sont variables, la vitesse des moteurs synchrones et asynchrones est directement liée à la fréquence d'alimentation; un onduleur réglable en fréquence permettra donc de faire varier la vitesse de ces moteurs [17].

La figure I.6 représente le schéma de principe d'un variateur de vitesse des moteurs à courant alternatif

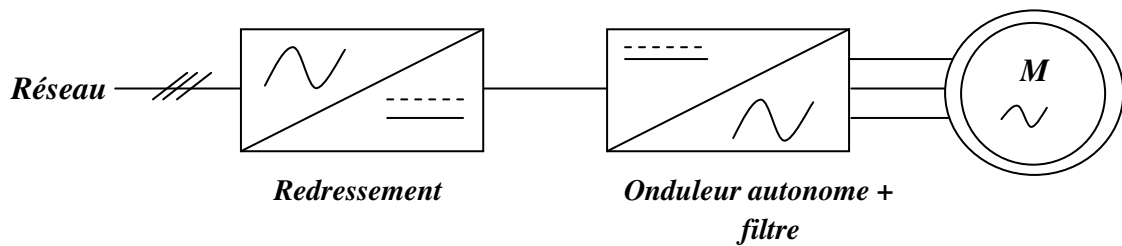


Figure I.6. Schéma de principe d'un variateur de vitesse des moteurs à courant alternatif

I.9- Conclusion

Dans ce chapitre nous avons présenté les principales structures d'onduleurs de tension autonomes ainsi que les composants de puissance à semi conducteurs les plus utilisés, nous nous intéressons par la suite à l'onduleur de tension triphasé à 2 niveaux qui est le plus utilisé dans l'industrie.

Une fois le modèle mathématique de l'onduleur établi, nous avons effectué une simulation Simulink pour présenter les formes des tensions de sorties de l'onduleur triphasé dont les interrupteurs sont commandés par une commande pleine onde.

La tension de sortie de l'onduleur n'est pas sinusoïdale. En effet, les interrupteurs travaillant en commutation, la tension de sortie sera toujours constituée de morceaux de tension continue. Cette tension est la somme d'un fondamental et des harmoniques qui provoquent la circulation des courants harmoniques.

Pour atténuer, voire éliminer totalement, les harmoniques de rang faibles, des stratégies de commandes en modulation de largeur d'impulsion MLI sont introduites dans les commandes des onduleurs. Les harmoniques de rang élevé peuvent être donc filtrés plus facilement. Le chapitre suivant est consacré à la présentation des stratégies MLI.

II.1 Introduction

L'établissement d'une stratégie de commande de l'onduleur est indispensable pour que la tension générée soit proche de la forme désirée (en général sinusoïdale) avec un faible taux d'harmoniques. La stratégie la plus utilisée est la commande par modulation de largeur d'impulsion (MLI).

La *modulation* est le processus de variation d'une caractéristique d'une porteuse à l'aide d'une information. En Electronique de Puissance, cette information est l'amplitude, la fréquence et la phase d'une tension ou d'un courant.

Une stratégie de modulation consiste à déterminer au mieux les ordres de commande d'interrupteurs en fonction d'une grandeur de consigne (tension ou courant) pour l'obtention d'un signal alternatif à injecter dans la charge (monophasée ou triphasée) afin d'optimiser un certain nombre de critères [18].

L'exemple le plus courant consiste à optimiser la forme d'onde de sortie (spectre ou distorsion harmonique) pour un stress minimal des composants (une fréquence de commutation réduite et un temps relativement long entre deux commutations successives).

De nombreux critères peuvent également être optimisés : suppression des périodes de conduction ou de blocage trop courtes, transition des formes d'ondes sinusoïdales vers des formes d'ondes rectangulaires, réduction du bruit. . .

Dans ce chapitre nous présentons les différentes stratégies MLI pour la commande des onduleurs ainsi que leurs avantages et inconvénients. Quelques stratégies seront présentées à l'aide du logiciel MATLAB/Simulink.

II.2-Classification des stratégies de modulation MLI

Le nombre de stratégies de modulation en largeur d'impulsion et de ses variantes est important mais il est tout de même possible d'en établir une classification.

Le contrôle de l'impulsion de la tension permet d'obtenir un signal de fréquence et d'amplitude données. Suivant la technique d'obtention des stratégies MLI nous pouvons les classifiées en deux catégories différentes [19] :

- la *technique de comparaison d'une modulante et d'une porteuse* (technique appelée aussi intersective).
- la *technique directe numérique* (DDT – Direct Digital Technique) ou technique sans porteuse.

Une deuxième approche classifie les stratégies de commande d'onduleur en :

- Commande MLI en boucle ouverte.
- Commande MLI en boucle fermée : il s'agit en général d'un comparateur d'hystérésis, ou bien une technique de réinjection (feedback) des harmoniques.

Une classification des MLI est établie par [20], elle regroupe ces deux approches et est reproduite en figure II.1 :

Les stratégies MLI(PWM)

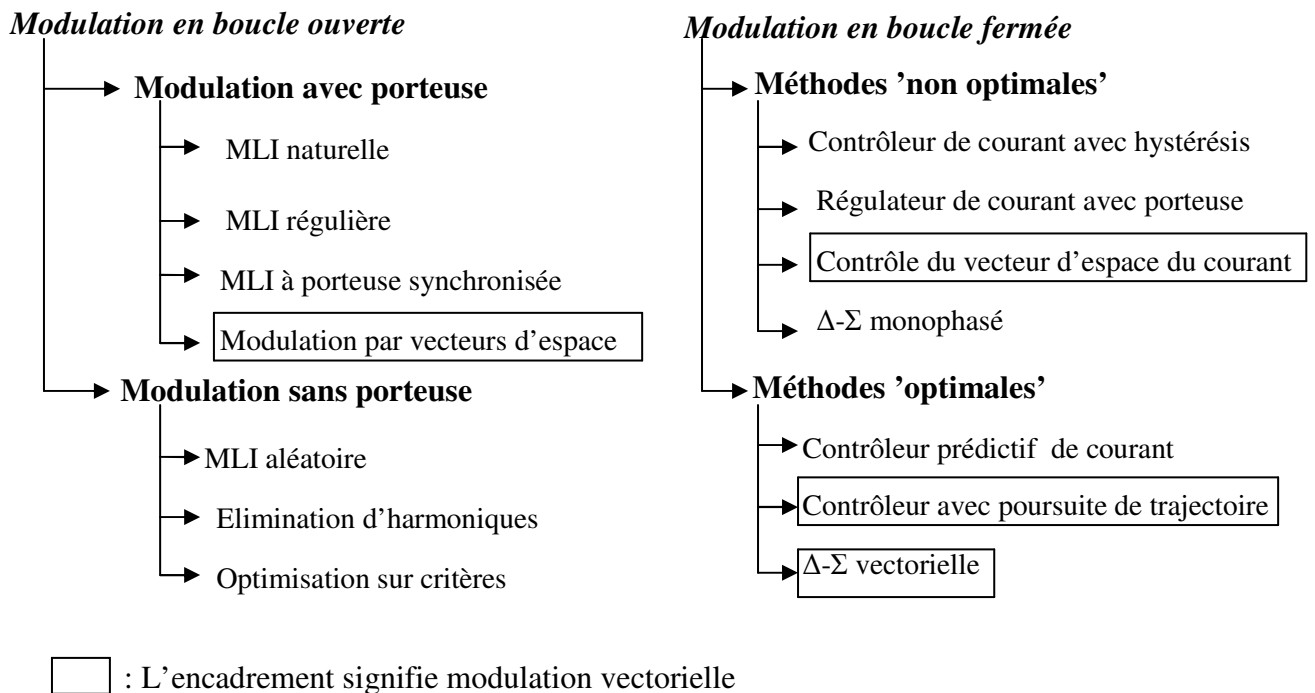


Figure II.1. Classification des stratégies de modulation MLI

Cette classification est basée sur trois critères : la structure du modulateur (boucle ouverte ou boucle fermée), les notions de modulation avec porteuse ou sans porteuse et la notion de modulation vectorielle qui est une approche globale de l'onduleur triphasé en opposition avec le contrôle bras par bras.

Nous nous intéressons dans ce chapitre à la modulation MLI en boucle ouverte, néanmoins le principe d'une des stratégies boucle fermée est cité.

Nous considérons l'onduleur de tension à deux-niveaux figure II.2. La MLI impose la largeur des impulsions obtenues par hachage de la tension U (source à point milieu 0) du bus continu.

Les IGBTs sont notés par : TC1,TC2, ..., TC6

Les diodes par : D1, ..., D6 et les ordres de commande ON/OFF notés par : Sc1, Sc2, ..., Sc6.

Avec une logique positive :

$$Sc_i = \begin{cases} 1 \rightarrow TC_i = on \\ 0 \rightarrow TC_i = off \end{cases} \quad (II.1)$$

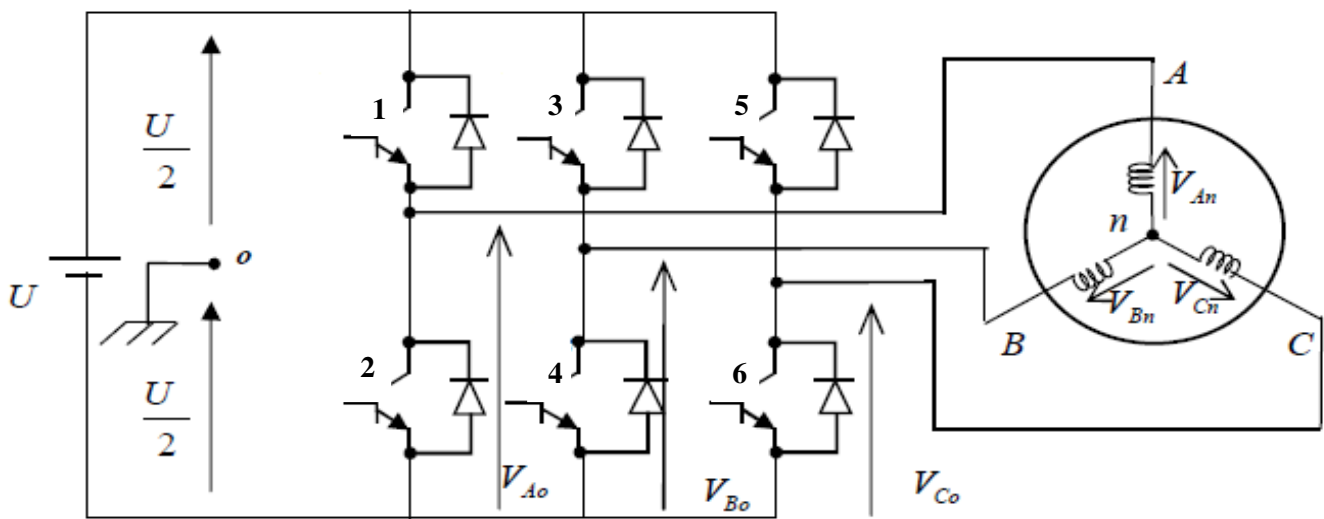


Figure II.2. L'onduleur de tension triphasé 2N connecté à une charge

Quand Sc1 est égale à 1, Sc2 ne peut pas être à 1, mais lorsque Sc1 est à 0, nous pouvons imposer Sc2 à 0. De même pour les paires Sc3/Sc4 et Sc5/Sc6. En effet, nous ne pouvons pas court-circuiter une branche (Sc1=Sc2=1), mais nous pouvons la déconnecter complètement (Sc1=Sc2=0).

Les commandes des interrupteurs sont complémentaires. Toutes les méthodes MLI utilisent ce principe. Cette complémentarité sur un même bras suppose négliger les temps morts et les cas de déconnexion d'une branche. Sc2, Sc4, Sc6, seront considérés, dans la suite, comme complémentaires respectivement de Sc1, Sc3, Sc5.

II.3-Modulation avec porteuse

II.3.1-MLI intersective

Le principe de cette stratégie est la comparaison d'un signal sinusoïdal de référence ou modulante $m(t)$ avec une porteuse $p(t)$ de fréquence plus élevée. Le résultat de cette comparaison est le signal MLI qui est utilisé comme fonction de commutation pour commander les interrupteurs de l'onduleur. Cette méthode permet d'obtenir, de façon simple, les temps de conduction de chaque transistor.

L'intérêt de cette méthode est d'obtenir, durant une période de découpage, une tension en sortie de l'onduleur directement proportionnelle à la valeur de la modulante utilisée.

Le signal de référence est un signal sinusoïdal dans le cas de l'échantillonnage naturel. Par ailleurs, ce signal passe à travers un échantillonneur bloqueur dans le cas de l'échantillonnage régulier. Dans le cas d'une commande triphasée, les trois références sinusoïdales de même fréquences sont déphasées de $\frac{2\pi}{3}$.

La porteuse prend la forme d'un signal triangulaire dans la majorité des cas, mais dans certaines études la porteuse est un signal dent de scie.

II.3.2-Paramètres de la modulation intersective

Deux paramètres caractérisent cette stratégie [21] :

- 1- Le coefficient de modulation ou le ratio de fréquence P : rapport entre la fréquence de la porteuse et celle du signal de référence.

$$P = \frac{\text{fréquence de la porteuse}}{\text{fréquence de la modulante}} \quad (II.2)$$

- 2- Le coefficient de réglage de la tension ou l'indice de modulation M : rapport de l'amplitude de référence avec celle de la porteuse.

$$M = \frac{\text{Amplitude de la modulante}}{\text{Amplitude de la porteuse}} \quad (II.3)$$

II.3.3-Synchronisme / asynchronisme

Une MLI synchronisée est une MLI échantillonnée où le ratio de fréquence P est un entier, c'est-à-dire : $f_{pwm} = k \cdot f_m$. avec k : un nombre entier.

Ce concept de synchronisme est introduit dans le cas de la variation de la fréquence de la modulante (pour varier la vitesse d'un moteur asynchrone par exemple). La fréquence de la porteuse peut être gardée fixe (modulation asynchrone) ou modifiée pour garder le même nombre de commutation par cycle P (modulation synchrone).

Il est montré que la MLI asynchrone (rapport non-entier) introduit, dans le spectre des tensions composées, des harmoniques supplémentaires

II.3.4-MLI à échantillonnage naturel

De part sa simplicité de mise en œuvre (analogiquement) et de sa fiabilité, cette MLI a été l'une des plus utilisées. Le principe est la comparaison d'un signal modulant sinusoïdal et un signal porteur triangulaire ou en dent de scie, les instants d'intersections permettent de déterminer les moments de commutation, ce qui détermine la largeur des impulsions de commandes. La figure II.3 présente le principe de la MLI à échantillonnage naturel.

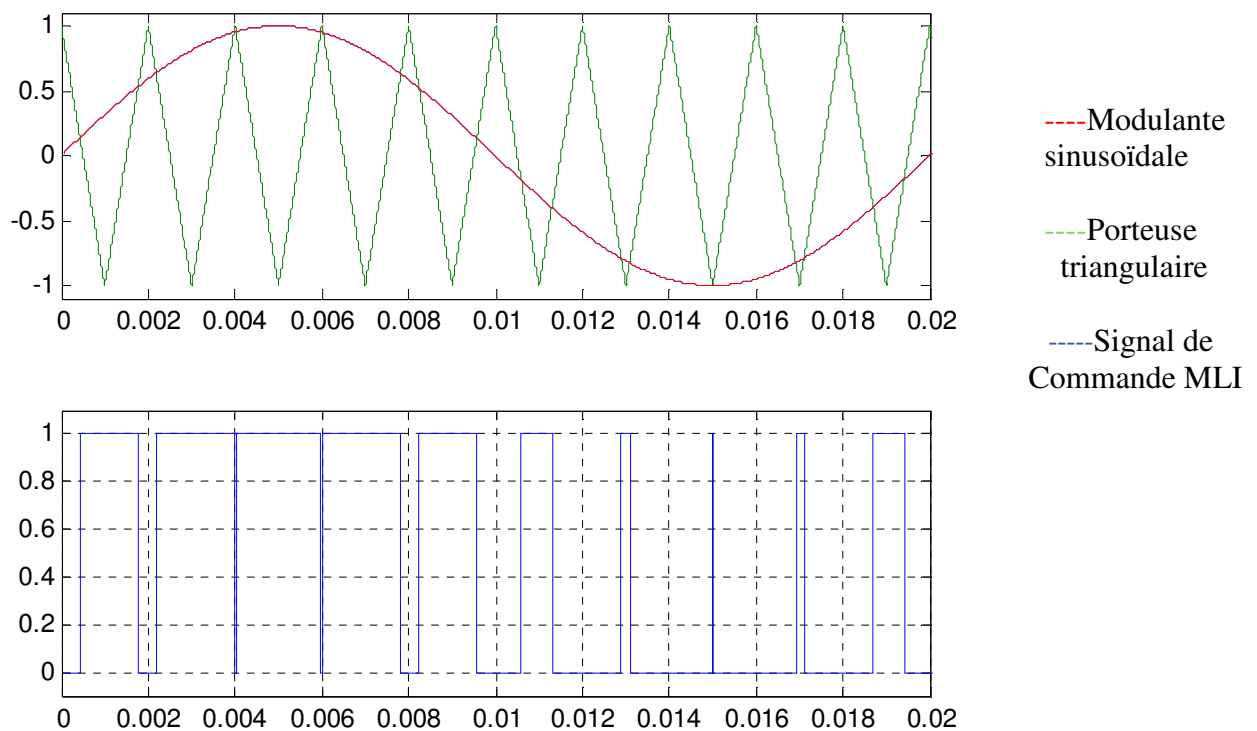


Figure II.3. MLI à échantillonnage naturel $M=1, P=10$.

Nous remarquons que l'utilisation d'un indice de modulation $M=1$, peut poser des problèmes aux interrupteurs (IGBTs) à cause de l'apparition des commandes très courtes (des largeurs d'impulsion très petites) par exemple l'impulsion n°8 du cycle représenté à la figure(II.4), la solution est de diminuer l'indice d'échantillonnage suivant la capacité (le temps minimal) de commutation, la figure II.4 représente la même modulation mais avec un indice de modulation $M=0.8$.

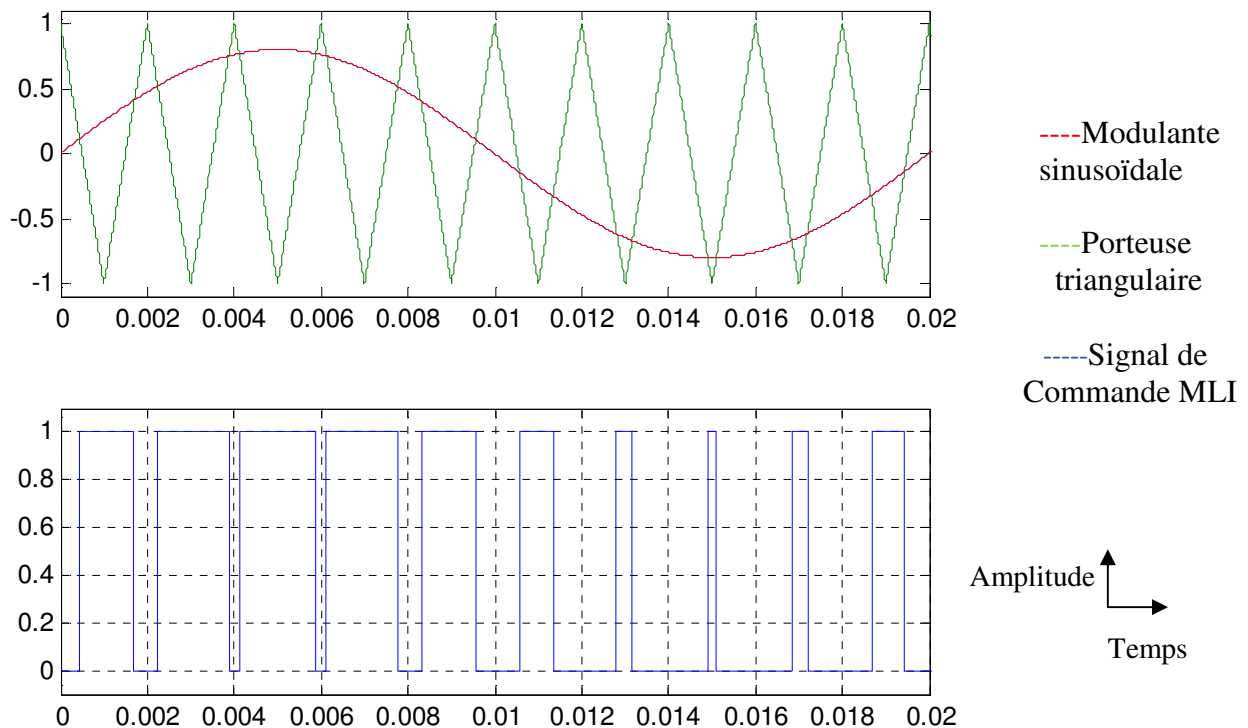


Figure II.4. MLI à échantillonnage naturel $M=0.8, P=10$.

D'une manière générale, lorsque le signal sinusoïdal de référence dépasse le signal triangulaire, le signal de commande vaut 1, sinon, il vaut 0. Si on considère les commandes des interrupteurs hauts de chaque bras ($Sc1, Sc3$ et $Sc5$) donc :

$Sci=0$, si modulante $i <$ porteuse

$Sci=1$, si modulante $i \geq$ porteuse.

A tout instant, la tension modulée est :

$$V_{io} = \frac{U}{2} (2 * Sci - 1) \quad \text{avec } i = 1,3 \text{ ou } 5 \quad (II.4)$$

Calcul des largeurs des impulsions [21]

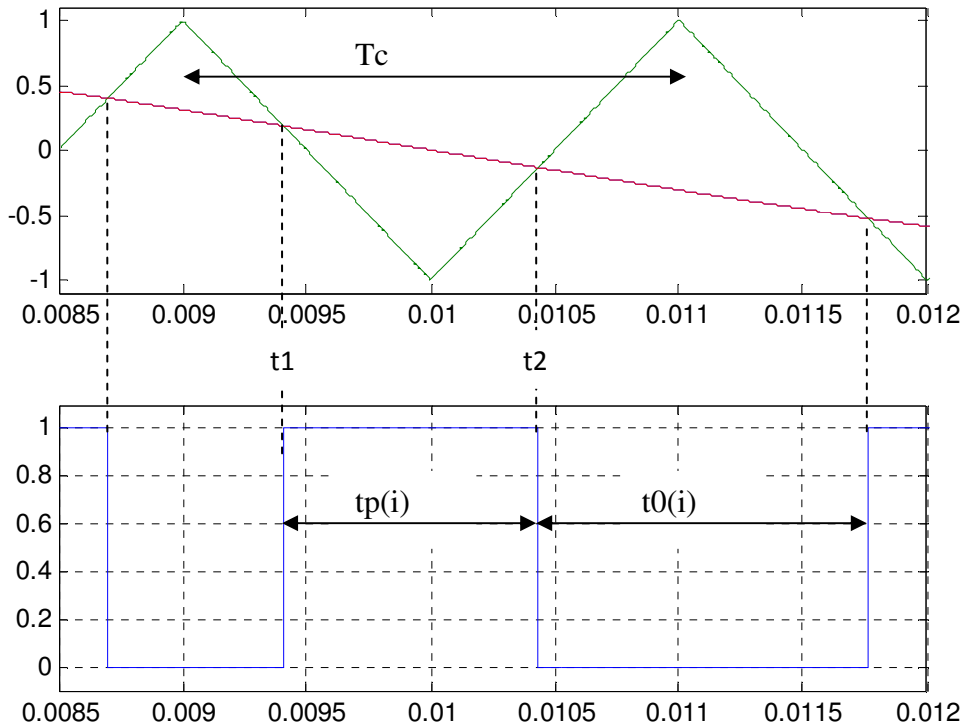


Figure II.5. Largeur d'impulsion MLI naturelle.

La porteuse triangulaire peut être décrite par :

$$y_1(t) = -\frac{4}{T_c}t + 1 \quad 0 \leq t \leq \frac{T_c}{2} \quad (II.5)$$

$$y_1(t) = \frac{4}{T_c}t - 3 \quad \frac{T_c}{2} \leq t \leq T_c \quad (II.6)$$

La modulante sinusoïdale s'écrit :

$$y_2(t) = M\sin(\omega t) \quad (II.7)$$

Avec

T_c : période de la porteuse, M : indice de modulation et ω : pulsation de la modulante.

L'intersection des ondes $y_1(t)$ et $y_2(t)$ se fait aux instants t_1 et t_2 (figure II.5) d'où la largeur d'impulsion:

$$W(t) = t_2 - t_1 = \frac{T_c}{2} \left[1 + \frac{M}{2} (\sin(\omega t_2) + \sin(\omega t_1)) \right] \quad (II.8)$$

II.3.5-MLI à échantillonnage régulier

L'échantillonnage régulier est une combinaison de deux modulations :

- La première transforme le signal sinusoïdal en un signal constitué d'impulsions modulées en amplitude PAM : en utilisant un échantillonneur bloqueur, un échantillon de la modulante est pris et gardé constant durant la période d'échantillonnage.
- La deuxième transforme le signal PAM en un signal PWM : en comparant le signal PAM avec la porteuse triangulaire.

Suivant les instants d'échantillonnage de l'échantillonneur bloqueur, on distingue deux types de MLI à échantillonnage régulier.

1-La modulation à échantillonnage régulier symétrique

La fréquence d'échantillonnage est égale à la fréquence de la porteuse, un seul échantillon est pris durant une période de la porteuse pour calculer la largeur de l'impulsion PWM.

La figure II.6 présente le principe de la modulation à échantillonnage régulier symétrique.

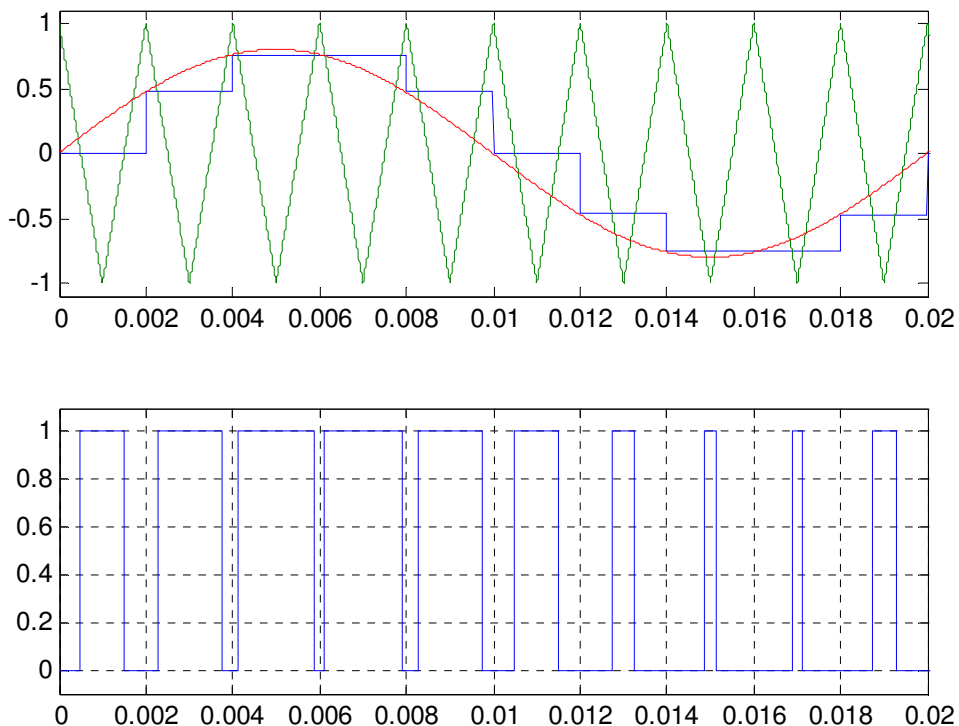


Figure II.6. Modulation à échantillonnage régulier symétrique

Calcul des largeurs d'impulsions

La porteuse est la même que dans l'échantillonnage naturel mais la modulante est discrète, et de la forme :

$$y_2(t) = M \sin(\omega T_k) \quad (II.9)$$

L'intersection des deux signaux est donnée par :

$$1 - \frac{4}{T_c} t_1 = M \sin(\omega T_1) \quad \text{donc} \quad t_1 = \frac{T_c}{4} [1 - M \sin(\omega T_1)] \quad (II.10)$$

Et

$$\frac{4}{T_c} t_2 - 3 = M \sin(\omega T_1) \quad \text{donc} \quad t_2 = \frac{T_c}{4} [3 + M \sin(\omega T_1)] \quad (II.11)$$

D'où la largeur d'impulsion :

$$W(t) = t_2 - t_1 = \frac{T_c}{2} [1 + M \sin(\omega T_1)] \quad (II.12)$$

Nous pouvons écrire une relation de récurrence donnant les états hauts $t_p(k)$ et les états bas $t_0(k)$

$$t_p(k+1) = \frac{T_c}{2} \left[1 + M \sin \left((4k+1) \frac{\omega T_c}{4} \right) \right]. \quad (II.13)$$

Où $k=0,1,\dots,P-1$ et

$$t_0(k) = \frac{T_c}{4} - \frac{1}{2} [t_p(k+1) + t_p(k)]. \quad (II.14)$$

Avec $k=1,2,\dots,P$ et $t_p(0) = \frac{T_c}{2}$

2-La modulation à échantillonnage régulier asymétrique

La fréquence d'échantillonnage est le double de la fréquence de la porteuse, deux échantillons sont pris durant une période de la porteuse. Pour calculer la largeur de l'impulsion PWM la pente positive de la porteuse est comparée avec le premier échantillon tandis que la pente négative est comparée avec le deuxième échantillon.

La figure II.7 présente le principe de la modulation à échantillonnage régulier asymétrique.

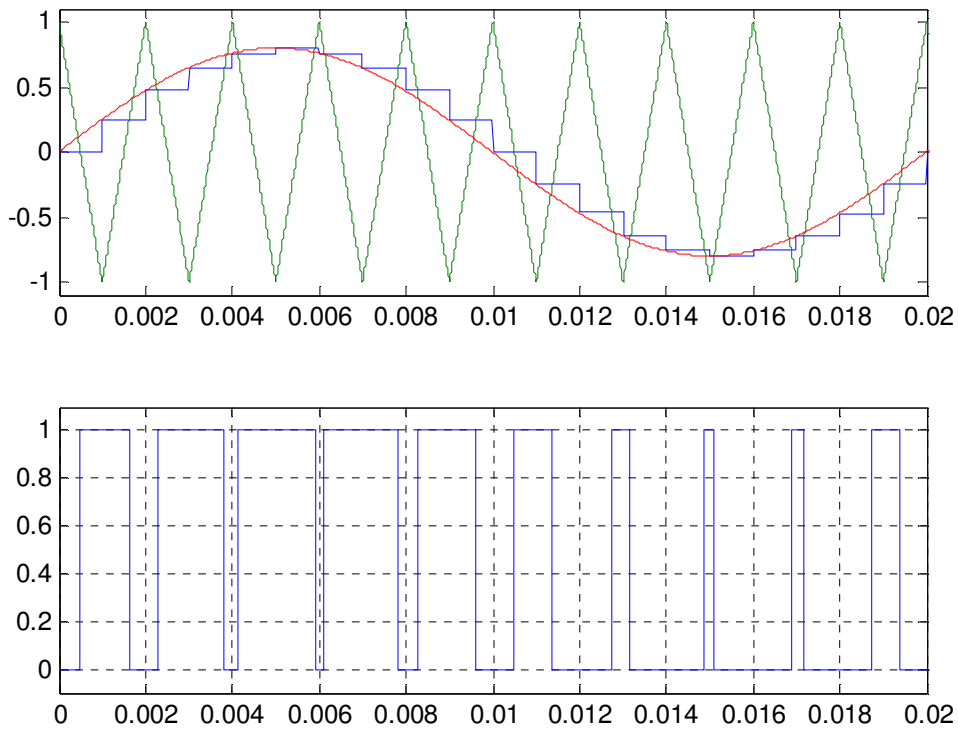


Figure II.7. Modulation à échantillonnage régulier asymétrique

Calcul des largeurs d'impulsions

Les mêmes équations sont utilisées sauf que :

$$1 - \frac{4}{T_c} t_1 = M \sin(\omega T_1) \tag{II. 15}$$

et

$$\frac{4}{T_c} t_2 - 3 = M \sin(\omega T_2) \tag{II. 16}$$

donc

$$W(t) = t_2 - t_1 = \frac{T_c}{2} [1 + \frac{M}{2} (\sin(\omega T_1) + \sin(\omega T_2))] \tag{II. 17}$$

Les durées des états hauts $t_p(k)$ et des états bas $t_0(k)$ peuvent aussi être déterminées d'une manière récurrente.

Au contraire à la modulation à échantillonnage naturel où nous ne pourrions pas définir les largeurs des impulsions en utilisant des expressions analytiques simples, la modulation à échantillonnage régulier permet le calcul des largeurs des impulsions en utilisant des relations de récurrence donnant les durées des états hauts et des états bas.

La modulation MLI à échantillonnage régulier peut être implémentée sur un microprocesseur en utilisant les largeurs des l'impulsions précalculées et enregistrées dans une mémoire pour les générer à travers un timer.

II.3.6-MLI intersective avec injection d'harmonique de rang 3

Les composantes homopolaires présentes dans les tensions $V_{i0}(i=a,b,c)$ ne se retrouvent pas dans les tensions en sorties de l'onduleur $V_{in}(i=a,b,c)$ si le neutre de l'onduleur 0 n'est pas raccordé au neutre du réseau n. Ainsi, il est possible d'introduire des harmoniques d'ordre 3 et multiples dans les modulantes sans déformer les tensions V_{in} [20]

L'objectif de l'injection de composantes homopolaires est d'augmenter l'amplitude de la tension en sortie de l'onduleur [20]. Le principe est de générer une modulante définie par l'équation :

$$m(t)=M.\sin(\omega t)+k.M.\sin(3\omega t) \tag{II. 18}$$

La valeur M est alors calculée pour obtenir l'amplitude maximale des fondamentaux des tensions de l'onduleur sans que l'amplitude de la modulante ne dépasse l'amplitude de la porteuse.

La figure II.8 montre que l'amplitude du fondamental de la modulante a été augmentée par rapport à la MLI classique.

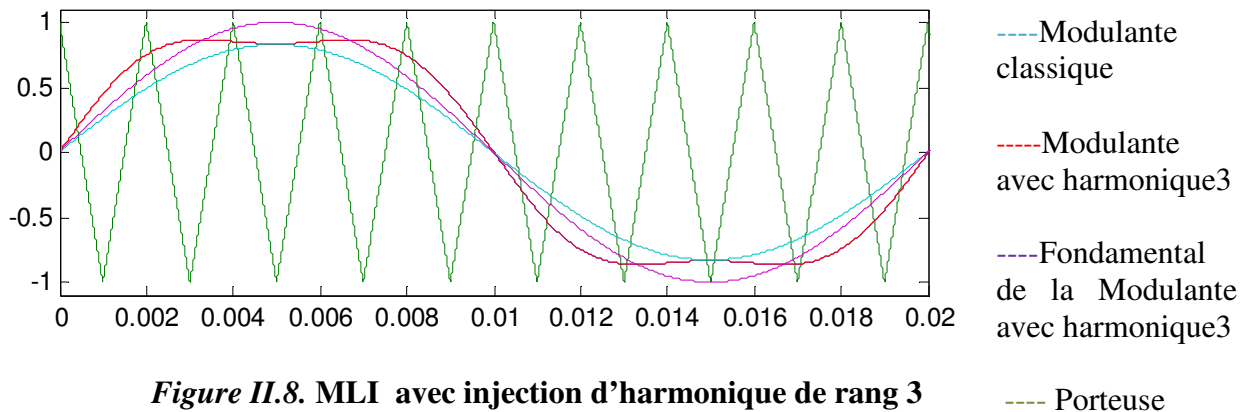


Figure II.8. MLI avec injection d'harmonique de rang 3

II.3.7-Modulation par vecteurs d'espace

La MLI vectorielle (en anglais : Space Vector Modulation) diffère des méthodes précédentes par le fait que les signaux de commande sont élaborés en tenant compte de l'état des trois bras de l'onduleur en même temps (contrôle du vecteur d'état de l'onduleur) [22]. L'objectif du contrôle vectoriel est de générer des tensions aussi proches que possible d'une référence que l'on fixe.

Cette technique est la plus utilisée par les chercheurs et les industriels, car ses effets sur les ondulations du courant et du couple sont remarquables, elle permet de déterminer les séquences des allumages et extinctions des composants du convertisseur et de minimiser ainsi les harmoniques des tensions appliquées au moteur [14].

La technique SVPWM consiste à déterminer la séquence de commutation des trois transistors de puissances (IGBTs) supérieures de l'onduleur, un état haut est représenté par '1' et un état bas par '0', l'onduleur de tension triphasé peut être commandé suivant 8 possibilités figure II-9. Chacune correspond à un état de l'onduleur.

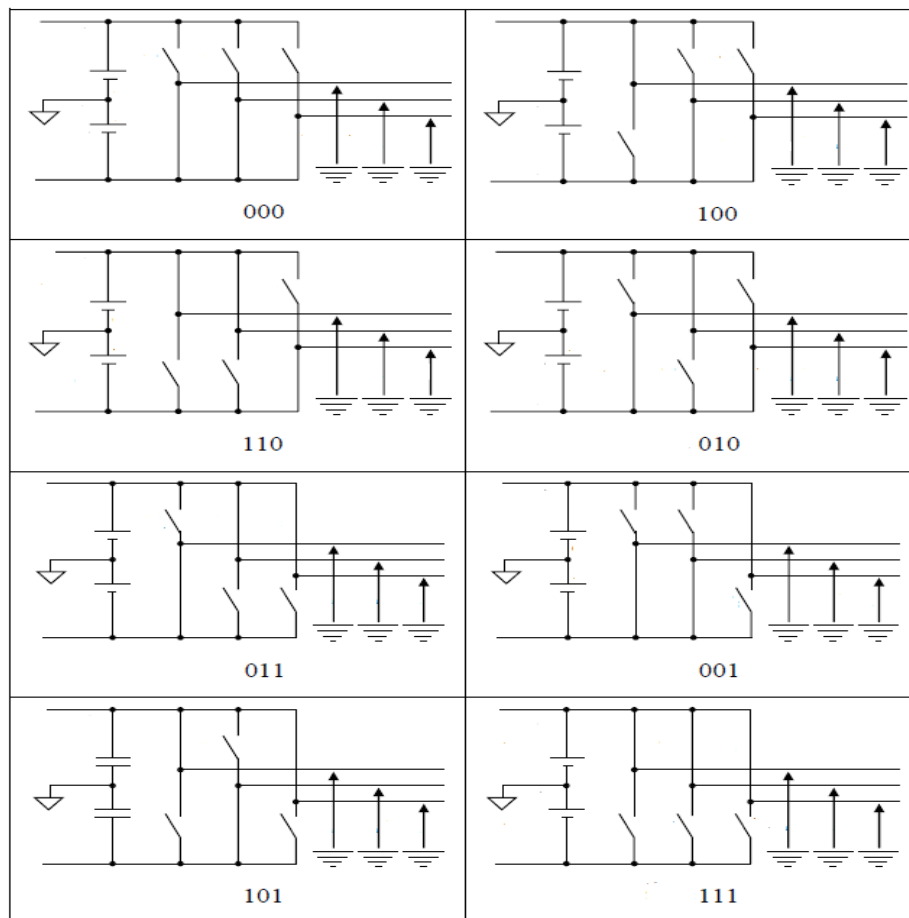


Figure II.9. Représentation des huit états de l'onduleur de tension triphasé à deux niveaux.

Les huit états de commutation peuvent s'exprimer dans le plan $\alpha\beta$ (en passant par la transformation triphasé/biphasé de CLARK) [23], par huit vecteurs de tension ($V_0, V_1, V_2, V_3, V_4, V_5, V_6, V_7$) parmi eux deux sont nuls qui correspondent respectivement à l'état (000) et (111), les autres sont appelés états actifs.

La représentation dans le plan $\alpha\beta$ de ces vecteurs équi-répartis tout les 60° , permet de déterminer un hexagone (six secteurs) figure II-10, à l'intérieur duquel le vecteur tension de référence doit s'y trouver pour éviter la saturation de la grandeur de commande [8].

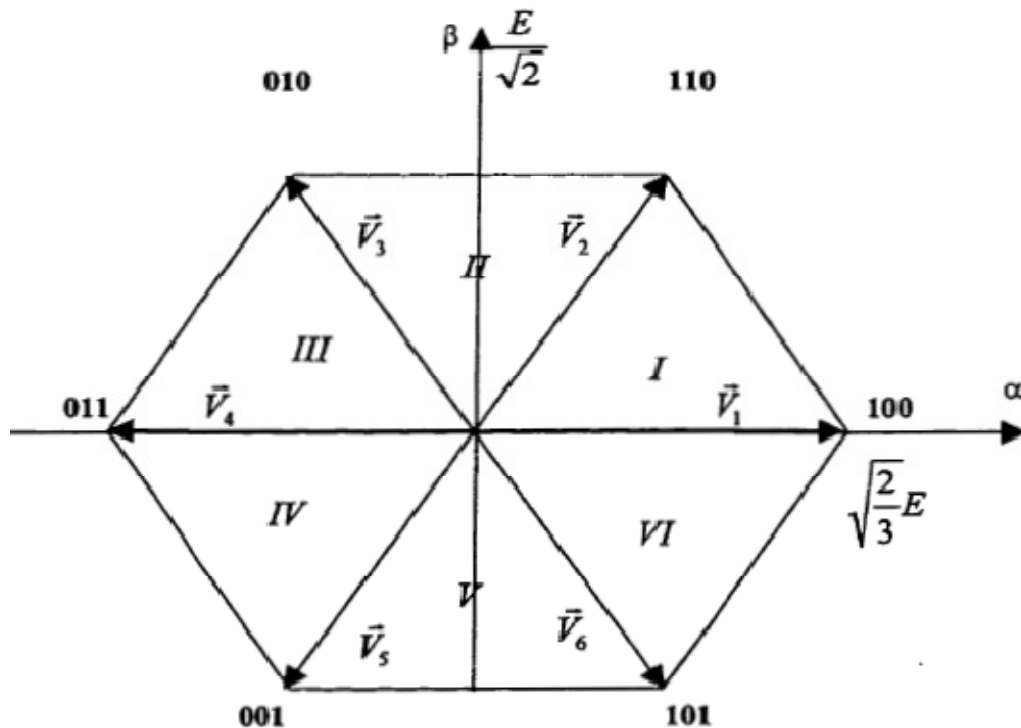


Figure II.10. Représentation des états de l'onduleur dans le repère $\alpha\beta$, et les différents secteurs

La tension de référence du système triphasé peut être représentée [22] par un vecteur rotatif V_{ref}

$$V_{ref} = V_\alpha + jV_\beta = \sqrt{\frac{2}{3}} [v_{an} + av_{bn} + a^2v_{cn}] \quad (II.19)$$

avec

$$a = e^{j\frac{2\pi}{3}} = -\frac{1}{2} + j\frac{\sqrt{3}}{2} \quad \text{et} \quad a^2 = e^{j\frac{4\pi}{3}} \quad (II.20)$$

La transformée de Clarke est donnée par :

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \frac{1}{\sqrt{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} V_{an} \\ V_{bn} \\ V_{cn} \end{bmatrix} \quad (II - 21)$$

Une analyse combinatoire de tous les états possibles des interrupteurs permet de calculer les vecteurs de tensions correspondants comme indiqué par le tableau II.1.

Chaque vecteur de référence V_{ref} dans l'hexagone peut être exprimé comme combinaison de deux vecteurs tensions actifs adjacents et de vecteurs tensions d'états nuls. Si le vecteur de référence est dans le secteur i , les vecteurs actifs adjacents sont V_i et V_{i+1} ($i=1..6$ et $i+1=1$ pour $i=6$) [24].

Vecteur d'état	Valeurs en $\alpha\beta$		Tensions simples			Tensions composées		
	V_α	V_β	V_{an}	V_{bn}	V_{cn}	V_{ab}	V_{bc}	V_{ca}
$V_0(0,0,0)$	0	0	0	0	0	0	0	0
$V_1(1,0,0)$	$\sqrt{\frac{2}{3}}$	0	2/3	-1/3	-1/3	1	0	-1
$V_2(1,1,0)$	$\sqrt{\frac{1}{6}}$	$\sqrt{\frac{1}{2}}$	1/3	1/3	-2/3	0	1	-1
$V_3(0,1,0)$	$-\sqrt{\frac{1}{6}}$	$\sqrt{\frac{1}{2}}$	-1/3	2/3	-1/3	-1	1	0
$V_4(0,0,1)$	$-\sqrt{\frac{2}{3}}$	0	-1/3	-1/3	2/3	-1	0	1
$V_5(0,1,1)$	$-\sqrt{\frac{1}{6}}$	$-\sqrt{\frac{1}{2}}$	-2/3	1/3	1/3	0	-1	1
$V_6(1,0,1)$	$\sqrt{\frac{1}{6}}$	$-\sqrt{\frac{1}{2}}$	1/3	-2/3	1/3	1	-1	0
$V_7(1,1,1)$	0	0	0	0	0	0	0	0

Toutes les valeurs des tensions doivent être multipliées par V_{dc} .

Tableau II.1. Calcul des vecteurs de tension

Les règles de base de la technique MLI vectorielle sont [25]:

- Le signal de référence est échantillonné à intervalle de temps réguliers T (MLI régulière)
- Pour chaque phase, réalisation d'une impulsion de largeur T_z centrée sur la période (MLI symétrique) dont la valeur moyenne est égale à la valeur de la tension de référence à l'instant d'échantillonnage.
- Tous les interrupteurs d'un même demi-pont ont un état identique au centre et aux extrémités de la période (pour une MLI discontinue, l'état d'un des interrupteurs de chaque demi-pont reste constant ce qui diminue les pertes de commutation mais augmente les harmoniques).

La technique MLI vectorielle peut être implémentée par les étapes suivantes:

- Déterminer V_α , V_β , et par conséquent V_{ref} et l'angle α .
- Déterminer les temps d'application des états de l'onduleur.
- Déterminer les séquences d'impulsions pour chaque bras de l'onduleur

a) Détermination de V_α , V_β , V_{ref} et l'angle (α) :

Les tensions V_α , V_β , sont calculées à partir de la transformation de *Clarke*

$$V_{ref} = \sqrt{V_\alpha^2 + V_\beta^2} \quad (II.22)$$

et

$$\alpha = \tan^{-1}\left(\frac{V_\alpha}{V_\beta}\right) \quad (II.23)$$

avec V_{ref} est le module du vecteur tension de référence, et α son argument.

b) Détermination des temps d'application des états de l'onduleur :

Le vecteur tension de contrôle V_{ref} est approché, sur la période de modulation T_z , par un vecteur de tension moyen V élaboré par application des vecteurs d'état de l'onduleur V_i et V_{i+1} adjacents pendant les temps T_i, T_{i+1} respectivement et des vecteurs nuls V_0 pendant T_0 et V_7 pendant le reste de la période T_z .

Les signaux de commandes MLI vont donc permettre de recréer en valeur moyenne sur une période T_z un vecteur tension égal à celui défini comme référence. Par ailleurs, le vecteur tension de référence V_{ref} est échantillonné à la fréquence $f_{MLI}=1/T_z$. La valeur échantillonnée est ensuite utilisée pour résoudre :

$$\int_0^{\frac{T_z}{2}} (V_{ref}) dt = \frac{1}{T_z} \left(\int_0^{\frac{T_0}{2}} V_0 dt + \int_{\frac{T_0}{2}}^{T_0+T_i} V_i dt + \int_{\frac{T_0}{2}+T_i}^{T_0+T_i+T_{i+1}} V_{i+1} dt + \int_{\frac{T_0}{2}+T_i+T_{i+1}}^{\frac{T_z}{2}} V_7 dt \right) \quad (II.24)$$

avec T_i la demi période d'application de V_i et T_0 la demi période d'application de V_0 et

$$T_0+T_i+T_{i+1} = \frac{T_z}{2} \quad (II.25)$$

En tenant compte que $V_0 = V_7=0$ et que les vecteurs de commutations V_i et V_{i+1} sont constants, la relation (II-24) devient :

$$V_{ref} \frac{T_z}{2} = V_i \cdot T_i + V_{i+1} \cdot T_{i+1} \quad (II - 26)$$

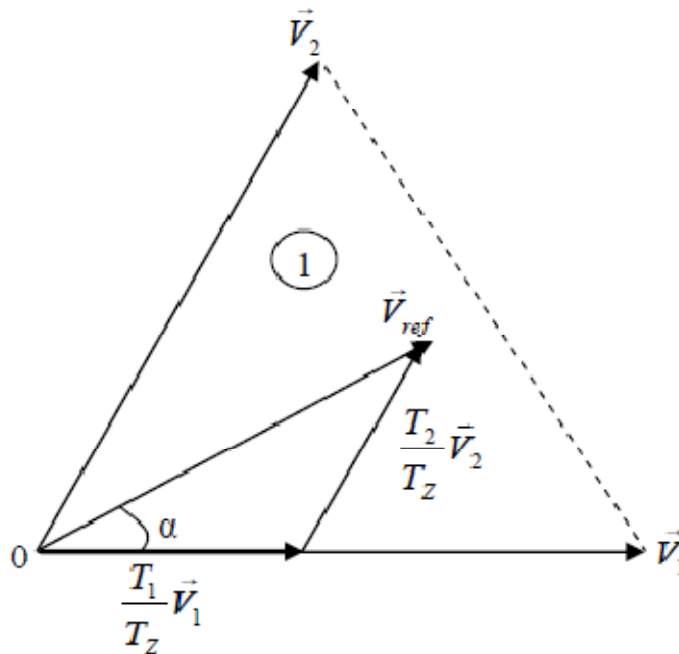


Figure II.11. Représentation du vecteur de tension de référence de l'onduleur.

En exprimant le vecteur V_{ref} -figure II.11- par ses composantes en $\alpha\beta$ nous aurons [25]:

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} \frac{T_z}{2} = \sqrt{\frac{2}{3}} U \left(T_i \begin{bmatrix} \cos\left(\frac{(i-1)\pi}{3}\right) \\ \sin\left(\frac{(i-1)\pi}{3}\right) \end{bmatrix} + T_{i+1} \begin{bmatrix} \cos\left(\frac{i\pi}{3}\right) \\ \sin\left(\frac{i\pi}{3}\right) \end{bmatrix} \right) \quad (II - 27)$$

Qui a pour solution :

$$\begin{bmatrix} T_i \\ T_{i+1} \end{bmatrix} = \frac{1}{\sqrt{2}} \frac{T_z}{U} \begin{bmatrix} \sin\left(\frac{i\pi}{3}\right) & -\cos\left(\frac{i\pi}{3}\right) \\ -\sin\left(\frac{(i-1)\pi}{3}\right) & \cos\left(\frac{(i-1)\pi}{3}\right) \end{bmatrix} \begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} \quad (II - 28)$$

Sachant que, $V_{ref} = V_\alpha + jV_\beta = V_{ref}(\cos(\alpha) + jsin(\alpha))$

$$\begin{bmatrix} T_i \\ T_{i+1} \end{bmatrix} = \frac{1}{\sqrt{2}} \frac{V_{ref}}{U} T_z \begin{bmatrix} \sin\left(\frac{i\pi}{3}\right) & -\cos\left(\frac{i\pi}{3}\right) \\ -\sin\left(\frac{(i-1)\pi}{3}\right) & \cos\left(\frac{(i-1)\pi}{3}\right) \end{bmatrix} \begin{bmatrix} \cos(\alpha) \\ \sin(\alpha) \end{bmatrix} \quad (II - 29)$$

Et le temps d'application des vecteurs nuls : $T_0 = \frac{T_z}{2} - T_i - T_{i+1} \quad (II - 30)$

c) Détermination des séquences d'impulsions pour chaque bras de l'onduleur :

Afin d'obtenir de performance optimum en harmoniques (moins d'harmoniques en sortie), et une fréquence de commutation minimum pour chaque composant de puissance, l'ordre des états est arrangé tels que la transition d'un état au prochain est exécuté en commutant seulement un bras de l'onduleur.

La séquence temporelle de vecteurs d'état appliquée est celle montrée sur la Figure II.12.

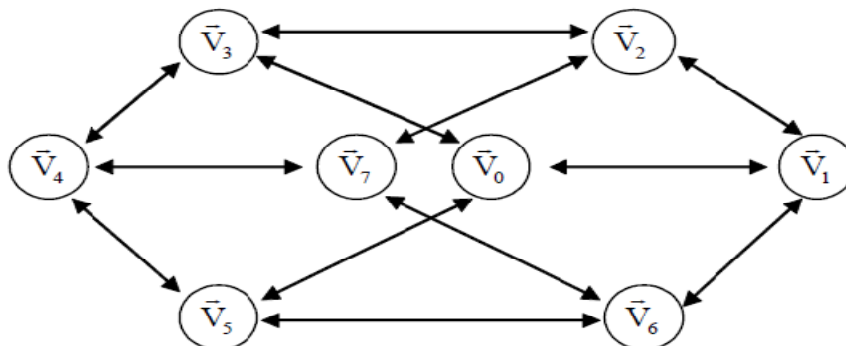


Figure II.12. Graphique montrant les transitions entre les différents états de l'onduleur permettant de minimiser les commutations.

La fréquence de commutation est égale à f_{MLI} . Chaque période de modulation T_z est divisée en deux demi-périodes $T_z/2$ symétriques. Le Tableau II-2 montre l'application des vecteurs d'états suivant le secteur de l'hexagone.

Vecteurs appliqués	$V_0 V_1 V_2 V_7$	$V_7 V_2 V_1 V_0$	$V_0 V_3 V_2 V_7$	$V_7 V_3 V_2 V_0$	$V_0 V_3 V_4 V_7$	$V_7 V_4 V_3 V_0$
Temps d'application	$\frac{T_0}{2}$ T_1 T_2 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_2 T_1 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_3 T_2 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_3 T_2 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_3 T_4 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_4 T_3 $\frac{T_0}{2}$
secteur	1		2		3	
Vecteurs appliqués	$V_0 V_5 V_4 V_7$	$V_7 V_4 V_5 V_0$	$V_0 V_5 V_6 V_7$	$V_7 V_6 V_5 V_0$	$V_0 V_1 V_6 V_7$	$V_7 V_6 V_1 V_0$
Temps d'application	$\frac{T_0}{2}$ T_5 T_4 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_4 T_5 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_5 T_6 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_6 T_5 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_1 T_6 $\frac{T_0}{2}$	$\frac{T_0}{2}$ T_6 T_3 $\frac{T_0}{2}$
secteur	4		5		6	

Tableau II.2. Application des vecteurs d'état suivant le secteur de l'hexagone.

Les figures II.13 illustrent l'état des interrupteurs (1,3,5) qui vient d'être décrit pour chaque secteur :

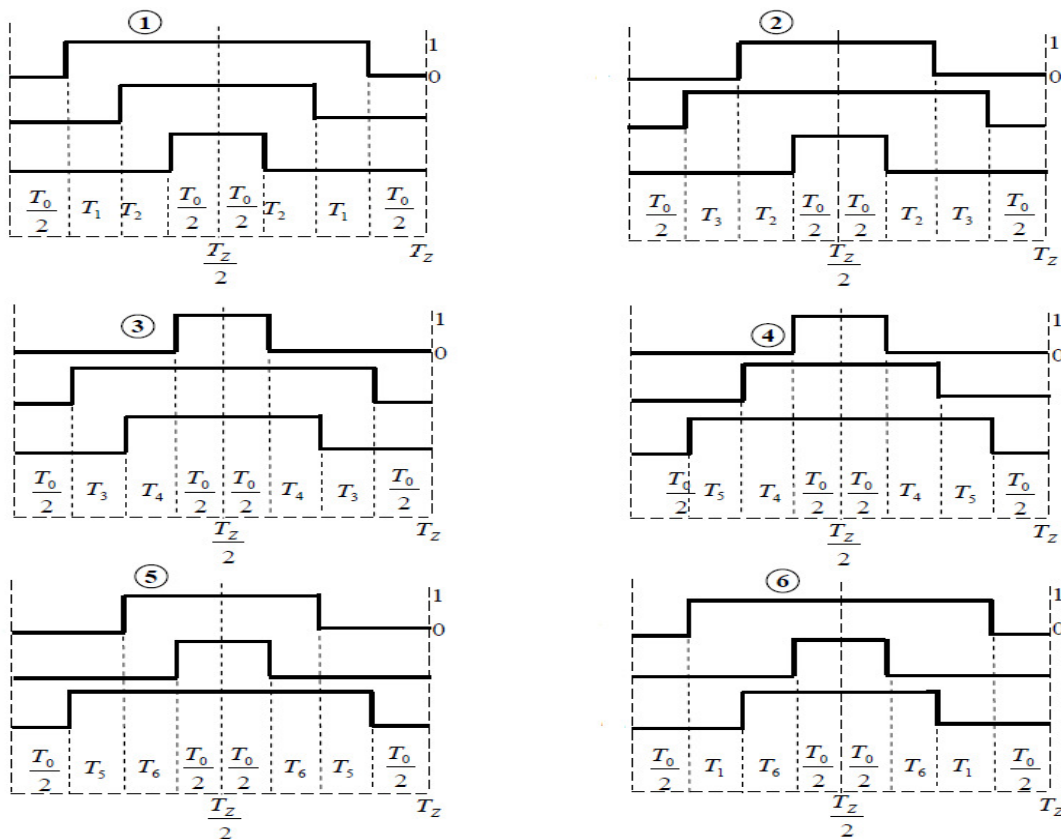
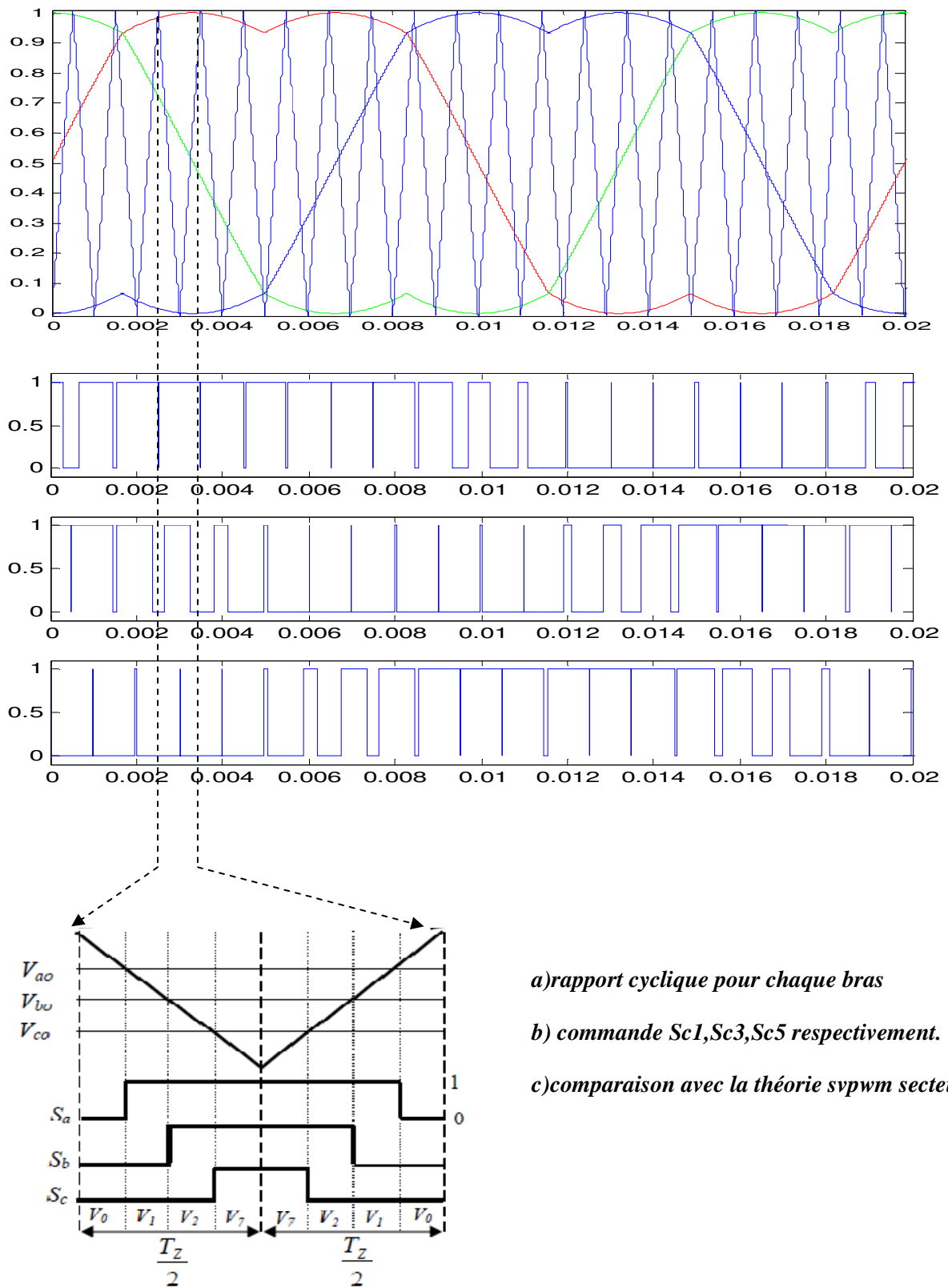


Figure II.13. Signaux de commande pour chaque secteur

La simulation de SVPWM nous donne la figure II-14 suivante :



- a) rapport cyclique pour chaque bras
- b) commande $Sc1, Sc3, Sc5$ respectivement.
- c) comparaison avec la théorie svpwm secteur 1

Figure II-14.Simulation SVPWM

II.4-Modulation sans porteuse

II.4.1-MLI aléatoire

Les MLI aléatoires ont pour principal objectif de réduire les bruits acoustiques dans les machines électriques (effets de magnétostriction sur les circuits magnétiques : transformateurs, machines tournantes, inductances de filtrage) et les interférences électromagnétiques avec les autres systèmes.

Pour cela, le spectre harmonique de la MLI aléatoire est étalé sur une bande de fréquences plus importante que pour la MLI classique.

Les MLI aléatoires peuvent être élaborées de différentes manières. D'une part, pour la MLI intersective, on peut utiliser une modulante aléatoire ou une porteuse aléatoire qui couvre un large spectre de fréquences.

Les stratégies avec porteuse se caractérisent par un fonctionnement à fréquence de découpage constante alors que les stratégies sans porteuse sont caractérisées par un fonctionnement à fréquence variable donc un contenu spectral étalé (spread spectrum). Les stratégies de modulation avec porteuse se caractérisent par un ensemble de raies au voisinage de la fréquence de découpage et de ses multiples. Le bruit produit est donc difficilement supportable par l'être humain.

Par contre, les stratégies sans porteuse ou à porteuse aléatoire se caractérisent par un spectre étalé, le bruit est donc multifréquences (harmonique) et est plus facilement supportable pour un niveau global identique [20].

II.4.2-Stratégies optimales

Ces stratégies consistent à calculer les instants de commutation des interrupteurs (séquences de fonctionnement) de manière à répondre à certains critères portant sur le spectre fréquentiel de l'onde délivrée par l'onduleur [26] [27]. Ces séquences de fonctionnement sont alors mémorisées et restituées cycliquement pour assurer la commande des interrupteurs, cette méthode est appelée MLI pré-calculée.

Soit $g(\alpha_1, \alpha_2, \dots, \alpha_n)$ une fonction décrivant un critère de performance donné et soient : $g_1(\alpha_1, \alpha_2, \dots, \alpha_n)$, $g_2(\alpha_1, \alpha_2, \dots, \alpha_n)$, ..., $g_N(\alpha_1, \alpha_2, \dots, \alpha_n)$ des fonctions décrivant les contraintes. Les angles de commutation doivent satisfaire les contraintes et optimiser le critère de performance « g ».

$$\text{Optimiser } g(\alpha_1, \alpha_2, \dots, \alpha_n) \text{ avec : } \begin{cases} g_1(\alpha_1, \alpha_2, \dots, \alpha_n)=0 \\ g_2(\alpha_1, \alpha_2, \dots, \alpha_n)=0 \\ \vdots \\ g_N(\alpha_1, \alpha_2, \dots, \alpha_n)=0 \end{cases} \quad (II - 31)$$

La solution de ce problème est trouvée lorsque les N angles sont déterminés [21].

Certaines stratégies optimales ont tendance à supprimer quelques harmoniques particuliers (de bas ordre), d'autre tendent à minimiser la distorsion du courant [26], du couple, ...etc.

II.4.3- Modulation par élimination d'harmoniques

Cette technique utilise une onde qui présente une double symétrie par rapport au quart et à la demi-période présentée par la figure II-15. Cette onde est caractérisée par le nombre de créneaux ou d'impulsions par alternance C. Que C soit impair ou pair, C angles suffisent pour déterminer la largeur de l'ensemble des créneaux ; C représente aussi le nombre d'angles de commutation par quart de période. Ces angles de commutation sont déterminés de telle façon à éliminer certains harmoniques (5, 7, 11, 13, 17, ... pour le triphasé).

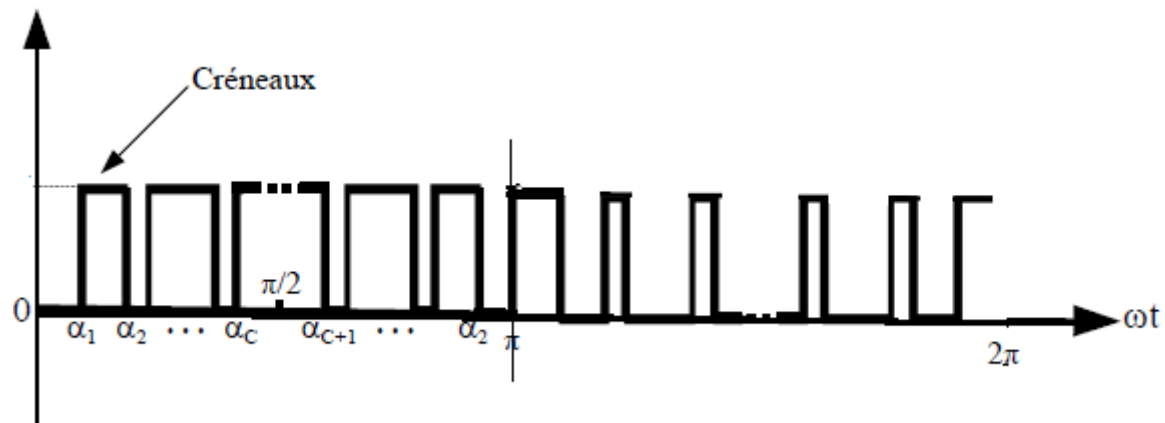


Figure II-15 MLI disposant d'une double symétrie

La décomposition en série de Fourier du signal double symétrie est donnée par [28] :

$$h_k = \frac{4}{k\pi} \sum_{i=1}^C (-1)^{i-1} \cos(k\alpha_i) \quad , \quad k=1,5,7,\dots,n \quad (II - 32)$$

Avec : k est un nombre impair non multiple de trois.

h_k : Composantes harmoniques d'ordre k

Donc le problème est de résoudre :

$$\begin{aligned} \cos(\alpha_1) - \cos(\alpha_2) + \dots + \cos(\alpha_C) &= \frac{\pi}{4} h_1 \\ \cos(5\alpha_1) - \cos(5\alpha_2) + \dots + \cos(5\alpha_C) &= \frac{5\pi}{4} h_5 \\ &: \\ \cos(n\alpha_1) - \cos(n\alpha_2) + \dots + \cos(n\alpha_C) &= \frac{n\pi}{4} h_n \end{aligned} \quad (II - 33)$$

II.5-MLI boucle fermée

II.5.1- Contrôleur de courant [29]

Le contrôleur de courant doit répondre à des critères en particulier, le contrôle instantané de la forme d'onde du courant et la haute exactitude de poursuite.

En effet, trois stratégies MLI de contrôle de courant les plus communes pour atteindre cet objectif sont : la commande MLI prédictive, la commande MLI à comparaison avec une rampe, et la commande MLI par hystérésis.

La commande prédictive consiste à prévoir au début de chaque période KT de modulation le vecteur de tension en fonction du vecteur de l'erreur de courant donné à l'instant $(K-1)T$ et des paramètres de la machine, afin de réduire au minimum l'erreur de courant, mais elle est complexe à mettre en application, elle exige une bonne connaissance des paramètres de la machine et une réponse transitoire relativement faible.

Dans la stratégie de contrôle de courant par comparaison avec une rampe, on utilise trois compensateurs d'erreurs PI produisant les tensions de références. En accord avec le principe de MLI sinusoïdale, une comparaison avec un signal triangulaire produit les signaux de commande de l'onduleur, l'inconvénient principal de cette technique est l'erreur de poursuite (d'amplitude et de phase) et la réponse du système peut être affectée par la stabilité de la boucle de régulation qui dépend à son tour des paramètres de la charge.

Le contrôle de courant par hystérésis est la technique la plus simple, utilisée pour le contrôle des courants dans les systèmes d'entraînement à haute vitesse et cela à cause de la simplicité de la mise en œuvre, la robustesse, l'exactitude en poursuite de courant de référence et une dynamique extrêmement bonne.

II.6-Conclusion

Les techniques de MLI ont été l'objet de recherches intensives, un nombre important de méthodes, différentes de par leurs concepts et leurs performances, ont été développées. Le choix d'une technique dépend du type de machine à commander, de la gamme de puissance, des semi-conducteurs utilisés pour l'onduleur et de la simplicité d'implantation de l'algorithme. Ce sont finalement des critères de coût et de performance qui vont déterminer ce choix.

Les critères de performances permettent d'évaluer et de comparer les qualités des différentes techniques PWM. Ils se résument en l'indice de modulation, le facteur de distorsion harmonique et le spectre harmonique de courant.

Dans ce chapitre, nous avons présenté quelques stratégies de modulation en largeur d'impulsion pour la commande de l'onduleur de tension triphasée. Nous allons implémenter une de ces stratégies dans une carte à processeur DSP, pour ce faire, le chapitre suivant est consacré à la présentation du processeur DSP.

III.1-INTRODUCTION

Un DSP (Digital Signal Processor) est un type spécial de microprocesseur qui se caractérise par le fait qu'il intègre un ensemble de fonctions spéciales destinées à le rendre particulièrement performant dans le domaine de traitement de signal.

C'est un processeur dont l'architecture est optimisée pour effectuer des calculs complexes en un temps réduit, ce qui lui permet de traiter les données aussi rapidement que possible et générer des sorties en temps réel.

Les DSP sont utilisés dans la plupart des applications du traitement de signal en temps réel. On les trouve dans [30]:

- Le domaine des télécommunications**: modems, téléphones mobiles, récepteurs GSM...
- Le domaine militaire** : guidage de missiles, navigation, traitement radar...
- **Le domaine médical** : traitement d'image médicale (IRM, échographie...).
- Le domaine de l'électronique automobile** : équipement de contrôle moteur, diagnostique...
- Le domaine multimédia et grand public** : compression des signaux audio (lecteur mp3), compression des images (lecteur DVD, récepteur numérique).

En plus des DSP à usage général ou spectre large, les constructeurs commercialisent aussi des DSP réservés à des secteurs d'activités ciblées, c'est le cas du TMS320F28xx de Texas Instruments qui est destiné à des applications spécialisées dans le domaine de la commande industrielle en particulier le contrôle de la conversion d'énergie et la commande des moteurs électriques.

Le TMS320F28xx est un contrôleur de signal numérique DSC (Digital Signal Controller) : un nouveau type de μ contrôleur dont la puissance de traitement est délivrée par un cœur DSP relié à des périphériques embarqués dans la même puce.

En combinant la puissance de calcul d'un DSP avec de la mémoire et les périphériques dans un seul circuit intégré, nous obtenons la solution la plus efficace pour le contrôle en temps réel des systèmes embarqués.

Dans ce chapitre, nous allons décrire l'architecture du DSC TMS320F2812 ainsi que ses différents périphériques.

III.2.SPECIFICITES DES DSP

Les DSP sont des processeurs conçus et optimisés pour numériser et pour traiter des signaux numériques, la fonction principale d'un DSP est la fonction Multiply-ACcumulate(MAC) [31], c'est une multiplication suivie d'une addition et un stockage du résultat (fonction très utilisée dans les calculs d'asservissement et de filtrage).

1-L'opération MAC :

Presque tout les calculs de traitement numérique de signal se réduisent en une seule équation de base(III.1) qui est une somme des produits (SOP : Sum Of Products) :

$$y = \sum_{i=0}^n data[i].coef[i] \quad (III.1)$$

Cette équation est une répétition d'opérations arithmétiques de multiplications et d'additions.

Pratiquement tous les DSP permettent de lire une donnée en mémoire, effectuer une multiplication puis une addition, et écrire le résultat en mémoire, le tout en un seul cycle d'horloge, grâce à leur jeu d'instruction spécialisé. Un processeur classique nécessitera plusieurs cycles d'horloge pour effectuer la même séquence.

2-L'accès à la mémoire :

Une autre caractéristique des DSP est la capacité à réaliser plusieurs accès mémoire en un seul cycle. Ceci permet à un DSP de chercher en mémoire une instruction et ses données réalisant un MAC, et simultanément, d'y ranger le résultat du MAC précédent. Le gain de temps est évident.

3- Le pipeline :

Pour améliorer les performances de l'unité de traitement, les DSP les plus récents utilisent la méthode du pipeline. Elle consiste à imposer un ordre et un rythme dans le déroulement des instructions de manière à optimiser en rapidité leur exécution.

En un cycle processeur, les opérations élémentaires suivantes peuvent être exécutées en parallèle :

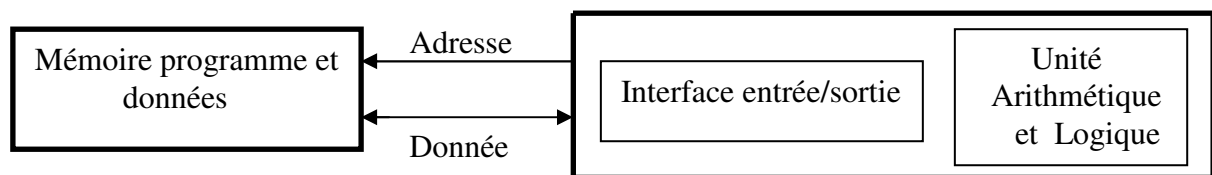
1. Aller chercher l'instruction en mémoire programme (*Fetch*) ;
2. Réaliser le décodage de l'instruction, et des adresses des opérandes (*Decode*) ;
3. Lire les opérandes en mémoire de données (*Read*) ;
4. Exécuter l'opération et écrire le résultat (*Execute*).

Afin de gagner du temps lors de l'exécution de séries d'instructions, il est nécessaire d'optimiser ces différentes étapes en les parallélisant.

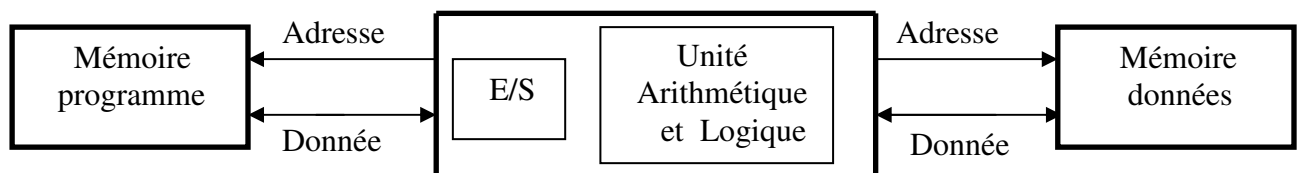
III.3-ARCHITECTURE DU TMS320F2812

L'architecture d'un processeur détermine d'une manière définitive les principales caractéristiques du processeur en particulier la rapidité d'exécution des instructions. Elle est liée au nombre de bus internes, qui sont des liaisons parallèles à N bits, aux opérations possibles sur les données transitant sur les bus et enfin à la puissance de calcul de l'unité centrale.

Il existe deux types fondamentaux de structures: «Von-Neumann » et « Harvard », telles que sont présentées par la figure III.1.



Architecture de type Von-Neumann



Architecture de type Harvard

Figure III.1.Représentation schématique des structures de Von-Neumann et de Harvard.

La différence principale entre les deux structures réside dans l'emplacement des données et des programmes, dans l'architecture « Von-Neumann » les données et le programme se partagent la même zone mémoire et le même bus, tandis que dans l'architecture « Harvard » les mémoires programmes et données sont séparées et l'accès à chacune des deux mémoires se fait par un bus distinct. Cette organisation permet de transférer l'instruction et la donnée simultanément, ce qui améliore les performances.

L'architecture du TMS320F2812 est de type Harvard modifiée, à l'intérieur, le DSP dispose de deux bus d'adresses et deux bus de données mais pour réduire le coût de la puce, ces deux bus ont le même accès de l'extérieur, et le transfert des données entre les bus internes et les bus externes s'effectue par un multiplexage temporel.

Suivant la représentation de données qu'ils peuvent supporter, les DSP sont divisés en deux familles : à virgule fixe (nombres fractionnels ou entiers classiques) ou à virgule flottante (mantisse et exposant). Le TMS320F2812 de la famille C281x est un DSP 32bits à virgule fixe principalement dédié à la commande et le contrôle.

III.4-COMPOSITION DU TMS320F2812

Le TMS320F2812 est un microcontrôleur mis en œuvre en associant un cœur DSP à des mémoires (RAM, ROM, FLASH), des timers et d'autres périphériques, la figure III.2 présente le schéma bloc des périphériques du DSC F2812 [31].

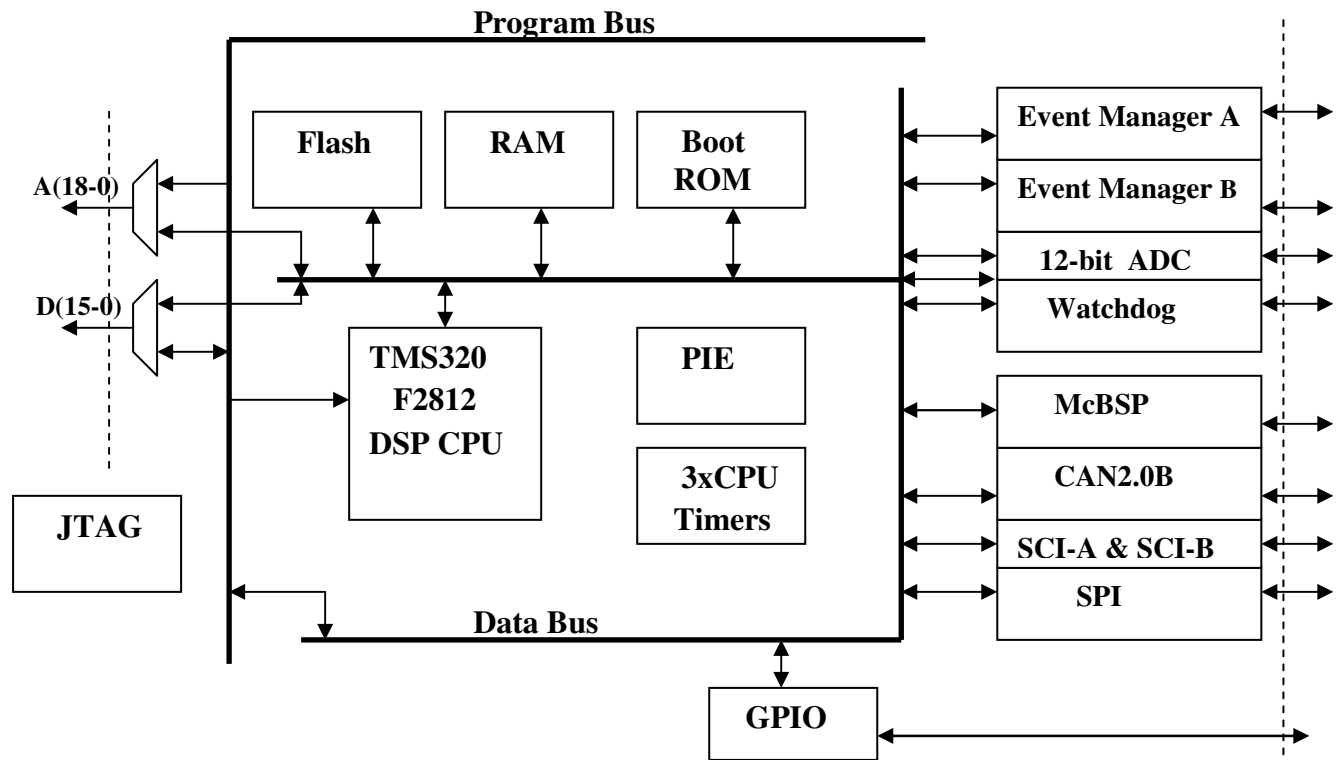


Figure III.2. Schéma bloc des périphériques du DSC320F2812

On remarque bien dans le schéma bloc que l'interface pour la connexion d'un dispositif externe ne dispose qu'un seul bus adresse et un bus donnée multiplexé (architecture HARVARD modifiée).

Ce DSC dispose d'un nombre important de périphériques qui lui permettent de :

- Échanger les données avec l'extérieur à l'aide des entrées/sorties d'utilisation générales (GPIO).
- Convertir les entrées analogiques en numérique par les 16 entrées d'un convertisseur ADC de 12 bits de résolution
- Exécuter les tâches des algorithmes de commande d'une manière hard pour simplifier la programmation, c'est le cas des deux gestionnaires d'événements A et B.
- Contrôler le déroulement d'exécution du programme par un chien de garde.

- Communiquer avec l'extérieur par des technologies implantées d'une manière hardware comme le CAN, l'interface de communication série SCI et l'interface de communication parallèle SPI.

III.4.1- L'unité centrale (cœur du DSP)

L'unité centrale du DSP (CPU) se compose d'une unité arithmétique et logique dont laquelle les instructions sont exécutées en un seul cycle d'horloge grâce à sa capacité de faire l'opération R-M-W (Read-Modify-Write), d'un multiplicateur hardware de 32bits et de 3 temporisateurs (timers) 32bits pour des utilisations spécifiques.

Comme tous les microcontrôleurs, la majorité des instructions sont de type registre à registre, c'est la raison pour laquelle Le cœur DSP dispose d'un nombre de registres auxiliaires associés à une unité arithmétique et logique spéciale pour registres (ARAU), ces registres sont utilisés aussi pour l'adressage indirect et le stockage temporaire des données.

Le gestionnaire d'interruption (PIE) permet une réponse rapide aux différentes interruptions, générées par des signaux externes ou bien par des événements internes.

Enfin l'interface JTAG est un outil très puissant d'échange de données en temps réel entre le cœur du DSP et un poste externe, cet outils permet le débogage des projets dans la phase de développement, il permet la visualisation des variables au moment d'exécution en temps réel.

La figure III.3 présente la structure interne du CPU F281x :

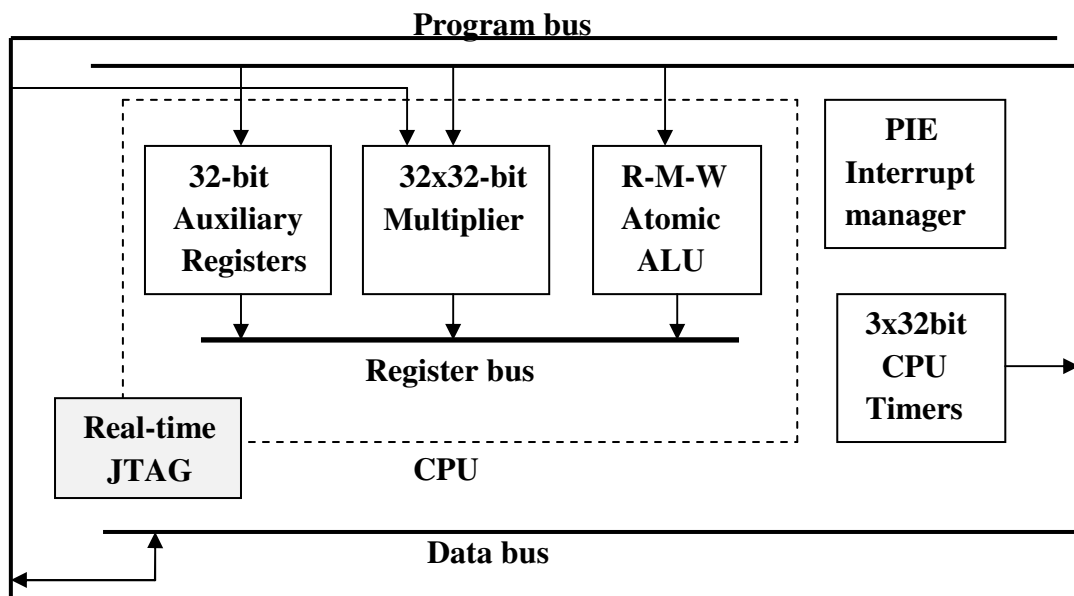


Figure III.3. Structure interne du processeur DSP.

III.4.2-Le module d'horloge (F2812 clock module)

Comme tout processeur moderne, le signal d'horloge est fourni par une horloge externe de faible fréquence (<35MHz) pour diminuer les perturbations électromagnétiques.

Un circuit PLL(Phase-locked loop) interne permet de générer des fréquences plus élevées en multipliant la fréquence d'horloge externe par des facteurs configurables par l'utilisateur.

La figure III.4 présente le principe de génération de l'horloge.

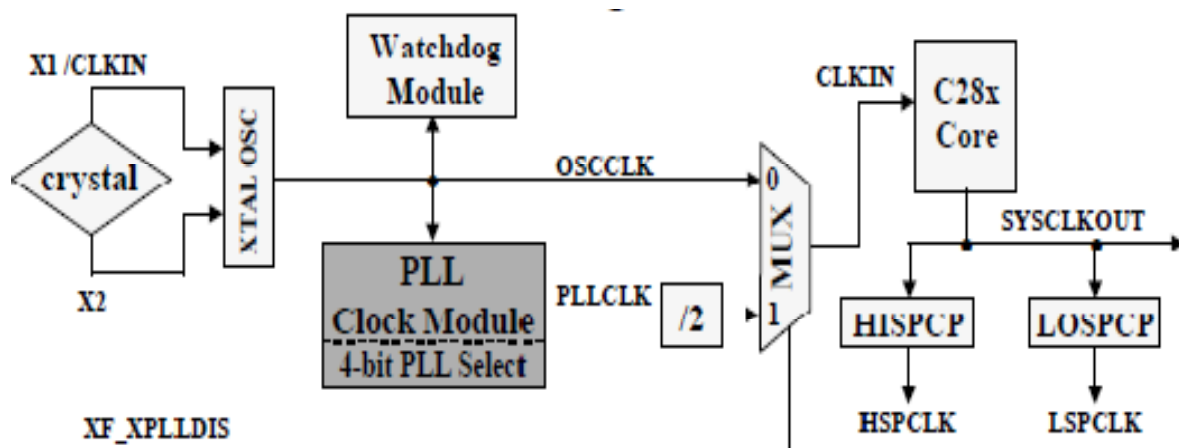


Figure III.4. Principe de génération du signal d'horloge

Deux registres HSPCLK(High-speed Clock Pre-scaler)et LOSPCP (Low speed Clock Pre-scaler) sont utilisés pour diviser la fréquence d'horloge et fournir la bonne fréquence pour le bon fonctionnement des périphériques.

Les horloges de chaque périphérique peuvent être activées / désactivées afin de réduire la puissance lorsque la consommation d'un périphérique n'est pas en cours d'utilisation.

Le F2812 dispose de 3 temporisateurs de 32bits qui sont alimentés par l'horloge interne (SYSCLKOUT), une fois un temporisateur activé, il délivre au CPU une interruption à chaque dépassement de capacité, le temps écoulé avant l'interruption peut être configuré grâce à un diviseur 16bits placé en amont avec le temporisateur, qui divise le signal d'horloge.

Le CPU Timer1 et le CPU Timer2 sont utilisés généralement pour des opérations du système temps réel du Texas Instruments «DSP/BIOS », tandis que le CPU Timer0 peut être utilisé dans des applications d'usage général.

III.4.3-Organisation de la mémoire

La carte mémoire du TMS320F2812 est composée d'une mémoire non volatile (flash), de cinq zones (M0, M1, L0, L1 et H0) de mémoire à accès unique par cycle(SARAM), d'une mémoire de démarrage (BOOTROM) et d'une mémoire OTP (One Time Programmable). Certaines de ces zones mémoires sont protégées par des mots de passe(CSM).

Tous les registres des périphériques sont regroupés dans des frames périphériques (PF0, PF1, PF2), le frame PF0 inclut les registres pour contrôler la vitesse de la mémoire FLASH, et l'accès au mémoire SARAM ; le frame PF1 contient la plupart des registres des périphériques alors que le frame PF2 est réservé pour le bloc du registre CAN.

La figure (III.5) présente l'organisation général de la mémoire.

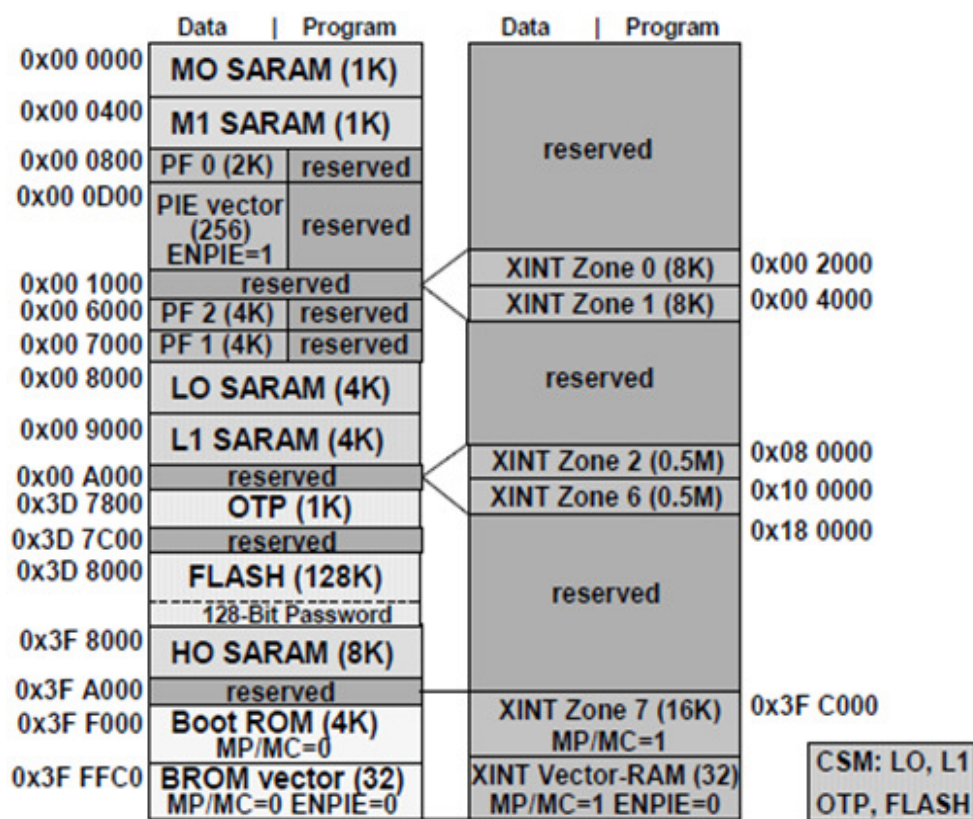


Figure III.5 La carte mémoire du TMS320F2812

Le F2812 peut accéder à la mémoire interne et externe de la puce, il utilise un bus d'adresse de données de 32bits et un bus d'adresse de programme de 22bits, il peut donc adresser 4 giga mots (mots de 16bits) de données et 4 méga mots de programme.

III.5-Périphériques du TMS320F2812

III.5.1-Les entrées sorties à usage général GPIO

Le F2812 possède 56 broches d’entrées sorties, la plupart des broches présentent des signaux multiplexés entre des entrées sorties à usage général et d’autres fonctions réservées. Si le signal périphérique ou la fonction n’est pas utilisée la broche peut être configurée comme GPIO. Les entrées sorties à usage général sont groupées en 6 ports (port A, B, D, E, F et G), tous les ports sont configurés en entrées, on peut ensuite programmer chaque broches séparément en entrées ou en sorties.

III.5.2- Le convertisseur analogique numérique ADC

Le F2812 support 16 canaux de conversion divisés en deux modules ADCINA et ADCINB, la conversion se fait par un pipeline de 12 bits qui contient un échantillonneur bloqueur pour l’échantillonnage simultané.

Les 2 modules peuvent travailler en cascade ou bien indépendamment au service des gestionnaires d’évènement A et B. Le résultat de la conversion de chaque canal est enregistré dans le registre ADCRESULTx correspondant. L’ADC possède deux séquenceurs de huit états SEQ1 et SEQ2. La figure III.6 présente le schéma bloc ADC en mode dual séquenceurs.

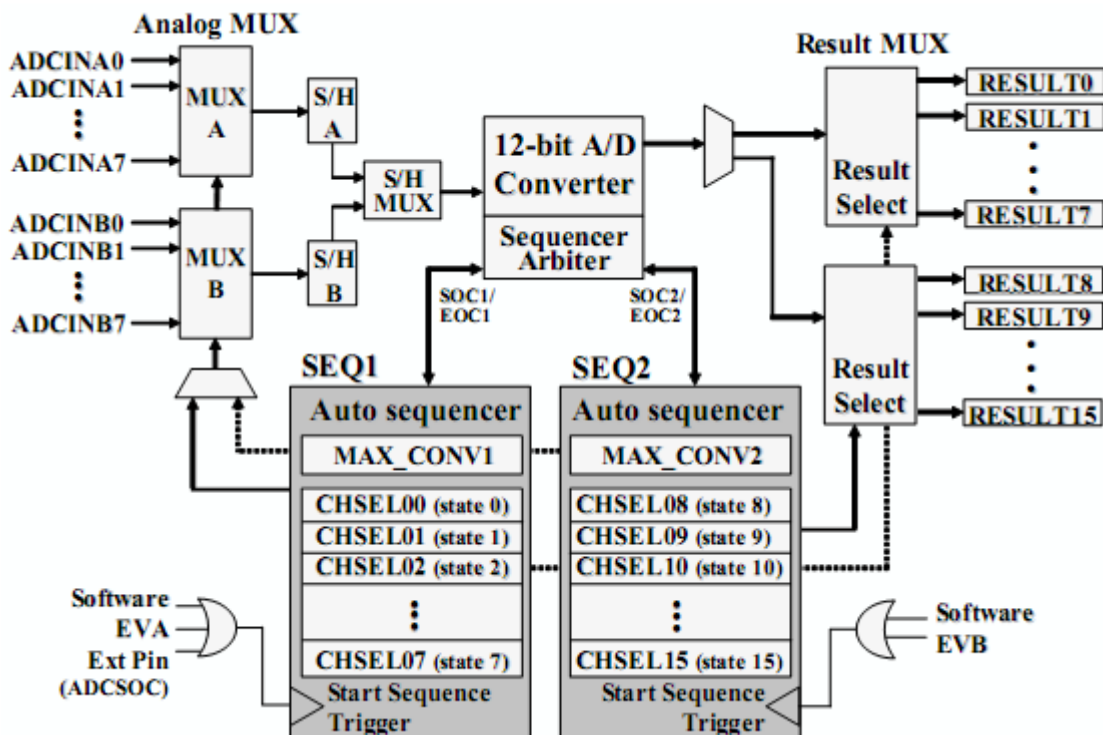


Figure III.6.Schéma bloc de l’ADC en mode dual séquenceurs.

III.5.3- Le chien de garde WATCHDOG

Un chien de garde est un temporisateur relié à l'entrée RESET du cœur DSP, à chaque cycle complet du temporisateur il génère une impulsion qui réinitialise le DSP. C'est à l'utilisateur de réinitialiser le compteur du chien de garde par software à un certain délai. L'utilisation du temporisateur chien de garde permet d'éviter les problèmes de blocages qui peuvent se produire dans certaines situations. La figure III.7 présente le schéma logique de réinitialisation du DSP.

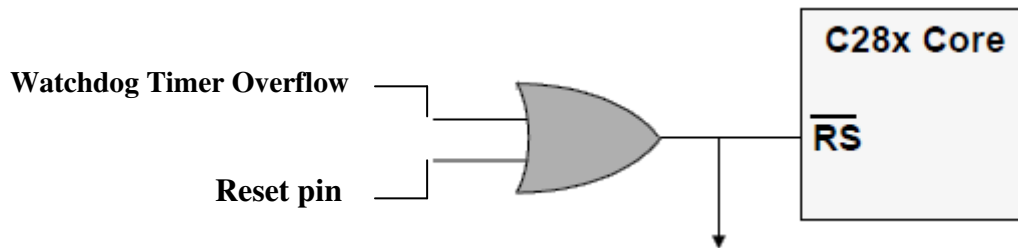


Figure III.7. Schéma logique de réinitialisation du DSP.

III.5.4- Les périphériques de communications

Le DSC F2812 contient 4 types de périphériques permettant de faire une communication série avec d'autres processeurs :

1-Le contrôleur CAN : le F2812 dispose d'une version améliorée nommée eCAN (enhanced Controller Area Network) qui est compatible avec le protocole CAN2.0B.

2-Port d'interface série SPI : c'est un port série de 16bits qui permet d'échanger les données d'une manière synchrone à des vitesses élevées, avec un périphérique externe ou avec un autre processeur, il permet aussi les communications « multidevices » par l'opération maître/esclave SPI.

3-Port série multi canal tamponné McBSP : utilisé pour les applications modem ou stéréo.

4-interface de communication série SCI: c'est une interface d'émission transmission asynchrone utilisée généralement suivant le protocole RS232.

III.5.5-Gestionnaire d'événement EV (Event Manager)

Le DSC TMS320F2812 possède deux gestionnaires d'événements (EVA et EVB) identiques et capable de fournir un grand nombre de fonctions particulièrement utiles dans le domaine de la commande et du contrôle des machines électriques. Ils permettent de piloter des tâches de synchronisation, générer des signaux MLI ou bien calculer la vitesse d'un moteur grâce à son compteur d'impulsions (pour un encodeur incrémental), la figure III.8 présente le schéma bloc du gestionnaire d'évènements [32].

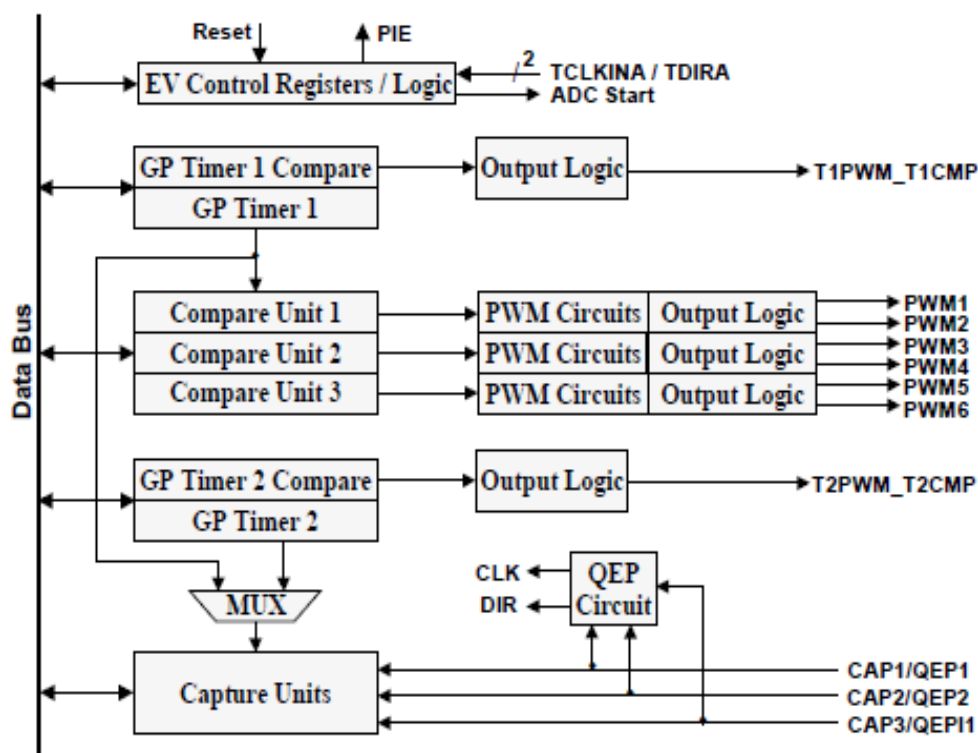


Figure III.8. Schéma bloc du gestionnaire d'évènements.

Chaque gestionnaire d'évènements contient deux temporisateurs d'usage général reliés à des comparateurs, de trois unités de comparaison, de trois unités de capture, d'une unité QEP -qui redéfinit les trois lignes d'entrées CAP pour être utilisées comme capteur de pulsation- et d'un registre de contrôle qui gère les interruptions et commande le convertisseur analogique numérique.

a-Les temporisateurs à usage général (General-Purpose Timers)

Chaque gestionnaire d'événement contient deux temporisateurs à usage général, 'GPT1, GPT2' pour EVA et 'GPT3, GPT4' pour EVB. Ils servent comme base de temps pour les différents blocs du gestionnaire d'événements.

La base du temps des temporisateurs peut être l'horloge externe, l'horloge interne ou bien l'unité QEP (Quadrature Encoder Unit).

Le plus important élément d'un temporisateur à usage général est son bloc de comparaison, ce bloc compare d'une façon continue le contenu d'un compteur avec la valeur d'un registre de référence, s'il y a une égalité entre les deux registres un signal est délivré par la sortie TxPWM. La figure III.9 présente le schéma bloc de l'un des deux temporisateurs à usage général du gestionnaire d'événements EVA.

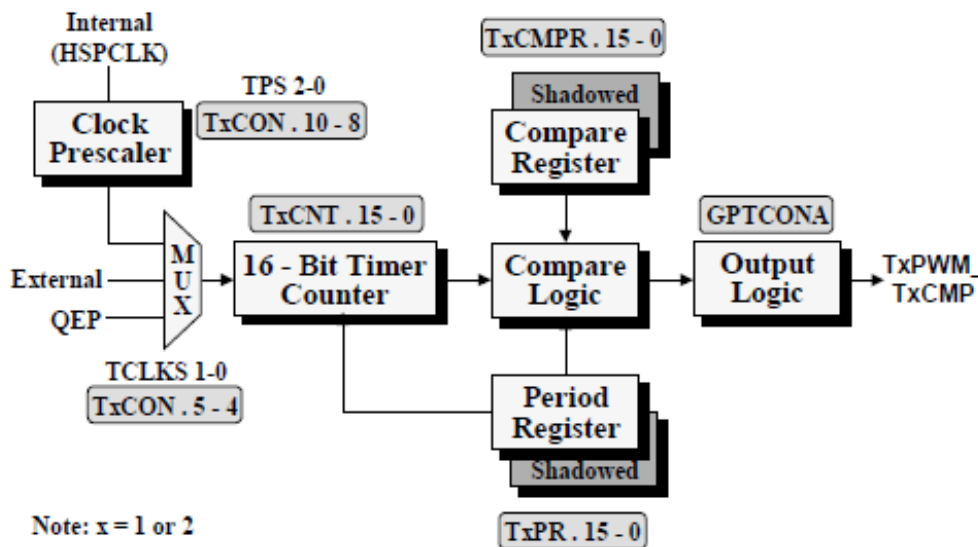


Figure III.9. Schéma bloc du temporisateur à usage général 1,2

Une autre fonctionnalité spécifique au TMS320F2812 est l'existence des registres fantômes (shadow) qui permettent de garder une copie du registre opérationnel, cette option est disponible pour le registre de comparaison et le registre de période, elle permet de préparer les nouvelles valeurs des deux registres pour la prochaine période sans écraser les valeurs actuelles.

b-Unité de comparaison (Full Compare)

Chaque unité contient trois registres de comparaison, Ces unités de comparaisons utilisent GP Timer1 (pour l'unité de comparaison de EVA) et le GP Timer3 (pour l'unité de comparaison de EVB) comme base de temps.

Le bloc central de l'unité de comparaison est un générateur de signaux MLI qui compare la valeur du GP Timer avec la valeur d'un registre de comparaison CMPR_x(x=1..6). Le principe de fonctionnement est similaire à la génération du signal TxPWM(x=1..4), sauf que le registre de comparaison change.

Chaque registre de comparaison CMPR_x(x=1..6) peut générer une paire de signaux PWM suivant la configuration du registre ACTR_x(x=A,B), il résulte 6 sorties PWM pour chaque gestionnaire d'événements ce qui est idéal pour la commande des onduleurs triphasés.

La figure III.10 présente le schéma bloc de l'unité de comparaison.

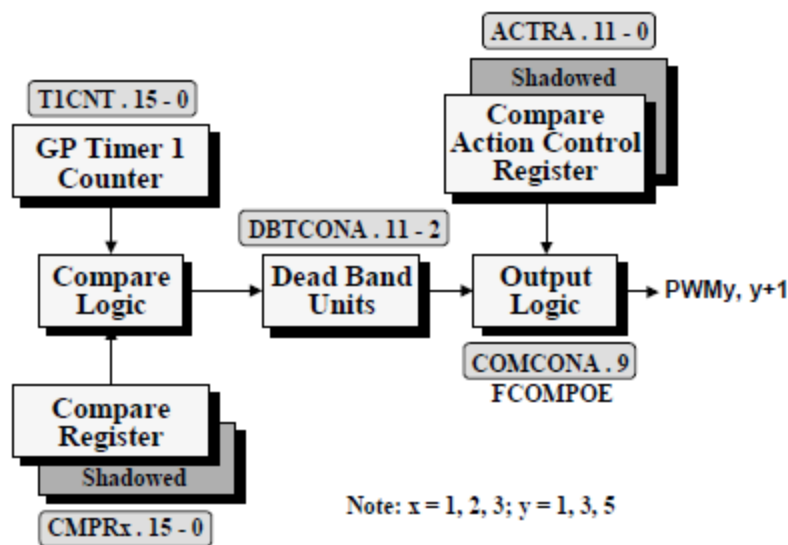


Figure III.10. Schéma bloc de l'unité de comparaison

L'unité de génération de bande morte « Deadband unit » produit deux sorties (avec ou sans zone morte) pour chaque sortie d'unité de compare. Les états de sortie du générateur de bande morte sont configurables et variables selon les besoins par le biais du registre du contrôle de bande morte DBTCON_x(x=A,B).

c-Unité de capture

L'unité de capture permet l'acquisition d'un signal logique, chaque gestionnaire d'événements possède une unité de capture avec 3 entrées, chaque entrée est associée à une broche de la puce.

La base de temps est sélectionnable par un multiplexeur pour être soit le temporisateur à usage general1 ou 2(pour EVA), ou bien le temporisateur à usage general3 ou 4(pour EVB).

Les utilisations possibles pour l'unité de capture sont :

- Mesure d'une largeur d'impulsion ou un signal numérique.
- Estimation de basse vitesse d'un axe tournant.
- Démarrage automatique d'une conversion analogique numérique (ADC) par le biais de la troisième entrée de l'unité de capture CAP3.

d-Encodeur quadrature QEP

L'unité QEP est exclusivement utilisée pour connaître la position et la vitesse d'un moteur à partir des signaux provenant d'un circuit encodeur monté sur l'axe de rotation du moteur.

Le circuit encodeur se compose d'une roue équipée de trous espacé d'un angle θ , d'une source lumineuse(LED) et de deux photodiodes espacées de $\theta/4$ comme le montre la figure III.11.

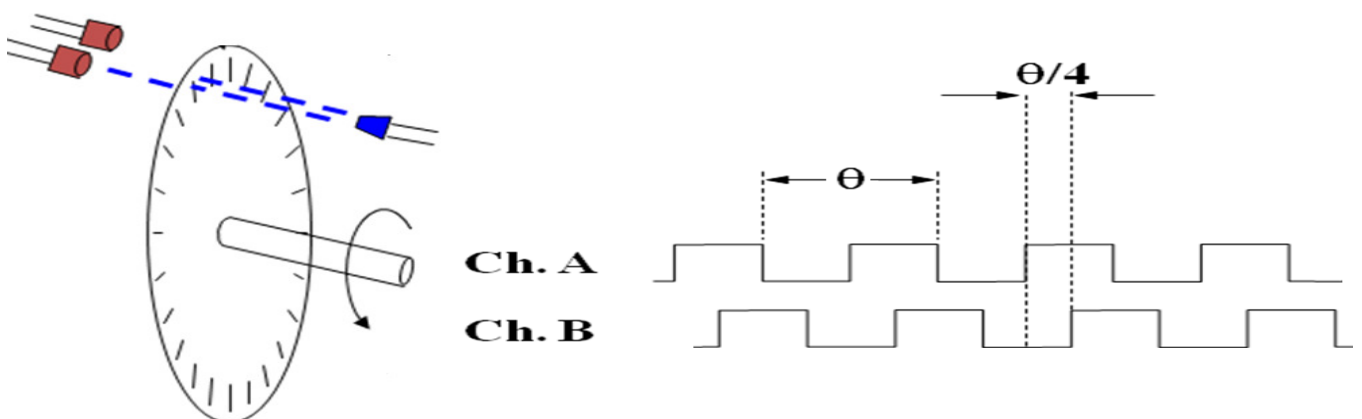


Figure III.11.Principe de l'encodeur quadratique

La relation de temps entre les sorties du canal A et B conduit à une machine à quatre états. Selon la séquence d'états et la vitesse d'alternance, le GP Timer 2/4 est décrémenté ou incrémenté figure III.12. En lisant et en comparant cette information à un intervalle fixe, on obtient donc la vitesse et/ou la position.

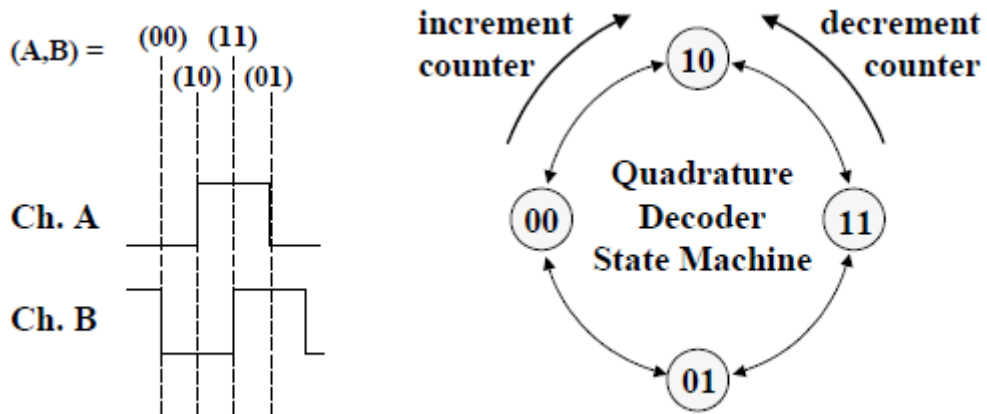


Figure III.12. Détermination de position par un signal quadratique.

Deux entrées capture CAP1 & CAP2 pour l'EVA et CAP4 & CAP5 pour l'EVB peuvent être utilisées comme interface entre le circuit QEP et l'encodeur en quadrature –figure III.13- avec une parfaite synchronisation.

Grâce aux registres EXTCONA et EXTCONB, le circuit QEP utilisé CAP3 et CAP6 de l'EVA et l'EVB respectivement comme unité de capture index.

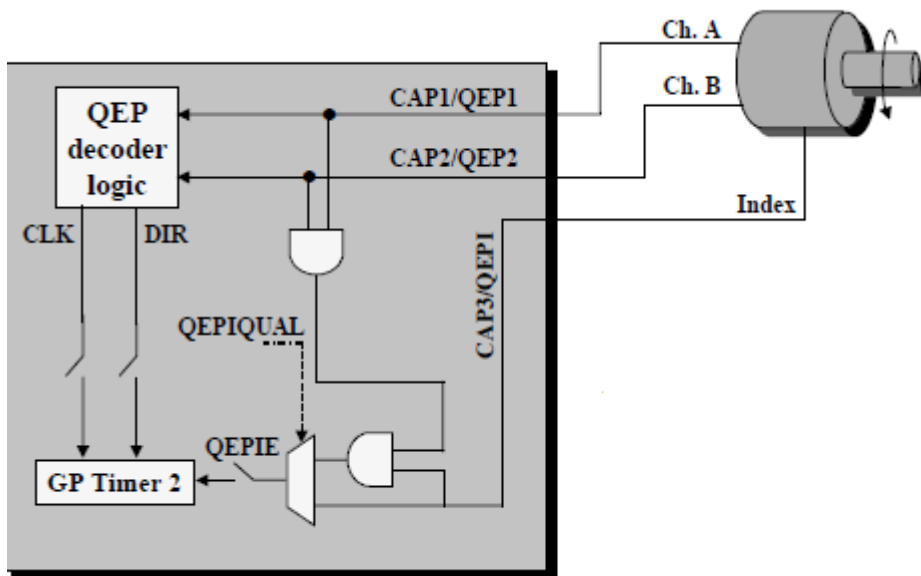


Figure III.13 Connexion de l'encodeur aux entrées QEP

III.6-LES INTERRUPTIONS DU TMS320F2812

Une interruption est capable d’interrompre le déroulement d’un programme pour exécuter automatiquement une routine de service en réponse à un événement matériel (externe) ou logiciel (interne), la figure III.14 présente les différentes sources d’interruptions.

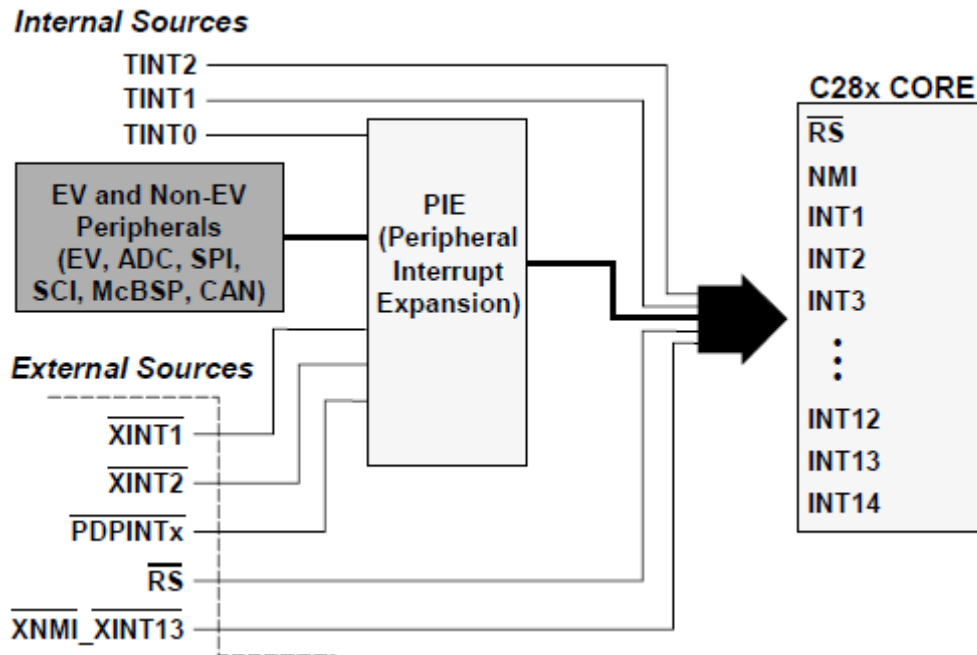


Figure III.14. Différentes sources d’interruptions

Le cœur DSP dispose de deux interruptions non masquables «RS et NMI » et 14 interruptions masquables. Pour permettre la requête d’une interruption masquable deux interrupteurs doivent être activés (IER et INTM) comme le montre la figure III.15 [31].

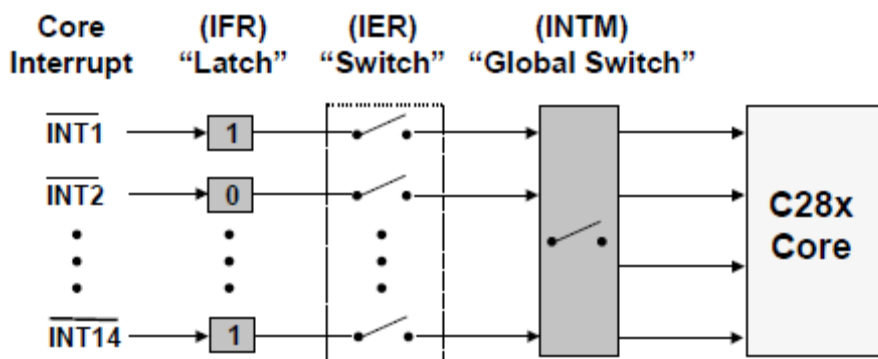


Figure III.15.Activation d’une interruption masquable.

Le TMS320F2812 a un grand nombre de sources d'interruptions (96 sources d'interruption) mais seulement 14 interruptions masquables entrent au cœur du DSP. Pour prendre en considération toutes les interruptions les 96 sources sont regroupées en 12 lignes d'interruptions (8 sources par ligne) grâce au périphérique d'extension des interruptions PIE. Pour activer les différents sources nous utilisons les registres PIEIFRx et PIEIERx, comme le présente la figure III.16.

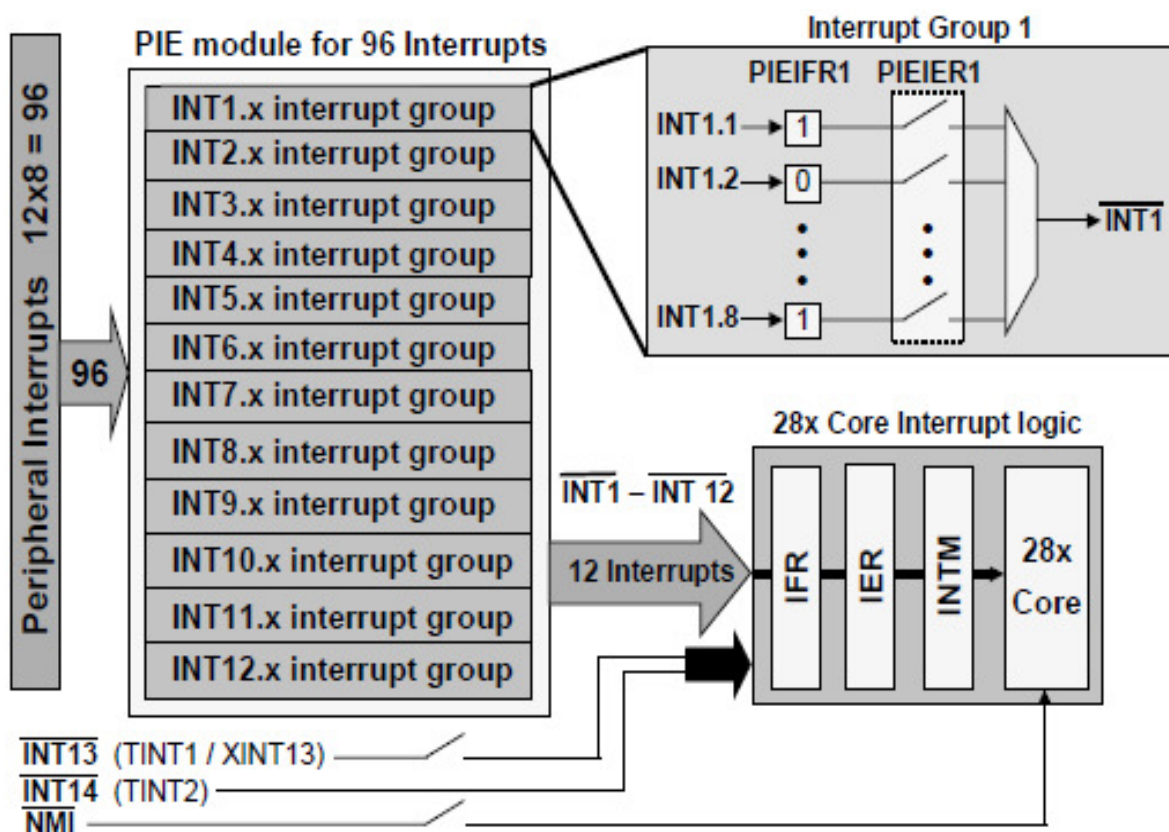


Figure III.16. Périphérique d'extension des interruptions.

Chaque interruption est liée à un vecteur d'interruption de 32bits qui localise l'emplacement de la routine à exécuter une fois l'interruption déclenchée. Ce vecteur appartient à une table d'interruptions qui contient tous les vecteurs d'interruption.

Les interruptions sont exécutées suivant leurs priorités, si deux interruptions déclenchent aux même temps, c'est la plus prioritaire qui sera exécutée. Une fois une interruption exécutée c'est au développeur de remettre un accusé de réception à la fin de sa routine pour permettre la prise en considération d'autres interruptions.

III.7-CONCLUSION

Dans ce chapitre nous avons donné une présentation générale de l'architecture du microcontrôleur du Texas Instruments le DSC TMS320F2812 et les modules spécifiques dont il est constitué.

Les avantages d'utilisation d'un DSP au lieu d'un microprocesseur/microcontrôleur classique sont :

- Leurs fonctionnalités suivant le domaine ciblé par le constructeur du DSP par exemple le TMS320F2812 est conçu spécialement pour la commande et le contrôle des machines électriques dans l'environnement industriel.
- Leur bon rapport qualité/prix.
- Leur vitesse d'exécution élevée et leurs fonctionnalités adaptées au développement temps réel.
- Leur robustesse et leur insensibilité aux variations de température et au vieillissement.
- Leur grand nombre d'entrées/sorties qui facilite l'adaptation à plusieurs applications.
- Leur flexibilité et souplesse de modification, il suffit de changer le programme sans modification matérielle.

Créer une application DSP consiste à implanter un programme en langage évolué (en général langage C) en utilisant les outils matériels et logiciels appropriés. Les difficultés principales du développement DSP sont :

- L'architecture du DSP qui est fortement spécialisée.
- La technique du traitement numérique du signal qui nécessite la maîtrise d'outils mathématiques adaptés.
- La dernière difficulté se rapporte à la manière de programmer le DSP de façon à utiliser aux mieux les ressources de son architecture, c'est l'adéquation algorithme-architecture.

Le chapitre suivant est consacré à l'implantation de quelques stratégies de commande d'onduleurs MLI dans le processeur de traitement numérique TMS320F2812.

IV.1-INTRODUCTION

La modulation en largeur d'impulsion est la technique la plus puissante dans la commande des onduleurs. Avec le développement et la disponibilité des DSP performants et pas chers, des algorithmes de contrôle compliqués peuvent être implémentés sur des cartes de développements à base de DSP caractérisées par leur grande vitesse d'exécution.

Notre but est d'implémenter une des stratégies de modulation en largeur d'impulsion sur un microcontrôleur DSP. Le TMS320F2812 est le DSP le mieux adapté pour la génération des signaux PWM grâce à ses fonctionnalités et ses périphériques spécialisés dans la commande des moteurs et machines industriels [33] [34].

La stratégie de modulation intersective à échantillonnage régulier est choisie pour être implémentée dans le processeur DSP, pour ce faire une carte de développement à base de DSP est utilisée pour permettre la programmation et le bon fonctionnement de ce dernier, une carte d'interface est réalisée pour l'adaptation des signaux DSP avec l'application souhaitée et la protection de la partie commande.

L'implémentation des algorithmes MLI peut se faire suivant deux méthodes différentes, la première consiste à développer directement un projet dans l'environnement de programmation délivré par le Texas Instrument qui porte le nom de CCS (code composer studio).

La deuxième méthode est le développement de l'algorithme de commande graphiquement sous Matlab/Simulink à l'aide des diagrammes blocs disponibles dans les bibliothèques, le code est généré automatiquement par le RTW (real time workshop) et transféré au DSP par le lien du CCS [35].

Dans ce chapitre nous présentons les outils de développements matériels -la carte de développement ezdspF2812 basée sur le TMS320F2812 et la carte d'interface- et une description du processus d'implémentation de la stratégie MLI par les deux méthodes précédemment évoquées est faite.

IV.2-Carte de développement eZdspF2812

Chaque processeur a besoin d'un environnement adéquat pour son bon fonctionnement (alimentation, horloge...), Spectrum digital a conçu la carte de développement eZdspF2812 pour permettre l'exploitation des fonctionnalités du DSP TMS320F2812 de Texas Instruments.

Cette carte connue par le nom de DSK (Dsp Starter Kit) permet au développeur d'examiner la possibilité d'implémenter et d'exécuter ses programmes et évaluer la compatibilité du TMS320F2812 aux besoins de son application [36].

La figure IV.1 présente la photo de l'eZdspF2812.

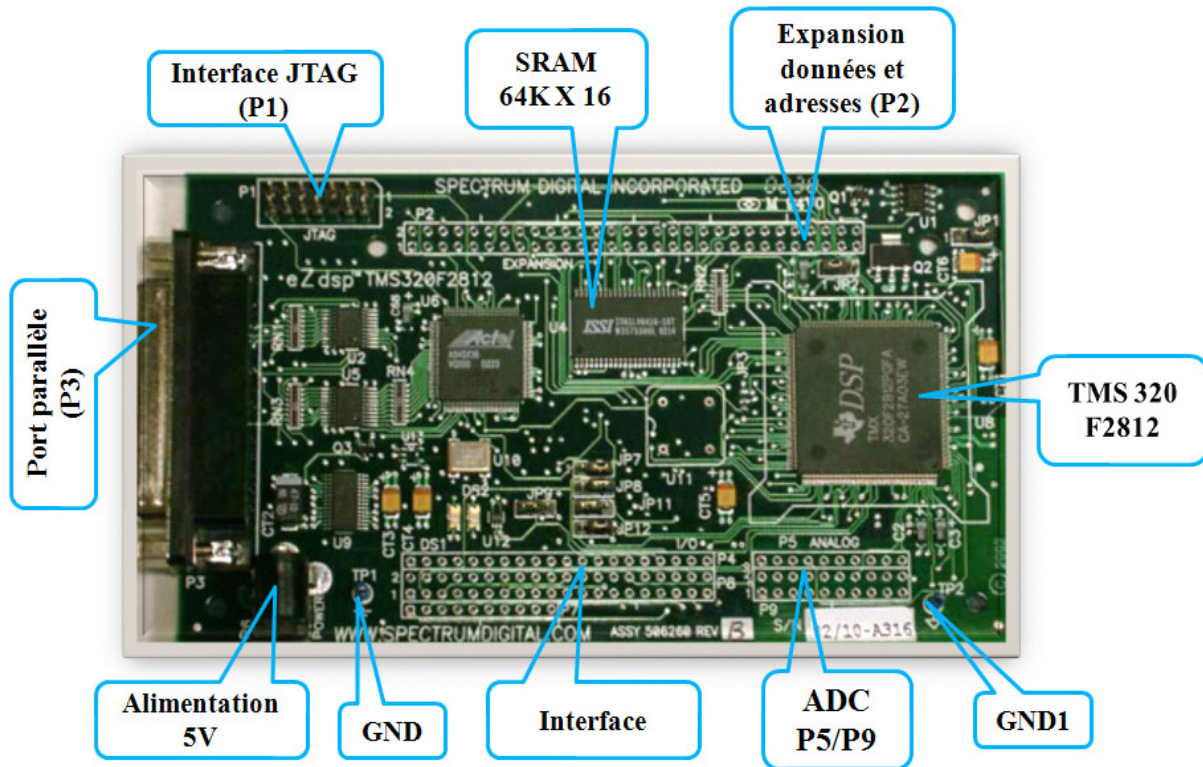


Figure IV.1 Photo de l'eZdspF2812

Comme le montre la figure l'eZdspF2812 est constitué de :

- Un processeur DSP TMS320F2812 avec une vitesse d'exécution de 150MIPS.
- Un contrôleur JTAG.
- Une horloge de fréquence 30Hz.
- Deux connecteurs d'extensions entrées sorties.
- Une alimentation 5V assurée par un adaptateur de tension.
- Une mémoire SRAM 64k x16.
- Un port parallèle avec interface JTAG.
- Un pilote pour TI F28xx CCS.

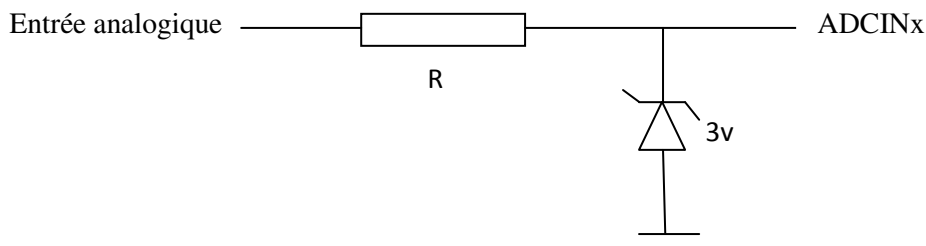
IV.3-LA CARTE D'INTERFACE

Le DSP TMS320F2812 supporte des tensions d'entrées sorties de l'ordre de 3.3v, qui ne sont pas suffisante pour assurer la commandes des commutateurs, d'où la nécessité d'un circuit d'interface qui adapte les tensions de sorties du DSP avec les besoins de notre application.

La carte d'interface est composée de deux circuits indépendants, le premier protège les entrées du convertisseur analogique-numérique des tensions supérieurs à 3v, le deuxième circuit permet de commander les interrupteurs de l'onduleur.

IV.3.1-Circuit d'interface du convertisseur A/N

La figure IV.2 représente le circuit de protection des entrées du convertisseur analogique numérique.



FigureIV.2 circuit de protection des entrées ADC

IV.3.2-Circuit d'interface avec l'onduleur

Le circuit d'interface comporte deux étages :

- L'étage mise en forme du signal de sortie.
- L'étage d'isolations galvanique.
- L'étage des drivers des igbts.

La figure IV.3 présente le circuit d'interface entre la sortie du DSP et l'onduleur.

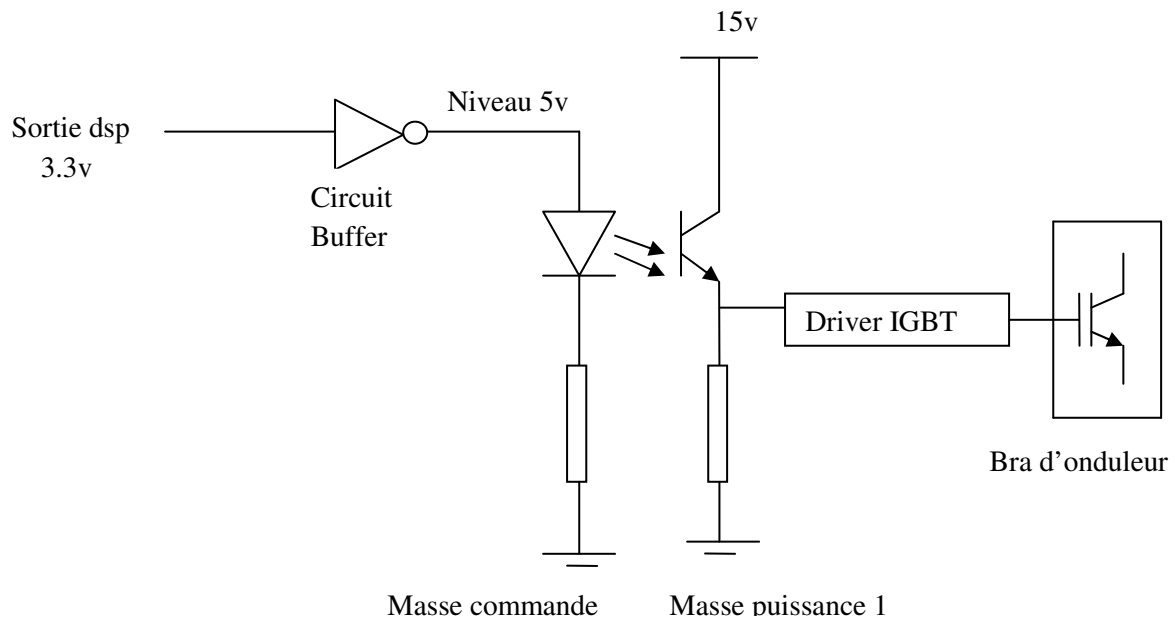


Figure IV.3 Le circuit d'interface

Le buffer utilisé est le circuit intégré 74ls16, il permet d'élever les tensions du DSP au niveau TTL.

L'isolation galvanique est assuré par un circuit spécialisé HCPL-3120. Le HCPL-3120 est un optocoupleur avec un driver de grille. Il contient une LED GaAsP couplée optiquement à un circuit intégré avec un étage de puissance. Il est adapté pour la commande des IGBTs et MOSFETs.

Les drivers des interrupteurs de l'onduleur doivent être alimentés par des alimentations flottantes pour remédier aux courts-circuits figure IV.4.

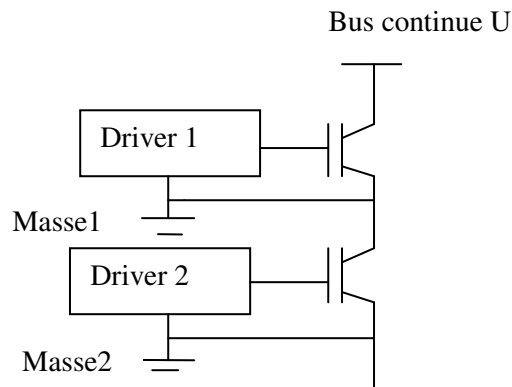


Figure IV.4 Nécessité des alimentations flottantes

IV.4- Logiciel de développement code composer studio

Le code composer studio est une plate forme de développement conçue par le Texas Instruments pour la programmation et le débogage des processeurs de traitement de signal DSP.

Il contient un éditeur et un compilateur de code des langages C/C++ et assembleur, un pilote pour le chargement du programme sur la carte désirée et des outils pour la visualisation et l'analyse des registres du DSP en temps réel.

La figure IV.5 représente l'interface graphique code composer studio.

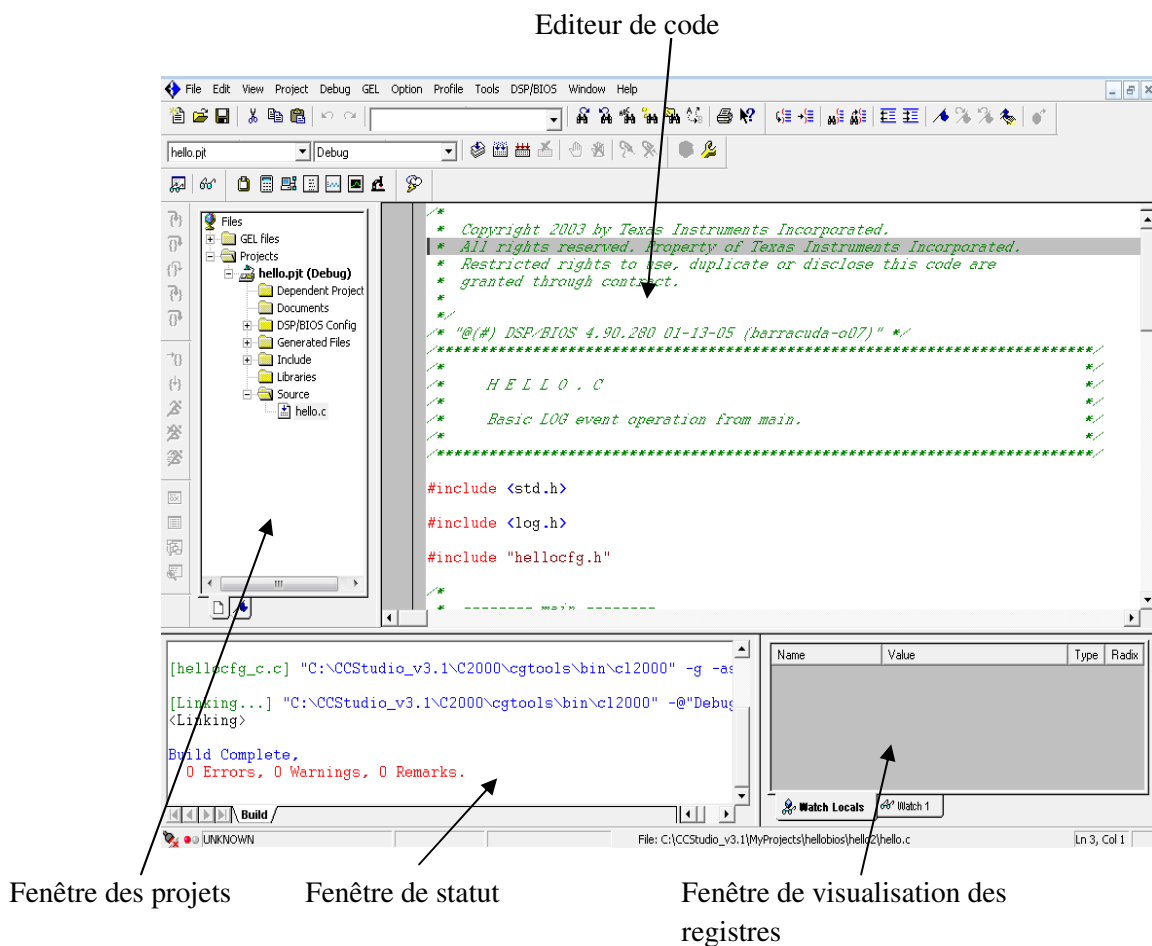


Figure IV.5. Interface graphique code composer studio CCS

IV.5-Implémentation d’une MLI intersective régulière par le CCS

Le principe de la MLI intersective est présenté au chapitre II, la figure IV.6 illustre le schéma de base de la MLI intersective.

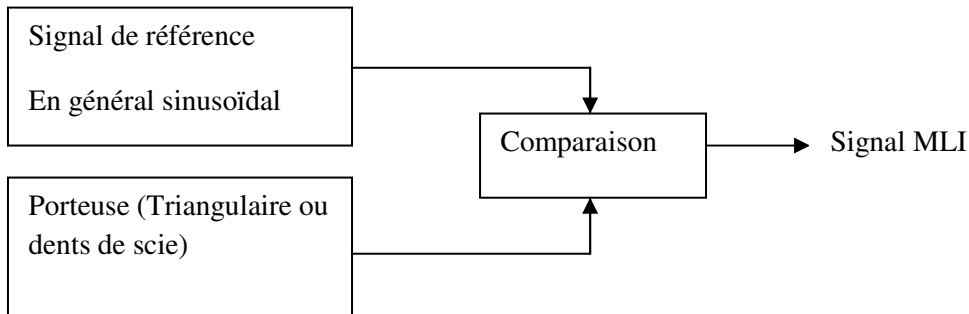


Figure IV.6. Principe de la modulation intersective

IV.5.1-Génération de la porteuse

Le circuit PWM intégré du TMS320F2812 donne la possibilité de générer un signal de forme triangulaire ou dents de scie qui va nous servir comme porteuse. Ce signal est une répétition des séquences d’incrémentatation et de dés incrémentatation d’un compteur T1CNT.

La forme triangulaire ou dents de scie est choisie à l’aide du registre du control T1CON [37].

La figure IV.7 présente la forme de la porteuse triangulaire.

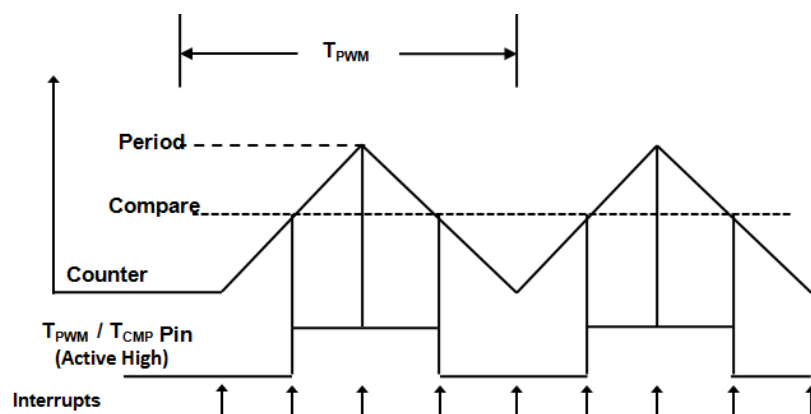


Figure IV.7. porteuse triangulaire timer en mode compteur décompteur

La comparaison de la porteuse se fait automatiquement avec les registres de comparaison CMPRx, il résulte de cette comparaison plusieurs événements qui peuvent déclencher des interruptions (dépassement de capacité du compteur, compteur égale à 0, compteur égal à la référence et compteur égal à la période) figure IV.7.

La fréquence de la porteuse est donnée par [31] :

$$fp = \frac{fcpu}{k * T1PR * TPS * HISPCP} \quad (IV.1)$$

Avec :

fp : Fréquence de la porteuse.

fcpu : Fréquence du processeur égale à 150MHz

T1PR : La période qui définit la valeur max du compteur

TPS : Pré diviseur du temps,(configuré par le registre T1CON)

HISPCP : pré diviseur de haute vitesse d'horloge.

Le facteur *k* est égal à 1 si la porteuse est de la forme dents de scie et à 0 si la porteuse est triangulaire.

IV.5.2-Génération de la référence sinusoïdale

La fonction $\sin(x)$ existe dans les bibliothèques du langage C et peut être implémentée par l'ajout de l'entête 'math.h' qui se trouve à la bibliothèque 'math.lib' à notre programme.

Le problème c'est que les fonctions trigonométriques sont des fonctions à virgule flottante par contre notre DSP(le TMS320F2812) est un processeur à virgule fixe ce qui amène le compilateur à générer beaucoup d'instruction pour calculer la valeur du sinus.

Cela nécessite un temps important ce qui pose un problème pour les applications utilisant la notion de temps réel.

La solution à ce problème est l'utilisation des ressources du DSP TMS320F2812, le constructeur a pré implémenté les valeurs de la fonction sinusoïdal dans une table de 512 valeurs appelée 'lookup table', cette table est figée dans la mémoire BootROM à partir de l'adresse 0x3FF000.

La figure IV.8 présente la forme de la sinusoïde générée par les valeurs de la table à l'aide de l'outil de visualisation Graph tools.

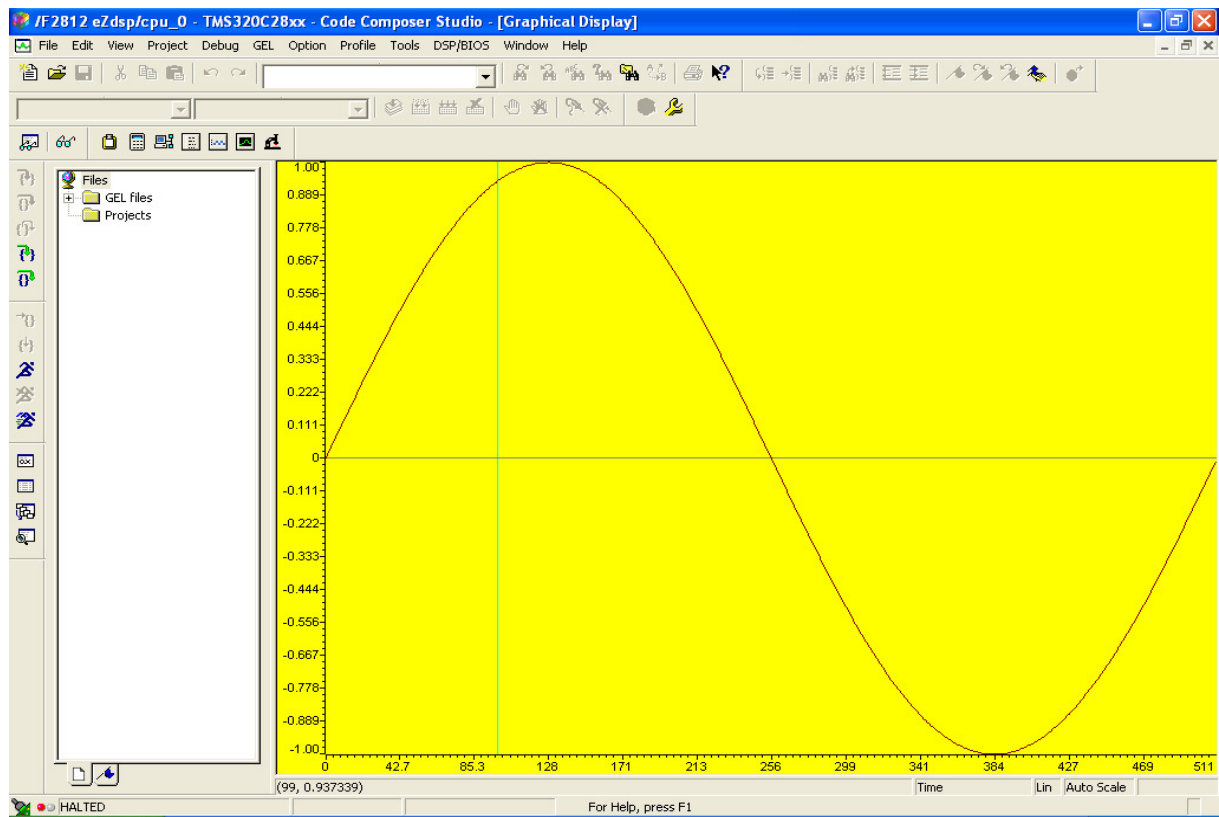


Figure IV.8 visualisation de la sinusoïde générée par la lookup table

La lookup table contient 512 nombres de 32bits, soit une résolution de $\frac{360}{512} = 0.7$ degré. Ces nombres sont exprimés en format IQ30.

IQ30 est une représentation des nombres fractionnaires de 32 bits utilisant les propriétés de la bibliothèque 'IQmath', il sépare le nombre de 32 bits en une partie entière de 2 bits et une partie fractionnaire de 30 bits.

La figure IV.9 illustre la méthode d'obtention des valeurs des nombres exprimés en IQ30.

Bit 31	Bit30	Bit29	Bit28	Bit27	Bit26	Bit25	Bit24
$(-1).2^1$	1.2^0	1.2^{-1}	1.2^{-2}	1.2^{-3}	1.2^{-4}	1.2^{-5}	1.2^{-6}

Figure IV.9 représentation des nombres sous format IQ30

IV.5.3-Implémentation de la MLI régulière symétrique

La figure IV.10 représente le principe d’obtention de la MLI régulière symétrique.

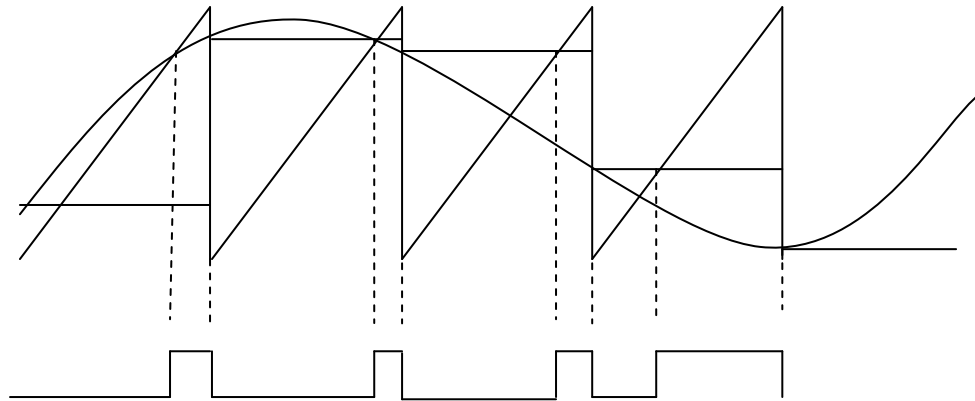


Figure IV.10. Principe d’obtention de la MLI régulière symétrique

La porteuse dents de scie est générée par le compteur, elle peut avoir des valeurs entre 0 et la valeur du registre T1periode, donc une mise en forme du signal sinusoïdale est faite pour lui affecter des valeurs positives et inférieures à T1periode.

La méthode de génération de la MLI est d’accéder à la table sinus à chaque période et affecter la valeur de la sinusoïde au registre de comparaison CMPR.

La fréquence du signal sinusoïdal de référence dépend de la porteuse, parce que la mise à jour de la référence est faite à chaque fin de période de la porteuse.

Autre facteur qui affecte la fréquence du signal référence, c’est le nombre d’échantillons de la sinusoïde dans une période de la porteuse, ce facteur définit le ratio de fréquence P évoqué en chapitre III.

$$P = \frac{512}{\text{nombre d'échantillons par periode}} \tag{IV.2}$$

Et la fréquence du signal de référence est donnée par :

$$f_{sin} = \frac{f_{porteuse}}{P} \tag{IV.3}$$

Pour l'implémentation du MLI régulière avec porteuse triangulaire, il suffit de configurer le compteur en option up/down.

La mise en forme de la fonction sinusoïdale est faite de la manière suivante figure IV.11:

- On ajoute un offset de 1 à la fonction sinusoïdale pour adapter la valeur aux valeurs du compteur qui n'admet pas de valeur négative.
- On multiplie cette valeur par le demi de la période pour calibrer la sinusoïde avec le registre T1CNT qui varie entre 0 et T1periode.
- On retranche cette valeur de T1periode pour avoir un grand rapport cyclique pour les grandes valeurs du sinus et un petit rapport cyclique pour les petites valeurs.
- On charge la valeur résultante dans le registre CMPRx.

Donc :

$$CMPRx = T1PR - (\sin[i] + 1) \cdot \frac{T1PR}{2} \quad (IV.4)$$

L'utilisation de la table sinus, nous oblige à utiliser les fonctions de la bibliothèque IQ-math pour implémenter cette équation.

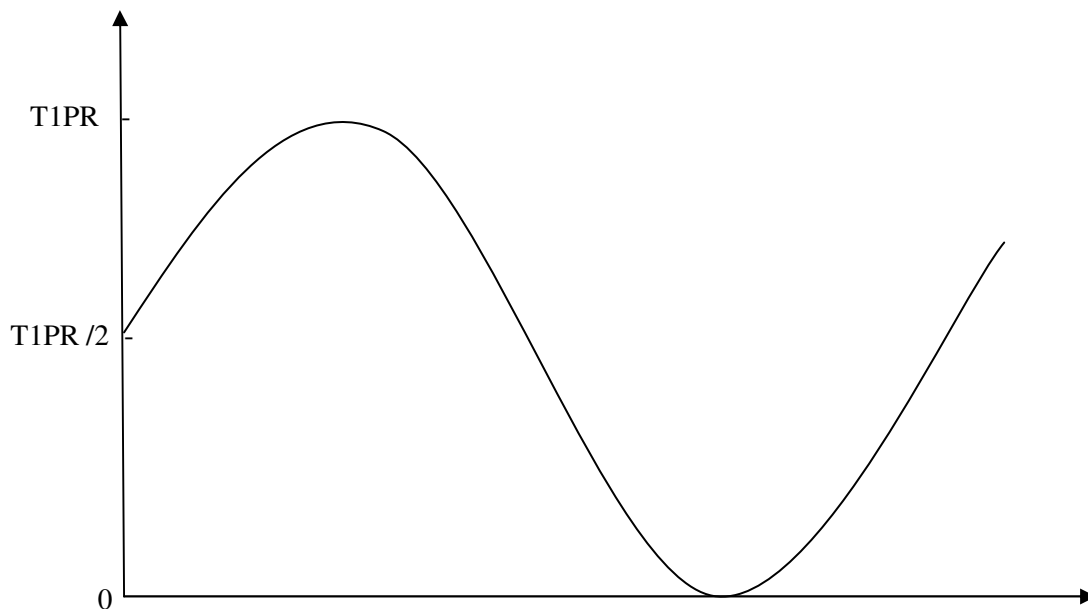


Figure IV.11.mise en forme de la fonction sinus table

IV.5.4-Implémentation de la MLI régulière symétrique

La porteuse de la MLI symétrique est toujours triangulaire cette stratégie ne peut pas s'appliquer à une porteuse dents de scie.

Le principe est d'échantillonner le signal de référence deux fois par période à chaque sommet de la porteuse, pour ce faire deux interruptions sont utilisées :

L'interruption T1underflow et l'interruption T1periode, à chaque interruption est associée une routine pour la mise à jour de la valeur de la référence à partir de la sinusoïde.

IV.6-Application aux systèmes triphasés

Un système triphasé nécessite 6 commandes MLI, une pour chaque interrupteur. Ces commandes MLI ont la même base qui est le compteur T1.

Les trois sorties MLI : PWM1, PWM3, PWM5 sont déphasées de $2\pi/3$, ce déphasage peut être traduit par un branchement à la table sinus éloigné de 170.

Les trois sorties restantes : PWM2, PWM4, PWM6 sont les complémentaires des trois premières sorties MLI, le DSP peut les générer sans faire de calculs grâce au registre ACTRA.

Pour la commande des onduleurs le problème de court-circuit dû à la différence entre le temps d'ouverture et de fermeture des composants de puissance est posé. Le TMS320F2812 dispose d'un registre **DBTCONA** qui permet de créer une zone morte d'une manière hard entre les deux commandes du même bras d'onduleur.

La figure IV.12 présente le principe d'ajout des temps morts entre les deux commandes du même bras d'onduleur.

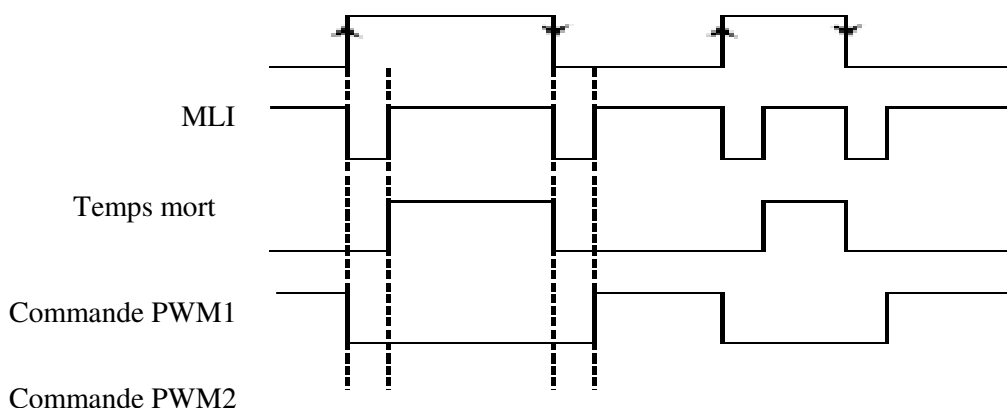


Figure IV.12.principe de l'introduction du temps mort par le DSP

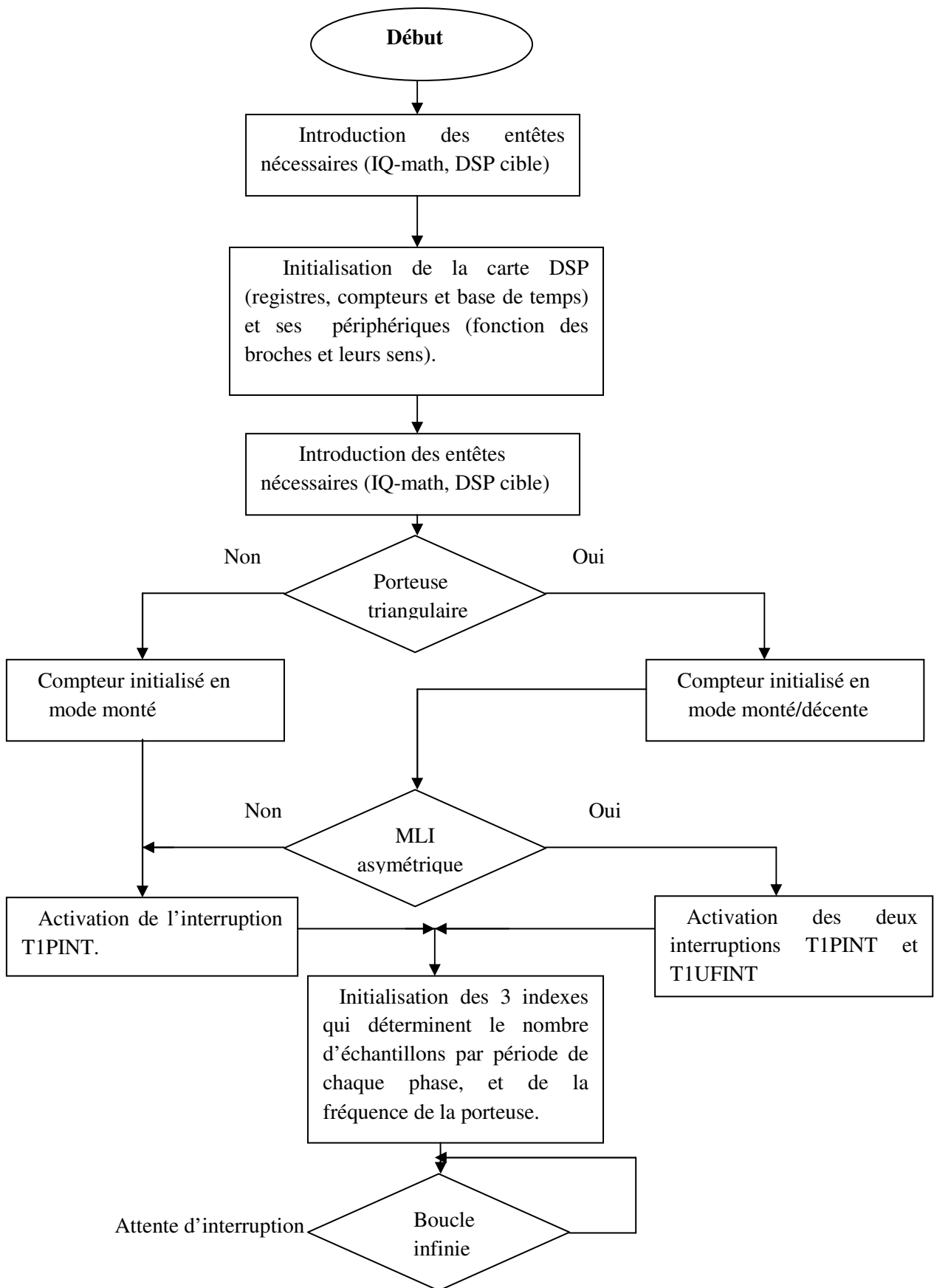


Figure IV.13. organigramme d'implémentation d'une MLI régulière

La figure IV.13 présente l'organigramme d'implémentation d'une MLI régulière, cet organigramme regroupe les trois stratégies de modulation : symétrique avec porteuse dents de scie, symétrique avec porteuse triangulaire et asymétrique avec porteuse triangulaire.

Comme le montre l'organigramme, le programme principal est une boucle infinie qui attend un événement pour déclencher une interruption.

En appliquant la théorie de la modulation régulière, la mise à jour de la valeur du sinus est faite aux extremums de la porteuse. Deux interruptions du DSP ont été choisies : l'interruption du sommet de la porteuse (T1PINT), et l'interruption du minimum de la porteuse (T1UFINT). La même routine est appliquée à ces deux interruptions.

La figure VI.14 représente l'organigramme de la routine d'interruption.

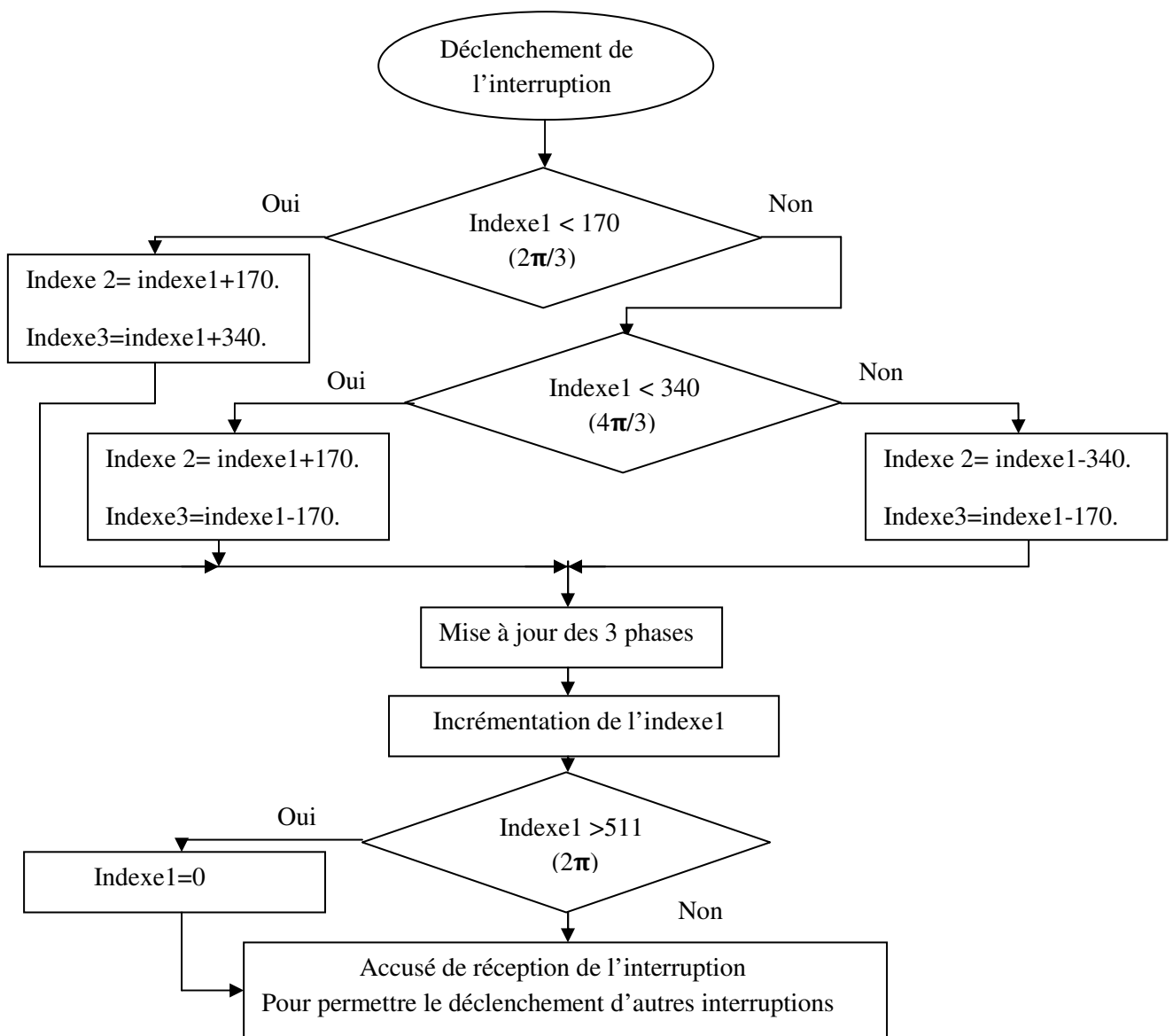


Figure IV.14 organigramme de la routine de l'interruption

IV.7-Processus d'implémentation du programme

Après l'écriture du programme en langage C à l'aide du CCS, Le programme sera ajouté à un projet constitué de plusieurs fichiers : code source, fichiers d'entêtes, fichiers des vecteurs et tables d'interruptions, fichiers commandes...etc. si il n'ya pas d'erreurs dans le programme source ou des problèmes de compilation, le projet sera construit par le CCS et un fichier .out résulte du processus, ce fichier sera par la suite envoyé à la carte DSP grâce au port parallèle.

La figure IV.15 représente le synoptique du processus d'implémentation du programme dans le DSP.

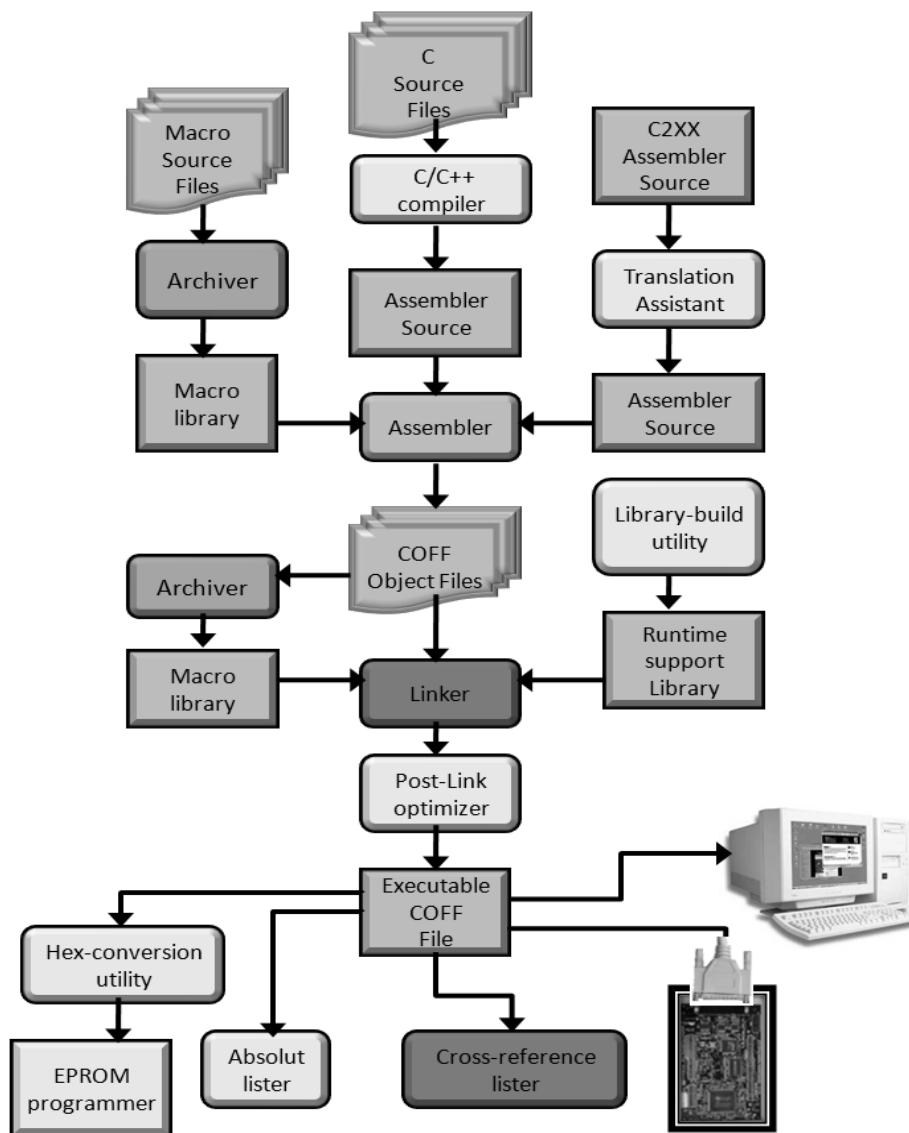


Figure IV.15.Processus d'implémentation du programme dans le DSP.

IV.8-Implémentation de la modulation naturelle

Bien que l'utilisation des méthodes numériques ne permet pas de générer une fonction analogique (sinusoïdale), l'implémentation de la modulation naturelle est possible grâce à l'utilisation d'une sinusoïde échantillonnée avec une fréquence d'échantillonnage très grande par rapport à la porteuse.

Nous avons utilisé l'environnement de développement en temps réel du Matlab/Simulink (Réal Time Workshop)

La carte eZdsp F2812 est compatible avec le Matlab qui offre la possibilité de génération de code en langage C grâce aux bibliothèques C2000.lib intégrées.

La figure IV.16 illustre le principe d'utilisation de Matlab pour l'implémentation DSP.

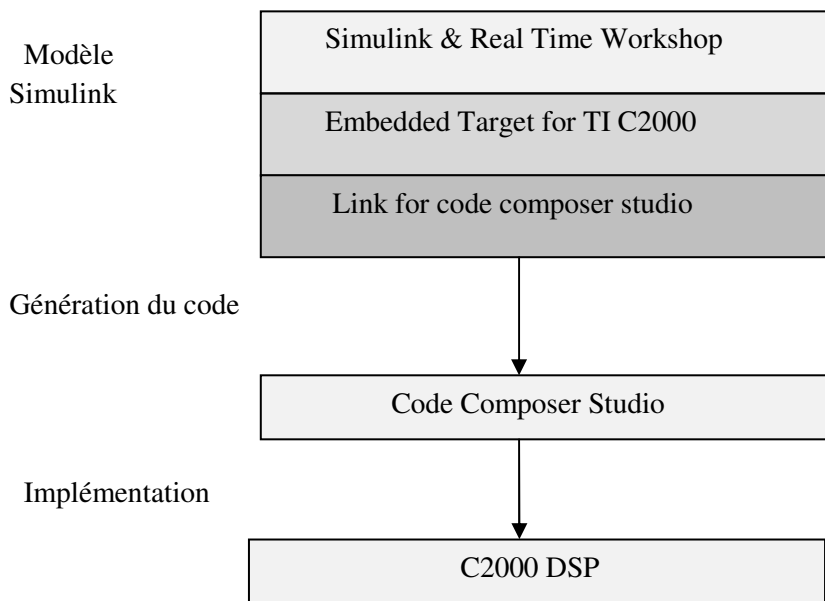


Figure IV.16. Principe de développement d'application DSP à l'aide de Matlab

Le modèle Simulink de la modulation naturelle est constitué d'un bloc de signal sinusoïdal, un bloc de conversion de type de données, d'un C28x PWM et de la cible F2812 eZdsp bord.

Le bloc de signal sinusoïdale fournit un signal de référence, ce signal est de type double ce qui nécessite une conversion vers le type entier positive de 16 bits (unsigned integer 16) compatible avec eZdsp F2812.

Le bloc C281xPWM permet de générer la porteuse triangulaire ou dents de scie, de choisir le nombre de sorties MLI et de spécifier l'état d'activation de chaque sortie (active haut ou bas).

Nous avons réalisé un modèle Simulink qui génère un code pour l'implémentation de la MLI naturelle monophasée, donc la commande d'un seul bras. Pour généraliser ce modèle aux onduleurs triphasé, il suffit d'utiliser trois blocs sinusoïde et activer les trois sorties du bloc PWM. Organigramme processus de programmation naturel Simulink

La figure IV.17 présente le modèle Matlab/Simulink pour la génération de MLI naturelle.

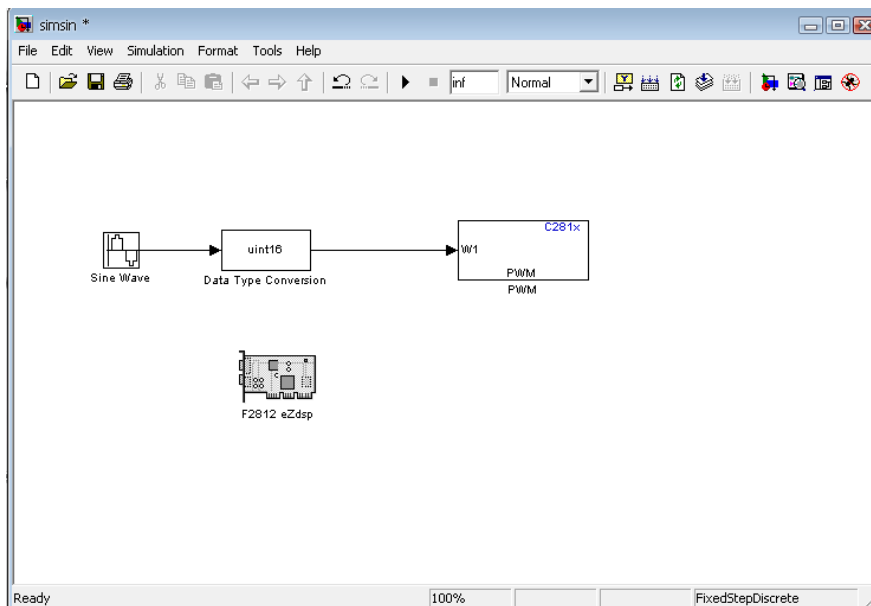


Figure IV.17. Modèle de génération de MLI naturelle

Pour générer le code C, on configure le modèle pour faire une liaison avec le code composer studio grâce à la fenêtre 'configuration parameters', après la définition des paramètres du temps d'exécution et de linkage on appuie sur le bouton 'build' dans l'onglet RTW ce qui génère le code C et ouvre la fenêtre du CCS.

Le code généré est ensuite compilé et chargé dans la carte eZdsp par le code composer studio.

IV.9-Résultats expérimentaux

Notre but étant la génération des signaux PWM et non pas la commande de l'onduleur, nous avons eu des problèmes avec l'utilisation du circuit intégré HCPL-3120 qui est spécialement conçu pour attaquer la grille isolé de l'IGBT. La sortie de HCPL-3120 à vide ou avec des charges aléatoires (très grandes ou petites) cause soit la saturation de l'étage de sortie, soit des temps de monté et de décente importants, donc la déformation du signal PWM. La figure IV.18 présente la photo de la sortie du circuit d'interface attaqué par un signal test 100Hz de rapport cyclique 50%.



Figure IV.18. Temps de monté et de décente dû à la charge

Après plusieurs essais, la charge qui simule l'entrée d'un IGBT est trouvée, elle est de l'ordre de $10K\Omega$, cette charge permet d'avoir des transitions idéales du HCPL-3120 et des niveaux de sortie de l'ordre de 15v, ce sont les résultats attendus du circuit d'interface réalisé.

Il est tout de même difficile de visualiser le signal PWM généré par le DSP avec un oscilloscope, à cause du rapport cyclique variable et un signal de sortie pas parfaitement périodique. La figure IV.19 présente la photo de la sortie PWM d'une modulation régulière.

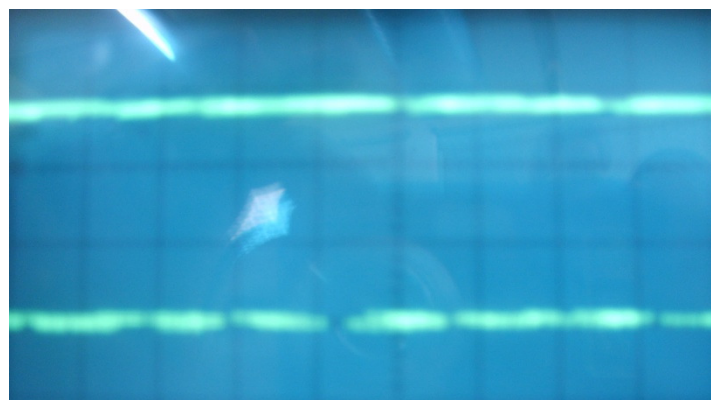


Figure IV.19. Signal PWM régulier généré

IV.10-Conclusion

Dans ce chapitre nous avons réussi à générer des signaux modulés par la modulation en largeur d'impulsion régulière et naturelle, cela en maîtrisant l'architecture du processeur DSP et en exploitant ses ressources dans notre application.

Nous nous sommes aussi familiarisés avec les outils de développement des applications à base du DSP, qui sont le logiciel Code Composer Studio fourni par le constructeur Texas Instrument, et le fameux Matlab/Simulink qui offre la possibilité de programmer les DSP de la famille C2000 grâce à son environnement de développement temps réel RTW et les bibliothèques intégrées du Texas Instrument C2000.

Une interface est réalisée pour faire une isolation galvanique entre la partie de commande et la partie puissance et adapter les signaux de sortie du DSP avec les niveaux de tension nécessaires pour attaquer le bras de l'onduleur.

Après la génération des signaux PWM, et l'identification des paramètres agissant sur la fréquence, le ratio de fréquence et le type de la porteuse, notre application peut être utilisée dans la réalisation d'un variateur de vitesse pour moteur asynchrone.

CONCLUSION GENERALE

Dans ce projet, nous avons implémenté des stratégies de modulation en largeur d'impulsion dans la carte de développement eZdspF2812. Nous avons aussi réalisé une carte d'interface pour isoler la partie commande galvaniquement et adapter les signaux PWM générés avec les niveaux de tension requis par l'onduleur.

D'autre part, nous avons appris tout au long de la réalisation de ce travail la programmation du processeur DSP TMS320F2812 par le compilateur Code Composer Studio et le Real Time Workshop du Matlab/Simulink.

Notre travail comporte plusieurs parties

Tout d'abord, nous avons présenté les principales structures d'onduleur, la commande pleine onde et les facteurs de performance des signaux PWM.

Ensuite, nous avons étudié les stratégies de modulation en largeur d'impulsion et nous avons classifié ces stratégies.

Une description de l'architecture du processeur DSP TMS320F2812 du Texas Instruments ainsi que ses périphériques a été présentée.

Enfin, nous avons réalisé une carte d'interface et implémenté trois stratégies de modulation en largeur d'impulsion dans le processeur DSP. La MLI naturelle par le Matlab/Simlink et la MLI régulière symétrique et asymétrique par le logiciel CCS.

La suite de ce travail peut être envisagée par la réalisation d'un variateur de vitesse pour moteur asynchrone commandé par DSP. Cette commande peut nécessiter un besoin d'acquisition des signaux issus des différents capteurs (vitesse, courant...) pour faire un asservissement du système. En exploitant d'une manière plus approfondie les capacités et les performances du DSP, Il est possible de développer une régulation de vitesse en utilisant la logique floue et les algorithmes génétiques.

Références bibliographiques

- [1] Jean-Jacques HUSELSTEIN « Ensemble pédagogique expérimental hacheur onduleur » CETSIS'2005, Nancy, 25-27 octobre 2005.
- [2] Guy Chateigner « MANUEL DE GÉNIE ÉLECTRIQUE » Livre, édition DUNOD 2007.
- [3] MICHEL PINARD « CONVERTISSEURS ET ÉLECTRONIQUE DE PUISSANCE » Livre, édition DUNOD 2007.
- [4] BOUZID ALLAL ELMOUBAREK « module électronique de puissance » cours magister analyse et commande des machines ENSET Oran 2008-2009.
- [5] Mohd. Shafie Bakar et al « Analysis of various PWM controls on single-phase Z-source inverter » article, Proceedings of 2010 IEEE Student Conference on Research and Development.
- [6] Dariusz Czarkowski « Solving the Optimal PWM Problem for Single-Phase Inverters » article, IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS; April 2002.
- [7] Prabhat Mishra « Harmonics Reduction and Amplitude Boosting in Polyphase Inverter » conference, advances in power electronics and instrumentation engineering, edition Springer 2011.
- [8] LINING ZHOU « EVALUATION AND DSP BASED IMPLEMENTATION OF PWM APPROACHES FOR SINGLE-PHASE DC-AC CONVERTERS » these Master of Science, FLORIDA STATE UNIVERSITY, 2005.
- [9] Pisit WISUTMETHEEKORN « DSP Based Control Implementation of an AC/DC Converter with Improved Input Current Distortion » article, Advances in Electrical and Computer Engineering, 2011.
- [10] Y. SAHALI « Technique de Modulation à Sélection d'Harmoniques à Eliminer (SHE PWM) pour la Commande des Onduleurs de Tension », article, Université Sidi-Bel-Abbes 2004.
- [11] Francis Labrique « Les convertisseurs de l'électronique de puissance » livre, volume 4, édition LAVOISIER 1995.
- [12] J.M. Retif « commande vectorielle des machines asynchrones et synchrones » cours Institut national des sciences appliquées de Lyon, 2008.

[13] Mr. BENDJABAR « commande pleine onde des onduleurs » cours magister ENSET Oran, 2008-2009.

[14] REZGUI SALAH EDDINE « COMMANDE DE MACHINE ELECTRIQUE EN ENVIRONNEMENT Matlab/Simulink et Temps Réel » thèse magistère, UNIVERSITÉ DE Constantine 2009.

[15] PIERRE LEFRANC « ETUDE, CONCEPTION ET REALISATION DE CIRCUIT DE COMMANDE D'IGBT » thèse doctorat, INSA Lyon 2005.

[16] MOHAMMAD ARIFF BIN YAAKOB « DEVELOPMENT OF SINGLE PHASE PWM INVERTER FOR UPS APPLICATION » Bachelor Degree Electrical Engineering, Malaysia University 2007.

[17] CHOUIREB FATIMA « CONTROLE DE LA VITESSE D'UNE MACHINE ASYNCHRONE MONOPHASEE », thèse magistère, UNIVERSITÉ DE BLIDA, 1996.

[18] Olorunfemi Ojo « THE GENERALIZED DISCONTINUOUS PWM MODULATION SCHEME FOR THREE-PHASE VOLTAGE SOURCE INVERTERS » article, Center for Electric Power, Tennessee Technological University, USA , 2003.

[19] Stefan Laurentiu CAPITANEANU « Optimisation de la fonction MLI d'un onduleur de tension deux-niveaux » thèse doctorat, INP TOULOUSE 2002.

[20] Christophe GOMBERT « Simulation temps-réel des dispositifs d'Electronique de Puissance dédiés aux Réseaux d'Energie Electrique » thèse doctorat, INP GRENOBLE 2005 .

[21] FERDJOUNI .A « variateur de vitesse moteur asynchrone » thèse magistère, UNIVERSITÉ DE BLIDA,

[22] Dorin.O « SPACE VECTOR MODULATION- AN INTRODUCTION » 27th conference of IEEE industrial electronics society, 2001.

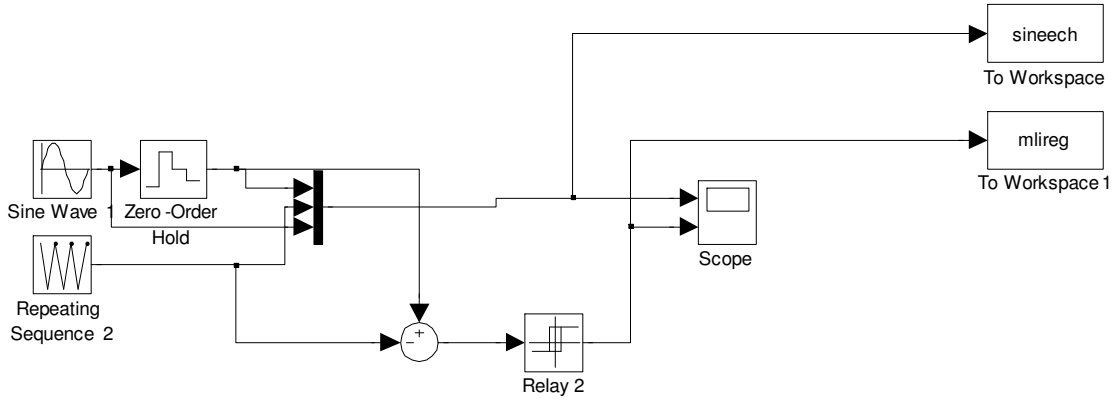
[23] L.BAGHLI « MODELISATION ET COMMANDE DE LA MAS » cours, UHP NANCY. 2005.

[24] BELKACEM SEBTI « CONTRIBUTION A LA COMMANDE DIRECTE DU COUPLE DE LA MACHINE A INDUCTION » thèse doctorat, université Batna, 2011.

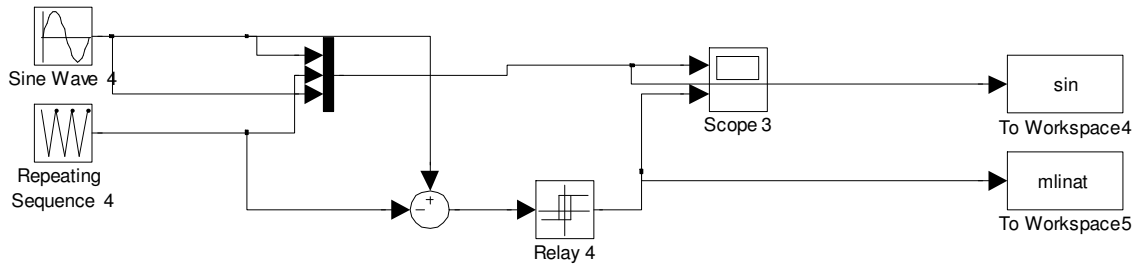
[25] MORISSANDA KÉITA « TECHNIQUES DE COMMANDE DES CONVERTISSEURS » MAITRISE EN TECHNOLOGIE DES SYSTÈMES, UNIVERSITÉ DU QUÉBEC, 1999.

- [26] A.MIDOUN « *PWM STAREGIES FOR MICROPROCESSOR CONTROL OF VARIABLE SPEED DRIVES* » thèse doctorat université Pristol, 1985
- [27] Roozbeh Naderi « *A New Mathematical Approach for Solving the Equations of Harmonic Elimination PWM* » article , Iran University of Science and Technology,2006.
- [28] Dariusz Czarkowski « *Solving the Optimal PWM Problem for Single-Phase Inverters* » article, *IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS*,2002.
- [29] Y.DAILI « *Une Simple Technique de Contrôle de Courant par Hystérésis d'un Onduleur de Tension à Fréquence de Commutation Constante* » article, université de BATNA 1998.
- [30] K.BOUDJIT « *TMS320F2812* » cours master, université de BLIDA. 2009-2010.
- [31] « *IMPLEMENTATION TUTORIAL* » TEXAS INSTRUMENTS INCORPORATED, UNIVERSITY OF APPLIED SCIENCES ZWICKAU.
- [32] SPRU 065 « *EV PERIPHERAL REFERENCE GUIDE* » TEXAS INSTRUMENTS 2004.
- [33] Mehmet TÜMAY«*EXPERIMENTAL SETUP FOR A DSP BASED SINGLE-PHASE PWM INVERTER*» article, Cukurova University, Turkey, 2005.
- [34] Tamás Kerekes « *PV inverter control using a TMS320F2812 DSP* »article, Institute of Energy Technology; Aalborg University, DENMARK, 2005.
- [35]«*Introduction to Simulink, Link for CCS & Real-Time Workshop*»cours ,September, 2006.
- [36]«*eZdsp F2812 Technical Reference*» Spectrum Digital, 2003.
- [37] SPRU 065C «*PWM CIRCUITS*» TEXAS INSTRUMENTS 2004.

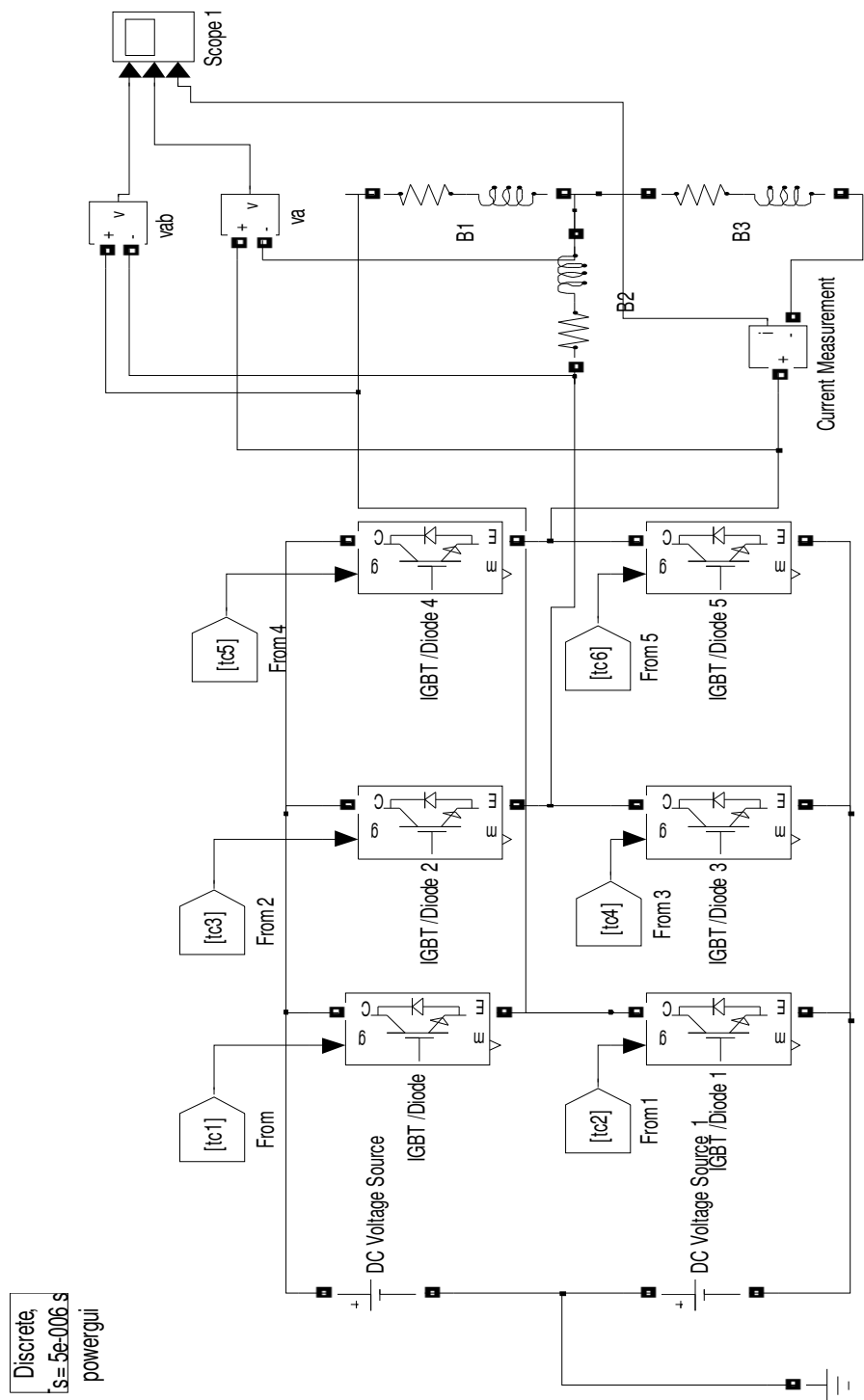
Discrete,
s=5e-006s
powergui



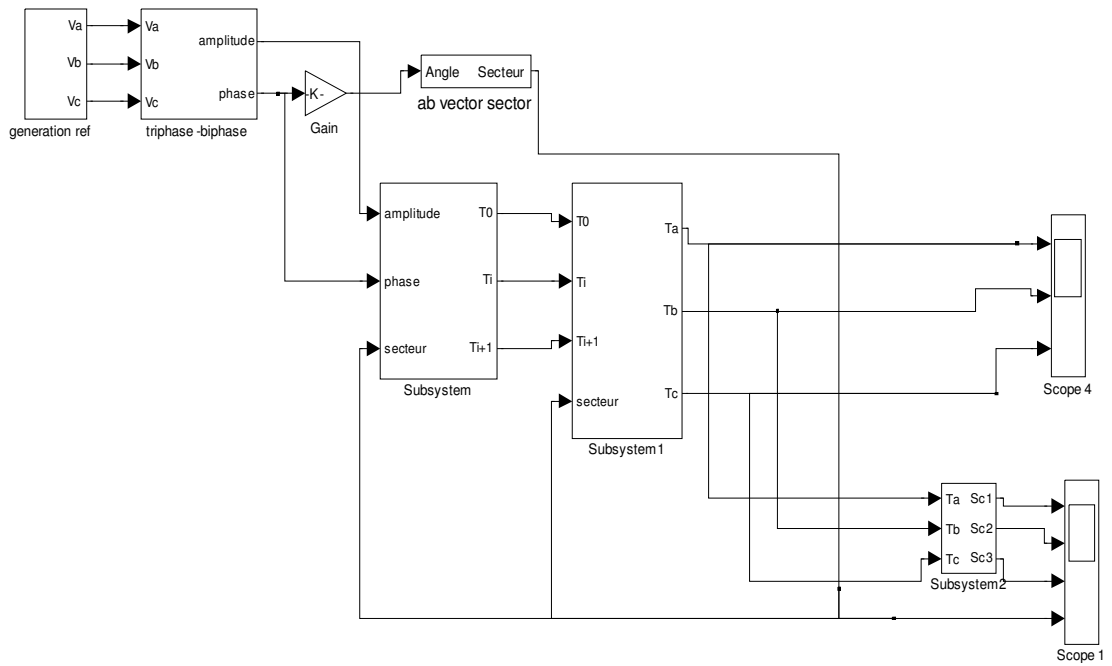
MLI REGULIERE



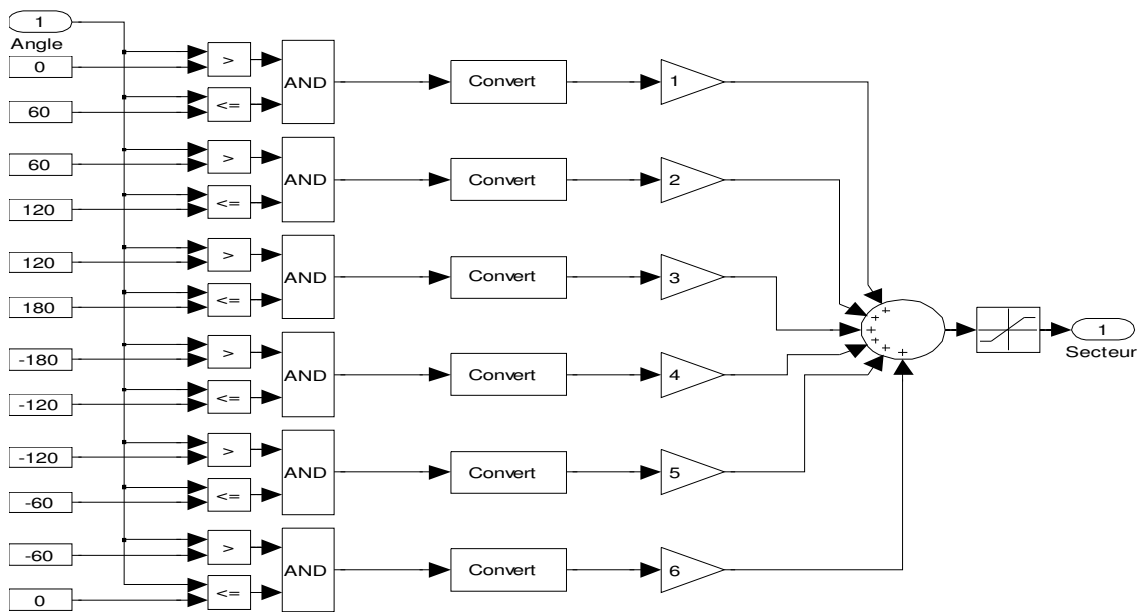
MLI NATURELLE



MODELE DE L'ONDULEUR

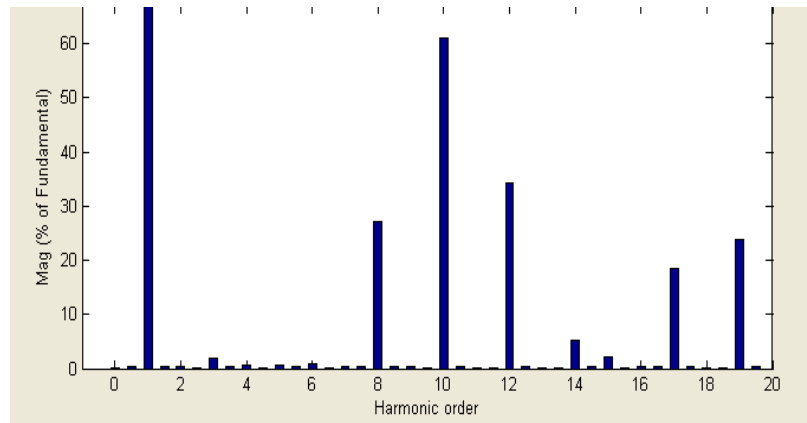


MLI VECTORIELLE

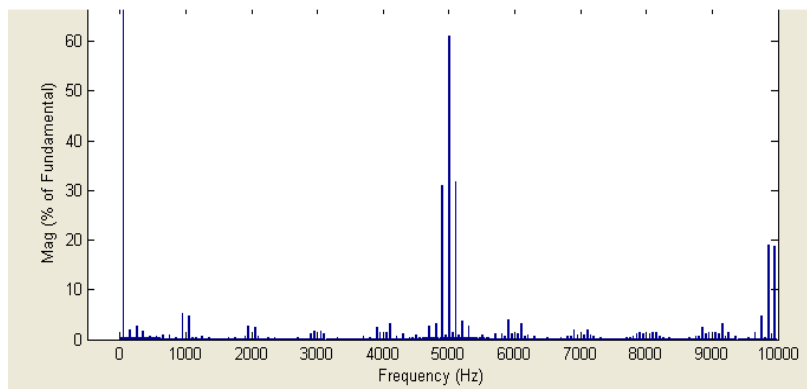


BLOC DETERMINATION DU SECTEUR

Simulation de la MLI régulière asymétrique

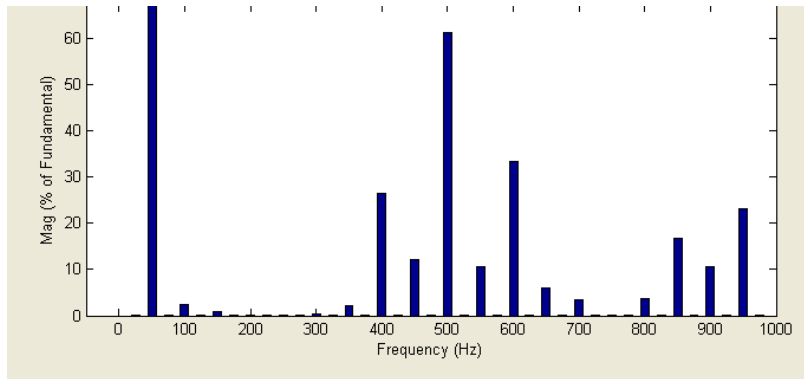


Spectre de fréquence de la tension de sortie $P=10$, $M=1$, $f=50\text{Hz}$

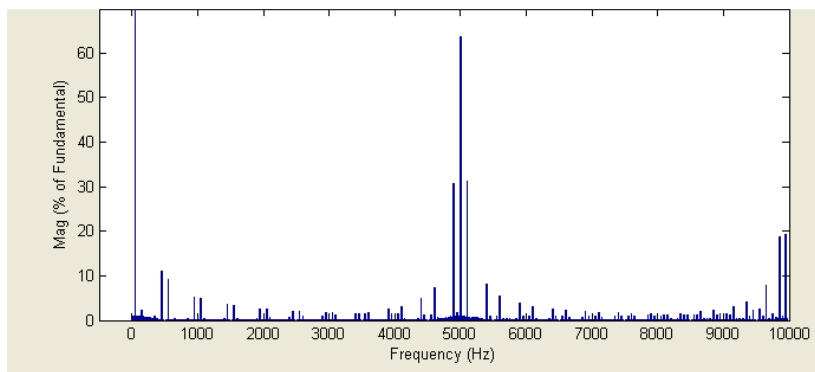


Spectre de fréquence de la tension de sortie $P=100$, $M=1$, $f=50\text{Hz}$

Simulation de la MLI régulière symétrique

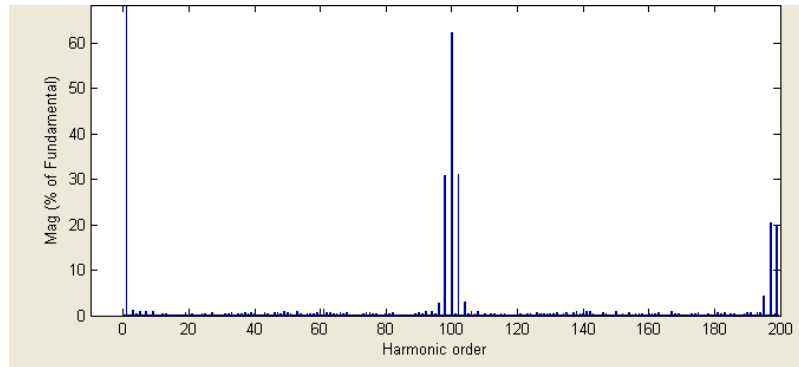


Spectre de fréquence de la tension de sortie $P=100$, $M=1$, $f=50\text{Hz}$

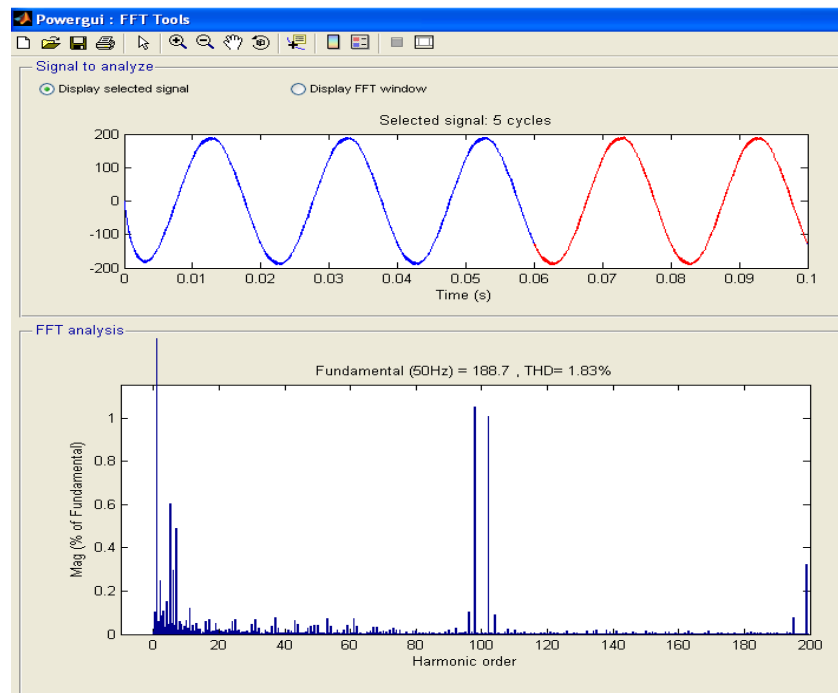


Spectre de fréquence de la tension de sortie $P=100$, $M=1$, $f=50\text{Hz}$

Simulation de la MLI naturelle



Spectre de fréquence de la tension de sortie $P=100$, $M=1$, $f=50\text{Hz}$



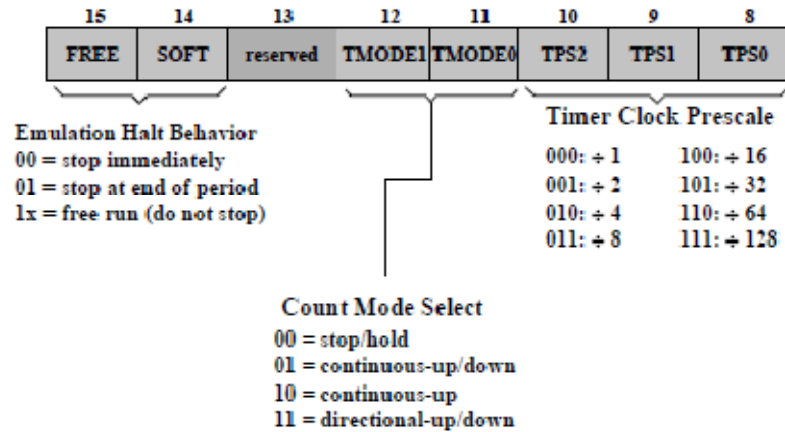
Forme et Spectre de fréquence du courant de sortie $P=100$, $M=1$, $f=50\text{Hz}$

$U=400\text{v}$, $R=1\Omega$, $L=1\text{mH}$.

Timer Control Register (EVA)

T1CON @ 0x007404 / T2CON @ 0x007408

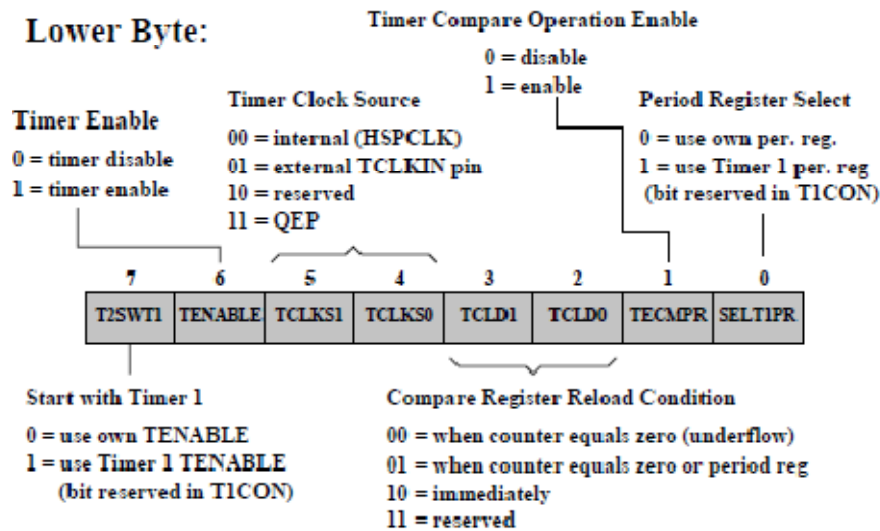
Upper Byte:



Timer Control Register (EVA)

T1CON @ 0x007404 / T2CON @ 0x007408

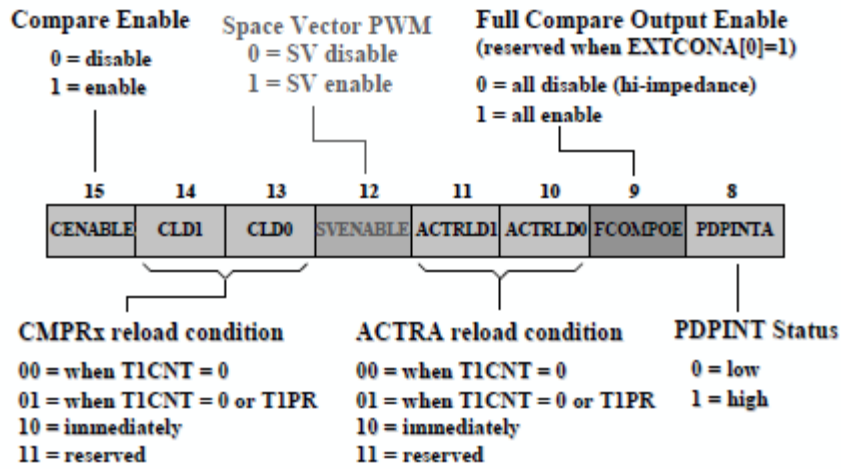
Lower Byte:



Compare Control Register (EVA)

COMCONA @ 0x007411

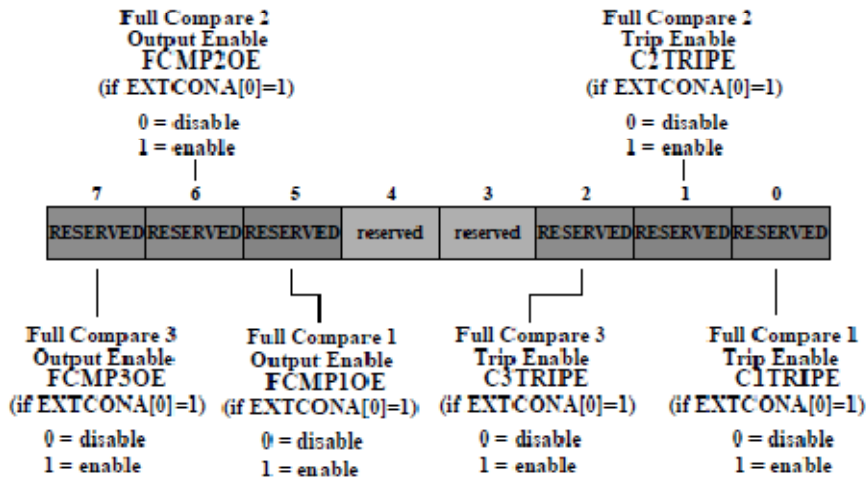
Upper Byte:



Compare Control Register (EVA)

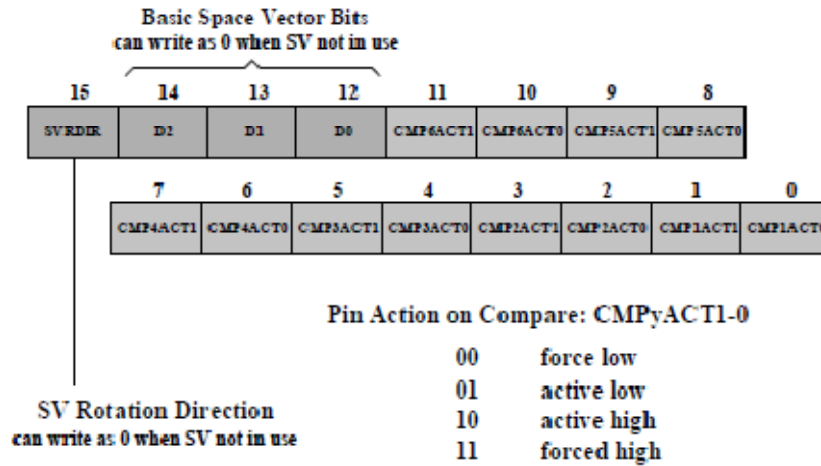
COMCONA @ 0x007411

Lower Byte:



Compare Action Control Register (EVA)

ACTRA @ 0x007413



Dead-Band Timer Control Register (EVA)

DBTCNA @ 0x007415

dead time = DB period * DB prescaler * CPUCLK period

