

## I.1 Introduction

Dans ce chapitre, nous présentons les structures de puissance de l'onduleur triphasé et de l'onduleur pentaphasé. Nous exposons également les commandes en créneau.

## I.2 Structure de puissance

Nous présentons deux structures de puissance de l'onduleur :

- Triphasé
- Pentaphasé

### I.2.1 Structure de puissance de l'onduleur Triphasé

L'onduleur triphasé est constitué de trois branches. Chaque branche comporte deux interrupteurs complémentaires et deux diodes rapides. Chaque interrupteur conduit pendant  $T/2$ . Deux interrupteurs d'une même branche ne doivent pas conduire simultanément. La deuxième branche est décalée de  $T/3$  par rapport à la première et la troisième branche est décalée de  $2T/3$  par rapport à la première. L'onduleur triphasé est illustré par la figure 1.

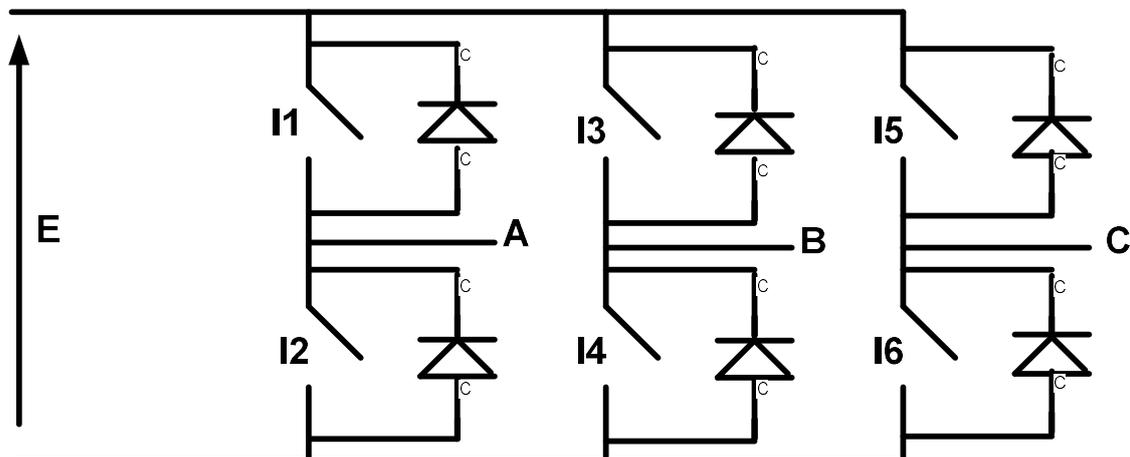


Figure I. 1 : Onduleur Triphasé

### I.2.2 Structure de puissance de l'onduleur Pentaphasé

L'onduleur pentaphasé comporte cinq branches. Chaque branche comporte deux interrupteurs complémentaires et deux diodes rapides. Chaque interrupteur conduit pendant  $T/2$ . Deux interrupteurs de même branche ne conduisent pas simultanément. Le décalage de la deuxième branche, la troisième, la quatrième et la cinquième par rapport à la première est de  $T/5$ ,  $2T/5$ ,  $3T/5$  et  $4T/5$  respectivement. La figure 2 présente l'onduleur pentaphasé.

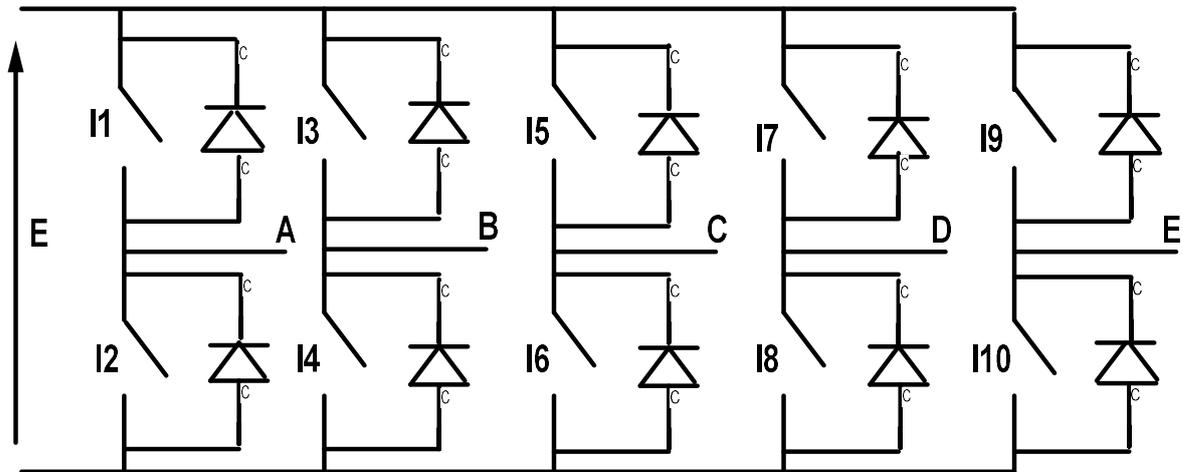


Figure I.2: Onduleur pentaphasé

### I.3 Commande pleine

La commande pleine onde consiste à alimenter le circuit avec une tension complète  $E$ . On introduit les notions sur les commandes adjacentes et disjointes.

#### I.3.1 Commande adjacente en triphasé

Dans ce type de commande, on alimente les interrupteurs d'une même branche complémentaires. La figure I.3 montre l'évolution des tensions à la sortie de l'onduleur.

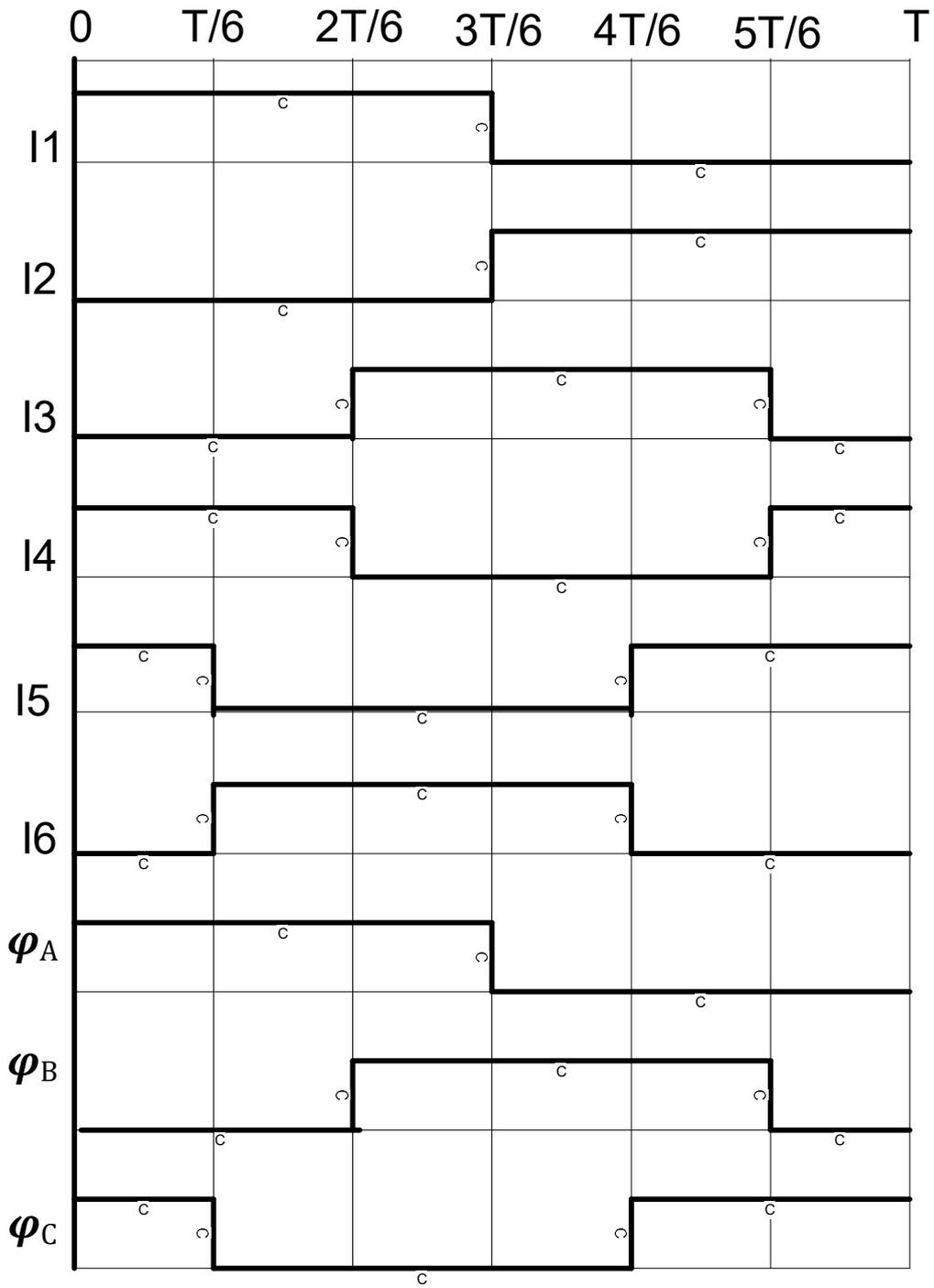


Figure I.3: Signaux de commande et potentiels aux sorties de l'onduleur A, B et C

Cependant, la charge couplée à l'onduleur peut être montée de deux manières :

- Triangle
- Etoile

#### *a Montage triangle équilibré*

Les trois charges ( $Z_A$ ,  $Z_B$  et  $Z_C$ ) sont identiques et sont montées en triangle. La figure 4 illustre le montage en triangle équilibré où seulement les tensions composées entre phases sont appliquées à la charge.

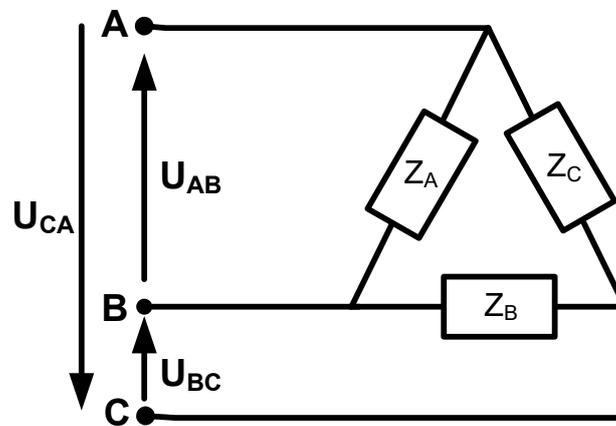


Figure I.4 : Montage en triangle équilibré

#### *b Montage étoile équilibré*

Les trois charges ( $Z_A$ ,  $Z_B$  et  $Z_C$ ) sont identiques et sont montées en étoile. La figure 5 montre le montage en étoile équilibré où les tensions composées entre phases et les tensions simples entre phase et neutre sont mentionnées.

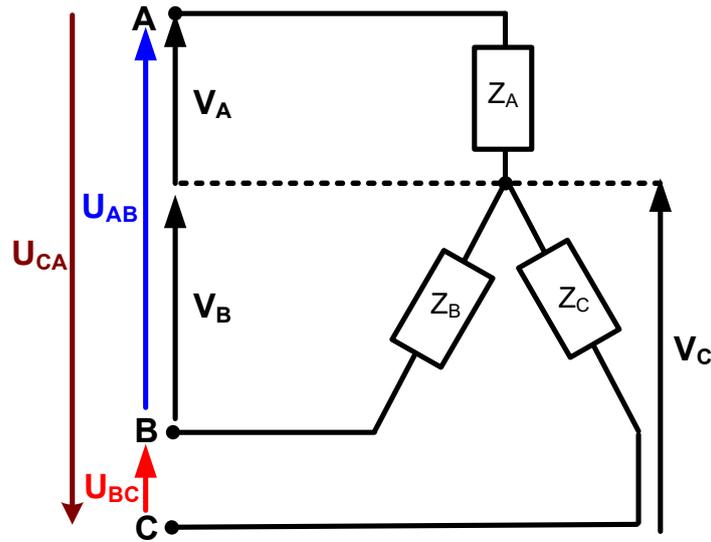


Figure I.5: Montage en étoile équilibré

*c Calcul des tensions simples*

D'après le théorème de Millman, dans un réseau électrique de branches en parallèle, comprenant chacune un générateur de tension parfait en série avec un élément linéaire, la tension aux bornes des branches est égale à la somme des forces électromotrices respectivement multipliées par l'admittance de la branche, le tout divisé par la somme des admittances. La figure I.6 illustre ce théorème .

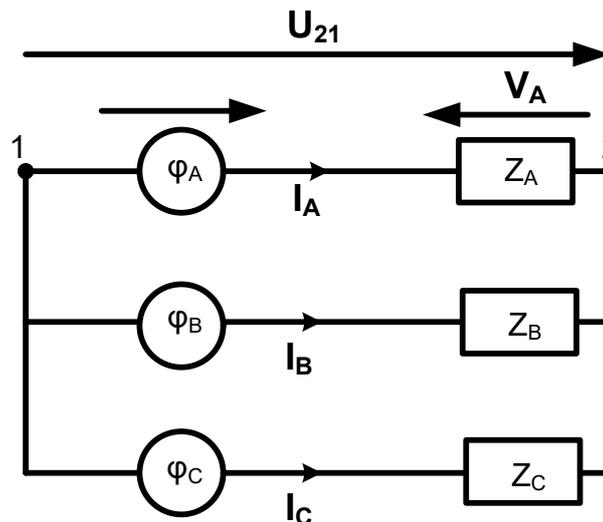


Figure I.6 :Théorème de Millman pour trois branches

$$U_{21} = \frac{\sum_{i=1}^n E_i \cdot g_i}{\sum_{i=1}^n g_i} \quad (\text{I.1})$$

Où  $E_i$  : Sources de tension

$g_i$  : Admittances

$$U_{21} = \varphi_A - Z_A I_A \Rightarrow I_A = \frac{\varphi_A - U_{21}}{Z_A} \quad (\text{I.2})$$

$$U_{21} = \varphi_B - Z_B I_B \Rightarrow I_B = \frac{\varphi_B - U_{21}}{Z_B} \quad (\text{I.3})$$

$$U_{21} = \varphi_C - Z_C I_C \Rightarrow I_C = \frac{\varphi_C - U_{21}}{Z_C} \quad (\text{I.4})$$

$$\frac{\varphi_A}{Z_A} + \frac{\varphi_B}{Z_B} + \frac{\varphi_C}{Z_C} = U_{21} \left( \frac{1}{Z_A} + \frac{1}{Z_B} + \frac{1}{Z_C} \right) \quad (\text{I.5})$$

La charge étant symétrique ( $Z_A = Z_B = Z_C$ ), l'équation (1.5) devient :

$$U_{21} = \frac{\varphi_A + \varphi_B + \varphi_C}{3} \quad (\text{I.6})$$

avec

$$U_{21} = \varphi_A - V_A \quad (\text{I.7})$$

$$V_A = \frac{2}{3} \varphi_A - \frac{1}{3} (\varphi_B + \varphi_C) \quad (\text{I.8})$$

$$V_B = \frac{2}{3} \varphi_B - \frac{1}{3} (\varphi_A + \varphi_C) \quad (\text{I.9})$$

$$V_C = \frac{2}{3} \varphi_C - \frac{1}{3} (\varphi_B + \varphi_A) \quad (\text{I.10})$$

La figure I.7 illustre les différentes tensions composées et simples

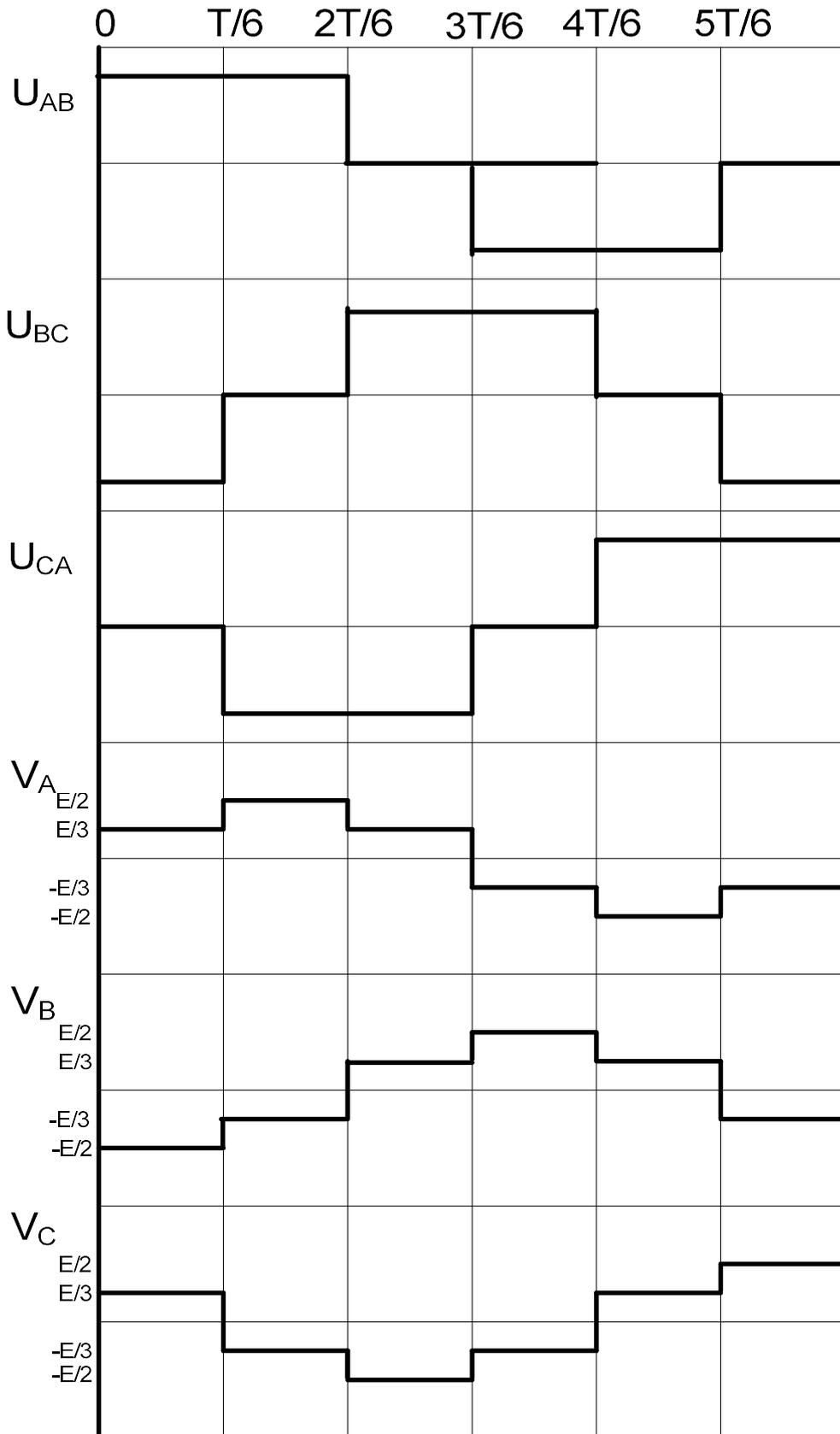


Figure I.7: Tensions composées et simples d'un onduleur triphasé doté d'une commande adjacente en créneau

### **I.3.2 Commande disjointe en triphasé**

La commande disjointe consiste à provoquer un retard (trou) lors de la fermeture de chaque interrupteur pour éviter les problèmes de court-circuit. On considère un trou de  $T/6$

**Figure I. 8:** Signaux de commande et potentiels aux sorties de l'onduleur A, B et C

**Figure I. 9:** Tensions composées et simples d'un onduleur doté d'une commande disjointe en créneau ( $60^\circ$ )

### **I.3.3 Commande adjacente en pentaphasé**

Dans ce type de commande, on alimente les interrupteurs d'une même branche complémentirement. La figure I.10 montre l'évolution des tensions à la sortie de l'onduleur.

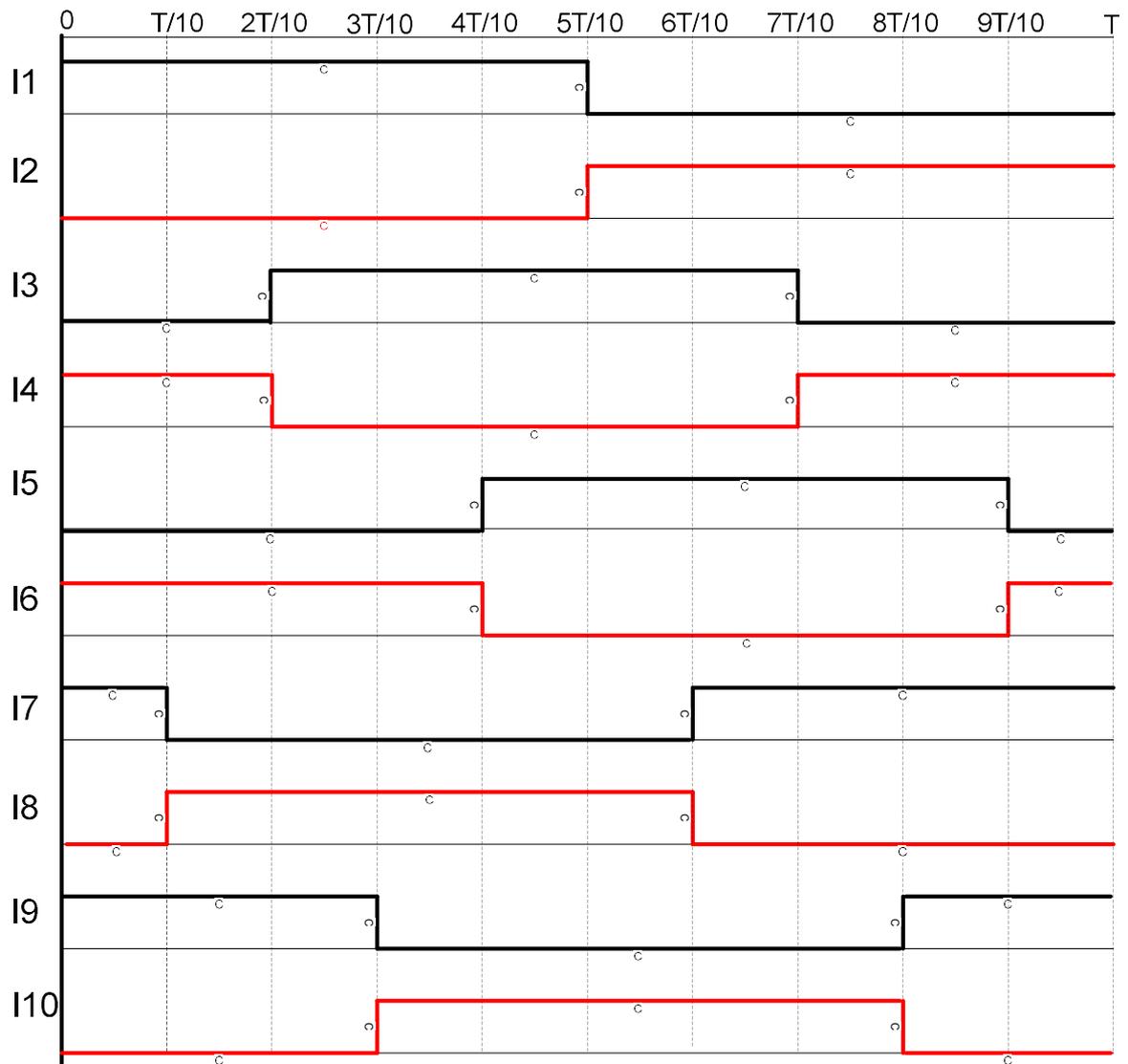


Figure I.10 : Signaux de commande

Cependant, la charge peut être reliée de deux façons :

- Penta
- Etoile

**a Montage penta équilibré**

Les cinq charges sont identiques et montées en penta. Elles sont reliées aux sorties (A, B, C, D et E) de l'onduleur (Figure 11). Les tensions appliquées à la charge sont les tensions composées entre phases seulement.

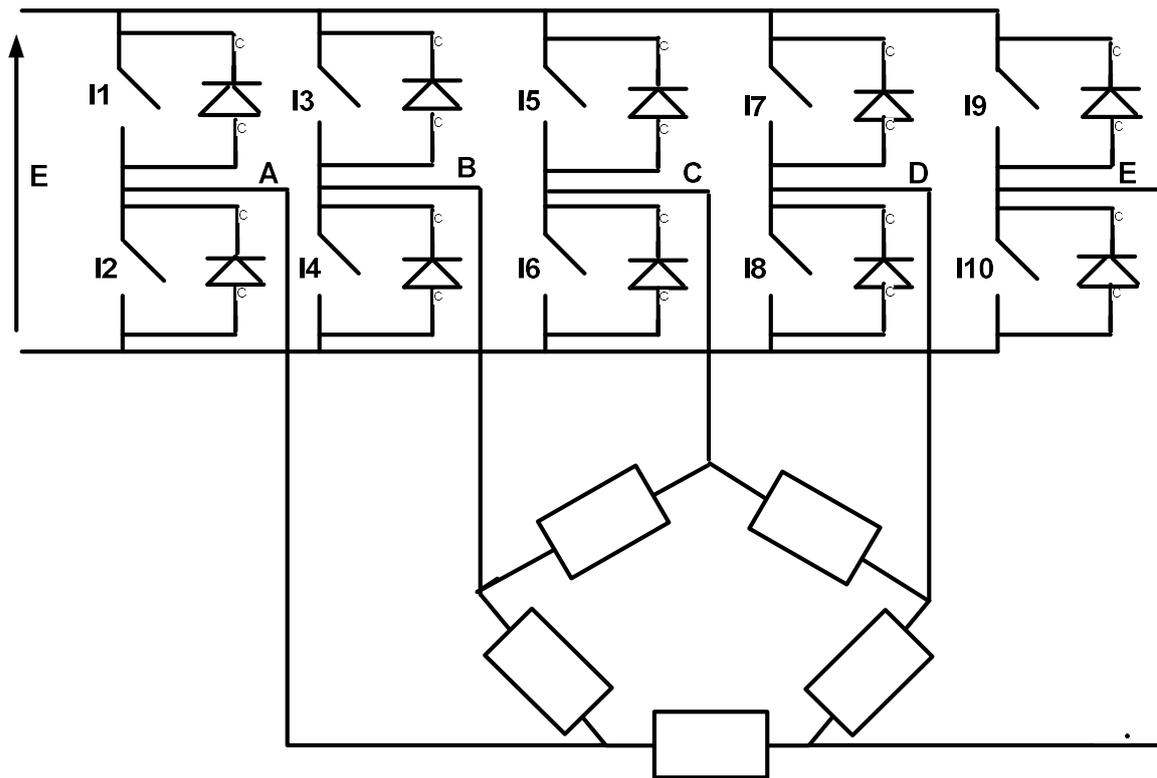


Figure I.11 : Charge montée en penta

**b Montage étoile équilibré**

Les cinq charges sont identiques et montées en étoile. Elles sont reliées aux sorties (A, B, C, D et E) de l'onduleur (Figure I.12). Dans ce montage, nous retrouvons les tensions composées entre phases et les tensions simples entre phase et neutre.

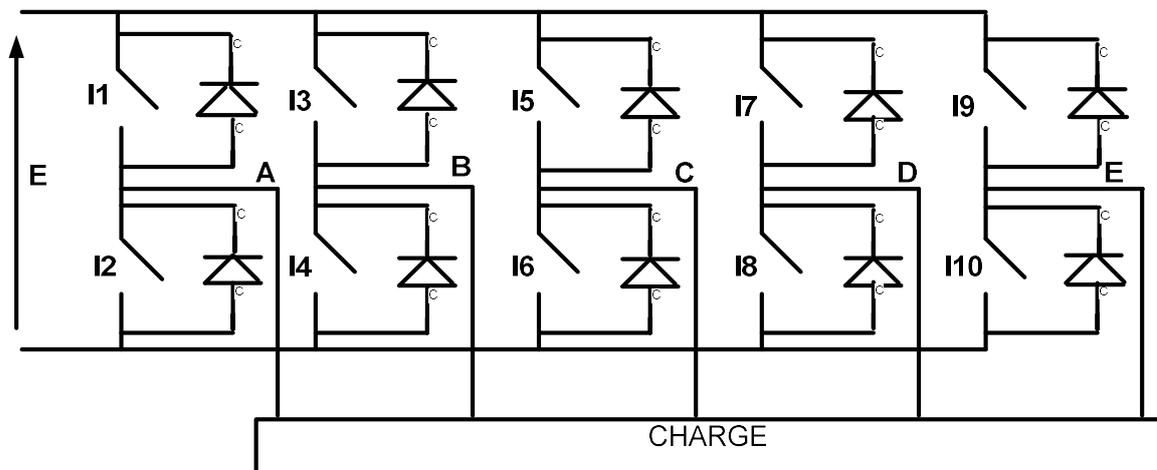
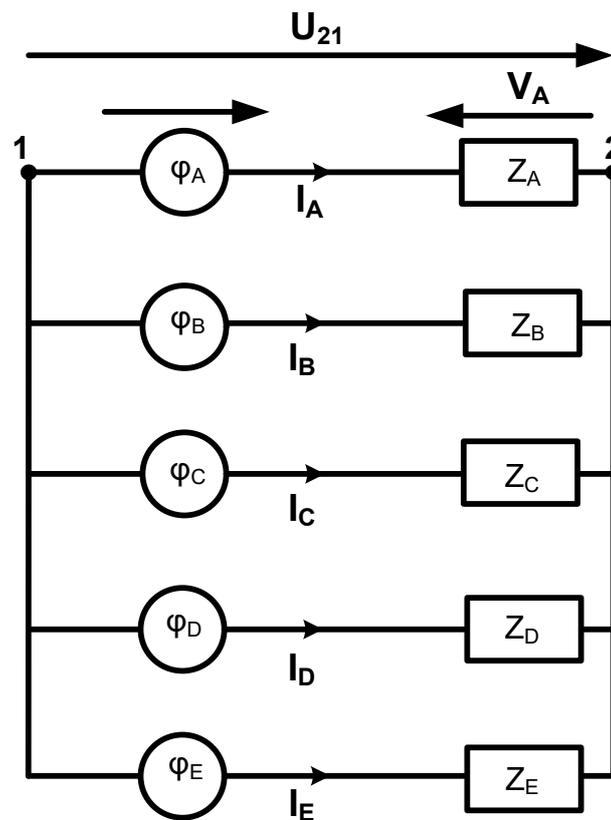


Figure I.12 : Charge montée en étoile

*c Calcul des tensions simples*

D'après le théorème de Millman dans un réseau électrique de branches en parallèle, comprenant chacune un générateur de tension parfait en série avec un élément linéaire, la tension aux bornes des branches est égale à la somme des forces électromotrices respectivement multipliées par l'admittance de la branche, le tout divisé par la somme des admittances. La figure I.13 illustre ce théorème.



**Figure I.13** : Théorème de Millman appliqué à cinq branches

En appliquant l'équation (I.1)

$$U_{21} = \varphi_A - Z_A I_A \Rightarrow I_A = \frac{\varphi_A - U_{21}}{Z_A} \quad (\text{I.11})$$

$$U_{21} = \varphi_B - Z_B I_B \Rightarrow I_B = \frac{\varphi_B - U_{21}}{Z_B} \quad (\text{I.12})$$

$$U_{21} = \varphi_C - Z_C I_C \Rightarrow I_C = \frac{\varphi_C - U_{21}}{Z_C} \quad (\text{I.13})$$

$$U_{21} = \varphi_D - Z_D I_D \Rightarrow I_D = \frac{\varphi_D - U_{21}}{Z_D} \quad (\text{I.14})$$

$$U_{21} = \varphi_E - Z_E I_E \Rightarrow I_E = \frac{\varphi_E - U_{21}}{Z_E} \quad (\text{I.15})$$

$$\frac{\varphi_A}{Z_A} + \frac{\varphi_B}{Z_B} + \frac{\varphi_C}{Z_C} + \frac{\varphi_D}{Z_D} + \frac{\varphi_E}{Z_E} = U_{21} \left( \frac{1}{Z_A} + \frac{1}{Z_B} + \frac{1}{Z_C} + \frac{1}{Z_D} + \frac{1}{Z_D} \right) \quad (\text{I.16})$$

Les charges sont symétriques ( $Z_A = Z_B = Z_C = Z_D = Z_E$ )

$$U_{21} = \frac{\varphi_A + \varphi_B + \varphi_C + \varphi_D + \varphi_E}{5} \quad (\text{I.17})$$

$$U_{21} = \varphi_A - V_A \quad (\text{I.18})$$

$$V_A = \frac{4}{5} \varphi_A - \frac{1}{5} (\varphi_B + \varphi_C + \varphi_D + \varphi_E) \quad (\text{I.19})$$

$$V_B = \frac{4}{5} \varphi_B - \frac{1}{5} (\varphi_A + \varphi_C + \varphi_D + \varphi_E) \quad (\text{I.20})$$

$$V_C = \frac{4}{5} \varphi_C - \frac{1}{5} (\varphi_B + \varphi_A + \varphi_D + \varphi_E) \quad (\text{I.21})$$

$$V_D = \frac{4}{5} \varphi_D - \frac{1}{5} (\varphi_A + \varphi_B + \varphi_C + \varphi_E) \quad (\text{I.22})$$

$$V_E = \frac{4}{5} \varphi_E - \frac{1}{5} (\varphi_A + \varphi_B + \varphi_C + \varphi_A) \quad (\text{I.23})$$

Les figures ( I.14 )et( I.15) présentent les potentiels aux sorties de l'onduleur, les tensions composées et les tensions simples respectivement.

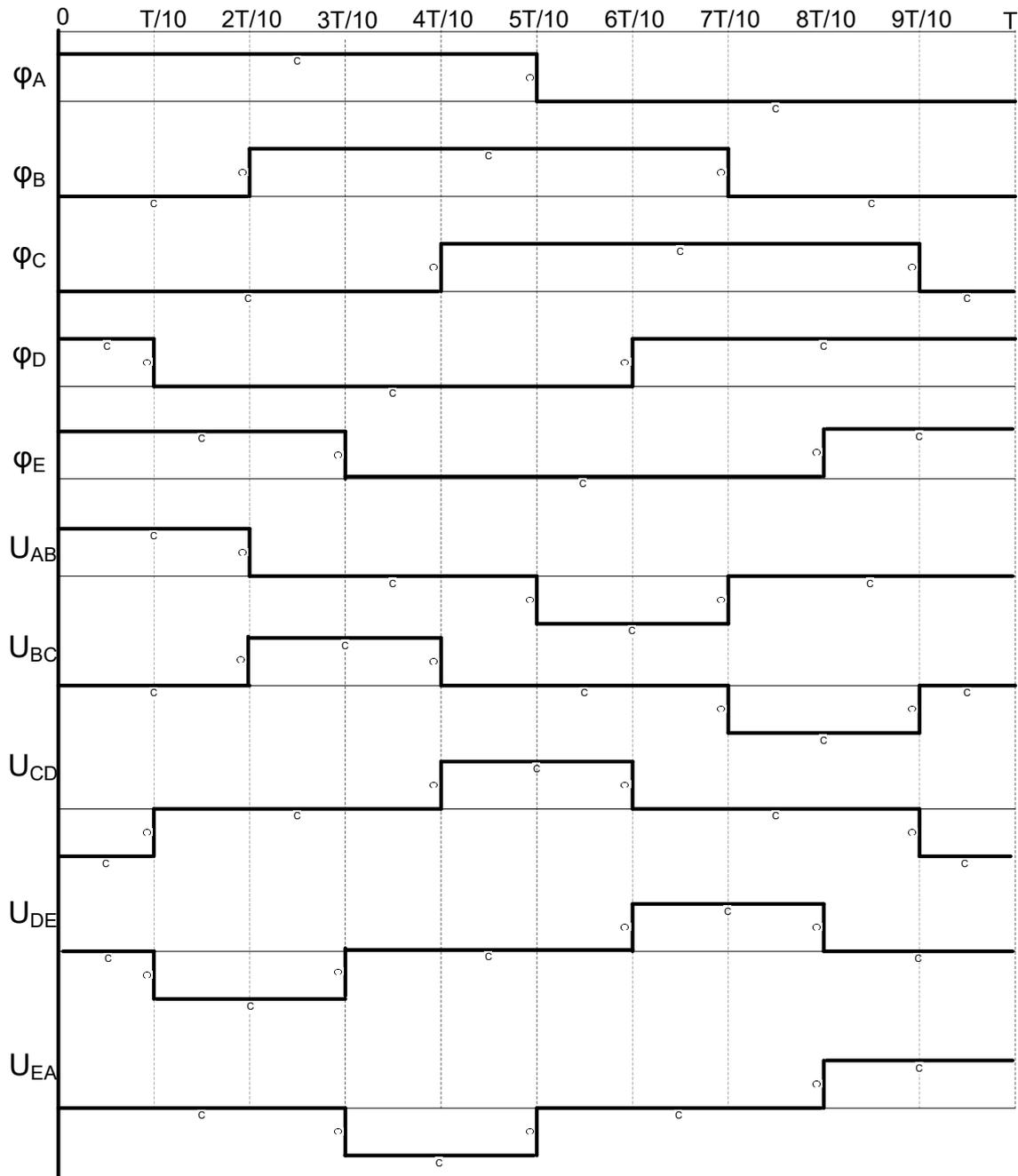


Figure I.14 : Potentiels aux sorties de l'onduleur pentaphasé (A, B, C, D et E)

et tensions composées

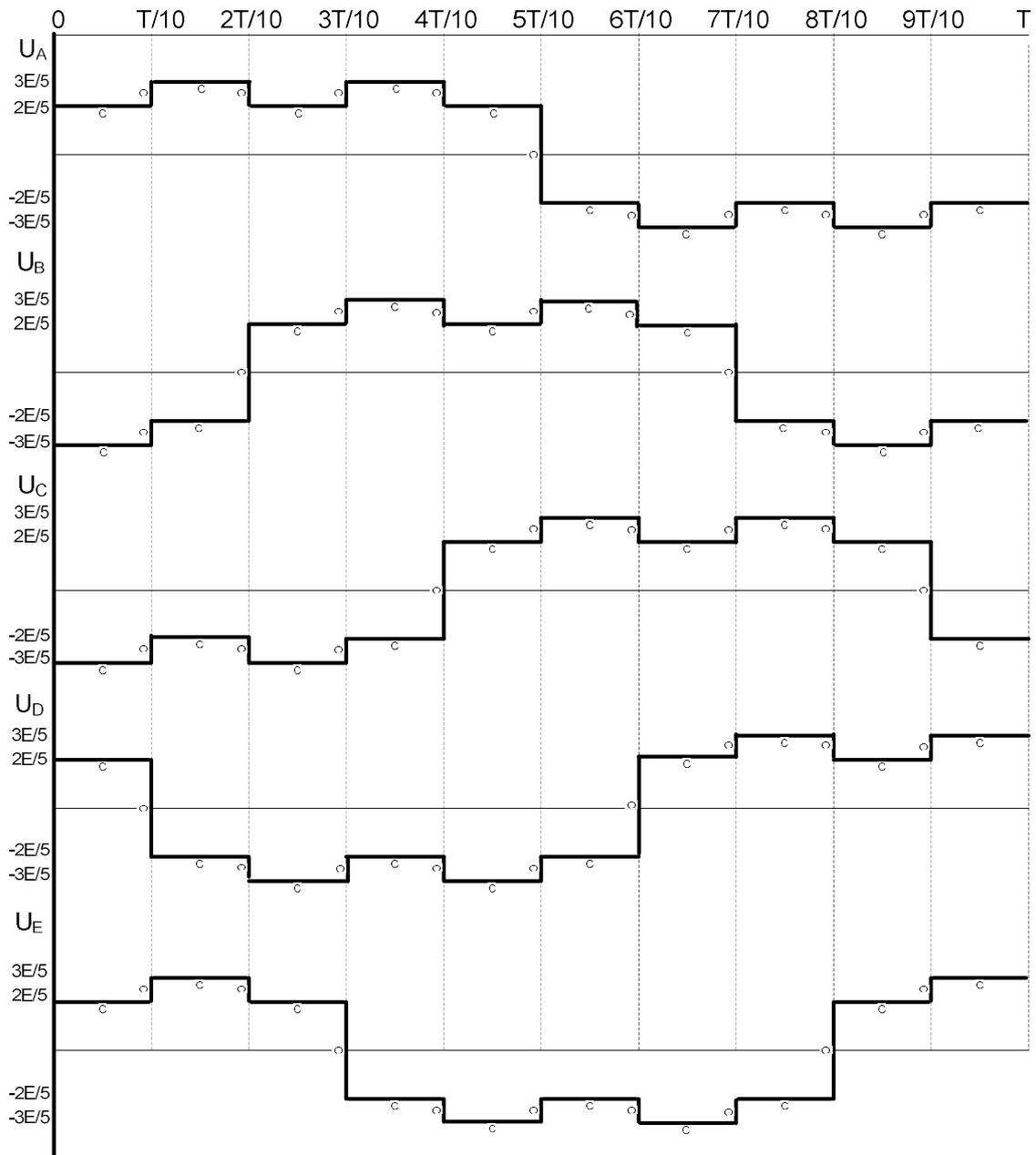


Figure I.15 : Tensions simples de la commande adjacente en pentaphasé

### 1.3.4 Commande disjointe en pentaphasé

La commande disjointe consiste à provoquer un retard (trou) lors de la fermeture de chaque interrupteur pour éviter les problèmes de court-circuit. On considère un trou de  $T/10$ .

Les figures (I.16) et (I.17) illustrent les différentes tensions.

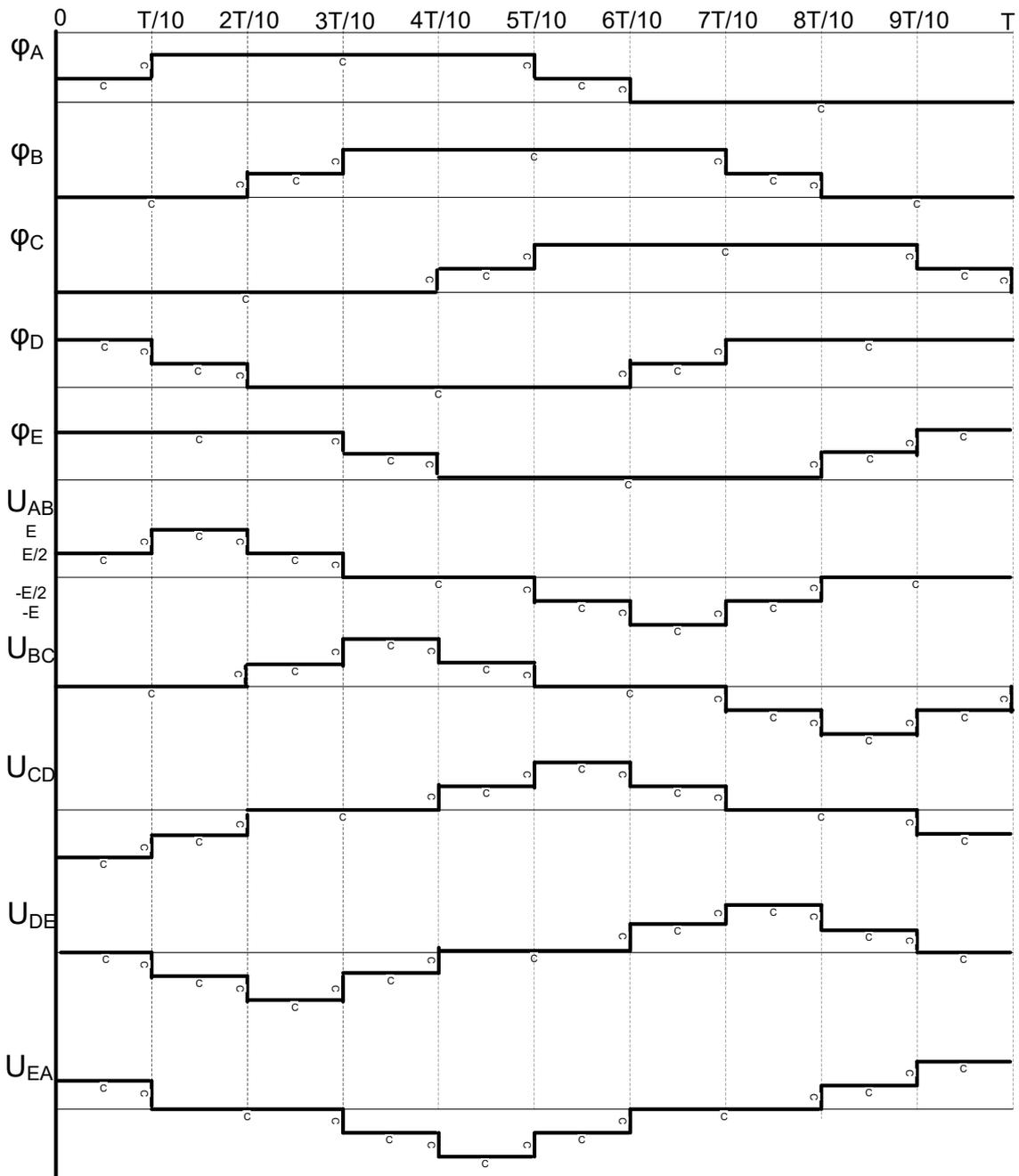


Figure I.16: Potentiels aux sorties de l'onduleur pentaphasé (A, B, C, D et E)

et tensions composées

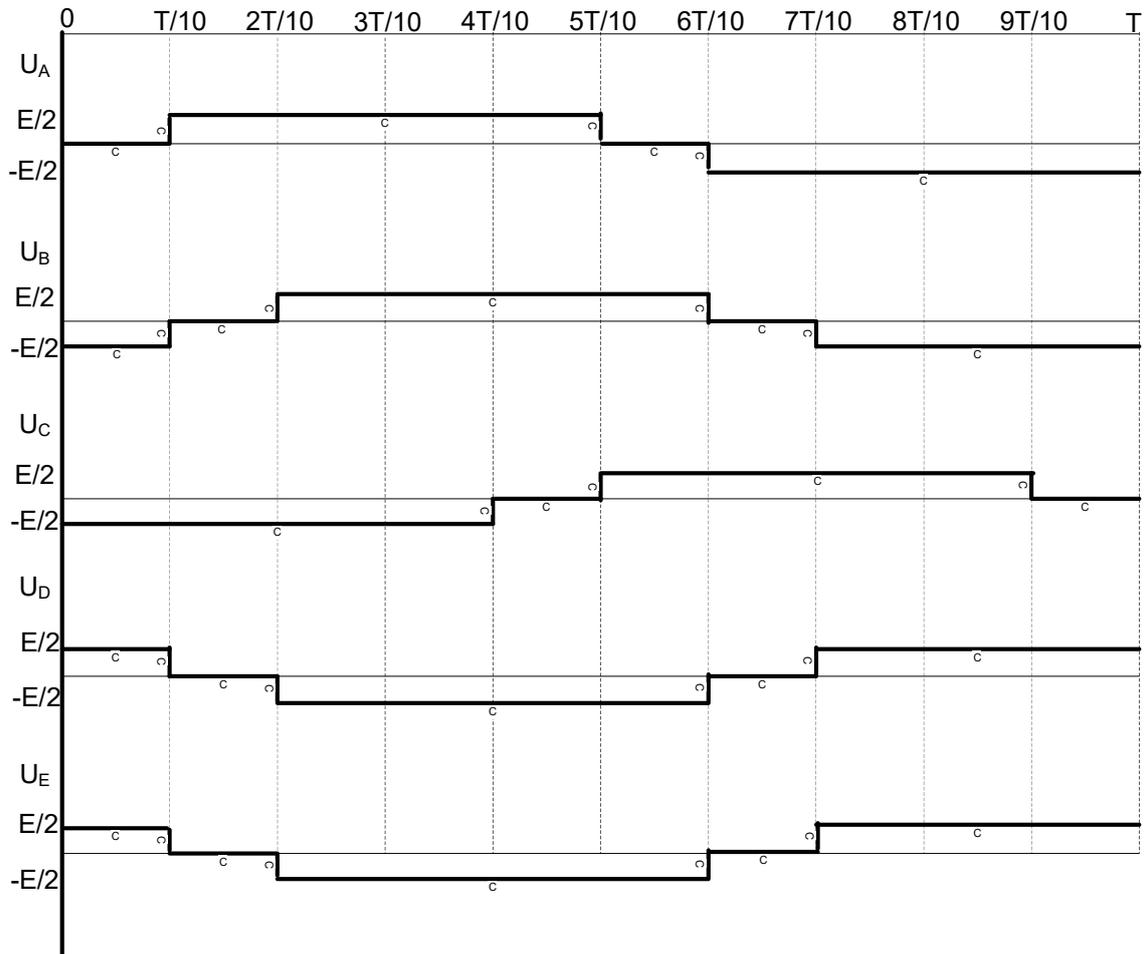


Figure I.17 : Tensions simples

I.3.5 Conclusion :

De toute cette étude on remarque qu'on a pu avoir des tensions alternatives triphasées ou pentaphasées en démarrant d'une tension continue.

La fréquence peut être variable en variant la fréquence de fermeture ou d'ouverture des interrupteurs.

**II.1 Introduction**

L'électronique de puissance ayant le souci de travailler à rendement maximum ne peut être qu'une électronique de commutation ou les composants ne fonctionnent qu'en interrupteurs ouverts ou fermés.

Le mot puissance ne signifie pas que l'électronique de puissance ne s'intéresse qu'à la commande de moteur d'un moins de 1MW !

Le domaine de l'électronique de puissance s'entend de quelques micro watts ( nano machines électrique ) à une centaine de méga watt (MW).

Les interrupteurs de l'électronique de puissances travaillent jusqu'à plusieurs dizaines de KHZ il est impossible d'employer des interrupteurs classiques. Ceux-ci ne supporteraient pas de telles fréquences de fonctionnement

De plus, un arc électrique s'établirait entre les contacts qui ne couperaient plus aucun courant seuls les interrupteurs statique à base de semi conducteurs sont utilisés. On trouve :

- La diode.
- Le transistor bipolaire.
- Le transistor à effet de champ à grille isolé(MOS).
- L'IGBT (insulted gate bipolair transistor).
- Le thyristor « classique ».
- Le thyristor GTO (gate turn off)

**II.2 Interrupteurs électroniques**

L'élément clé de l'électronique de puissance est l'interrupteur qui permettra d'appliquer telle ou telle source sur la charge selon la méthode choisie. C'est un élément commandable n'existant sous sa forme idéalisée que dans une implémentation mécanique qui n'est pas compatible avec des changements d'état répétés.

L'interrupteur possède un état enclenché on (fermé) pendant lequel la tension à ses bornes est nulle quel que soit le courant le traversant et un état déclenché off (ouvert) pendant lequel le courant le traversant est nul quelle que soit la tension à ses bornes.

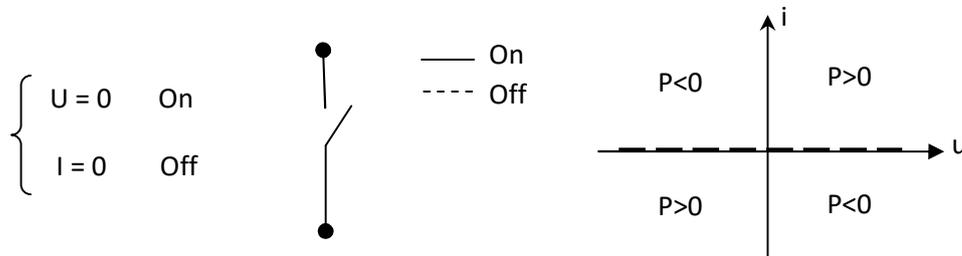


Figure II. 1 : Représentation symbolique et caractéristique d'un interrupteur

On distinguera principalement

- les éléments non commandables (diodes),
- les éléments commandables à la fermeture (thyristors, triacs),
- Les éléments commandables à la fermeture et à l'ouverture ( transistors bipolaires, MOSFETs, IGBTs, GTOs).

### II.3 Transistor bipolaire de puissance

Parmi les deux types : NPN et PNP, le transistor de puissance existe essentiellement dans la première catégorie (FigureII.2). C'est un composant totalement commandé à la fermeture et à l'ouverture.

IL n'est pas réversible en courant, ne laissant passer que des courants de collecteur  $I_c$  positifs. IL n'est pas réversible en tension. N'acceptant que des tensions  $V_{ce}$  positives lorsqu'il est bloqué.

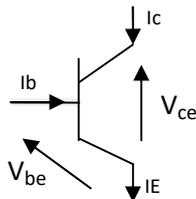


Figure II 2 : Symbole du transistor

### II.3.1 Fonctionnement du composant parfait

Le transistor possède deux types de fonctionnement :

- le mode en commutation (ou non linéaire) est employé en électronique de puissance.
- le fonctionnement linéaire est plutôt utilisé en amplification de signaux.

### II.3.2 Fonctionnement et états du transistor

- Transistor bloqué (B) : état obtenu en annulant le courant  $I_B$  de commande, ce qui induit un courant de collecteur nul et une tension  $V_{ce}$  non fixée, l'équivalent est interrupteur ouvert entre le collecteur et l'émetteur.
- Transistor saturé(S) : ici, le courant  $I_B$  est tel que le transistor impose une tension  $V_{ce}$  nulle tandis que le courant  $I_c$  atteint une valeur limite dite tension de saturation,  $I_{c\text{ sat}}$  l'équivalent est interrupteur fermé.

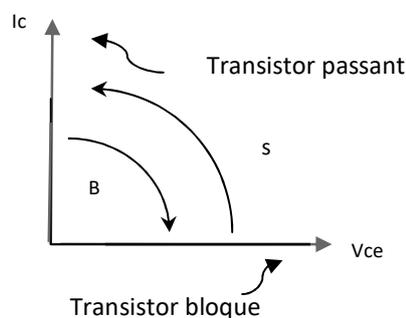


Figure II.3 : Courant  $I_c$  en fonction de  $V_{ce}$

Dans son mode de fonctionnement linéaire, le transistor se comporte comme une source de courant  $I_c$  commandée par le courant  $I_b$ . Dans ce cas, la tension  $V_{ce}$  est imposée par le circuit extérieur,

La figure II.4 propose l'évolution des grandeurs entre le blocage, le fonctionnement linéaire et la saturation.

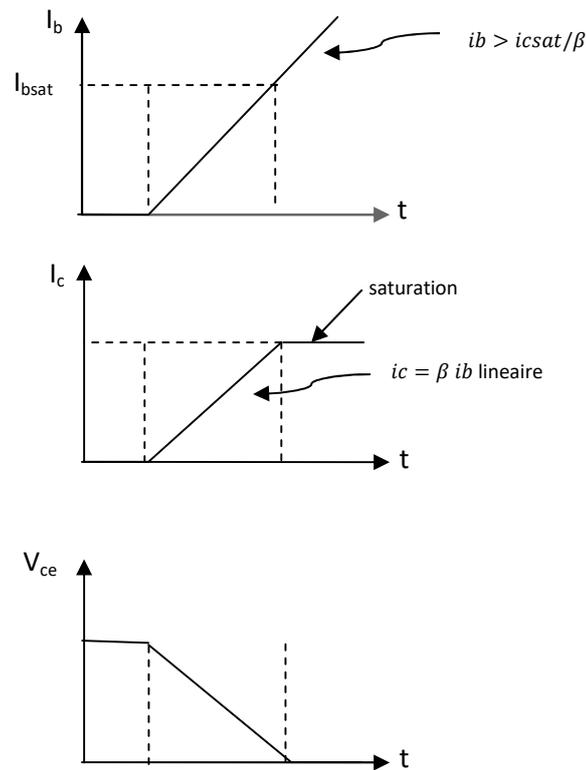


Figure II.4 Représenter fonctionnement linéaire et la saturation.

Le composant réel subit quelques différences par rapport à l'élément parfait. A l'état saturé :

- Le transistor est limité en puissance : courbe limite dans le plan ( $V_{ce}$ ,  $I_c$ ), l'hyperbate de dissipation maximale ;
- Le courant maximal moyenne collecteur est dans lui aussi limité ( $I_{c\max}$ ).
- La tension n'est pas tout à dépasser une tension ( $V_{ceo}$ ) qui provoquerait de claquage de la jonction ;
- Un courant résiduel dû aux porteurs minoritaires circule dans le collecteurs ( $I_{cbo}$ ) choix d'un transistor :

Après avoir établi les chronogrammes de fonctionnement ( $V_{ce}$  et  $I_c$ ) ; on calcule les valeurs extrêmes prises pas :

- La tension (a l'état bloqué).
- Le courant maximal (a l'état saturé).

#### II.4 Transistor MOSFET.

Le transistor MOSFET a l'avantage d'une commande relativement simple nécessitant peu de puissance.

A la fabrication, une diode entre drain et source est aussi intégrée. Cette diode est généralement une diode rapide. Cette diode peut servir dans une structure en pont par exemple.

Pour la commande du transistor, il faut varier  $V_{gs}$  de 12V à 0V et inversement. Le composant est caractérisé par la rapidité de commutation ( $t_r=t_f=50ns$ ).

Le transistor MOSFET est un interrupteur unidirectionnel en tension et bidirectionnel en courant.

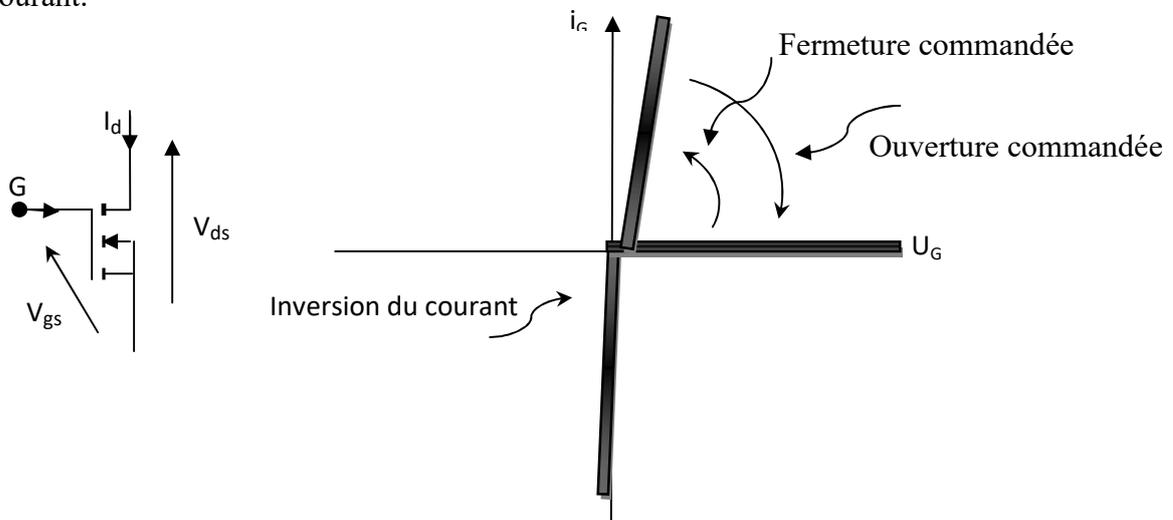


Figure II.5: Caractéristique et symbole d'un MOSFET

#### II.5 Transistor IGBT (*Insulated Gate Bipolar Transistor*) [4]

Le transistor IGBT, associant les avantages en conduction du transistor bipolaire et les avantages en commutation du transistor MOSFET, est largement utilisé pour les

applications de moyenne et forte puissance avec des tensions d'alimentation comprises entre 600V et 4.5kV.

Le transistor bipolaire à grille isolée (IGBT) combine un transistor bipolaire (collecteur et émetteur) et d'un transistor MOSFET.

IL associe performances en courant entre collecteur et émetteur (la faible chute de tension collecteur émetteur  $\sim 0,1v$ ) et la commande en tension par sa grille qui nécessite un courant permanent quasiment nul. Ces caractéristiques sont reprises de celles du transistor bipolaire  $V_{ce\ sat}$  et  $I_{c\ sat}$

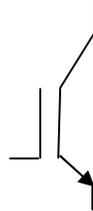
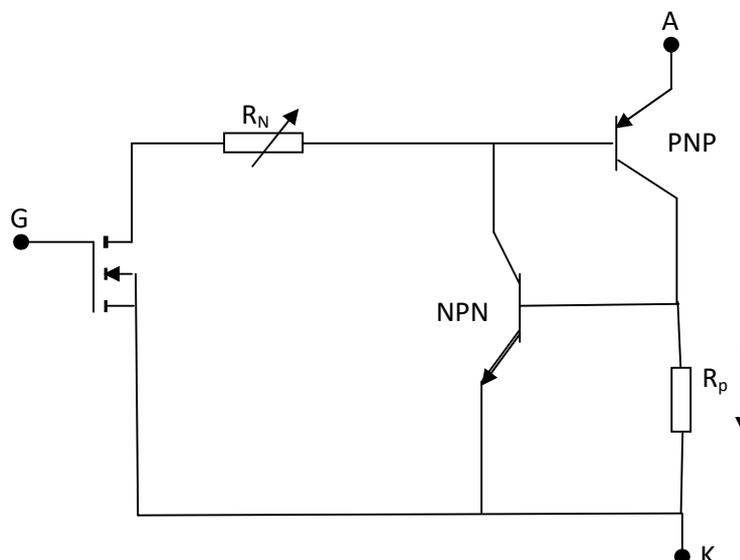


Figure II.6 : Symbole du l'IGBT

Le Schéma équivalent d'un IGBT de la figure II.7. L'effet thyristor apparait quand la tension aux bornes de  $R_p$  atteint la tension  $V_{bi}$  (seuil de jonction base-émetteur du NPN Dans ce cas, cette jonction est polarisée en direct et le transistor NPN est conducteur, ce qui entraine le déclenchement de l'effet thyristor .Dans les IGBT modernes, cette résistance est rendue suffisamment faible pour que le thyristor ne soit plus déclenché dans le fonctionnement garanti par le constructeur.



24  
Figure II.7 : Schéma équivalent simplifié de l'IGBT

Les Avantages, les inconvénients et les applications d'IGBT sont :

#### a-Avantages

- Commande en tension (MOS),
- Grande densité de courant (supérieur au bipolaire).

#### b-Inconvénients

- Pertes importante (  $V_{ce\ sat} = 3\text{ V}$ , traînage en courant),
- Augmentation des pertes avec la température,
- Commutation plus lente que le transistor MOS.

#### c-Application

- Onduleur et hacheur pour la commande de moteur
- Gamme actuelle des IGBT : 1000V- 500 A, 3500V- 60 A,  $f_{max} = 40\text{ kHz}$ .

### II.6 Thyristor ordinaire

L'ancêtre des thyristor était un tube à gaze le thyristor .Le terme thyristor est la contraction de Thyatron et le Transistor, Le thyristor est un composant commande à la fermeture ,mais pas à l'ouverture.

Il est réversible en tension et supporte des tension  $V_{AK}$ ,aussi bien positive que négative lorsqu'il est bloqué.

Il n'est pas réversible en courant et ne permet que des courant  $I_{AK}$  positifs, c'est-à-dire dans le sens anode cathode, l'état passant.

Un thyristor est un dispositif à 4 couches et 3 jonctions qui possèdent 3 connexions externes : l'anode, la cathode et la gâchette. C'est un composant bistable (passant bloqué)

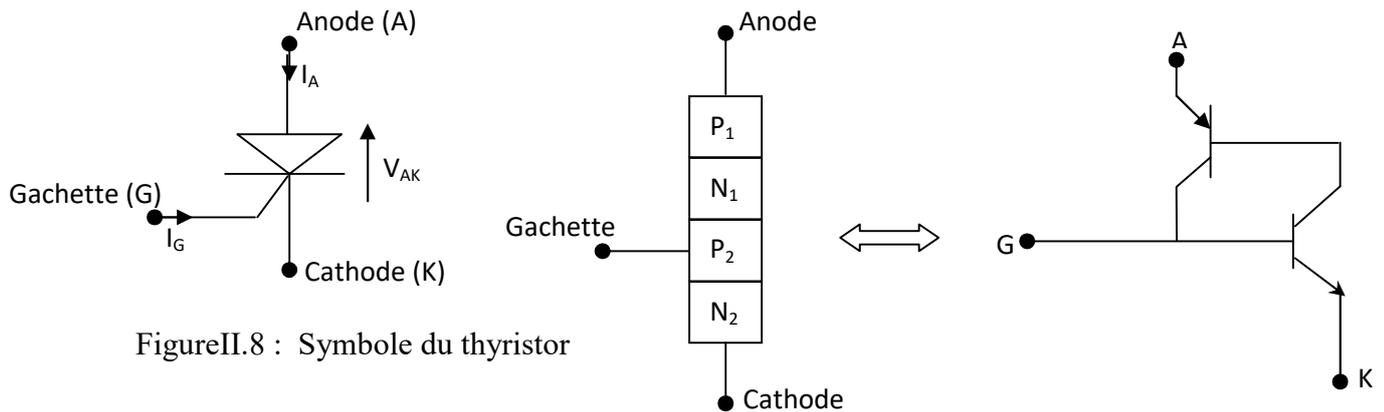


Figure II.8 : Symbole du thyristor

Le courant de gachette (égale au courant base-émetteur ) sature le transistor NPN qui extrait un courant émetteur- base du transistor PNP qui est saturé à son tour. Le PNP injecte un courant base émetteur dans le NPN, qui extrait un courant émetteur –base du PNP. Dès lors, le courant de gâchette peut s’annuler, le phénomène s’alits entretient.

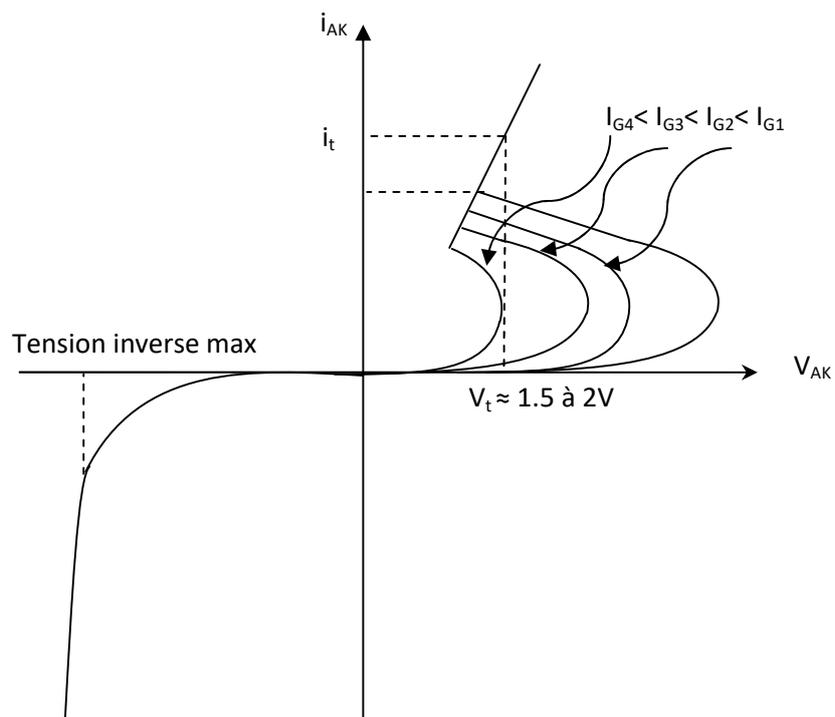


Figure II.9: Caractéristique de sortie du thyristor

### II.7 Le thyristor blocable (GTO) [3]

Le G.T.O Thyristor (Gate -Turn-Off-Thyristor) ou S.C.R blocable es interrupteur électronique unidirectionnel à fermeture et ouverture commandées il est aussi appelé G.C.O (Gate-Cut-Off) ou G.C.S(Gate-Controlled-Switch).

Ce composant est surtout destiné à travailler avec des sources de tension a continues comme, par exemple dans onduleurs en peut en pont

Symbole A :Anode , K :Cathode , G :Gâchette.

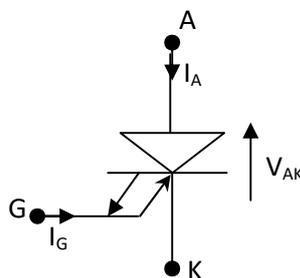


Figure II.10 : Symbole d'un G.T.O

Le thyristor G.T.O est un élément à quatre couches PNPN similaire à un thyristor. Certaines modifications dans la structure du thyristor permettent de provoquer l'extinction en déviant le courant d'anode vers la gâchette pendant un court instant.

Le dimensionnement du driver sera assez compliqué, mais pour des tensions de blocage de plusieurs kv, les réductions possibles au niveau des transformateurs en valent la peine. Le G.T.O a perdu la tenue en tension inverse du thyristor. On peut compenser Ce fait en ajoutant une diode en série lorsque cela est nécessaire.

- **Amorçage et Blocage :**

Le G.T.O est amorçable comme le S.C.R

Il présente la possibilité supplémentaire d'être blocable par application d'une tension de gâchette, cathode négatif, générant un courant négatif de gâchette élevé (typiquement un tiers du courant d'anode devant être annulé)

La tension directe à l'état passant aux bornes d'un G.T.O est typiquement 2 à 3 v.

- **Polarisation inverse** : ( $U_{AK} < 0$  et  $I_A < 0$  )

Le G.T.O est équivalent à une résistance incapable de bloquer une tension et ne permettant pas un courant significatif si nécessaire, pour assurer une tenue en tension inverse.

Il faut ajouter une diode en série avec le G.T.O

En résumé à l'amorçage on a source de courant, et au blocage on a source de tension.

## II.8 Circuits d'aide à la commutation CALC

Comme les interrupteurs électroniques travaillent en commutation, ils doivent être doté d'un circuit appelé communément CALC pour éviter l'existence simultanée de  $I$  et de  $V$  engendrant de grandes pertes .on opte en général pour un circuit RC parallèle .Voir figure II.11

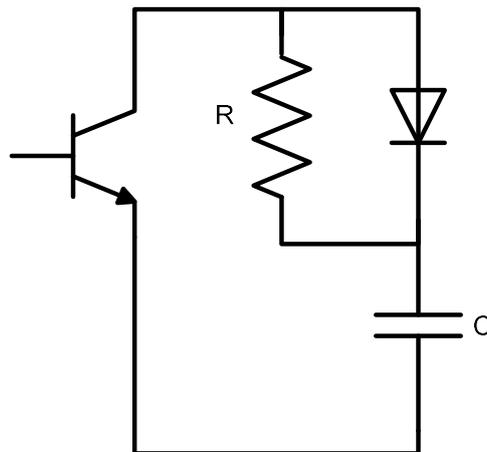


Figure II.11 : Circuits d'aide à la commutation CALC

## II.9 CONCLUSION

Nous avons consacré ce chapitre aux principales généralités sur les semi-conducteurs de puissance.

On distingue trois familles de composants de puissance, et selon phénomènes physiques présents lors du fonctionnement, on parle alors des composants bipolaires, unipolaires et mixtes.

La diode de puissance est une jonction PN, on dira qu'elle est passante sous polarisation anode - cathode directe, bloquée sous polarisation inverse. Le changement d'état résulte simplement du changement de polarisation après un transitoire de recouvrement, qui à la mise en conduction se manifeste par une onde de surtension, et au blocage par une onde du courant inverse véhiculant la charge recouvrée.

Le transistor MOSFET de puissance présente la particularité d'être un interrupteur de puissance commandé qui fonctionne en mode unipolaire, c.à.d. que le courant n'est dû qu'au déplacement d'un seul type de porteurs de charges. Il en résulte une très grande rapidité de commutation due à l'absence de charges stockées. En revanche, la chute de tension est relativement élevée à l'état passant.

Les deux plus célèbres composants électroniques réalisant la fonction d'interrupteur sont : le transistor bipolaire et le transistor MOSFET. Le premier présente comme avantage une faible tension à l'état passant et le pouvoir de commuter de forts courants, mais nécessite une puissance de commande non négligeable et sa fréquence de travail est relativement basse. Le MOS est quant à lui connu pour des fréquences de travail plus élevées et une puissance de commande presque nulle, et limité par sa tension de déchet qui est importante pour des dispositifs mettant en jeu des hautes tensions.

Ces observations ont conduit à la réalisation d'une combinaison entre ces deux types de composants pour aboutir à l'IGBT. Alliant les avantages de la technologie bipolaire et celles du MOSFET, le transistor l'IGBT a un bel avenir sur le marché. Les IGBTs sont issus de trois technologies différentes afin de répondre aux exigences industrielles

Les composants semi- conducteurs sont aussi appelés composants de commutation.

### III-1-Introduction

La génération des signaux de commande des interrupteurs de puissances peut être assuré de manières différentes :

-Analogique.

-numérique.

Dans ce chapitre, on va se consacré sur la méthode numérique basée sur l'utilisation d'un microcontrôleur (PIC 16F84).

### III-2-Génération analogique

La génération des signaux de commande d'une manière analogique a été réalisée par le compteur Johnson constitué d'un ensemble de bascules JK qui change d'état simultanément au rythme du signal d'horloge à chaque front descendant.

Les résultats obtenus étaient satisfaisants, et ont permis de réaliser la fonction souhaitée.

### III-3-Génération numérique :

La génération des signaux de commande d'une manière numérique est basée sur le microcontrôleur 16F84, qui représente une unité de traitement de l'information et qui appartient à la famille des RISC [8] (Reduce Instruction Construction Set) , se sont les PIC à jeu d'instruction réduit. D'où, la facilite et la vitesse de fonctionnement.

Ils sont divisés en trois grandes familles :

**-La famille des bas de gamme (low-end) :** Ils utilisent des mots d'instructions de 12bits.

**-La famille des milieu de gamme ( Mid-Range ) :** Ils utilisent des mots de 14 bits

**-La famille des haut de gamme ( High-End ) :** Ils utilisent des mots de 16 bits.

On va se consacrer à ceux des Mid-Range, ils utilisent un jeu de 35 instructions, stockée chaque'une dans un seul mot de programme, et exécutée en 1 seul cycle (sauf les sauts). On atteint donc de très grandes vitesses.

L'horloge fournie au  $\mu$ -contrôleur est prédivisée par 4 au niveau de celui-ci. C'est cette base de temps qui donne le temps d'un cycle.

Avec un quartz de 4MHz, on obtient donc 1000000 de cycles/seconde, or, comme le PIC exécute pratiquement 1 instruction par cycle, hormis les sauts, cela nous donne une puissance de l'ordre de 1MIPS (1 Million d'Instructions Par Seconde).

### III-4- Organisation externe du PIC 16F84

Pour ce travail, on va utiliser le microcontrôleur 16F84 de la famille du milieu de gamme, dont Le boîtier est décrit par la figure III.1

Il contient 18 pins : 13 pins d'entrées/sorties, 2 pour l'alimentation, 2 pour le circuit oscillateur et 1 pin pour le reset (MCLR) [6].

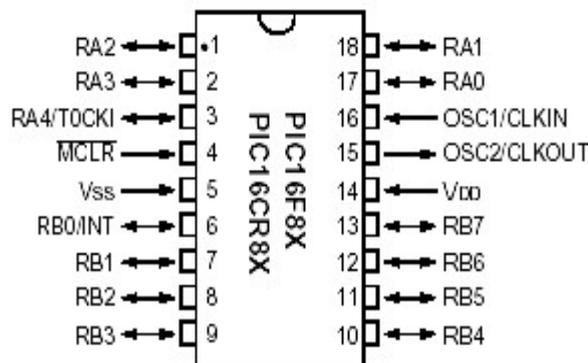


Figure III .1 : broches du PIC 16F84

### III-5-Broches de fonctionnement

Ce sont les différentes broches qui permettent le fonctionnement du microcontrôleur.

#### a-MCLR

Elle sert à initialiser le microcontrôleur, elle est active à l'état bas. Celle-ci charger l'adresse 0x00 dans le compteur de programme.

**b- Le quartz**

Chaque instruction dure un cycle machine (sauf pour les sauts qui durent deux cycles). Un cycle machine est exécuté tout les 4 cycles d'horloge principale. Pour le 16F84, le quartz est de 4MHZ ( $T=25ns$ ).

**c- L'alimentation : Vdd et Vss**

Elles sont branchées sur les pins 14 et 5 respectivement, la tension d'alimentation va de 4.5v à 6v.

**III-6- Organisation interne du 16F84**

- Une mémoire programme de type flash de 1K (1024) mots de 14 bits
- Une mémoire RAM constituée :
- Des registres de control SFR (Special Function Registers)
- 68 octets de RAM utilisateur appelés aussi GPR (General Propose Resisters)
- Une mémoire EEPROM de donnée de 64 octets
- Deux ports d'entrée sortie, un de 8 bits et un de 5 bits
- Un timer/Compteur cadencé par une horloge interne ou externe
- Un chien de garde / compteur qui est un timer particulier
- Un prédiviseur de fréquence programmable permettant d'étendre les possibilités du Timer TMR0 et du chien de garde WDT
- 4 sources d'interruption
- L'horloge peut être générée par 4 types d'oscillateurs sélectionnables
- Protection de code
- Fonctionnement en mode sleep pour réduction de la consommation
- Programmation par mode ICSP (In Circuit Serial Programming)

La figure III.2 montre les différents circuits internes du PIC 16F84[5] :

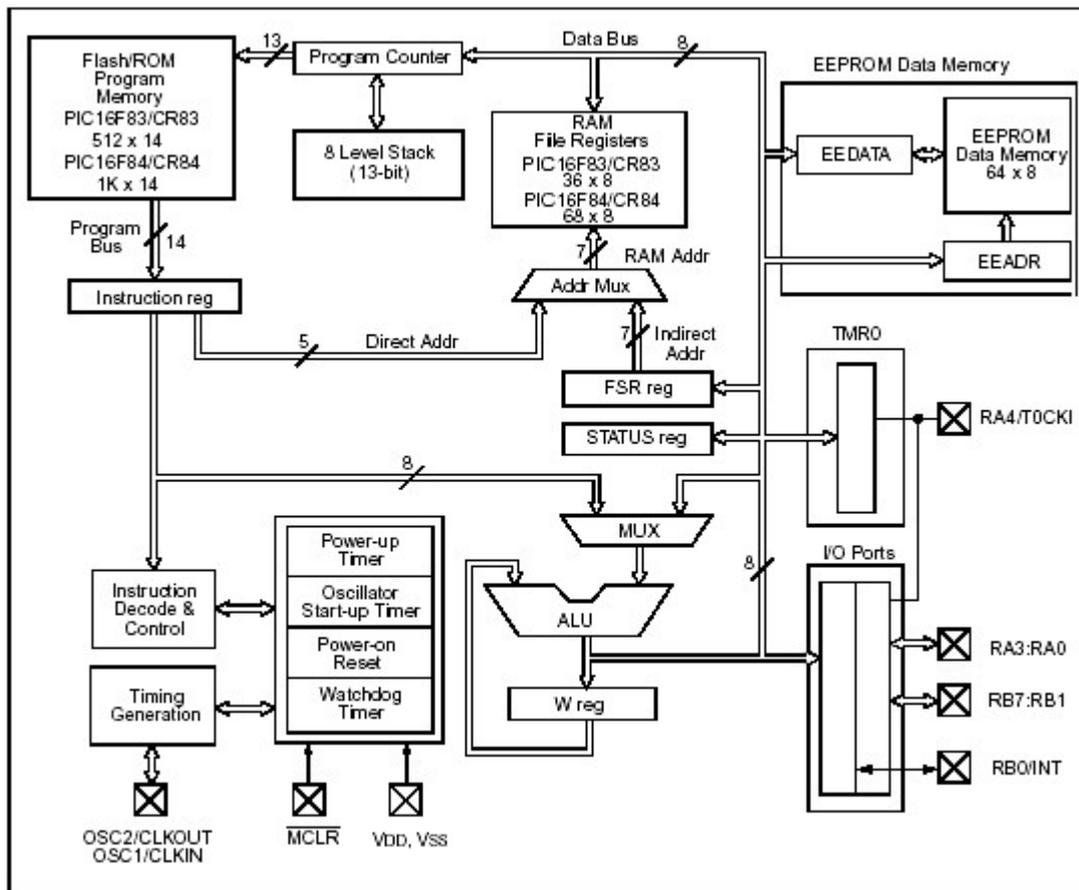


Figure III.2 : Schéma interne du 16F84

Le microcontrôleur contient de la mémoire de programme et de la mémoire de données, la structure Hardware des pics fournit un accès séparé à chacune, ainsi, un accès aux deux est possible pendant le même cycle machine.

La mémoire du 16F84 est divisée en 3 parties :

### III-6-1-La mémoire de programme :

Cette mémoire est non volatile et reprogrammable. Elle est de 1 k mot de 14 bits. Chaque position de 14 bits contient une instruction. L'emplacement du programme peut se situer à n'importe quel endroit de la mémoire.

Donc, 1K donne 1 bon millier d'instructions possibles.

**III-6-2-La mémoire de données :**

La mémoire de données est constituée de deux parties :

- Les registres SFR (Special Function Register), ce sont les registres de fonctionnement du PIC.

L'ensemble de ces registres est souvent appelé fichier de registres.

- Les registres GPR (General Purpose Register) ce sont des positions mémoire que l'utilisateur peut utiliser pour stocker ses variables et ces données.

La mémoire RAM est organisée en deux Banks, pour accéder à un registre, il faut d'abord se placer dans la bank où il se trouve. Ceci est réalisé en positionnant le bit RP0 du registre STATUS.

La RAM est celle que nous allons sans cesse utiliser. Toutes les données qui y sont stockées sont perdues lors d'une coupure de courant. La bank0 utilise les adresses de 0x00 à 0x7F, la banque 1 allant de 0x80 à 0xFF.

L'emplacement 0x00 est un emplacement auquel on ne peut pas accéder.

**III-6-3-La pile :**

La pile est une zone mémoire qui contient 8 valeurs, elle n'a pas d'adresse dans la plage de mémoire. Le pointeur de pile est décrémenté automatiquement à chaque adresse placée dans la pile, et est incrémenté à chaque adresse déchargée, il ne peut être ni lu ni écrit.

**III-6-3-La mémoire de données EEPROM :**

La mémoire EEPROM de données est constituée de 64 octets que l'on peut lire et écrire depuis un programme. Ces octets sont conservés après une coupure de courant et sont très utiles pour conserver des paramètres semi permanents. On y accède à l'aide des registres EEADR et EEDATA, toute lecture écriture dans le registre EEDATA se fait dans la position mémoire pointée par EEADR.

Deux registres de contrôle (EECON1 et EECON2) sont associés à la mémoire EEPROM.

### III-7-Les différents registres du micro-contrôleur

Le PIC 16F84, travaille avec un groupe de registres d'ordre spécial ou d'ordre général :

#### III-7-1- Les registres « PCL » et « PCLATH »

Un processeur est un composant qui exécute séquentiellement une série d'instructions organisées selon un ensemble appelé programme.

Il existe alors dans le processeur un séquenceur, qui permet de pointer sur la prochaine instruction à exécuter. Ce séquenceur est appelé « compteur ordinal », « Pointeur de programme » etc. Dans le cas des Pics, il s'appelle PC, pour Program Counter. Le PC n'est pas accessible directement par l'utilisateur.

Pour les PICs, les registres ne font que 8 bits on ne peut donc stocker qu'une adresse maximale de 255. Il faudra donc 2 registres pour accéder à toute la plage d'adresse, un pour contenir les bits de poids faible appelé PCL (PC Low) , et un autre à 5 bits appelé PCLATH (PC LATch counter High). Accessibles en lecture et en écriture par l'utilisateur. Le PC complet étant codé sur 13 bits, il faudra donc compléter PCL avec 5 bits supplémentaires [8].

Comme le 16F84 ne gère que 1K de mémoire programme, nous n'aurons pas besoin de ce registre dans le cas des sauts.

En cas de modification du PCL directement par l'utilisateur, comme pour un registre ordinaire, PCL est chargé dans PC et complété par les 5 bits du registre PCLATH.

Comme le 16F84 ne traite que 1K de mémoire programme, les bits b2, b3 et b4 de PCLATH seront inutilisés ici.

#### III-7-2-L'ALU et Le registre « W »

C'est une ALU 8 Bits qui réalise les opérations arithmétiques et logiques entre le registre « W » et n'importe quel autre registre 'F' ou constante K. W est un registre de travail 8 bits, il n'a pas d'adresse comme les autres SFR. Pour les instructions à deux

opérandes, c'est toujours lui qui contient un des deux opérandes. Pour les instructions à un opérande, celui-ci peut être soit W soit n'importe quel registre F. Le résultat de l'opération peut être placé soit dans le registre de travail W soit dans le registre F.

### III-7-3- Le registre « STATUS »

C'est un registre dont chaque bit a une signification particulière. Il est principalement utilisé pour déterminer l'état de l'UAL ainsi que les bits de sélection de bank.

Le registre d'état (figure III-3) :

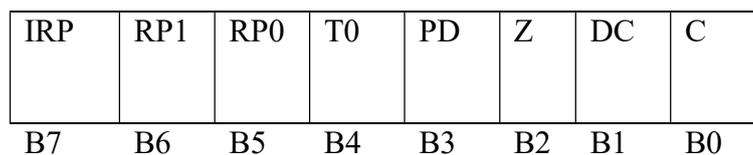


Figure III-3

**Bit0** : C carry ( retenue ) il est à 1 s'il y'a une retenue après le 8<sup>ème</sup> bit.

**Bit1** : DC ( digit carry) indique une retenue au 4<sup>ème</sup> bit.

**Bit2** : Z ( zéro ) égale à 1 si le résultat d'une opération est nul.

**Bit3** : PD ( power-down ) est égal à 1 après la mise sous tension ou par l'instruction CLRWDT

**Bit4** : TO ( time-out bit) est au niveau haut après un power-up ,par un CLRWDT ou par l'instruction SLEEP

**Bit5 et 6** : RPO et RP1 bits de sélection de Bank , pour le 16F84, RP1 est maintenu à 0.

**Bit7** : IRP permet de choisir quel bloc de RAM on veut utiliser dans le cas de l'adressage indirect.

**III-7-4- Le Timer TMR0 [5] :**

C'est un compteur à 8 bits ayant les caractéristiques suivantes :

- Il est incrémenté en permanence soit par l'horloge interne  $F_{osc}/4$  (mode timer) soit par une horloge externe appliquée à la broche RA4 du port A (mode compteur). Le choix de l'horloge se fait à l'aide du bit TOCS du registre OPTION

-TOCS = 0, horloge interne.

-TOCS = 1, horloge externe appliquée à RA4

- Dans le cas de l'horloge externe, on peut choisir le front sur lequel le TIMER s'incrémente.

-TOSE = 0, incrémentation sur front montant.

-TOSE = 1, incrémentation sur front descendant.

**III-7-5- Le registre OPTION**

Il se trouve à l'adresse 0x81, dans la BANK1. C'est un registre de bit, où chaque bit a un rôle particulier. La figure (III-4) donne le contenu de ce registre :

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RBP	INTEDG	TOCS	TOSE	PSA	PS2	PS1	PS0

Figure III-4

**Bit0,1 et 2 :** déterminent la valeur du prédiviseur, le tableau de la figure III.5

montre les valeurs de divisions.

**Bit3 : PSA,** bit réservé à la prédivision

PSA= 0 : une prédivision est effectuée au niveau du timer0

PSA = 1 : une prédivision est effectuée au niveau du watchdog.

**Bit6 : INTEG** sélectionne le front du signal de demande d'interruption.

**Bit7 : RBPU** (Pull up du port B) quand il est à 0 il permet de relier une résistance du +5v au port B .

PS2	PS1	PS0	Div
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

Figure III.5

### III-8- Les modes d'adressage [8] :

Toutes Les instructions utilisent une manière particulière pour accéder aux informations qu'elles manipulent. Ces méthodes sont appelées « modes d'adressage ».

Pour les micros contrôleurs, il existe trois types :

**III-8-1- L'adressage littéral ou immédiat :**

Avec l'adressage immédiat ou adressage littéral la donnée nécessaire à l'exécution de l'instruction se trouve immédiatement dans cette dernière.

**III-8-2- L'adressage direct**

Avec l'adressage direct, l'emplacement contenant la donnée utile est spécifié directement dans l'instruction. Il s'agit alors de l'adresse de l'opérande.

**III-8-3- L'adressage indirect**

L'adressage indirect se fait par l'intermédiaire des registres FSR et INDF. Le registre INDF n'est pas un vrai registre mais représente la case mémoire pointée par le registre FSR. Pour lire ou écrire dans une case mémoire en utilisant l'adressage indirect, on commence par placer l'adresse dans le registre FSR, ensuite on lit/écrit dans le registre INDF.

**III-8-4- Les registres FSR et INDF :**

L'adresse de la donnée est contenue dans un pointeur. Dans les Pics, un seul pointeur est disponible pour l'adressage indirect appelé FSR situé à l'adresse 04h dans les deux banques, il est donc accessible indépendamment du numéro de banque. En utilisant l'adressage indirect, on peut écrire dans FSR l'adresse du registre à atteindre. Il est à 8 bits, on peut donc atteindre les deux banques du PIC .

L'accès au registre d'adresse contenue dans FSR se fait en utilisant le registre INDF.

On peut donc dire que INDF est en fait le registre FSR utilisé pour accéder à la case mémoire. Donc, quand on veut modifier la case mémoire pointée, on modifie FSR, quand on veut connaître l'adresse de la case pointée, on accède également à FSR. Si on veut accéder au contenu de la case pointée, on accède via INDF.

### III-9- Ports d'entrée /sortie :

Les PICs communiquent avec l'extérieur à travers un ensemble de broches qui forment les ports d'entrées/sorties. Le 16F84 possède deux ports utilisés en entrée ou en sortie, port A et port B.

Les broches d'E/S parallèles sont certainement les ressources les plus simples, et les plus souvent utilisées, leur principe est quasiment toujours le même, l'état de chaque une est écrit ou lu dans un registre associé port X, et la direction de chaque une est définie dans le registre TRISX. 1 bit à 0 dans le registre TRISX correspond à 1 sortie « OUTPUT » et un bit à 1, à une entrée « INPUT ».

#### III-9-1- port A :

Il contient 5 broches d'E/S bidirectionnelles, données par RA0, RA1, RA2, RA3, RA4. Il se situe à l'adresse 05H de la banque 0, et c'est le registre TRISA d'adresse 85H de la banque 1 qui permet de choisir le sens de chaque broche du port, c'est un registre à 8 bits dont trois de poids fort sont non utilisés, et les 5 bits qui restent servent chacun à donner une information sur les 5 broches du port A en entrée ou en sortie. Si le bit est à 1, c'est une entrée, si bit à 0, une sortie.

La broche RA4 peut aussi être utilisée comme entrée de comptage pour le timer0.

#### III-9-2- port B :

Il est à 8 broches d'E/S bidirectionnelles, de RB0 à RB7, le registre TRISB (86H) permet de choisir le sens de travail du port B, un bit à 1 le met en entrée, et 1 bit à 0 le met en sortie, RB0 est utilisé aussi comme entrée d'interruption externe.

#### III-9-3-Les registres TRISA et TRISB :

Le registre TRISA est situé à la même adresse que PORTA, mais dans la banque 1. Son adresse complète sur 8 bits est donc 0x85.

Ce registre est d'un fonctionnement très simple et est lié au fonctionnement du PORTA, chaque bit positionné à 1 configure la broche correspondante en entrée. 0 la rend en sortie.

Au reset du PIC, toutes les broches sont mises en entrée, afin de ne pas envoyer des signaux non désirés sur les pins. Les bits de TRISA seront donc mis à 1 lors de chaque reset.

Comme il n'y a que 5 pins utilisées sur le PORTA, seuls 5 bits (b0/b4) seront utilisés sur TRISA.

Le registre TRISB, d'adresse 86h dans la banque 1 est à 8 bits, il permet de choisir le sens de chaque broche du PORTB (entrée ou sortie) : un bit à 1 positionne le port en entrée, un bit à 0 le met en sortie.

### III-10- Organisation des instructions :

Il existe 4 types d'instructions :

Les instructions « orientées octet » : manipulent les données sous forme d'octets.

Les instructions « orientées bits » destinées à manipuler directement des bits d'un registre particulier.

Les instructions générales Ce sont les instructions qui manipulent des données qui sont codées dans l'instruction directement.

Les sauts et appels de sous-routines Ce sont les instructions qui provoquent une rupture dans la séquence de déroulement du programme.

### III-11- L'Horloge :

L'horloge peut être soit interne soit externe. L'horloge interne est constituée d'un oscillateur à quartz ou d'un oscillateur RC, les fréquences peuvent être de 4, 8, 10, 20 MHz.

Avec un oscillateur RC, la fréquence de l'oscillation est fixée par Vdd, Rext et Cext. Elle peut varier légèrement d'un circuit à l'autre.

Quelque soit l'oscillateur utilisé, l'horloge système dite aussi horloge instruction est obtenue en divisant la fréquence par 4.

Avec un quartz de 4 MHz, on obtient une horloge instruction de 1 MHz, soit le temps pour exécuter une instruction de 1µs.

**III-12-Prediviseur :**

En plus des deux horloges, un pré-diviseur, partagé avec le chien de garde, est disponible. La période de l'horloge d'entrée est divisée par une valeur comprise entre 2 et 256 suivant les bits PS2, PS1 et PS0 (respectivement OPTION\_REG). Le bit PSA (OPTION\_REG.3) permet de choisir entre la pré-division de timer0 (PSA=0) ou du chien de garde (PSA=1).

**Conclusion :**

L'étude théorique montre que le microcontrôleur peut générer des signaux permettant de commander les interrupteurs de puissances afin de faire fonctionner l'onduleur pentaphasé.

## IV.1 Simulation

### IV.1.1 Introduction

La simulation est aujourd'hui un passage obligatoire dans la phase de la mise au point d'un système (électronique ou non). L'utilisation d'un logiciel de simulation s'impose de plus en plus comme une nécessité dans le domaine de l'électronique.

Dans ce chapitre, la mise en œuvre logicielle de notre programme fera sous mikroC et la simulation de la carte de commande à base du microcontrôleur PIC16F84A s'effectuera sous PROTEUS.

### IV.1.2 Organigramme de fonctionnement

L'organigramme du programme principal élaborant les signaux de commande de l'onduleur est illustré par la figure IV.1 suivante :

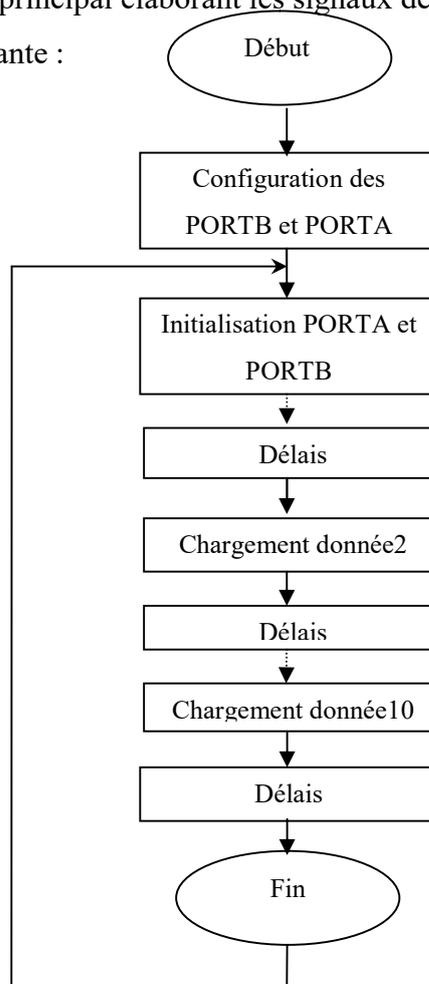


Figure IV.1 : Organigramme de génération des signaux de commande

### IV.1.3 Simulation sous mikroC

Avant d'entamer la simulation, on doit d'abord présenter une brève définition du logiciel mikroC.

#### IV.1.3.1.Définition d'mikroC

Logiciel mikroC est un outil de développement pour programmer des microcontrôleurs de type PIC de la famille Microchip. Il à été mis au point par la société Microchip, et entièrement gratuit. Ce logiciel permet de créer un programme, et de le compiler.La figure IV.2 représente la fenêtre d'mikroC.

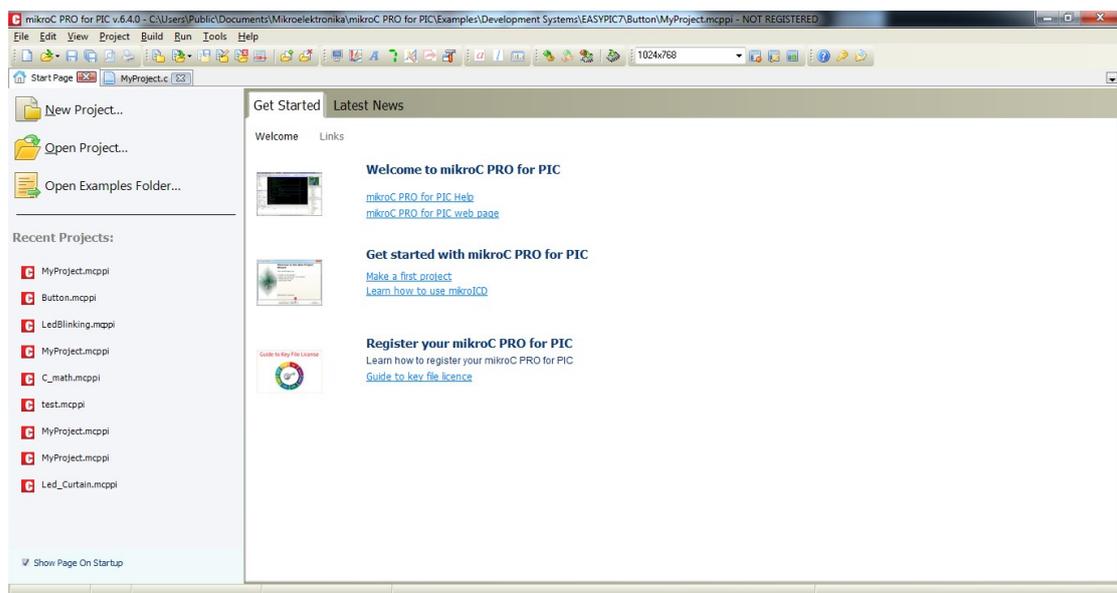


Figure IV.2 fenêtre d'umikroC

### IV.1.3.2 Compilation et Simulaion sous MikroC

Avant d'écrire du programme on MikroC ,on doit passer par une fenêtre de configuration spécifier le type de PIC et la fréquences

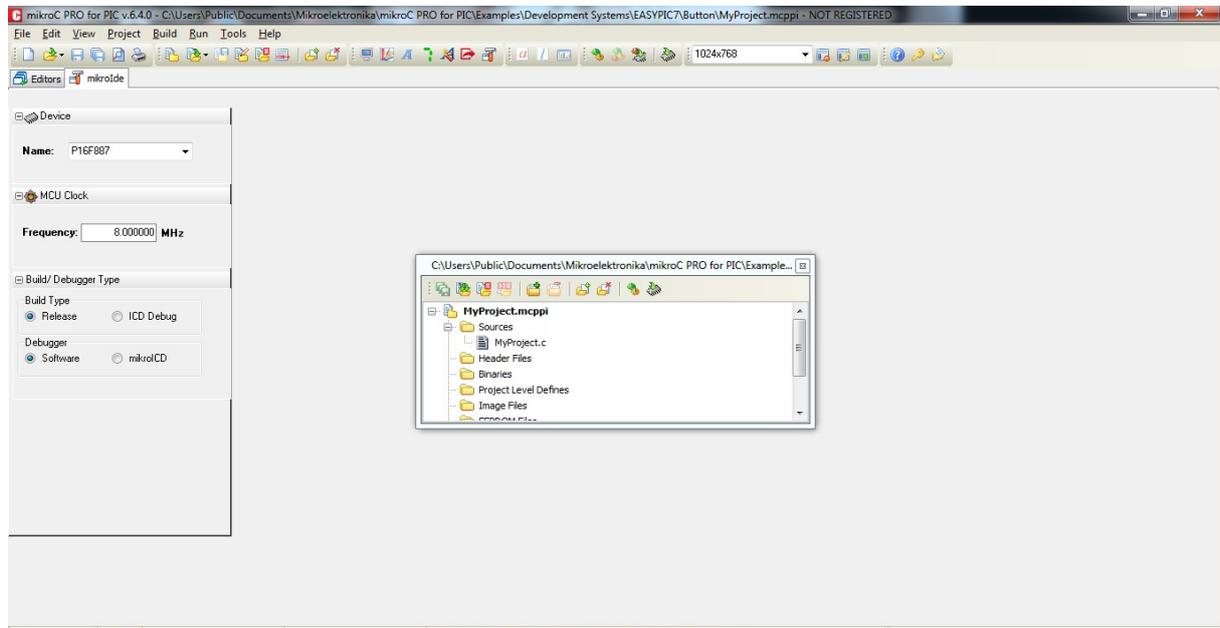


Figure IV.3 : fenêtre de configuration

### IV.4.1 Schéma synoptique

Le schéma synoptique de la figure IV.4 nos montre les étapes principales pour la programmation d'un PIC

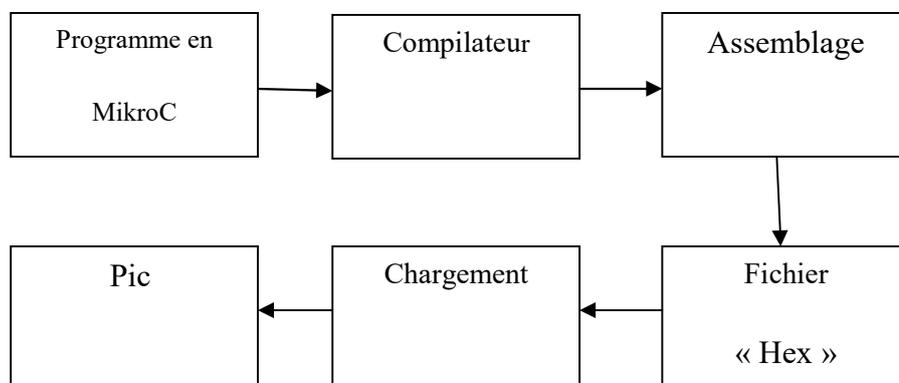


Figure IV.4 : Synoptique d'une programmation

Après exécution du programme, le simulateur est certainement le premier outil à utilisé. C'est le meilleur moyen de tester programme.

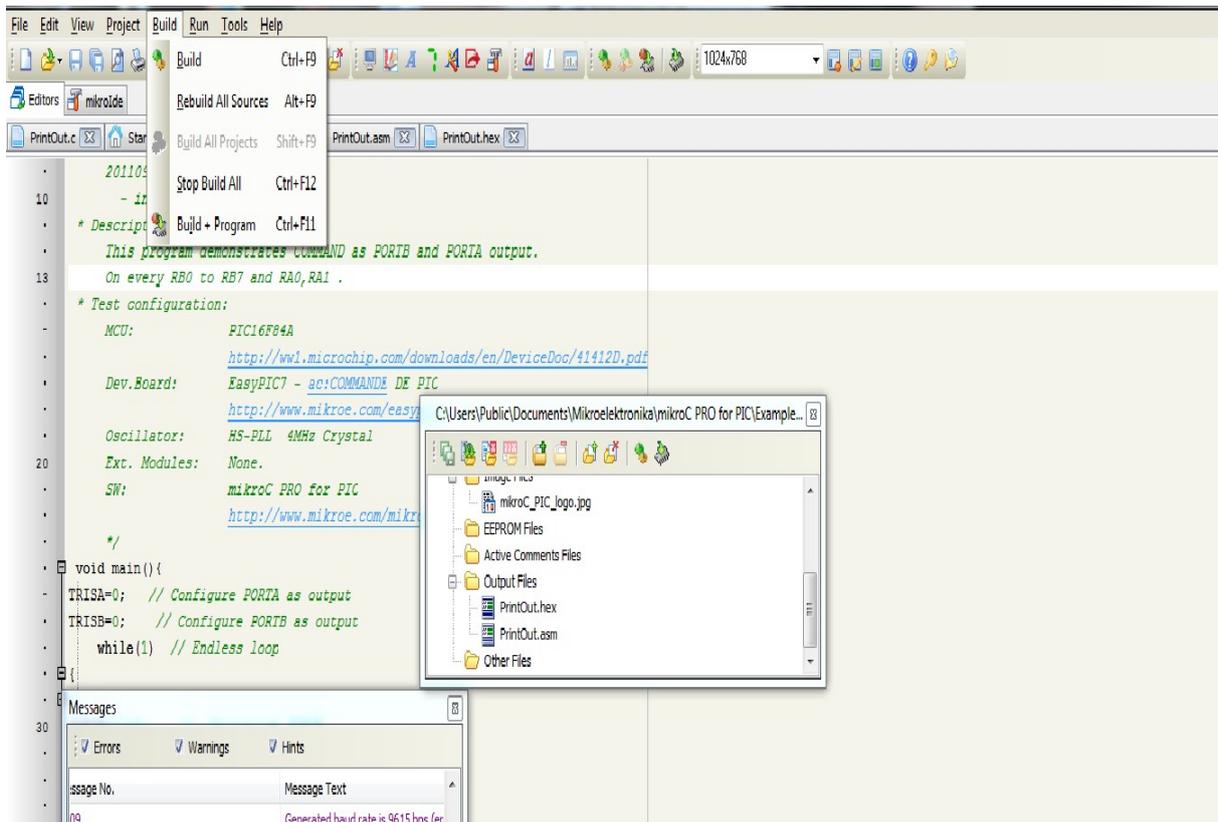


Figure IV.5 Fenêtre de simulation

#### IV.1.4 Simulation de la carte de commande sous PROTEUS

PROTEUS est un logiciel de conception de circuits électronique assistés par l'ordinateur: c'est un système de simulation de circuit basé sur des modèles de composants électroniques, et même dispositifs programmable tel que les microcontrôleurs. En plus, PROTEUS nous permet la conception et la réalisation de circuit imprimés.

La figure IV.6 représente le schéma de la carte de commande sous PROTEUS.

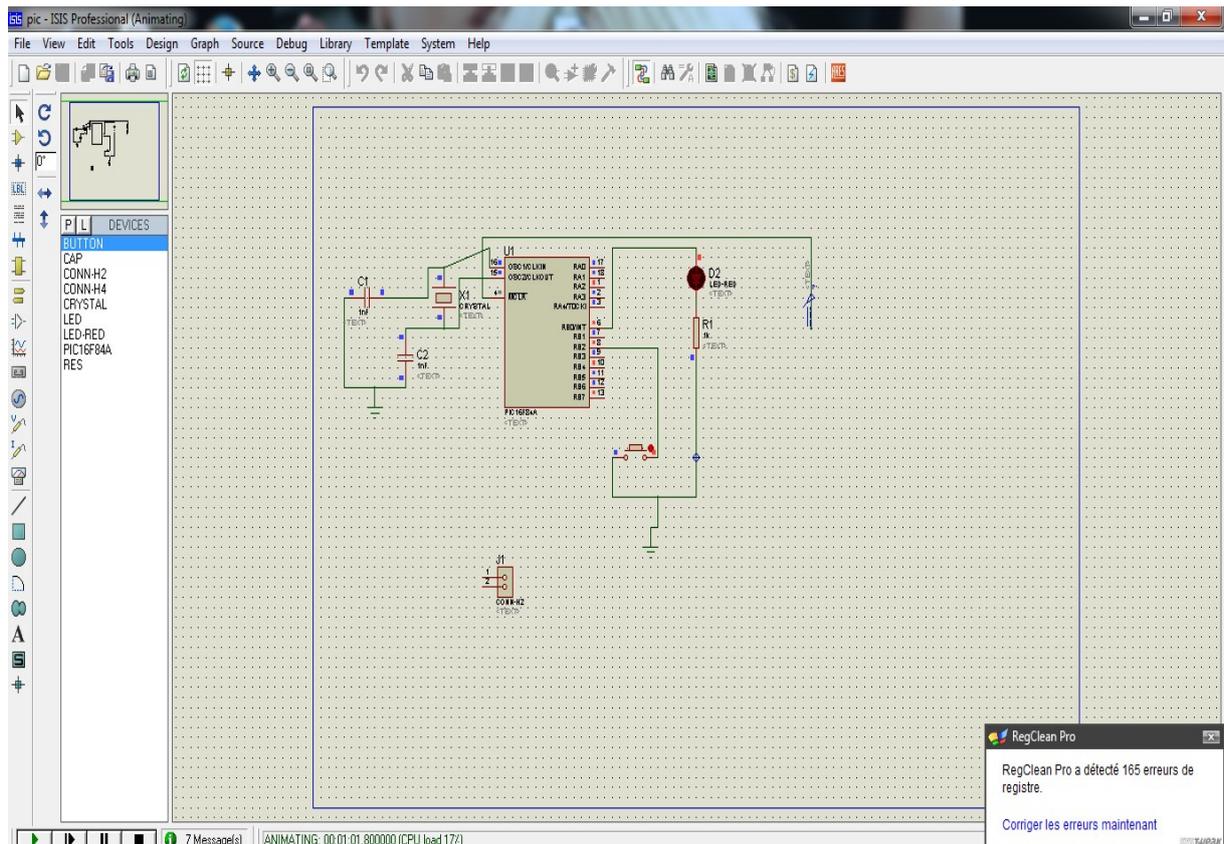


Figure IV.6 Schéma de la carte de commande sous PROTEUS

Grace à la simulation, on a pu visualiser les différents signaux de sortie du pic qui vont attaquer l'ondeleur pentaphasée,

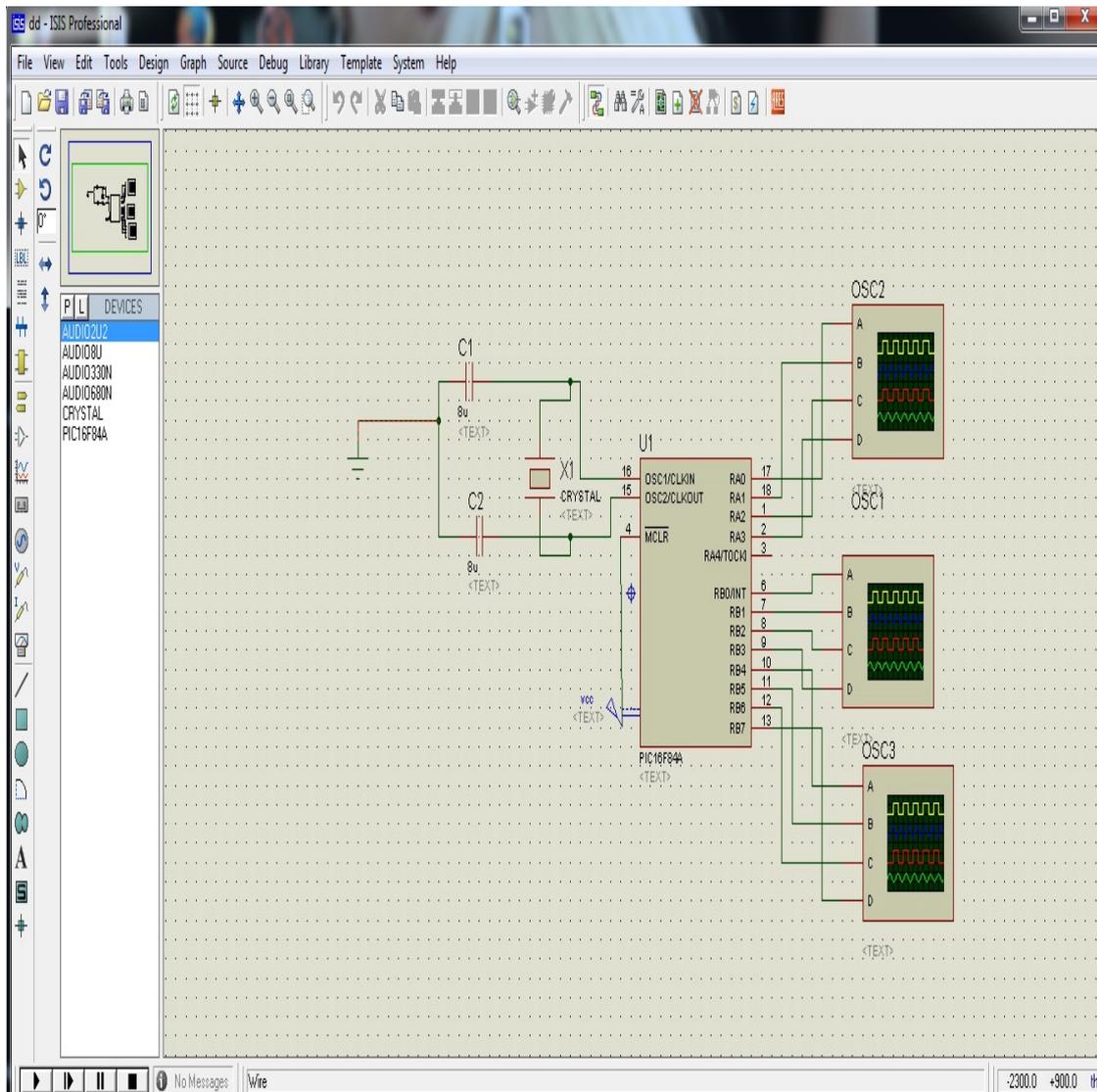


Figure IV.7 Simulation carte commande par les oscilloscopes

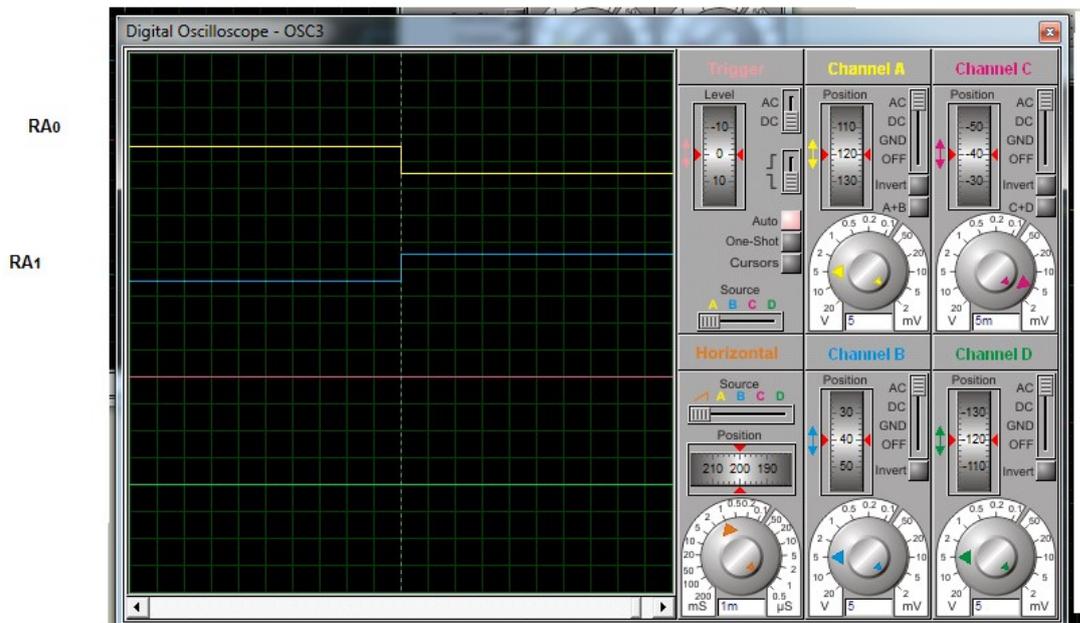


Figure IV.8 : Signaux RA0, RA1

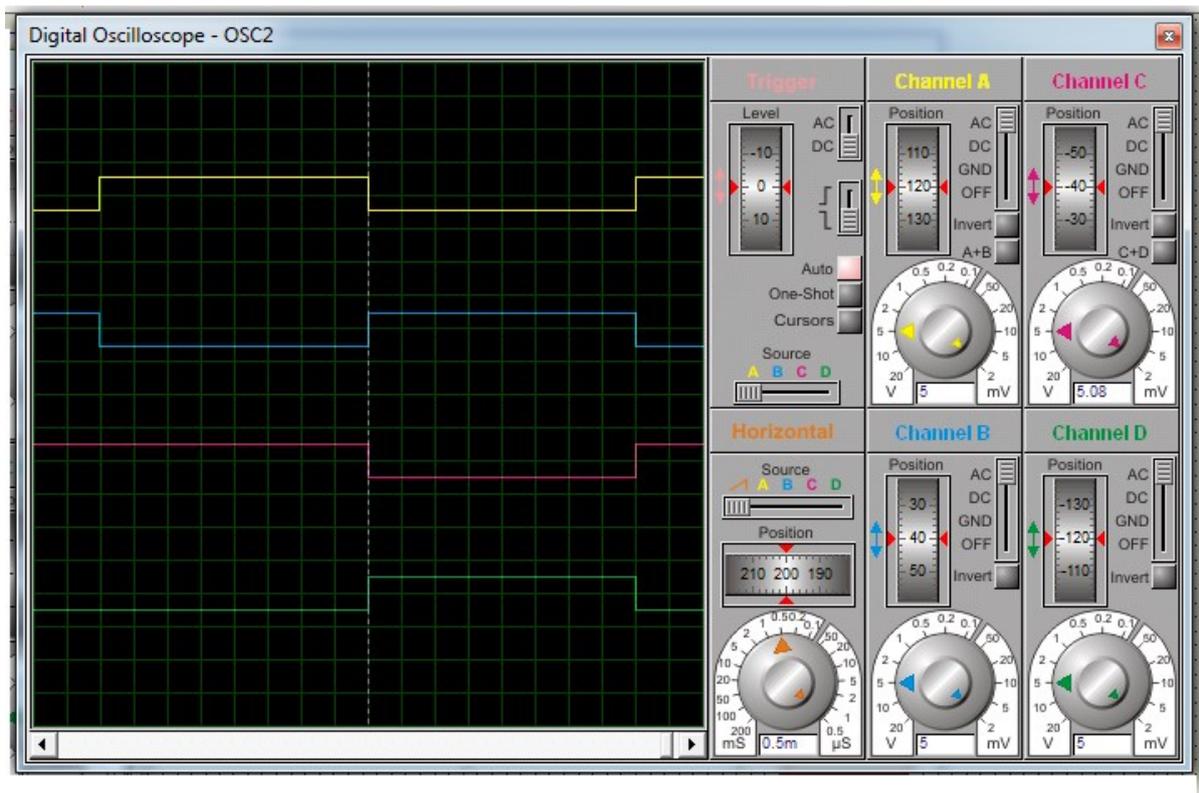
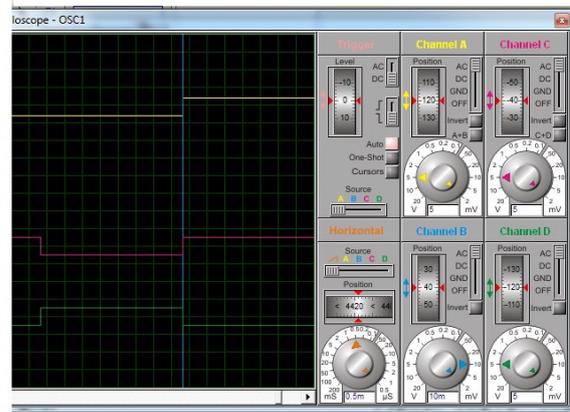


Figure IV.9 : Signaux RB0, RB1, RB2, RB3



**Figure IV.10** Signaux RB5, RB6, RB5, RB7

L'oscillogramme de la figure IV.8 nous permet de voir les deux signaux de sortie de PIC RA0, RA1 pour attaquer les entrées interrupteurs de l'onduleur pentaphasee.

L'oscillogramme de la figure IV.9 nous permet de voir les quatre signaux de sortie de PIC RB0, RB1, RB2, RB3, RB4 pour attaquer les entrées interruptrices de l'onduleur pentaphasee.

L'oscillogramme de la figure IV.10 nous permet de voir les quatre signaux de sortie de PIC RB5, RA6, RB7, RB8 pour attaquer interrupteurs de l'onduleur pentaphasee

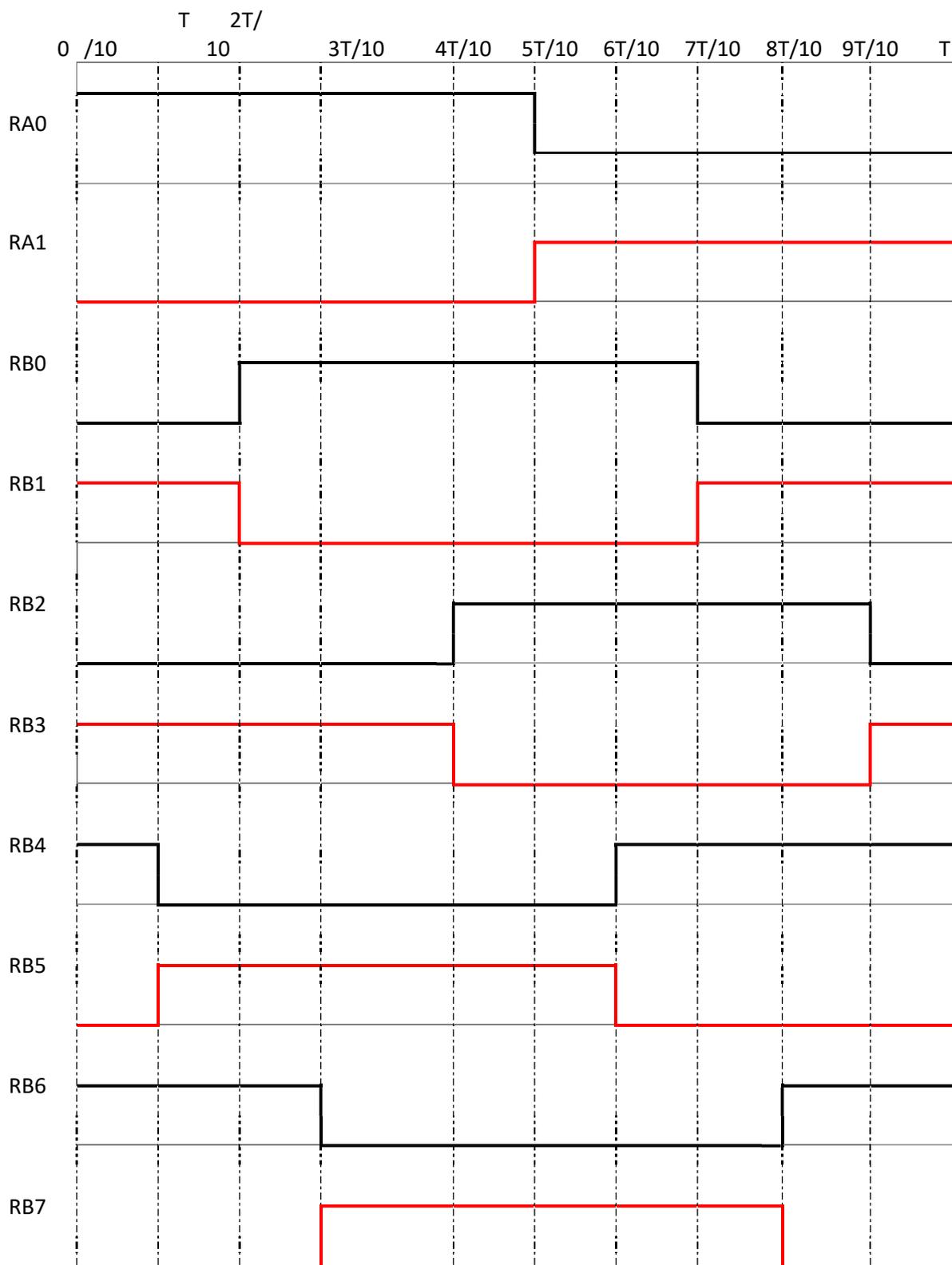


FIGURE IV.7 CHRONOU GRAMME

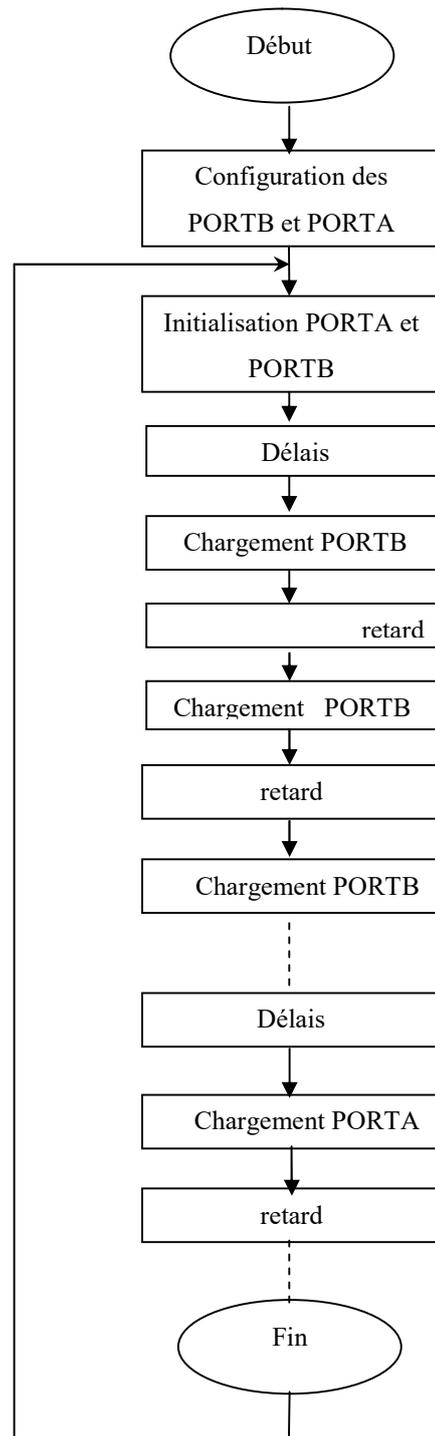
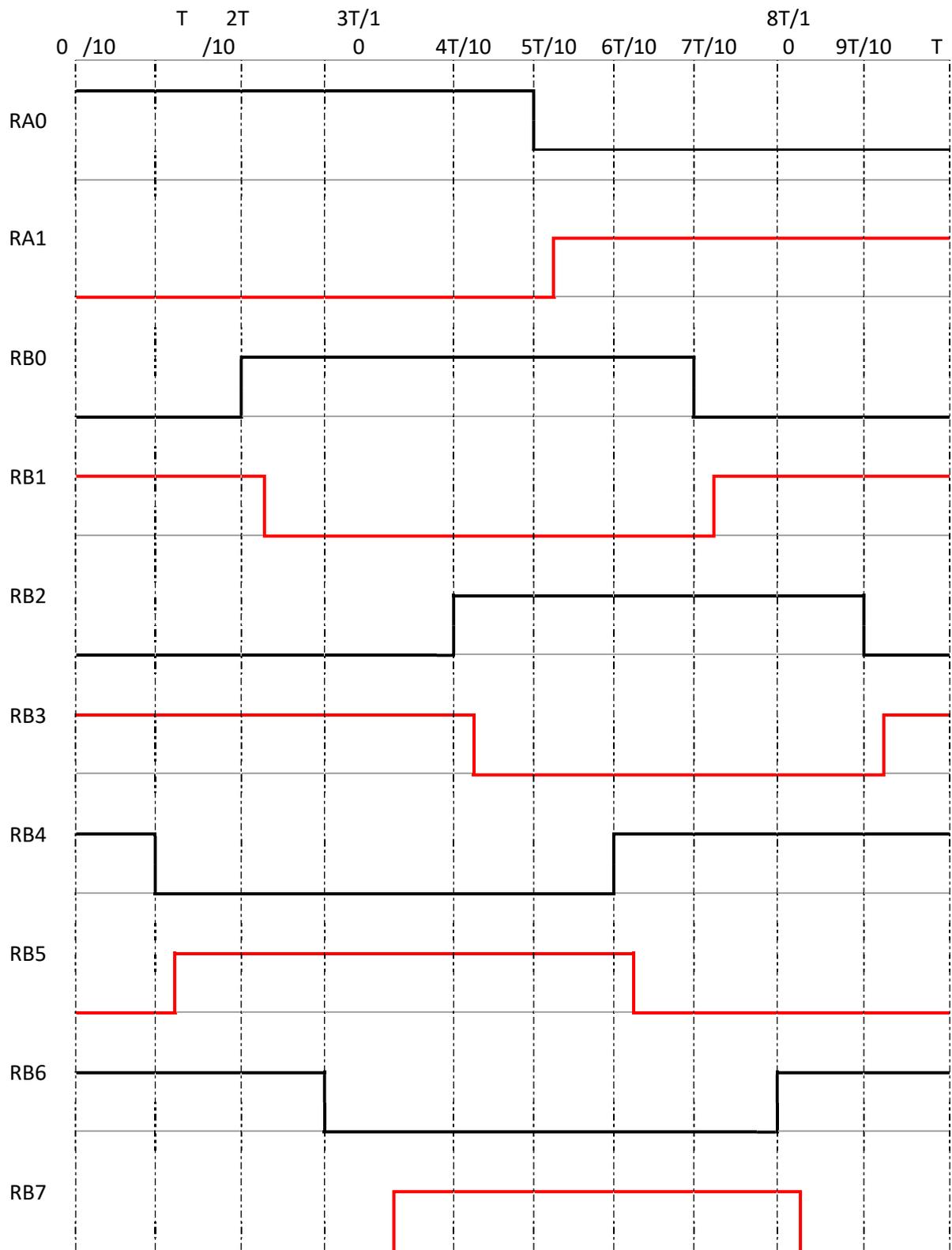


Figure IV. Organigramme principal pour les trous



## IV.2 Réalisation

Cette partie présente la commande des interrupteurs de l'onduleur pentaphasé déjà réalisé à base d'IGBT avec circuit programmable le pic 16f84A.

### IV.2.1 Schéma synoptique

Le schéma synoptique comporte la structure de l'onduleur pentaphasé, une carte de commande d'interrupteurs électroniques et une carte d'isolation galvanique et driver.

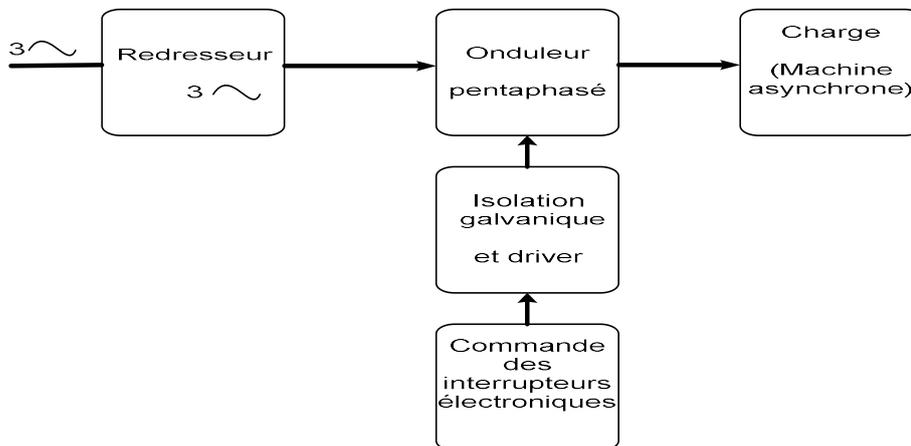


Figure IV.13 Schéma synoptique

### IV.2.2 Commande des interrupteurs électroniques

L'élément de base pour la production des signaux de commande des interrupteurs électroniques est le pic 16f84A.

### IV.2.3 Carte d'Isolation galvanique et Driver

Les dix signaux issus de la carte de commande attaquent les interrupteurs électroniques. On prévoit une isolation galvanique entre la carte de commande et l'étage de puissance suivi d'un pilotage.

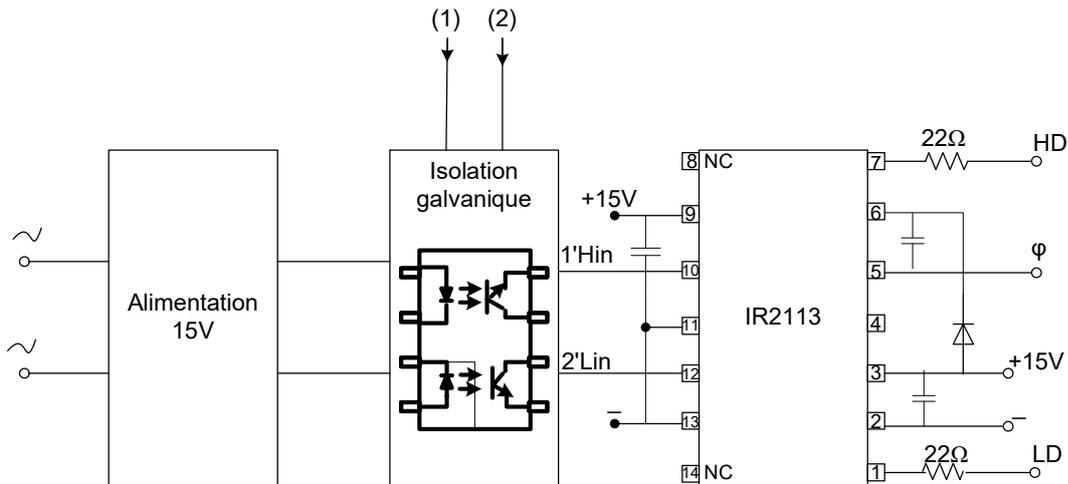


Figure IV.14 : carte d'isolation galvanique et Driver

- Isolation galvanique

Elle est réalisée à l'aide d'opto coupleurs (TLP504-A) comportant deux circuits émetteur/récepteur. La figure IV.15 montre le brochage du circuit correspondant.

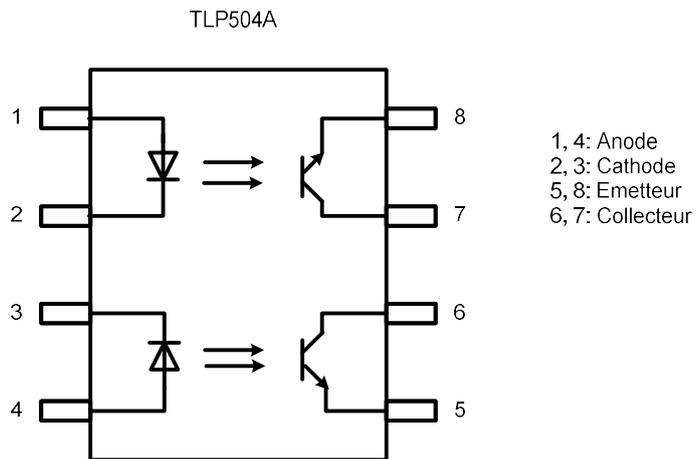


Figure IV.15 : Isolation galvanique

- Le Driver

Le driver C'est un circuit intégré qui permet le pilotage en haute fréquence de 2 MOSFET ou de 2 IGBT, sous des tensions pouvant atteindre 600v, en garantissant l'isolation électrique de chaque étage est destine à détailler certains aspects du composant à partir de notice technique (2 fonctionnel 42 K) pdf.

Diagramme fonctionnel (voir annexe 1 figure1)

a- Fonctionnement des entrées logiques

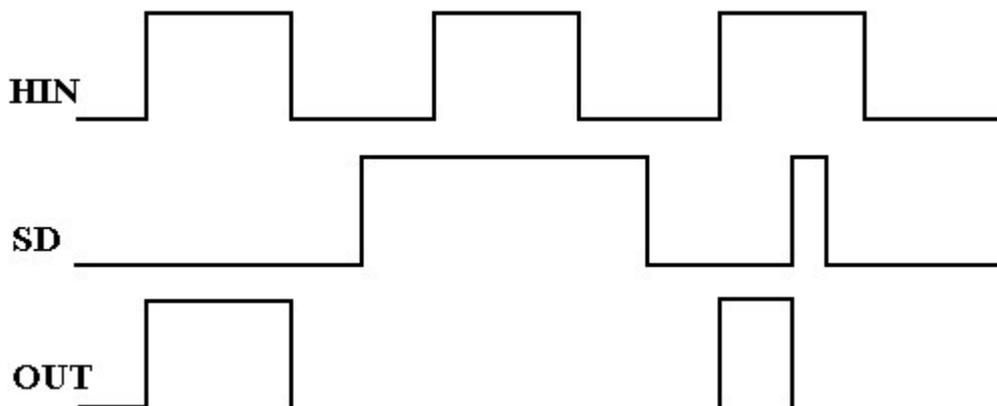
Les entrées HIN, HIL et SD sont des entrées logiques, compatibles CMOS et TTL LS. Les niveaux de basculement sont liés à la valeur de la tension d'alimentation VDD. Par exemple, pour VDD=15v, le niveau haut est compris entre 9,5v et 15v, le niveau bas est compris entre 0v et 6v.

L'étude suivante concerne HIN, mais s'applique de la même façon à HIL.

Fonctionnement des entrée logique HIN Diagramme fonctionnel (voir annexe 1 figure 2).

b-Fonctionnement des entrée logiques

logique SD, lorsqu'elle est au niveau haut, bloque la sortie OUT (OUT= 0). Lorsque SD est au niveau bas, les impulsions qui arrivent sur HIN sont présentes sur la sortie OUT. Grâce à la bascule RS, une impulsion en partie bloquée par SD, reste bloquée jusqu'à sa fin. Cette propriété peut être utilisée pour moduler les largeurs d'impulsions à partir de l'entrée SD.



sortie bas dispose d'une sortie LO pouvant délivrer un courant de 2A par l'intermédiaire du push-pull T1-T2. Ces transistors ont un fonctionnement complémentaire.

Lorsque la tension Vcc est insuffisante, T1 est bloqué et T2 est saturé. Dans le cas contraire, c'est DELAY qui fixe l'état de T1 et T2. Diagramme fonctionnel (voir annexe 1 figure 3).sortie haut dispose d'une sortie HO pouvant délivrer un courant de 2A par l'intermédiaire du push-pull T3-T4. Ces transistors ont un fonctionnement complémentaire. Lorsque la tension VB est insuffisante, T3 est bloqué et T4 est saturé. Dans le cas contraire, c'est PULSE FILTER qui fixe l'état de T1 et T2. Étape de décalage de niveau haute tension voire l'annexe1 figure 3.

### V.2.4 Carte de commande

Avant de réaliser notre montage on a simulé notre montage, on transfère le fichier «hex » du programme dans la mémoire du pic à l'aide d'un programmeur .En suite on a réalisé la carte de commande sur plaquette d'essais .

Carte de commande a base du pic 16f84A

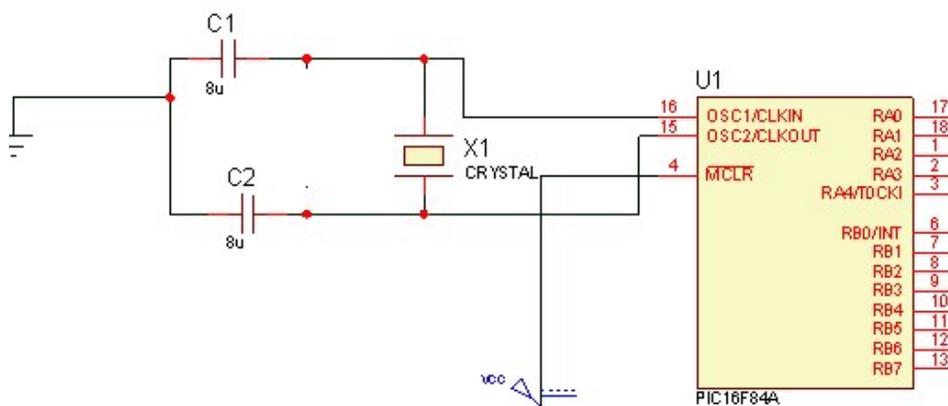
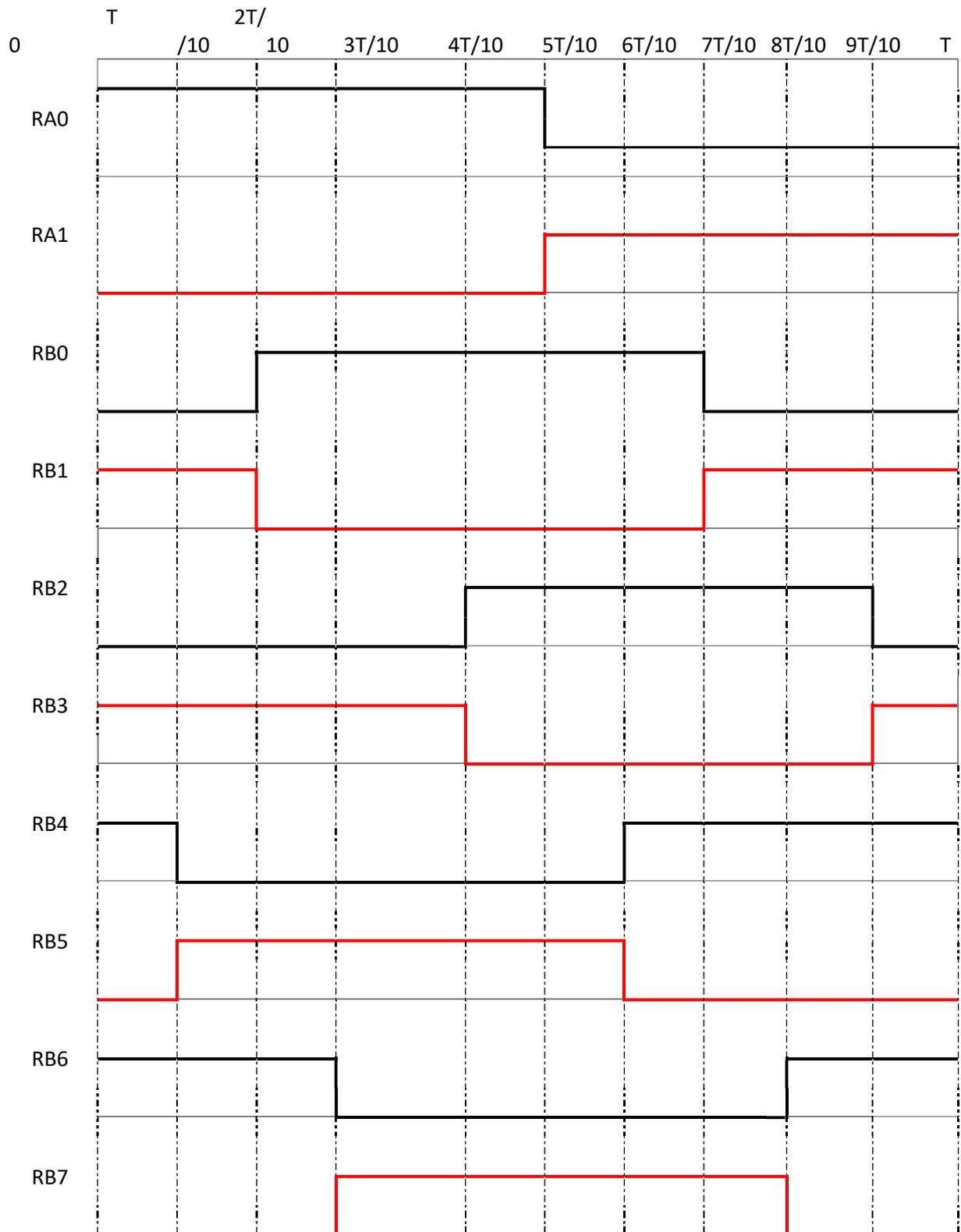


Figure IV.2 .3 Carte de commande a base du pic 16f8A

Figure IV.2.4 : Chronogramme des signaux aux sorties du PIC



Les signaux aux sorties du PIC16F84A attaquent les dix entrées (t1 à t10) de l'onduleur pentaphasé représenté sur la figure IV.2.4 en traversant l'étage d'isolation galvanique.

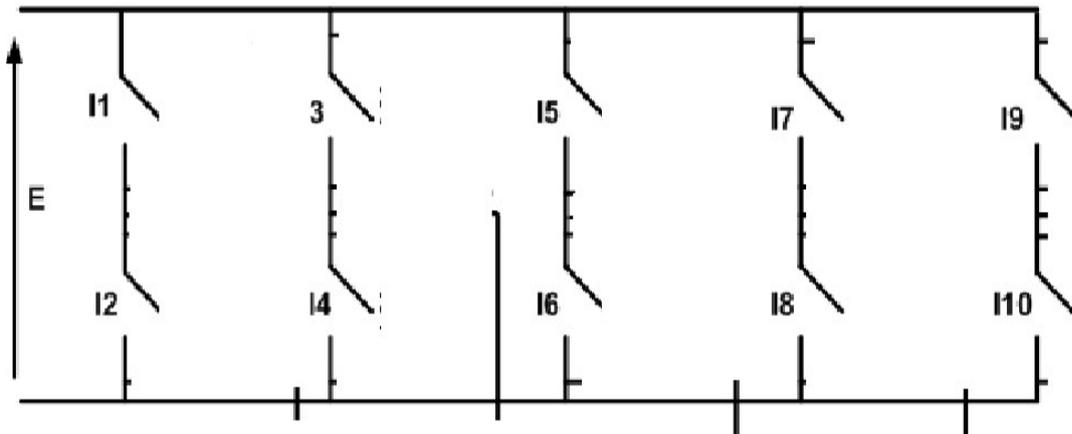


Figure .IV.2.5 Branches de l'onduleur

### b. Création des trous

Pour éviter les phénomènes des commutation, on doit retarder la fermeture d'un interrupteur on a modifier le programme par MikroC

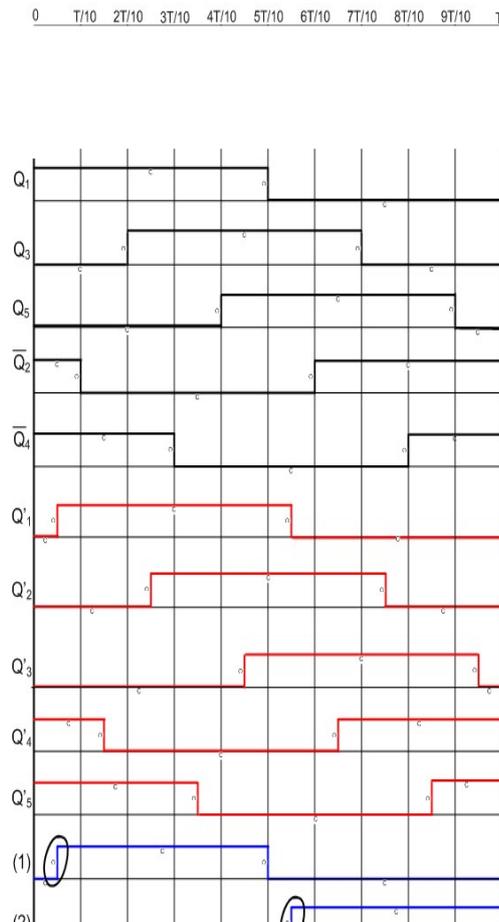


Figure IV.2.6 : Chronogramme des signaux aux sorties du PIC avec retard

### IV.2.5 Conclusion

Grace à la simulation de carte de commande sous MikroC et PROTEUS, on a pu vérifier le bon fonctionnement de la carte de commande par PIC16F84A.

La partie réalisation on a testés sur plaquette d'essais, avant de réaliser notre montage on a transféré le fichier << hex >> du programme dans la mémoire du PIC16F84A à l'aide d'un programmeur. En suite on à réalise la carte de commande sur plaquette d'essais.

## IV.1 Simulation

### IV.1.1 Introduction

La simulation est aujourd'hui un passage obligatoire dans la phase de la mise au point d'un système (électronique ou non). L'utilisation d'un logiciel de simulation s'impose de plus en plus comme une nécessité dans le domaine de l'électronique.

Dans ce chapitre, la mise en œuvre logicielle de notre programme fera sous mikroC et la simulation de la carte de commande à base du microcontrôleur PIC16F84A s'effectuera sous PROTEUS.

### IV.1.2 Organigramme de fonctionnement

L'organigramme du programme principal élaborant les signaux de commande de l'onduleur est illustré par la figure IV.1 suivante :

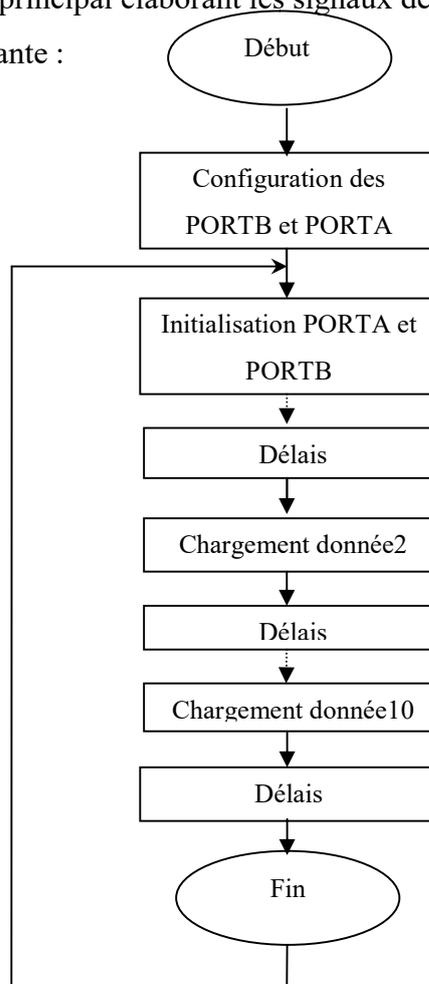


Figure IV.1 : Organigramme de génération des signaux de commande

### IV.1.3 Simulation sous mikroC

Avant d'entamer la simulation, on doit d'abord présenter une brève définition du logiciel mikroC.

#### IV.1.3.1.Définition d'mikroC

Logiciel mikroC est un outil de développement pour programmer des microcontrôleurs de type PIC de la famille Microchip. Il à été mis au point par la société Microchip, et entièrement gratuit. Ce logiciel permet de créer un programme, et de le compiler. La figure IV.2 représente la fenêtre d'mikroC.

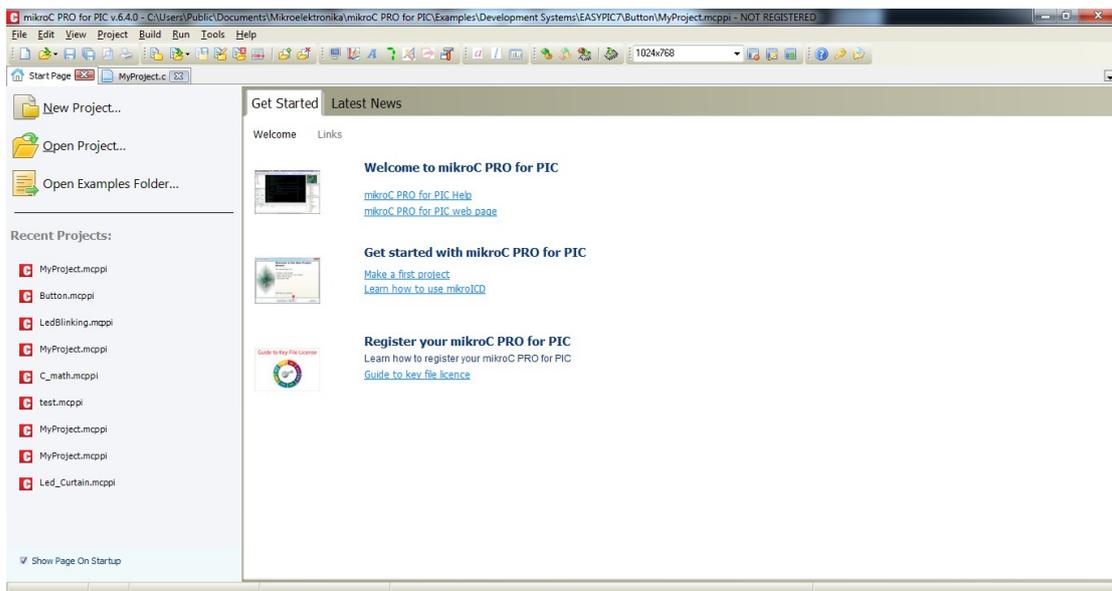


Figure IV.2 fenêtre d'umikroC

### IV.1.3.2 Compilation et Simulation sous MikroC

Avant d’écrire du programme on MikroC, on doit passer par une fenêtre de configuration spécifier le type de PIC et la fréquence.

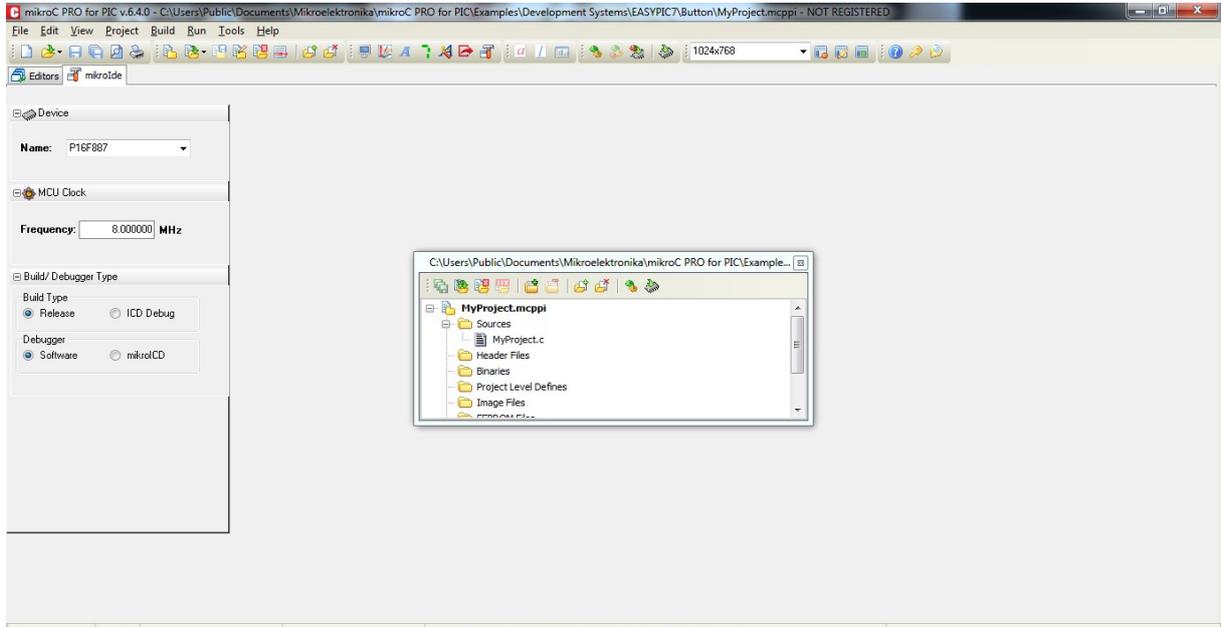


Figure IV.3 : fenêtre de configuration

### IV.4.1 Schéma synoptique

Le schéma synoptique de la figure IV.4 nos montre les étapes principales pour la programmation d’un PIC

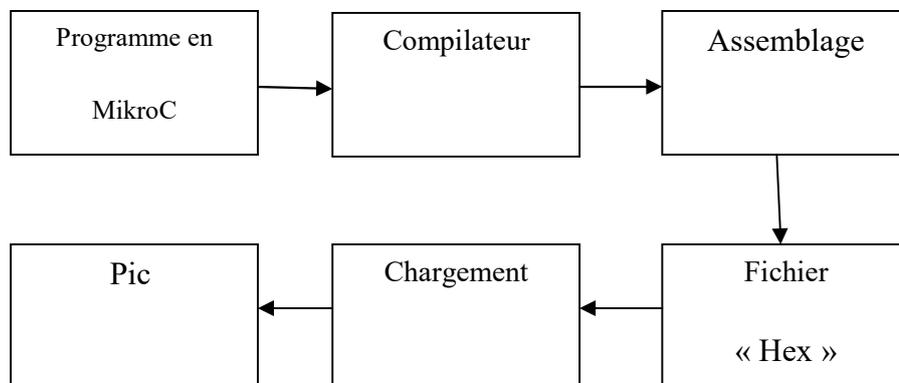


Figure IV.4 : Synoptique d’une programmation

Après exécution du programme, le simulateur est certainement le premier outil à utilisé. C'est le meilleur moyen de tester programme.

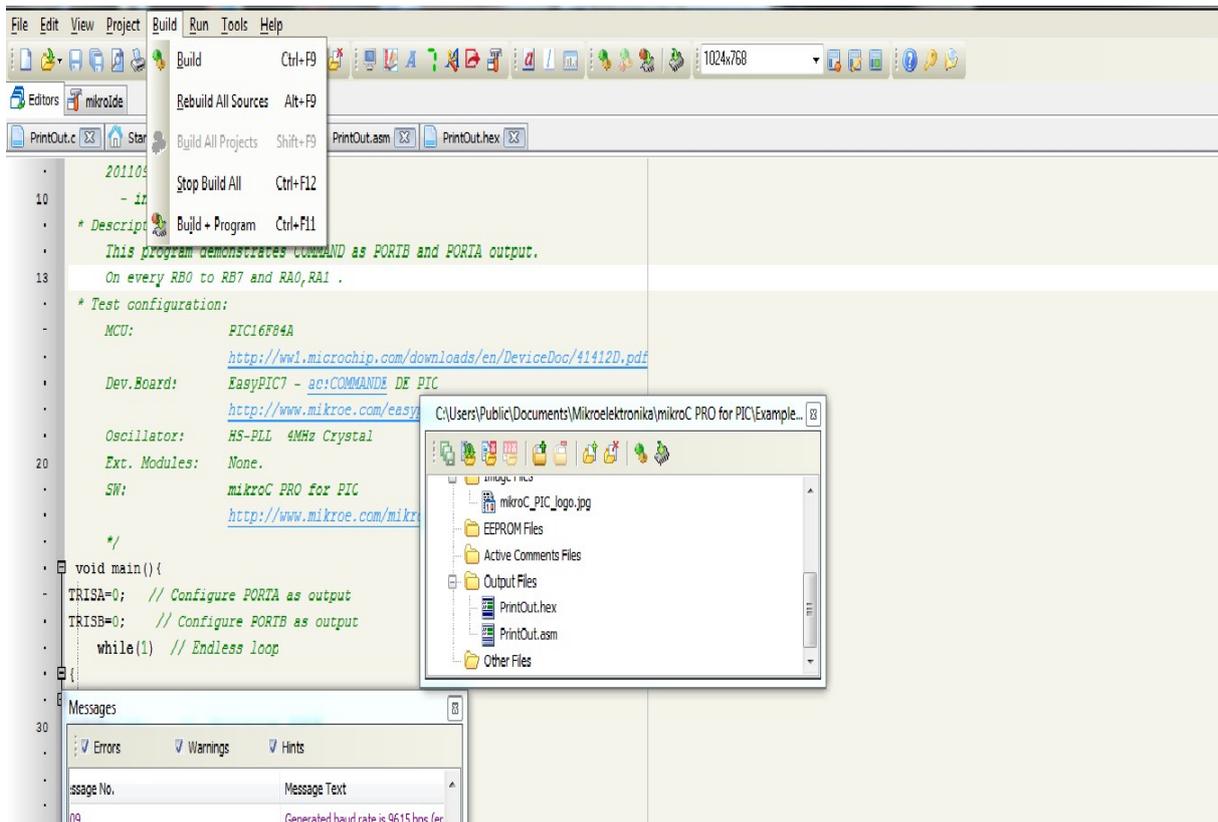


Figure IV.5 Fenêtre de simulation

#### IV.1.4 Simulation de la carte de commande sous PROTEUS

PROTEUS est un logiciel de conception de circuits électronique assistés par l'ordinateur: c'est un système de simulation de circuit basé sur des modèles de composants électroniques, et même dispositifs programmable tel que les microcontrôleurs. En plus, PROTEUS nous permet la conception et la réalisation de circuit imprimés.

La figure IV.6 représente le schéma de la carte de commande sous PROTEUS.

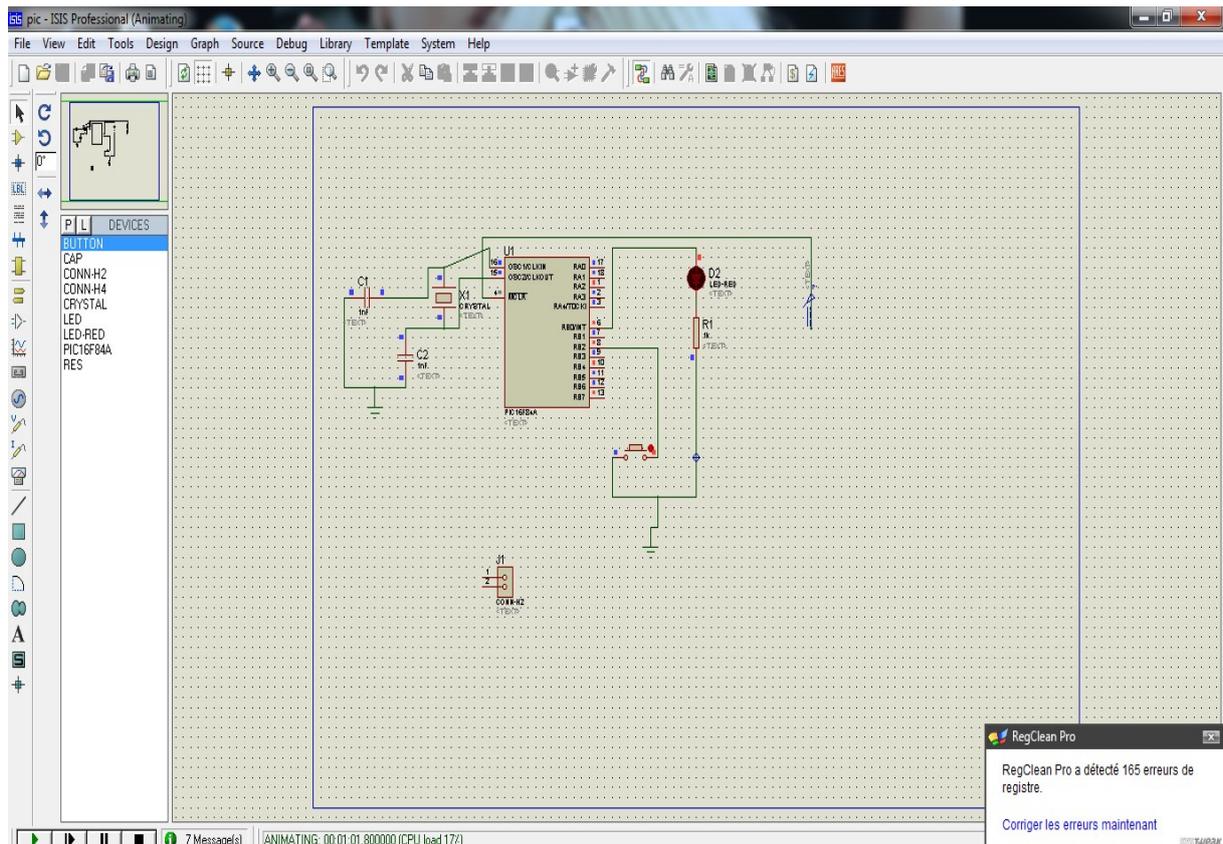


Figure IV.6 Schéma de la carte de commande sous PROTEUS

Grace à la simulation, on a pu visualiser les différents signaux de sortie du pic qui vont attaquer l'onduleur pentaphasé,

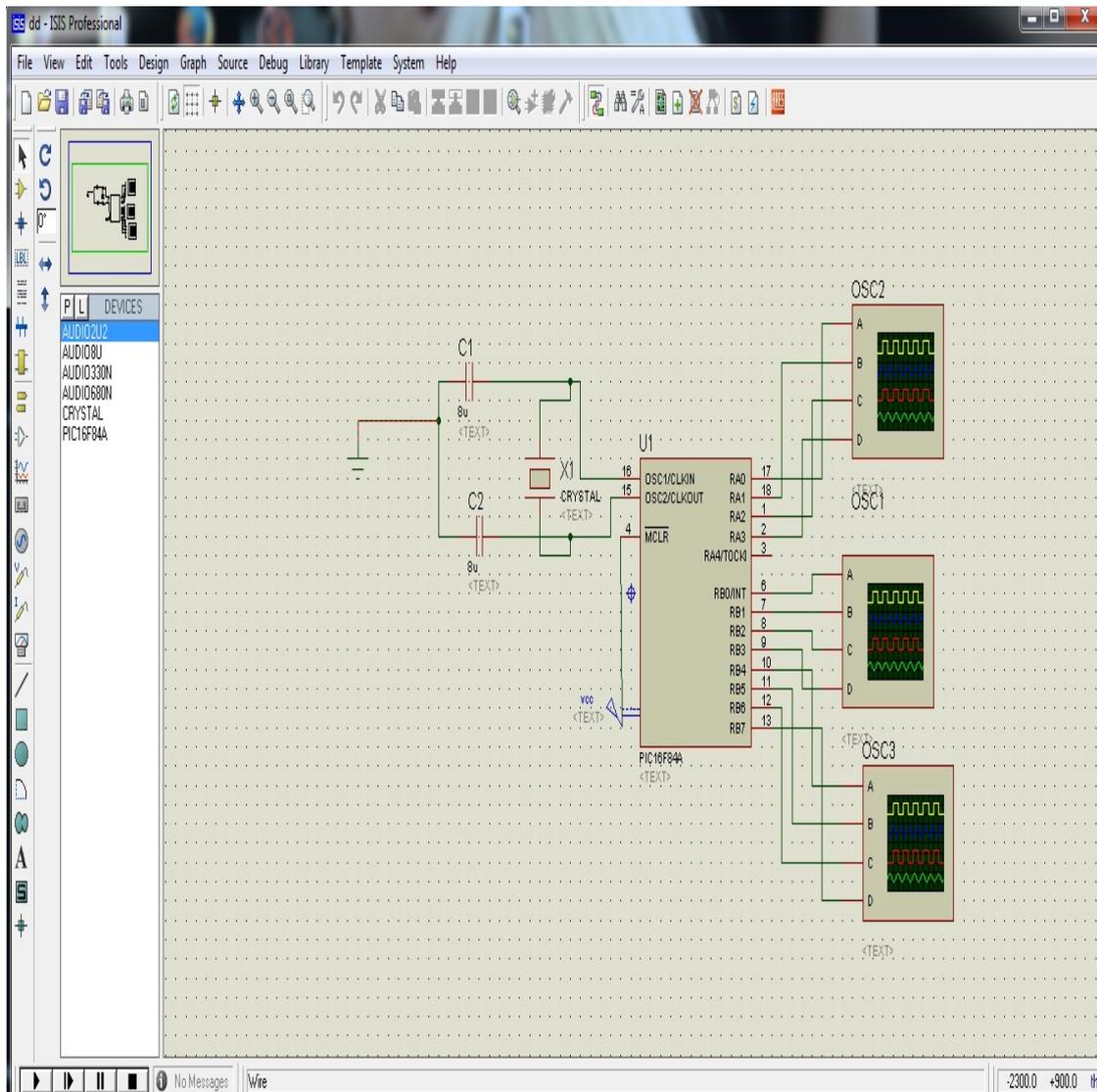


Figure IV.7 Simulation carte commande par les oscilloscopes

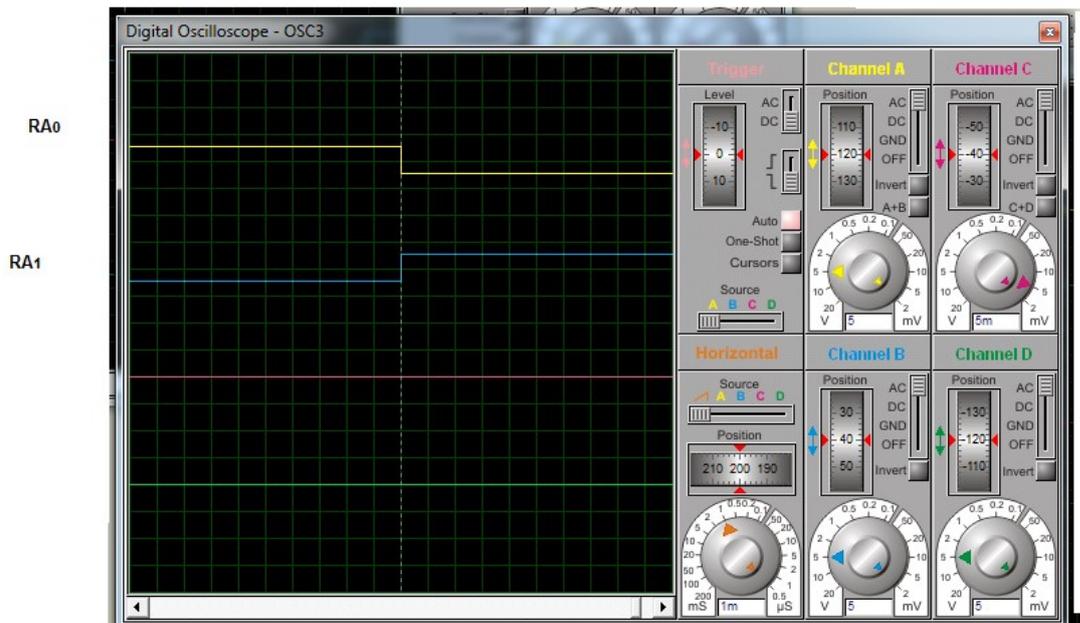


Figure IV.8 : Signaux RA0, RA1

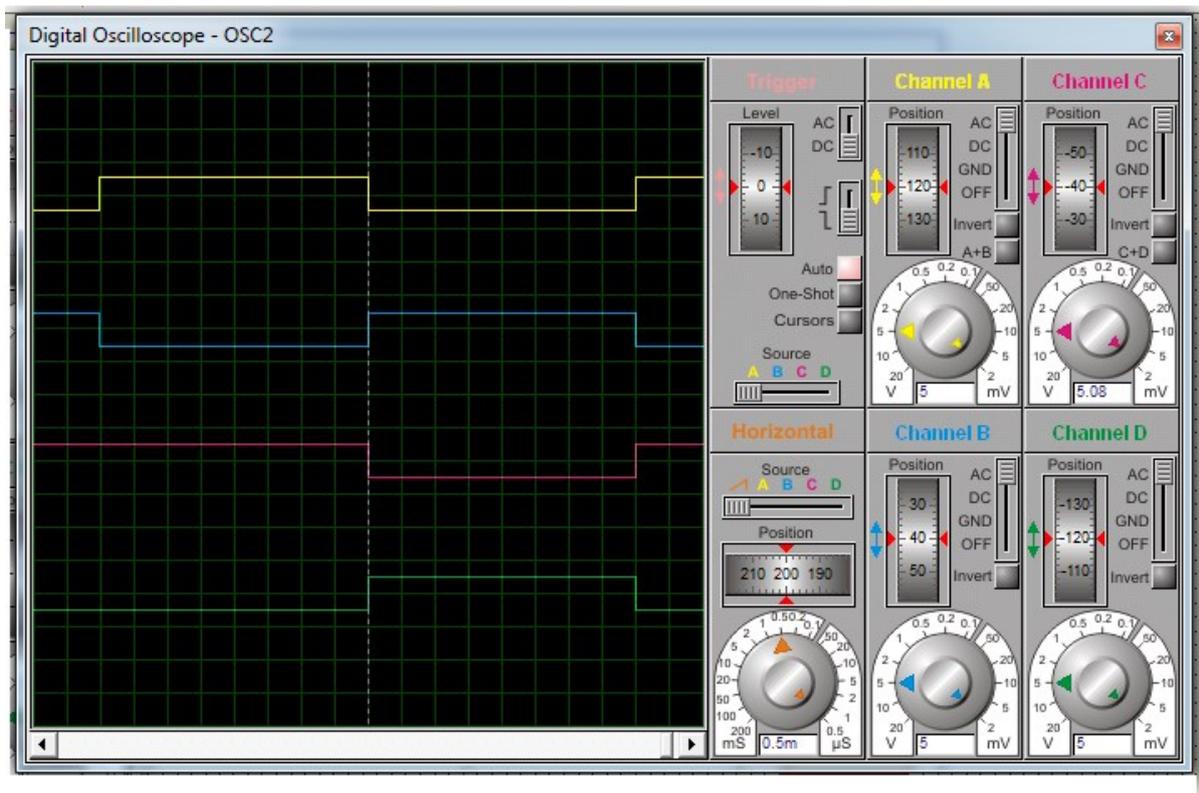
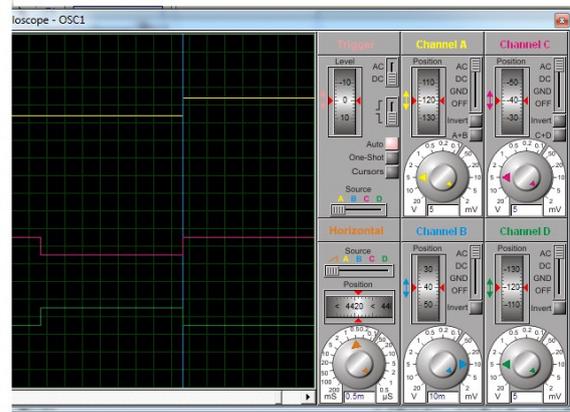


Figure IV.9 : Signaux RB0, RB1, RB2, RB3



**Figure IV.10** Signaux RB5, RB6, RB5, RB7

L'oscillogramme de la figure IV.8 nous permet de voir les deux signaux de sortie de PIC RA0, RA1 pour attaquer les entrées interrupteurs de l'onduleur pentaphasee.

L'oscillogramme de la figure IV.9 nous permet de voir les quatre signaux de sortie de PIC RB0, RB1, RB2, RB3, RB4 pour attaquer les entrées interruptrices de l'onduleur pentaphasee.

L'oscillogramme de la figure IV.10 nous permet de voir les quatre signaux de sortie de PIC RB5, RA6, RB7, RB8 pour attaquer interrupteurs de l'onduleur pentaphasee

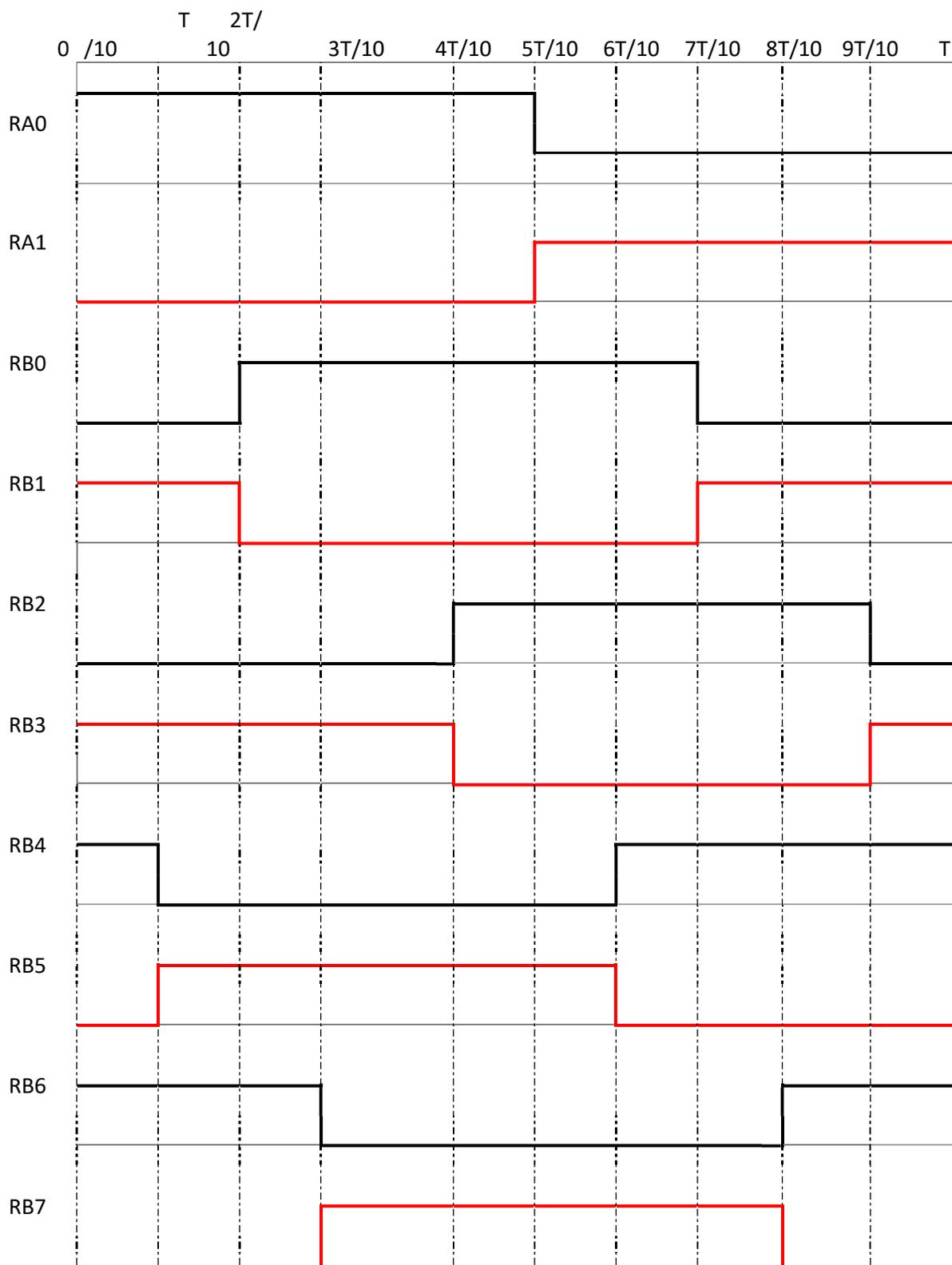


FIGURE IV.7 CHRONOU GRAMME

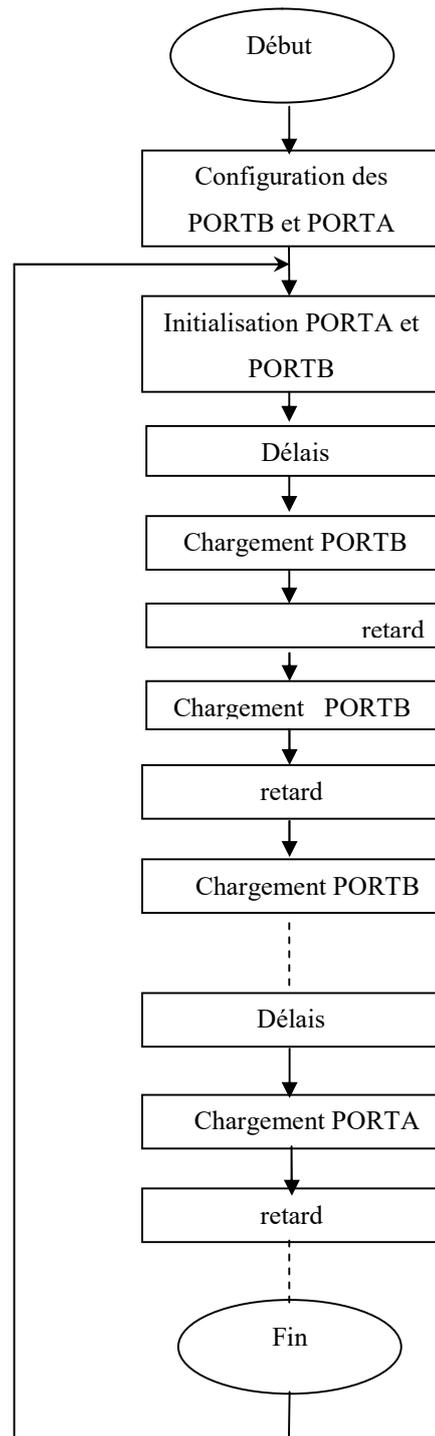
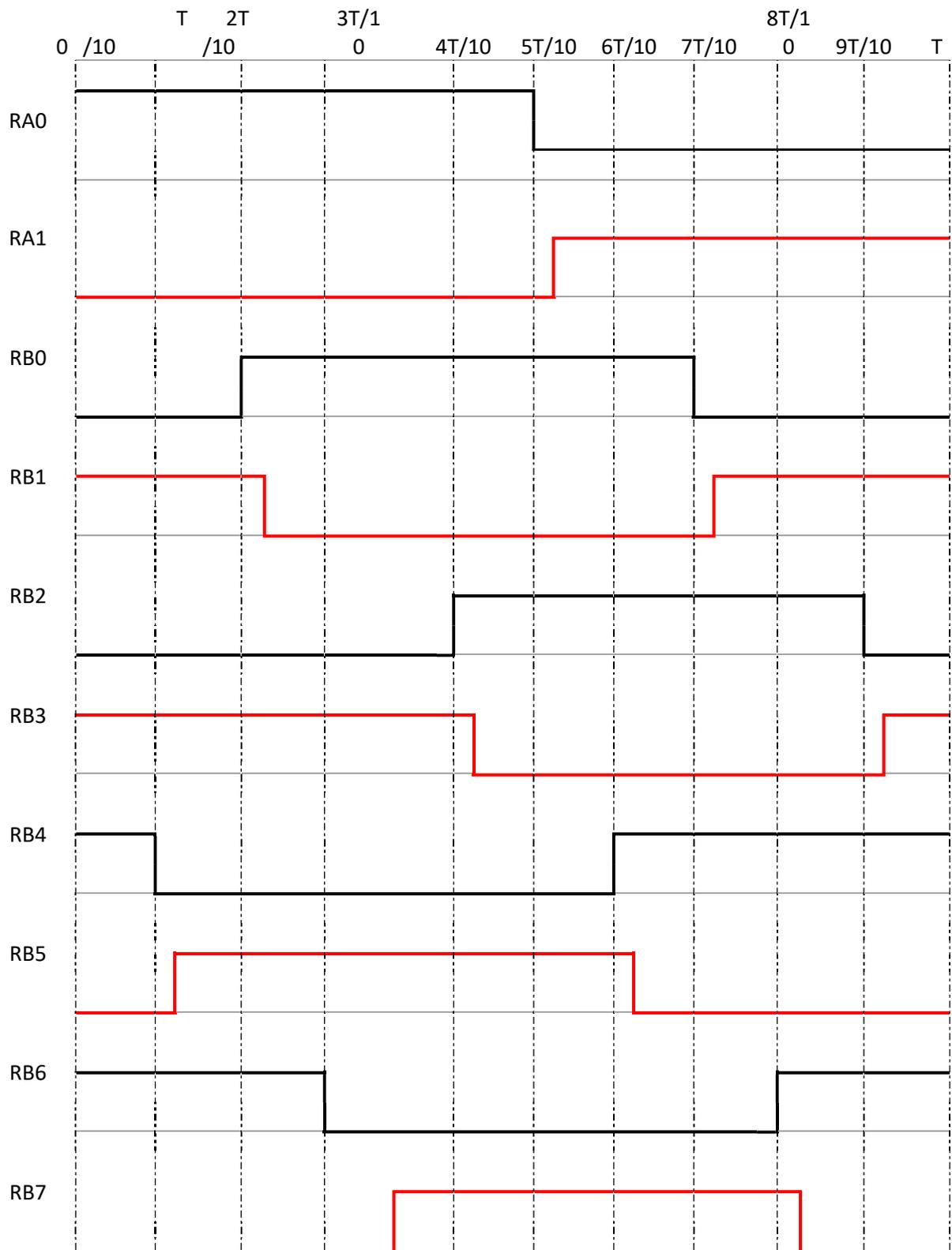


Figure IV. Organigramme principal pour les trous



## IV.2 Réalisation

Cette partie présente la commande des interrupteurs de l'onduleur pentaphasé déjà réalisé à base d'IGBT avec circuit programmable le pic 16f84A.

### IV.2.1 Schéma synoptique

Le schéma synoptique comporte la structure de l'onduleur pentaphasé, une carte de commande d'interrupteurs électroniques et une carte d'isolation galvanique et driver.

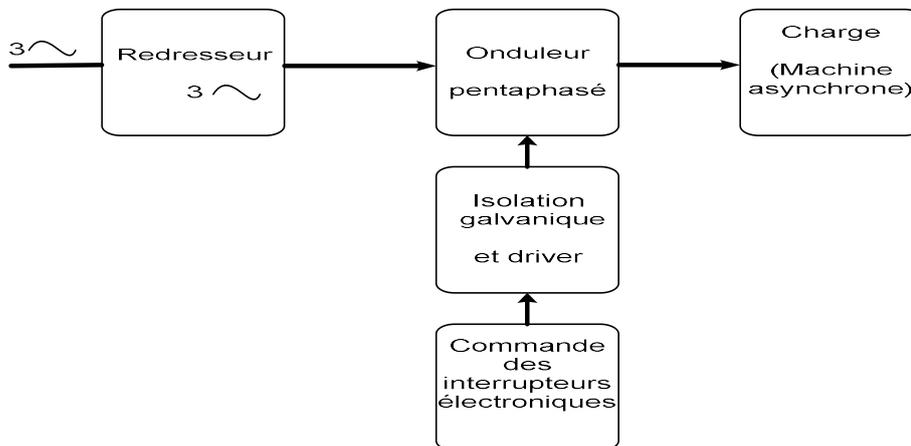


Figure IV.13 Schéma synoptique

### IV.2.2 Commande des interrupteurs électroniques

L'élément de base pour la production des signaux de commande des interrupteurs électroniques est le pic 16f84A.

### IV.2.3 Carte d'Isolation galvanique et Driver

Les dix signaux issus de la carte de commande attaquent les interrupteurs électroniques. On prévoit une isolation galvanique entre la carte de commande et l'étage de puissance suivi d'un pilotage.

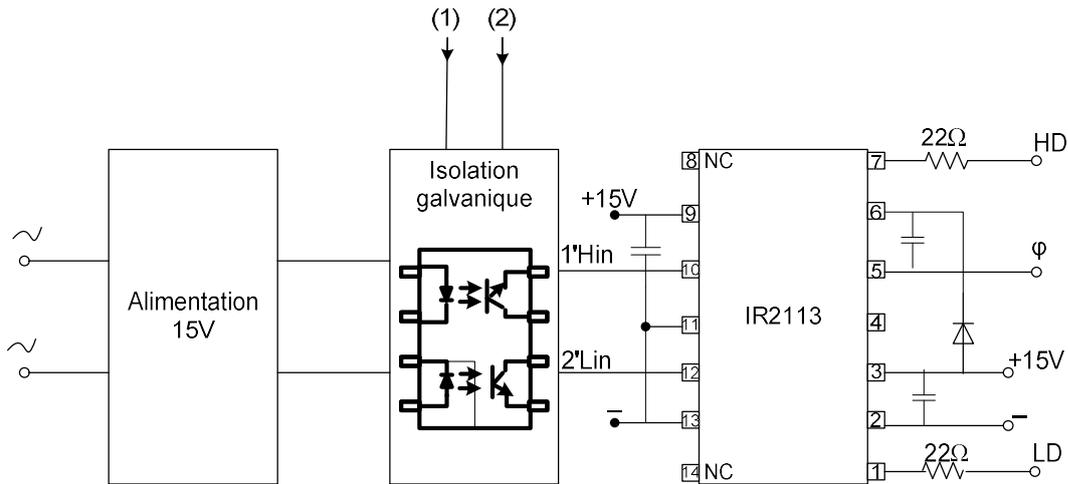


Figure IV.14 : carte d'isolation galvanique et Driver

- Isolation galvanique

Elle est réalisée à l'aide d'opto coupleurs (TLP504-A) comportant deux circuits émetteur/récepteur. La figure IV.15 montre le brochage du circuit correspondant.

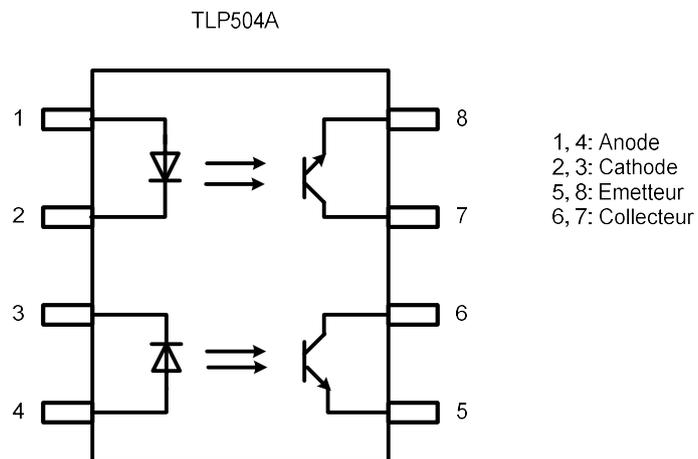


Figure IV.15 : Isolation galvanique

- Le Driver

Le driver C'est un circuit intégré qui permet le pilotage en haute fréquence de 2 MOSFET ou de 2 IGBT, sous des tensions pouvant atteindre 600v, en garantissant l'isolation électrique de chaque étage est destine à détailler certains aspects du composant à partir de notice technique (2 fonctionnel 42 K) pdf.

Diagramme fonctionnel (voir annexe 1 figure1)

a- Fonctionnement des entrées logiques

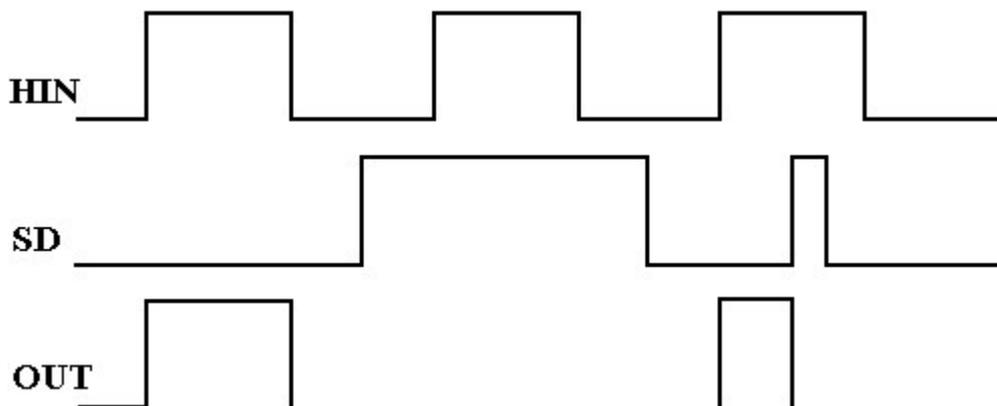
Les entrées HIN, HIL et SD sont des entrées logiques, compatibles CMOS et TTL LS. Les niveaux de basculement sont liés à la valeur de la tension d'alimentation VDD. Par exemple, pour VDD=15v, le niveau haut est compris entre 9,5v et 15v, le niveau bas est compris entre 0v et 6v.

L'étude suivante concerne HIN, mais s'applique de la même façon à HIL.

Fonctionnement des entrées logiques HIN Diagramme fonctionnel (voir annexe 1 figure 2).

b-Fonctionnement des entrées logiques

logique SD, lorsqu'elle est au niveau haut, bloque la sortie OUT (OUT= 0). Lorsque SD est au niveau bas, les impulsions qui arrivent sur HIN sont présentes sur la sortie OUT. Grâce à la bascule RS, une impulsion en partie bloquée par SD, reste bloquée jusqu'à sa fin. Cette propriété peut être utilisée pour moduler les largeurs d'impulsions à partir de l'entrée SD.



sortie bas dispose d'une sortie LO pouvant délivrer un courant de 2A par l'intermédiaire du push-pull T1-T2. Ces transistors ont un fonctionnement complémentaire.

Lorsque la tension Vcc est insuffisante, T1 est bloqué et T2 est saturé. Dans le cas contraire, c'est DELAY qui fixe l'état de T1 et T2. Diagramme fonctionnel (voir annexe 1 figure 3).sortie haut dispose d'une sortie HO pouvant délivrer un courant de 2A par l'intermédiaire du push-pull T3-T4. Ces transistors ont un fonctionnement complémentaire. Lorsque la tension VB est insuffisante, T3 est bloqué et T4 est saturé. Dans le cas contraire, c'est PULSE FILTER qui fixe l'état de T1 et T2. Étage de décalage de niveau haute tension voire l'annexe1 figure 3.

### V.2.4 Carte de commande

Avant de réaliser notre montage on a simulé notre montage, on transfère le fichier «hex » du programme dans la mémoire du pic à l'aide d'un programmeur .En suite on a réalisé la carte de commande sur plaquette d'essais.

Carte de commande à base du pic 16f84A

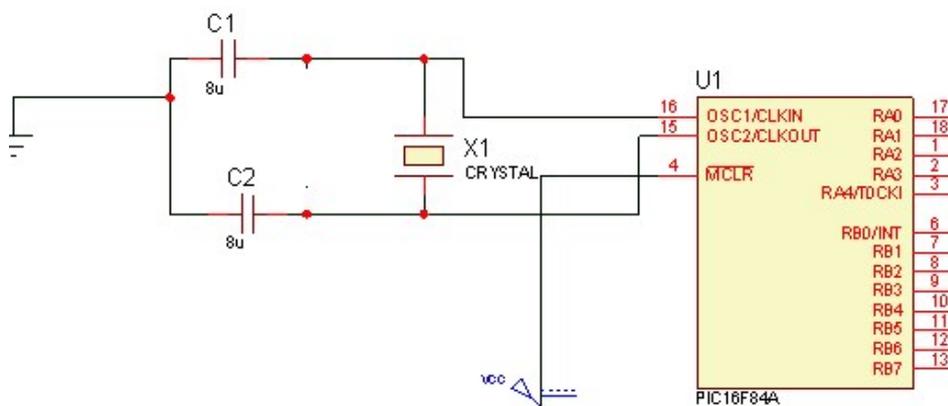
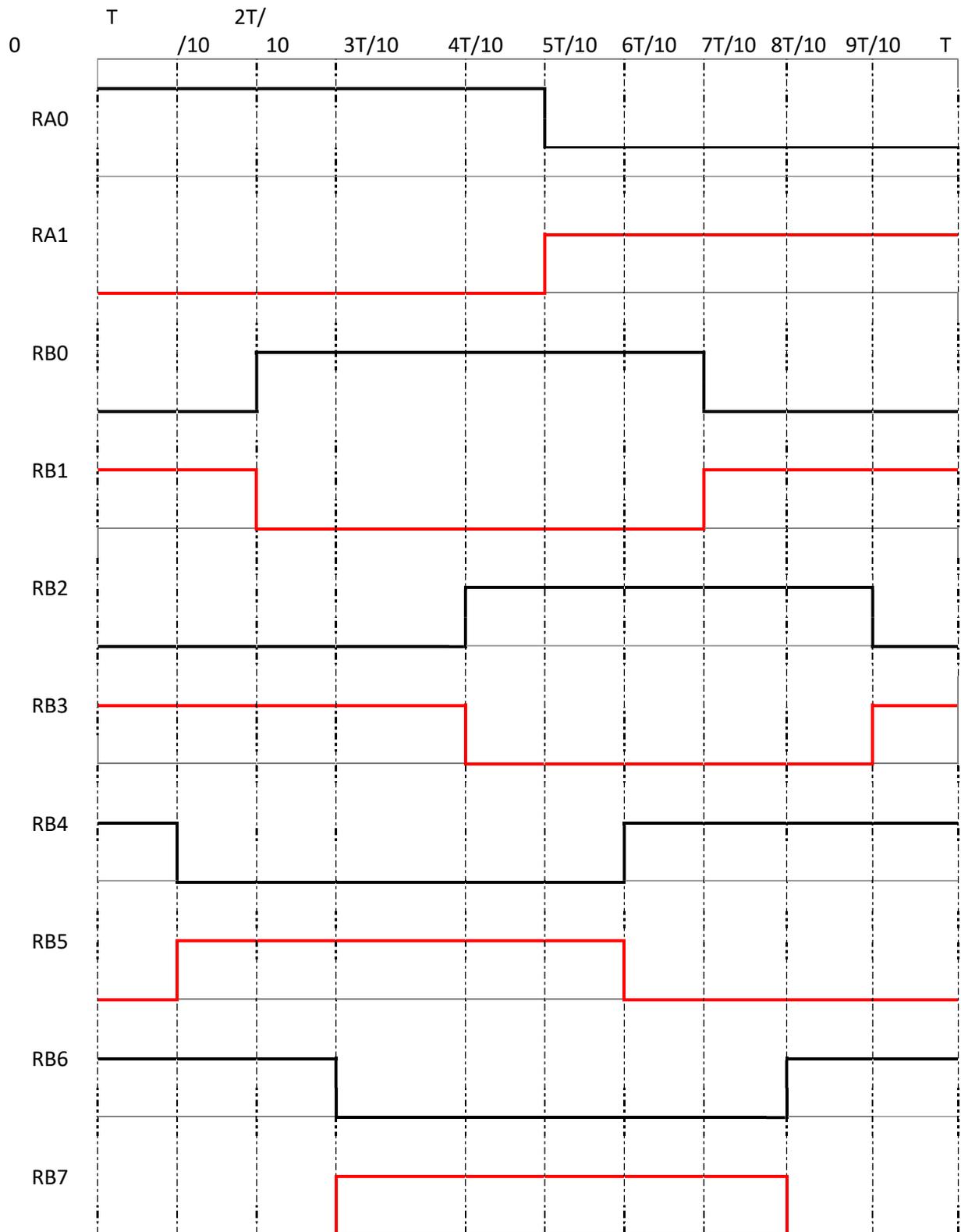


Figure IV.2 .3 Carte de commande a base du pic 16f8A

Figure IV.2.4 : Chronogramme des signaux aux sorties du PIC



Les signaux aux sorties du PIC16F84A attaquent les dix entrées (t1 à t10) de l'onduleur pentaphasé représenté sur la figure IV.2.4 en traversant l'étage d'isolation galvanique.

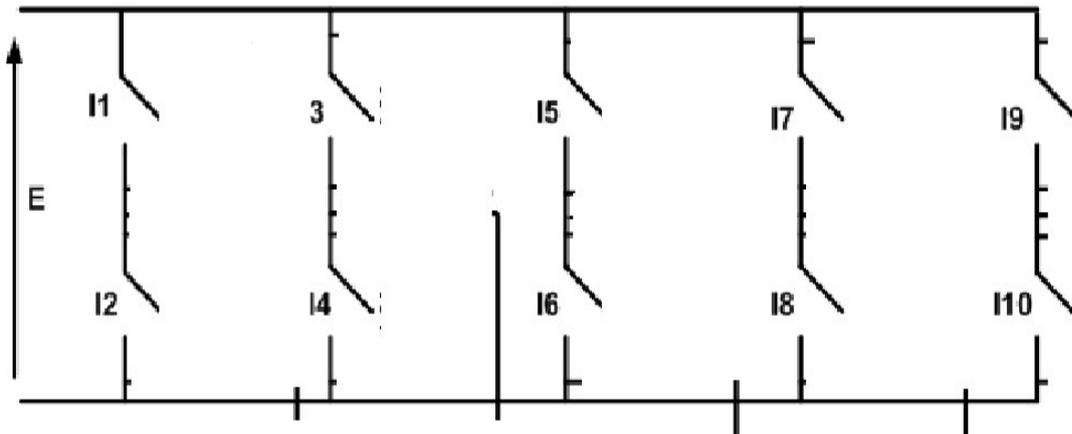


Figure .IV.2.5 Branches de l'onduleur

### b. Création des trous

Pour éviter les phénomènes des commutations, on doit retarder la fermeture d'un interrupteur on a modifier le programme par MikroC

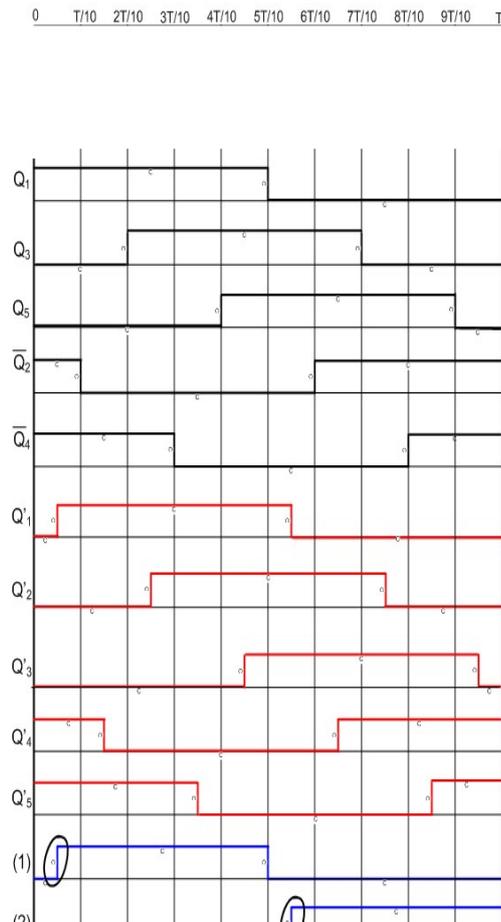


Figure IV.2.6 : Chronogramme des signaux aux sorties du PIC avec retard

### IV.2.5 Conclusion

Grace à la simulation de carte de commande sous MikroC et PROTEUS, on a pu vérifier le bon fonctionnement de la carte de commande par PIC16F84A.

La partie réalisation on a testés sur plaquette d’essais, avant de réaliser notre montage on a transféré le fichier << hex >> du programme dans la mémoire du PIC16F84A à l’aide d’un programmeur. En suite on a réalisé la carte de commande sur plaquette d’essais.