

22&  
الجمهورية الجزائرية الديمقراطية الشعبية  
République Algérienne démocratique et populaire

وزارة التعليم العالي و البحث العلمي  
Ministère de l'enseignement supérieur et de la recherche scientifique

جامعة سعد دحلب البليدة  
Université SAAD DAHLAB de BLIDA

كلية التكنولوجيا  
Faculté de Technologie

قسم الإلكترونيك  
Département d'Électronique



## Mémoire de Projet de Fin d'Études

présenté par

AMARA CHAHINEZ

&

BOUHADIR RABAH

pour l'obtention du diplôme de Master en Électronique option Systèmes de Vision et  
Robotique (SVR)

---

Thème

---

# Etude et implémentation d'une cellule photovoltaïque sur cible FPGA

---

Proposé par : TDRIST REZKI & MAAMOUN.M

Année Universitaire 2011-2012

# *Dédicaces*

*Je dédie ce travail à mes parents, pour leur patience, leurs encouragements et leur soutien inconditionnel.*

*Ainsi, à toute ma famille particulièrement ma sœur et mes deux grands pères.*

*Je tien aussi a le dédié à mon binôme RABAH.*

*Et mes amis et camarades de la classes : Amina, Rafik, Imad Rochi, Farah, Wahid, Hadjer, Billal, Youcef, Merouane, et tout les autres, surtout ceux du bléd.*

*chemchi*

# Conclusion générale

---

Les énergies renouvelables sont par définition inépuisables, non polluantes et décentralisées, vu ces avantages elles constituent une excellente alternative aux énergies fossiles. Parmi ces énergies renouvelables, l'énergie solaire photovoltaïque qui connaît un intérêt grandissant ces dernières années. Une cellule photovoltaïque est caractérisée par son schéma équivalent et son modèle mathématique.

Dans ce mémoire nous avons organisé notre travail en trois parties. La première était la description de la cellule photovoltaïque, nous avons illustré ces caractéristiques et ses schémas équivalents et ses modèles mathématiques.

Ensuite nous avons simulé le panneau solaire sous Simulink pour obtenir les courbes courant-tension et puissance-tension pour le modèle à une seule diode.

Dans la dernière partie de ce travail afin d'implémenter le panneau solaire sur FPGA pour une simulation dynamique nous avons fait une description VHDL pour le modèle à une seule diode.

L'expression mathématique du modèle du panneau solaire à une seule diode contient un exponentiel et une division difficiles à implémenter sur FPGA. Une solution est apportée en chargeant les données de cette exponentielle et la division dans des ROM. Ces deux méthodes donnent des résultats semblables sous Matlab, donc l'implémentation de ce dernier modèle ne pose aucune difficulté malgré les petites différences.

Les divers résultats de ce travail offrent donc une fondation solide aux étudiants qui s'intéressent au domaine de l'énergie solaire.

## Remerciements

---

***Nous tenons à remercier Mr. TADRIST REZKI de nous avoir encadrer, pour son effort fourni, sa patience, et son entière disponibilité. Qu'il trouve ici l'expression de notre gratitude pour ses précieux conseils durant l'élaboration de ce projet.***

***Un plus grand remerciement à notre Co-promoteur Mr. MAAMOUN Mountassar pour ces conseils et ces information qui nous ont beaucoup aidé durant ce travail que nous avons présenté.***

***Sans oublier un modeste remerciement pour tout l'ensemble des professeurs du département d'électronique qui nous ont enseignés durant notre formation.***

***Enfin nos derniers remerciements vont à toutes les personnes qui nous ont soutenus de près ou de loin durant ce travail.***

## Table des matières :

I Introduction générale .....	01
II chapitre 1 .....	03
1.1 .Introduction : .....	03
1.1.1 Système photovoltaïque :.....	03
1.1.2. L'effet photovoltaïque :.....	03
1.2. La cellule photovoltaïque.....	04
1.2.1 Généralités :.....	04
1.2.2 La photopile :.....	04
1.2.3. Principe :.....	05
1.2.4 Les différents types de la photopile :.....	06
1.3 Modélisation d'une cellule solaire (circuit équivalent). .....	07
1.3.1 Cas d'une cellule idéale:.....	07
1.3.2 Cas d'une cellule réelle.....	08
a- Modèle à une seule diode :.....	08
b- Modèle à deux diodes :.....	09
1.4 La caractéristique et les paramètres d'une cellule PV : .....	10
1. 4.1 la caractéristique I-V et P-V :.....	10
1.4.2 Les paramètres d'une cellule :.....	10
1. 5 Influence de la température, ensoleillement et la résistance Rs:.....	11
1.5.1 Influence de l'ensoleillement :.....	11
1.5.2 Influence de la température :.....	12
1. 5.3 Influence de la résistance série Rs :.....	14
1.5.4 Influence de la résistance parallèle Rp :.....	14
1.6. Regroupement des cellules PV :.....	15
1.6.1 Architecture classique d'un module PV.....	15
a. Association des cellules photovoltaïques en parallèles .....	15
b. Association des cellules photovoltaïques en séries :.....	16
c. Association mixte « Série et Parallèle ». .....	17
1.7 Méthodes de poursuite MPPT.....	17
1.7.1 L'Algorithme Perturbation et Observation simple (P and O simple) .....	18

1.8 Le convertisseur DC /DC :	19
1.9 Conclusion	19
III Chapitre 2	20
2.1 Introduction	20
2.2 Pour quoi ce modèle équivalent :	20
2.3. Le panneau solaire Kyocera KC200GT :	20
2.3.1 Caractéristiques du panneau KC200GT :	21
2.4 Le schéma global de simulation du panneau solaire du modèle à une seule diode...	21
2.5 Résultat de la simulation pour le modèle à une seule diode.....	22
2.5.1 Les courbes $P=f(V)$ et $I=f(V)$ pour une température et une insolation Constante.....	22
2.5.2 Les courbes $P=f(V)$ et $I=f(V)$ pour une température constante et une insolation variable:.....	24
2.5.3 Les courbes $P=f(V)$ et $I=f(V)$ pour une température variable et une insolation constate.....	25
2.7 Comparaison entre le modèle à une seule diode et la caractéristique donnée par le constructeur.....	26
2.6 Autres modélisations.....	27
2.6.1 La solution proposée	27
2.7 Conclusion :	29
IV Chapitre 3	31
3.1 Introduction.....	31
3.2 Langage de description VHDL.....	31
3.3 Les circuits FPGA	32
3.3.1 L'architecture d'un FPGA	32
a-circuit configurable	32
b- Réseau mémoire SRAM.....	33
3.4 Étapes de conception.....	35

<b>3.5 Description de l'architecture globale.....</b>	<b>36</b>
<b>3.6 Description de l'architecture détaillée.....</b>	<b>36</b>
<b>3.6.1 les blocs mémoire ROM.....</b>	<b>37</b>
<b>a. La simulation sous xilinx.....</b>	<b>37</b>
<b>3.6.2 Les Blocs.....</b>	<b>39</b>
<b>3.7. Résultat de la simulation sous xilinx VHDL.....</b>	<b>39</b>
<b>3.8 Conclusion.....</b>	<b>40</b>

# Listes des acronymes et abréviations

## 1. acronymes

G	[W/m <sup>2</sup> ] : l'irradiation sur la surface du dispositif
Gn	[W/m <sup>2</sup> ] : l'irradiation nominale
I	[A]: le courant généré par la cellule et fourni à la charge
I <sub>d</sub>	[A]: le courant de saturation inverse
I <sub>mp</sub>	[A]: le courant au point maximum
I <sub>ph</sub>	[A] : Le photo courant
I <sub>sc</sub>	[A]: courant du courts-circuits
K <sub>i</sub>	[A/K]: le coefficient de courant en court-circuit
K <sub>v</sub>	[V/K] : le coefficient de la tension en circuit ouvert
M	: le rapport de conversion
P	: la puissance du générateur photovoltaïque (GPV)
T[k]	: la température
T <sub>n</sub> [k]	: la température nominale
V <sub>pv</sub>	: tension de la cellule photovoltaïque
V	[V] : la tension généré par la cellule et fourni à la charge
V <sub>c</sub>	[V] : la tension du condensateur
V <sub>e</sub>	[V]: la tension d'entrée
V <sub>mp</sub>	[V]: la tension au point maximum
V <sub>oc</sub>	[V]:la tension en circuit ouvert
V <sub>S</sub>	[V]:la tension de sortie

Les autres symboles utilisés sont définis dans le texte.

## 2. Abbreviations

MPPT : Maximum Power Point Tracking.

MPP : Maximum Power Point.



PV : Photovoltaïque.

P&O : perturbation et observation

Les autres abréviations sont explicitées dans le texte.

## Liste des figures :

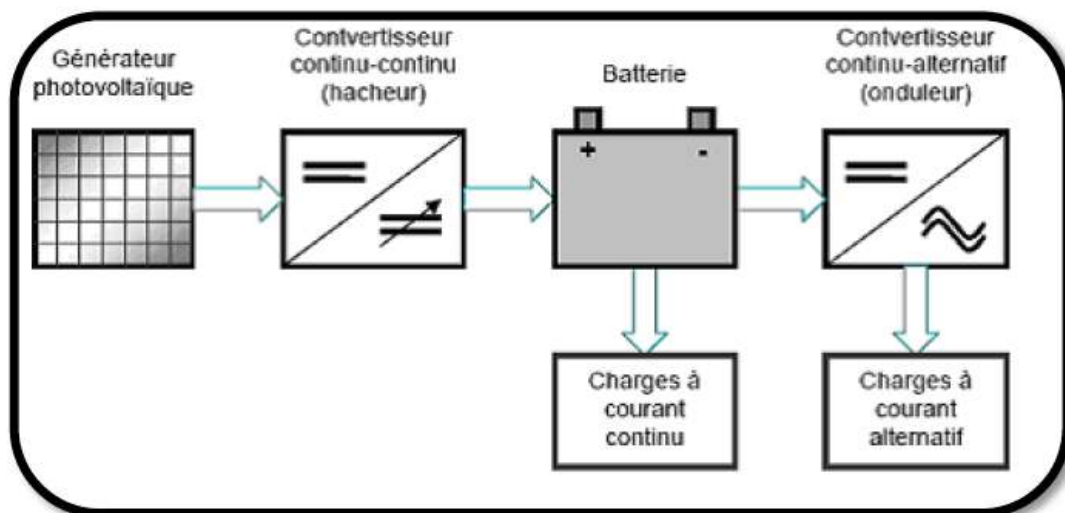
Figure 1.1 un système photovoltaïque.....	03
Figure 1-2 la photopile.....	04
Figure 1.3 effet voltaïque dans une jonction P-N.....	06
Figure 1.4 les différents types des cellules photovoltaïques.....	07
Figure 1.5 schéma équivalent d'une cellule idéale .....	08
Figure 1.6 schéma équivalent d'une cellule photovoltaïque réelle à une seule diode...08	
Figure 1.7 schéma équivalent d'une cellule photovoltaïque réelle à deux diodes.....	09
Figure 1.8 caractéristique P-V et I-V d'une cellule .....	10
Figure 1.9 caractéristique P-V d'une cellule selon l'ensoleillement.....	12
Figure 1.10 caractéristique I-V d'une cellule selon l'ensoleillement.....	12
Figure 1-11 Caractéristique P-V d'une cellule selon la température.....	13
Figure 1.12 caractéristique I-V d'une cellule selon la température .....	13
Figure 1.13 influence de la résistance $R_s$ sur la caractéristique I-V.....	14
Figure 1.14 influence de la résistance shunt sur la caractéristique I-V.....	14
Figure 1.15 caractéristique d'un groupement de $N_p$ cellules en parallèles.....	16
Figure 1.16 caractéristique d'un groupement de $N_p$ cellules en séries.....	16
Figure 1.17 Association mixte $N_s N_p$ cellules solaires .....	17
Figure 1.18: Caractéristique de nombre des modules en série et parallèle.....	17
Figure 1.19 L'Algorithme Perturbation et Observation simple (P and O simple) .....	18
Figure 2.1 schémas de simulation globale du panneau PV à une seule diode.....	22
Figure 2.2 schéma du panneau solaire représenté dans la figure précédente.....	22
Figure 2.3 la courbe $I=f(V)$ du model à une seule diode.....	23
Figure 2.4 la courbe $P=f(V)$ du model à une seule diode.....	23
Figure 2.5 caractéristique $I=f(V)$ du model à une seule diode à différentes niveau d'insolation.....	24
Figure 2.6 caractéristique $P=f(V)$ du model à une seule diode à différentes niveau d'insolation.....	24

Figure 2.7 caractéristique $I=f(V)$ d'une cellule selon la température .....	25
Figure 2.8 Caractéristique $P=f(V)$ d'une cellule selon la température.....	25
Figure 2.9 La caractéristiques I-V du panneau PV KC200GT pour le modèle à <i>diode unique</i> pour un ensoleillement variant.....	26
Figure 2.10 la La caractéristiques I-V du panneau PV KC200GT pour différentes irradiances donnés par le constructeur.....	26
Figure 2.11 La caractéristique P-V du panneau PV KC200GT à différentes températures.....	26
Figure 2.12 Caractéristique courant-tension du module PV à KC200GT à différentes températures .....	26
<b>Figure 2.13</b> Schéma du principe de calcul .....	28
Figure 2.14 La caractéristique I-V du panneau PV KC200GT pour $T = 25C^0$ et $G = 1000 w/m^2$ pour les deux modèles.....	28
Figure 2.15 La caractéristique P-V du panneau PV KC200GT pour $T = 25C^0$ et $G = 1000 w/m^2$ pour les deux modèles.....	29
Figure 3.1 structure de base du VHDL.....	32
<b>Figure 3.2 : Architecture interne du FPGA.....</b>	<b>33</b>
<b>Figure 3.3 : Structure d'une cellule SRAM.....</b>	<b>33</b>
<b>Figure. 3.4. L'architecture générale de la série Spartan-3E.....</b>	<b>34</b>
<b>Figure 3.5. Schéma des étapes de conception.....</b>	<b>35</b>
Figure 3.6 l'architecture globale.....	36
Figure 3.7 l'architecture détaillée.....	37
Figure 3.8 simulation d'un chargement d'une rom.....	37
Figure 3.9 résultat de la simulation d'un chargement d'une rom (Technology schematic)	38
Figure 3.10 résultat de la simulation d'un chargement d'une rom (RTL schematic).....	38
Figure 3.11 résultat de la simulation sous Xilinx (RTL schematic).....	39

## 1.1 Introduction

### 1.1.1 Système photovoltaïque

Le système photovoltaïque est un système d'alimentation électrique, constitué principalement d'un générateur photovoltaïque composé d'un seul ou plusieurs panneaux solaires, d'un ensemble de batteries pour le stockage d'énergie électrique, d'un ou de plusieurs convertisseurs continu-continu pour fournir les tensions d'alimentation adéquates pour les batteries et les charges continues, et un convertisseur continu-alternatif pour l'alimentation des autres appareils à courant alternatif.



*Figure 1.1:* un système photovoltaïque

### 1.1.2 L'effet photovoltaïque

L'énergie photovoltaïque (PV) est la transformation directe de la lumière en électricité. On utilise pour cela une cellule photovoltaïque. Plus exactement c'est la conversion de l'énergie que transportent les photons de lumière lorsqu'ils rentrent en collision avec des matériaux semi-conducteurs convenablement traités, en énergie électrique capable de créer un courant d'électrons à travers un circuit extérieur.

Pour produire un courant électrique utile et d'arriver à extraire les électrons libres, la procédure c'est d'introduire dans le matériau semi-conducteur des éléments chimiques

qui contribuent à produire un excès d'électrons et des trous. Ces éléments s'appellent les dopants et le matériau est dit dopé lorsque le processus d'incorporation au semi-conducteur est achevé.

Un dopant approprié pour le silicium est le bore. La structure créée s'appelle un semi-conducteur de type P (positif).

Un autre dopant possible pour le silicium est le phosphore. Le semi-conducteur est dit de type N (négatif).

Dans ce qui suit, nous allons détailler la cellule photovoltaïque qui est l'élément de base d'un module photovoltaïque. Elle constitue l'objet de notre travail.

## 1.2 La cellule photovoltaïque

### 1.2.1 Généralités

L'utilisation des cellules solaires a débuté pour la première fois dans les années trente, exactement en 1930 avec l'apparition de la cellule à oxyde cuivreux puis au silicium, mais ce n'est qu'en 1954 dans les laboratoires de la compagnie « Bell » que la première cellule a été développée, où ils ont découvert une technique appelée « dopage » qui est utilisée pour les semi-conducteurs et qui s'explique par l'augmentation de la photosensibilité du silicium avec l'ajout des impuretés.

### 1.2.2 La photopile

Une photopile, appelée aussi cellule solaire, est fabriquée à l'aide de matériaux semi-conducteurs et peut être représentée sous forme de diode plate qui produit de l'électricité grâce à l'effet photovoltaïque.

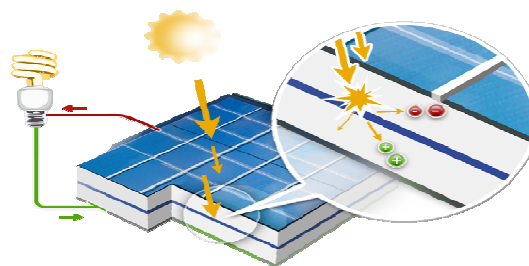


Figure 1-2 : la photopile

### 1.2.3 Principe

La cellule photovoltaïque est composée d'un matériau semi-conducteur qui absorbe l'énergie lumineuse et la transforme directement en courant électrique. Un semi-conducteur est un matériau dont la concentration en charges libres est très faible par rapport aux métaux.

Pour qu'un électron lié à son atome (bande de valence) devienne libre dans un semi-conducteur et participe à la conduction du courant, il faut lui fournir une énergie minimum pour qu'il puisse atteindre les niveaux énergétiques supérieurs (bande de conduction).

C'est l'énergie du " band gap ",  $E_g$  en électron-volt (eV). Cette valeur seuil est propre à chaque matériau semi-conducteur et varie de « 1,0 à 1,8 eV ». Pour les applications photovoltaïques, elle est de « 1,1 eV » pour le silicium cristallin, et de « 1,7 eV » pour le silicium amorphe. [3]

Le rayonnement arrivant sur la cellule solaire sera en partie réfléchi, une autre partie sera absorbée et le reste passera à travers l'épaisseur de la cellule. Les photons absorbés dont l'énergie est supérieure à la largeur de la bande interdite vont libérer un électron négatif, laissant un " trou ". Pour séparer cette paire de charges électriques de signes opposés et recueillir un courant électrique, il faut introduire un champ électrique  $E$ , de part et d'autre de la cellule. La méthode utilisée pour créer ce champ est celle du dopage par des impuretés.

Deux méthodes de dopage sont possibles :

- \* Le dopage de type n, qui consiste à introduire dans la structure cristalline semi-conductrice des atomes étrangers qui ont la propriété de donner chacun un électron excédentaire, libre de se mouvoir dans le cristal.

- \* Le dopage de type p utilise des atomes dont l'insertion dans le réseau cristallin donnera un trou excédentaire.

Lorsque l'on effectue deux dopages différents (type n et type p) de part et d'autre de la cellule, il en résulte, après recombinaison des charges libres (électrons et trous), un

champ électrique constant créé par la présence d'ions fixes positifs et négatifs. Les charges électriques générées par l'absorption du rayonnement pourront contribuer au courant de la cellule photovoltaïque. Le phénomène de dopage est schématisé par la figure 1.3.

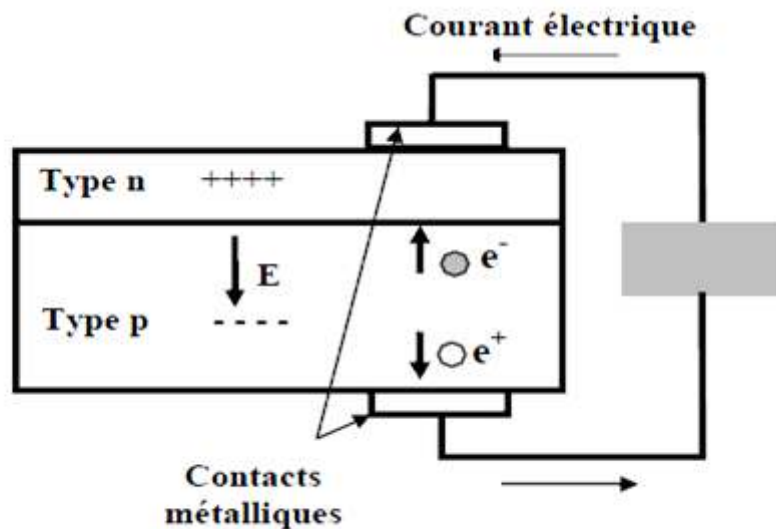


Figure 1.3 : effet voltaïque dans une jonction P-N

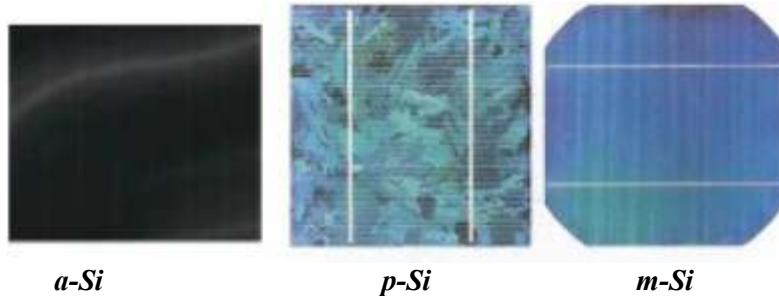
### 1.2.4 Les différents types de la photopile [4]

Il existe trois principaux types de cellule photovoltaïque, et chaque type de cellule a son propre rendement et cout, cependant quel que soit leurs type, leur rendement reste assez faible : de 8 à 23% de l'énergie qu'elles reçoivent

- **Les cellules monocristallines** : leur fabrication étant compliquée, les monocristallines ont le meilleur rendement mais le cout est plus élevé.
- **Les cellules polycristallines** : leur cout de fabrication est moins important ainsi que leur rendement, cependant leur fabrication est plus facile.
- **Les cellules amorphes** : elles ont un faible rendement, mais ne nécessitent que de très faibles épaisseurs de silicium et ont un cout peu élevé. Elles sont utilisées couramment dans de produits de consommation telle que les calculatrices solaire ou encore des montres.

Technologie de cellule	Rendement en laboratoire	Rendement production
Silicium amorphe 'a-si'	<b>13%</b>	<b>5 à 9%</b>
Silicium polycristallin 'p-si'	<b>19,8%</b>	<b>11 à 15%</b>
Silicium monocristallin 'm-si'	<b>24,7%</b>	<b>13 à 17%</b>

**Tableau 1.2** les différents types des cellules avec leur rendement

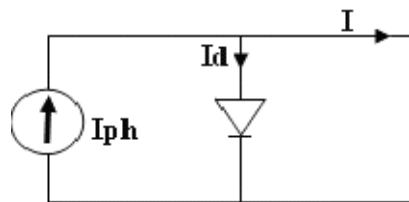


*a-Si*                      *p-Si*                      *m-Si*  
**Figure 1.4** les différents types des cellules photovoltaïques

### 1.3 Modélisation d'une cellule solaire (circuit équivalent)

#### 1.3.1 Cas d'une cellule idéale

Dans le cas idéal, la cellule d'une jonction PN peut être schématisée par un générateur de courant  $I_{ph}$  en parallèle avec une diode comme le montre le schéma suivant :



**Figure 1.5** : schéma équivalent d'une cellule idéale

Courant aux bornes de la cellule est [5]

$$I_{pv} = I_{ph} - I_d \quad \text{avec} \quad (1.1)$$

$I_{ph}$ : photo- courant.     $I_d$ : courant traversant la diode.

$$I_d = I_0 * \left[ \exp\left(\frac{V}{V_t}\right) - 1 \right] \quad (1.2)$$

Avec 
$$V_t = \frac{k * T}{q} \quad (1.3)$$



$q$ : charge de l'électron ( $1.9 \cdot 10^{-19}$  C);

$k$ : la constante de Boltzmann. [ $1.3806503 \cdot 10^{-23}$  J/K];

$V_t$ : tension thermique;

$I_0$ : courant de saturation;

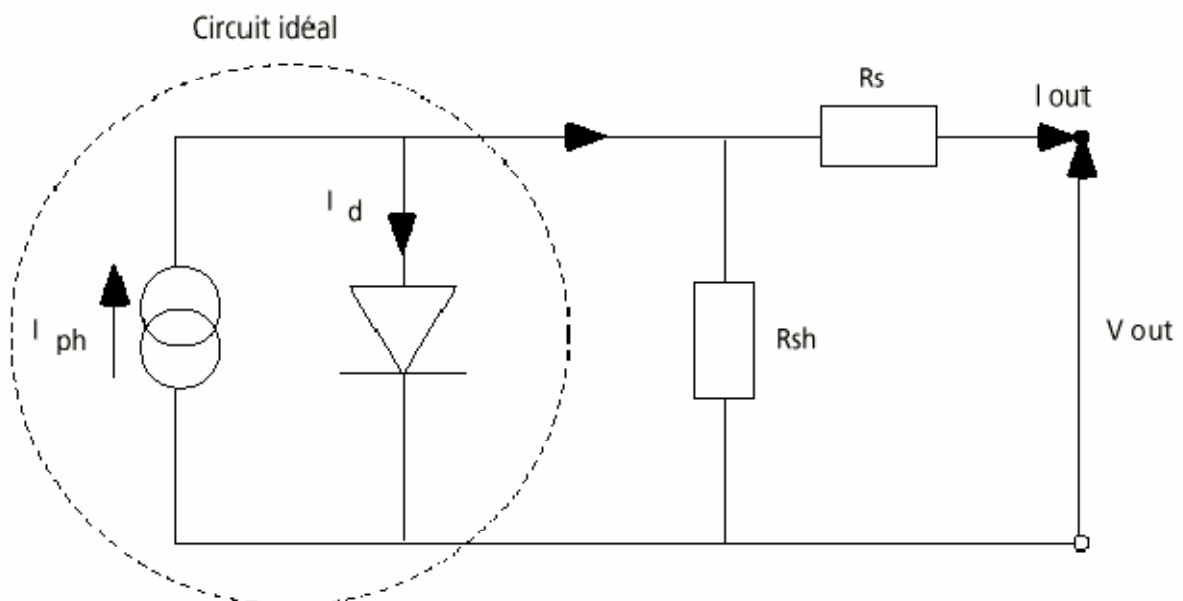
$V$ : tension aux bornes de la diode;

$T$ : température absolue (en kelvin).

### 1.3.2 Cas d'une cellule réelle

#### a Modèle à une seule diode

Le schéma équivalent de la cellule photovoltaïque réelle tient compte des effets résistifs parasites dues à la fabrication et représenté sur la figure(1.6) qui suit :



**Figure 1.6** schéma équivalent d'une cellule photovoltaïque réelle à une seule diode

Plus à une source de courant shuntée par une diode, ce schéma à une résistance série ( $R_s$ ) représentant les pertes par effet Joule, et une résistance shunte ( $R_{sh}$ ) caractérisant un courant de fuite entre la grille supérieure et le contact arrière qui est généralement très supérieure à ( $R_s$ ).

Le courant de sortie d'une cellule est donné [6]

$$I_{PV} = I_{ph} - I_d - I_p \quad (1.4)$$

Avec :  $I_{pv}$  : courant généré par la cellule photovoltaïque

$I_{ph}$ : photo courant créer par la cellule  
 $I_p$ : le courant passant dans la résistance  $R_p$   
 $I_d$ : le courant circulant dans la diode, donné par :

$$I_d = I_0 \left( e^{\frac{V_d}{V_t}} - 1 \right) \quad (1.5)$$

Avec aussi:

$$I_0 = \frac{I_{sc,n} + K_i \Delta t}{\exp\left(\frac{V_{oc,n} + K_i \Delta t}{a V_{t,n}}\right) - 1} \quad (1.6)$$

$$V_d = V_{pv} + R_s I_{pv} \quad (1.7)$$

$$V_t = N_s K T / q \quad (1.8)$$

$$I_{ph} = (I_{ph,n} + K_I \Delta T) \frac{G}{G_n} \quad (1.9)$$

$$I_p = V_d / R_p \quad (1.10)$$

On obtient donc l'équation suivante :

$$I_{pv} = I_{ph} - I_0 \left( e^{\frac{V_{pv} + R_s I_{pv}}{V_t}} - 1 \right) - \frac{V_{pv} + R_s I_{pv}}{R_p} \quad (1.11)$$

$G$  : l'éclairement absorbé par la cellule ;

$G_n$  : l'éclairement de référence ;

$T$  : température de la jonction des cellules PV en Kelvin ;

$T_n$  : température de la référence des cellules PV toujours en Kelvin ;

$I_p$  : courant circulant dans la résistance  $R_p$  ;

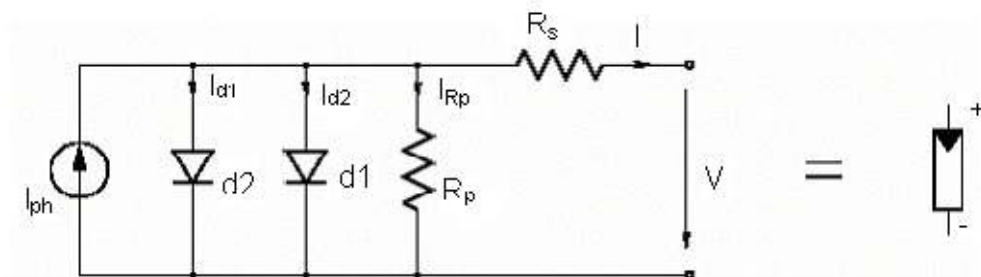
$V_{pv}$  : la tension de sortie ;

$R_s$  : résistance série pour symboliser la résistance de masse du matériau semi conducteur, ainsi que les résistances ohmiques et de contact au niveau des connexions des cellules ;

$R_p$  : résistance shunt représente les fuites autour de la jonction PN dues aux impuretés et sur les coins de cellule.

### b Modèle à deux diodes

Le modèle mathématique de la cellule représenté par la figure 1.7



**Figure 1.7** schéma équivalent d'une cellule photovoltaïque réelle à deux diodes

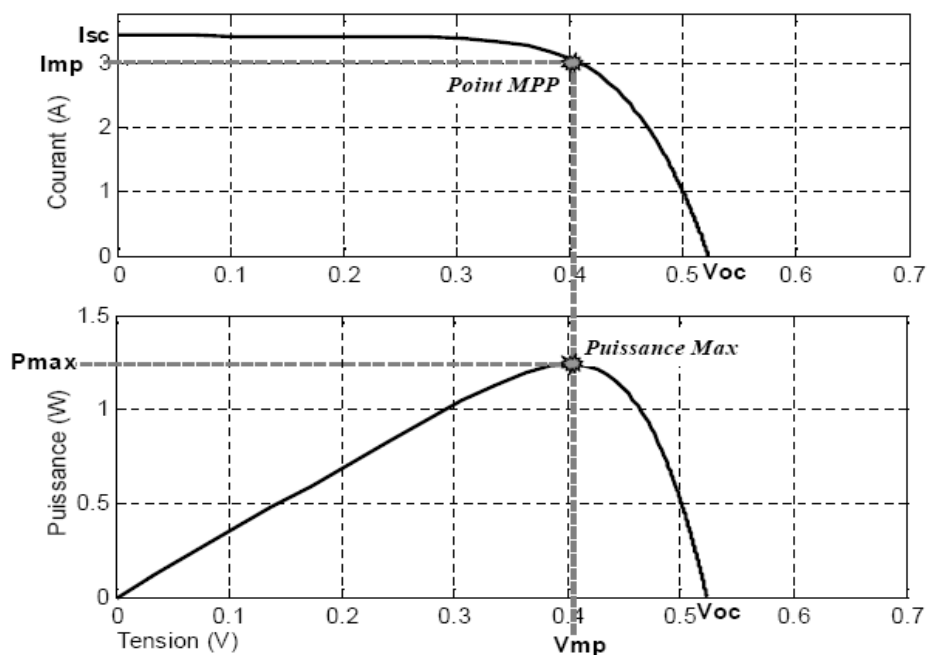
$$I = I_{ph} - I_{d1} \left[ e^{\frac{V_d}{V_t}} - 1 \right] - I_{d2} \left[ e^{\frac{V_d}{V_t}} - 1 \right] - \frac{V + I R_s}{R_p} \quad (1.12)$$

$I_{d1}$  et  $I_{d2}$  étant les courants de saturation des diodes.

## 1.4 La caractéristique et les paramètres d'une cellule PV

### 1.4.1 la caractéristique I-V et P-V

La figure (1.8) ci-dessous représente les caractéristiques puissance-tension P-V et courant-tension I-V sous des conditions fixes (température et ensoleillement).



**Figure 1.8** caractéristique P-V et I-V d'une cellule

### 1.4.2 Les paramètres d'une cellule

Une cellule réelle peut être caractérisée par les paramètres principaux suivants :

- **Le courant de court-circuit  $I_{cc}$  :**

C'est le courant pour lequel la tension aux bornes de la cellule est nulle, il croit linéairement avec l'intensité d'illumination de la cellule et dépend de la surface éclairée, la longueur d'onde du rayonnement, et de la température.

- **Tension à circuit ouvert  $V_{oc}$  :**

Obtenu quand le courant traversant la cellule est nul, il dépend de la résistance shunt, croit avec la température et varie peut avec l'intensité lumineuse.

- **Puissance optimale :**

C'est la puissance maximale utile ( $P_{max} = V_{max} * I_{max}$ ) s'obtient en optimisant le produit courant tension :

$$\frac{I_m}{V_m} = -\left(\frac{dI_{pv}}{dV_p}\right)_M \quad (1.13)$$

- **Facteur de forme :**

Le facteur de forme FF, dit aussi facteur de courbe ou facteur de remplissage ou (fill factor), définit par :

$$FF = \frac{V_m * I_m}{V_{co} * I_{cc}} \quad (1.14)$$

Ce facteur montre la déviation de la caractéristique par rapport à un rectangle de longueur  $V_{co}$  et largeur  $I_{cc}$ , qui correspond à la cellule idéale.

- **Rendement d'une cellule :**

Donné par le rapport suivant

$$\eta_C = \frac{V_{max} * I_{max}}{P_{solaire}} \quad (1.15)$$

## 1.5 Influence de la température, ensoleillement et la résistance $R_s$

### 1.5.1 Influence de l'ensoleillement

Les graphes suivants représentent les caractéristiques  $P(V)$  et  $I(V)$  respectivement d'un panneau photovoltaïque pour un ensoleillement variable et une température constante (25°C).

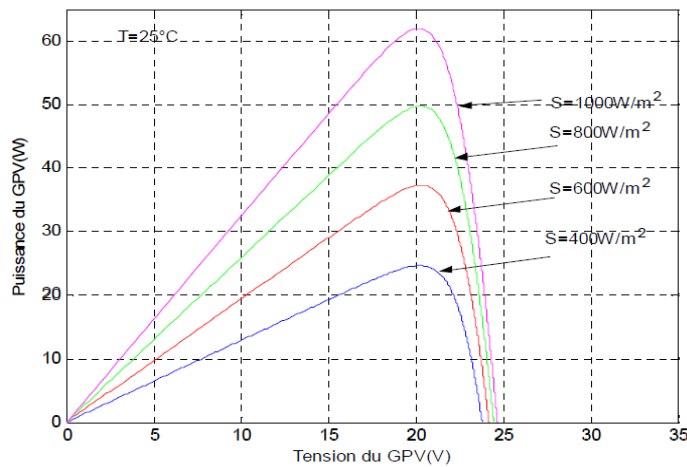


Figure 1.9 caractéristique P-V d'une cellule selon l'enseillement

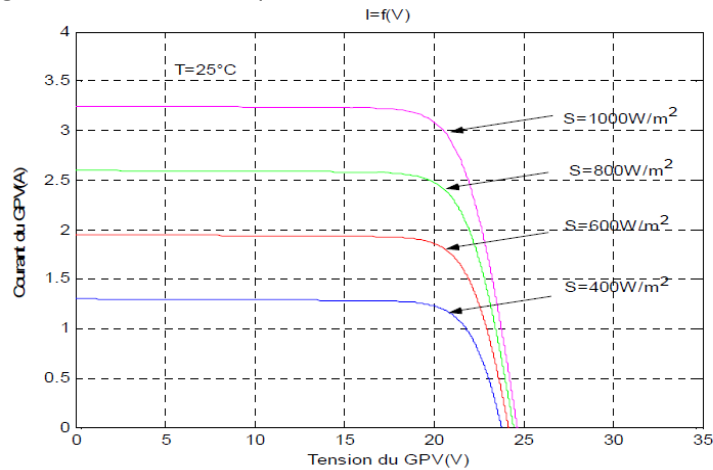
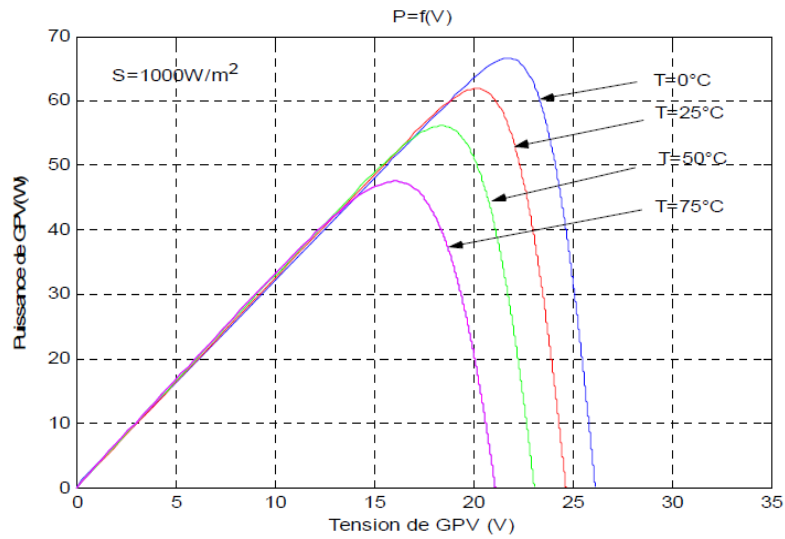


Figure 1.10 caractéristique I-V d'une cellule selon l'enseillement

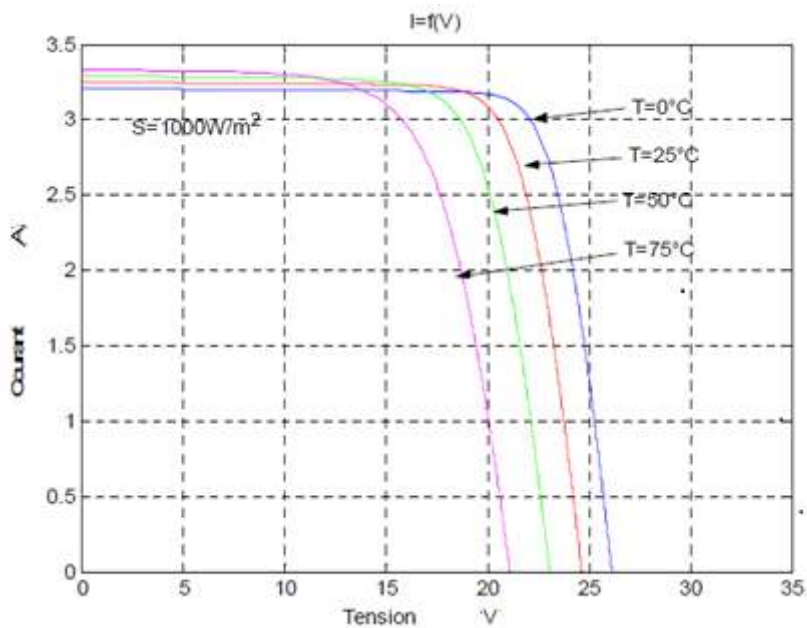
En faisant varier l'éclairement entre  $200 \text{ W/m}^2$  et  $1000 \text{ W/m}^2$  avec un pas de 200, on remarque que la valeur du courant de court-circuit est directement proportionnelle à l'intensité du rayonnement. Par contre, la tension en circuit ouvert ne varie pas dans les mêmes proportions, elle reste presque identique même à faible éclairement.

## 1.5.2 Influence de la température

Les graphes suivants représentent les caractéristiques  $P(V)$  et  $I(V)$  respectivement d'un panneau photovoltaïque pour un ensoleillement ( $1000 \text{ W/m}^2$ ) et une température variable.



**Figure 1.11** Caractéristique P-V d'une cellule selon la température

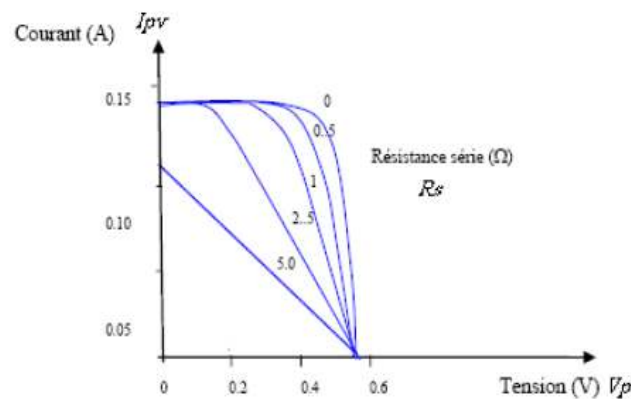


**Figure 1.12** caractéristique I-V d'une cellule selon la température

Faisant varier la température de 0 à 75°C, on remarque qu'elle a une influence négligeable sur la valeur du courant de court-circuit. Par contre, la tension en circuit ouvert baisse assez fortement lorsque la température augmente.

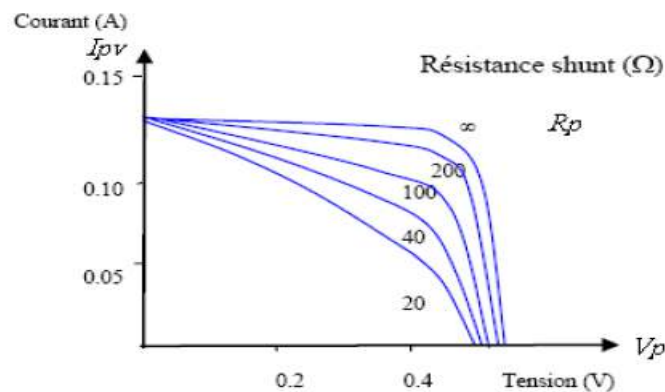
### 1.5.3 Influence de la résistance série $R_s$

La figure (1.13) qui suit montre l'influence de la résistance série sur la caractéristique de la cellule. On remarque une diminution de la pente de  $(I_{pv}-V_p)$  dans la zone où la cellule fonctionne comme générateur de tension quasiment constant, et qui ne modifie pas la tension du circuit ouvert. Mais lorsque  $R_s$  est anormalement élevée, elle peut diminuer notablement le courant de court-circuit( $I_{cc}$ ).



**Figure 1.13** influence de la résistance  $R_s$  sur la caractéristique I-V

### 1.5.4 Influence de la résistance parallèle $R_p$



**Figure 1.14** influence de la résistance shunt sur la caractéristique I-V

Comme le montre la figure (1.14), la résistance shunt se traduit par une légère diminution de la tension de circuit-ouvert, et une augmentation de la pente de la caractéristique de la cellule dans la zone où elle fonctionne en générateur de courant

presque constant. La résistance ( $R_p$ ) a pour origine les imperfections de la qualité de la jonction P-N et elle est responsable de l'existence des courants de fuites.

## 1.6 Regroupement des cellules PV [7]

L'association de plusieurs cellules photovoltaïque en série/parallèle donne lieu à un générateur photovoltaïque ou module, et cela afin d'obtenir des caractéristiques électrique désirées tels que la puissance, le courant de court-circuit et la tension en circuit ouvert.

### 1.6.1 Architecture classique d'un module PV

Dans des conditions d'ensoleillement standard ( $1000\text{W}/\text{m}^2$ ;  $25^\circ\text{C}$ ), la puissance maximale délivrée par une cellule en silicium de  $150\text{ cm}^2$  est d'environ  $2.3\text{W}$  sous une tension de  $0.5\text{V}$

Une cellule photovoltaïque élémentaire constitue donc un générateur électrique de faible puissance insuffisante en tant que telle pour la plupart des applications. De ce fait, les générateurs photovoltaïques sont réalisés par association en série et/ou en parallèle d'un grand nombre de cellules élémentaires.

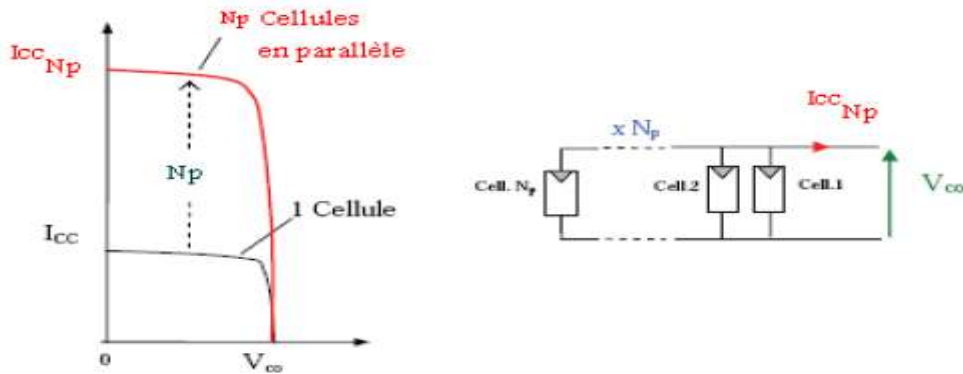
#### *a Association des cellules photovoltaïques en parallèles*

Dans un groupement des cellules connectées en parallèle, les cellules sont soumises à la même tension, la caractéristique résultante de ce groupement est obtenue par addition des courants à tension donnée. La figure (1.15) qui suit montre la caractéristique résultante ( $I_{PCC}, V_{PCO}$ ) obtenues en associant en parallèle  $N_p$  cellules identiques.



$$I_{PCC} = N_p * I_{CC} \quad \text{et} \quad V_{PCO} = V_{CO} \quad (1.16)$$

(p indice parallèle)



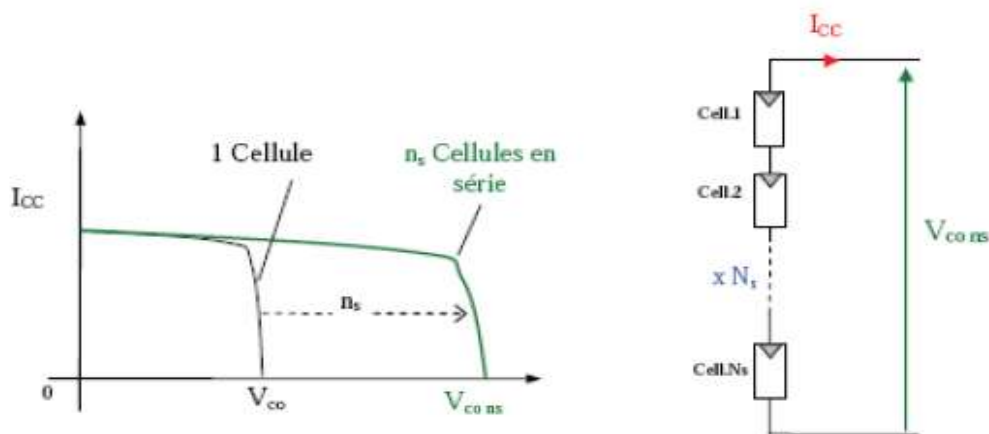
**Figure 1.15** caractéristique d'un groupement de  $N_p$  cellules en parallèles

**b Association des cellules photovoltaïques en séries**

Dans un groupement en série, les cellules sont traversées par le même courant et la caractéristique résultante du groupement en série est obtenue par addition des tensions à courant donné. La figure (1.16) montre cette caractéristique.

$$I_{SC} = I_{CC} \quad \text{et} \quad V_{SCO} = N_s * V_{CO} \quad (1.17)$$

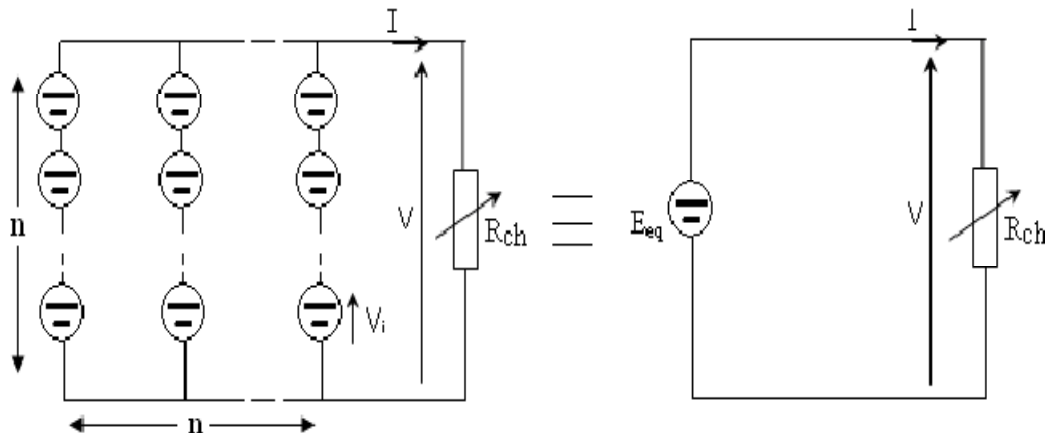
(s indice série)



**Figure 1.16** caractéristique d'un groupement de  $N_p$  cellules en séries

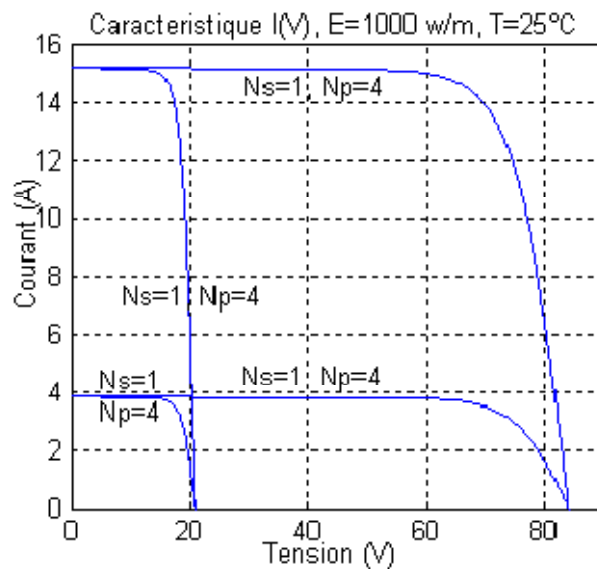
**c Association mixte « Série et Parallèle »**

La caractéristique ( $I_{pv}$ - $V_p$ ) d'un générateur solaire peut être considérée comme le fruit d'une association d'un réseau de ( $N_s \cdot N_p$ ) cellules en série/parallèle.



**Figure 1.17:** Association mixte  $N_s N_p$  cellules solaires.

La caractéristique montrée dans la figure (1.18) qui suit :



**Figure 1.18:** Caractéristique de nombre des modules en série et parallèle.

**1.7 Méthodes de poursuite MPPT**

Dans le cas des commandes MPPT numériques, plusieurs algorithmes ont été élaborées [8], citons :

La méthode de la conductance incrémentale « I.C » [9], la méthode de la logique floue « Fuzzy Logic Control » [10], La méthode de perturbation et observation (P&O) [9]. Et celle à base des réseaux de neurones « Neural Network » [11].

Un bref aperçu sur l’algorithme perturbe and observe.

### 1.7.1 L’Algorithme Perturbation et Observation simple (P and O)

simple :

C’est la méthode MPPT la plus utilisée vu la simplicité de son principe et la facilité de son implémentation. Elle est basée comme son nom l’indique, sur l’introduction d’une perturbation sur le système et l’observation de son effet sur la puissance. La figure (1.19) montre son algorithme [12].

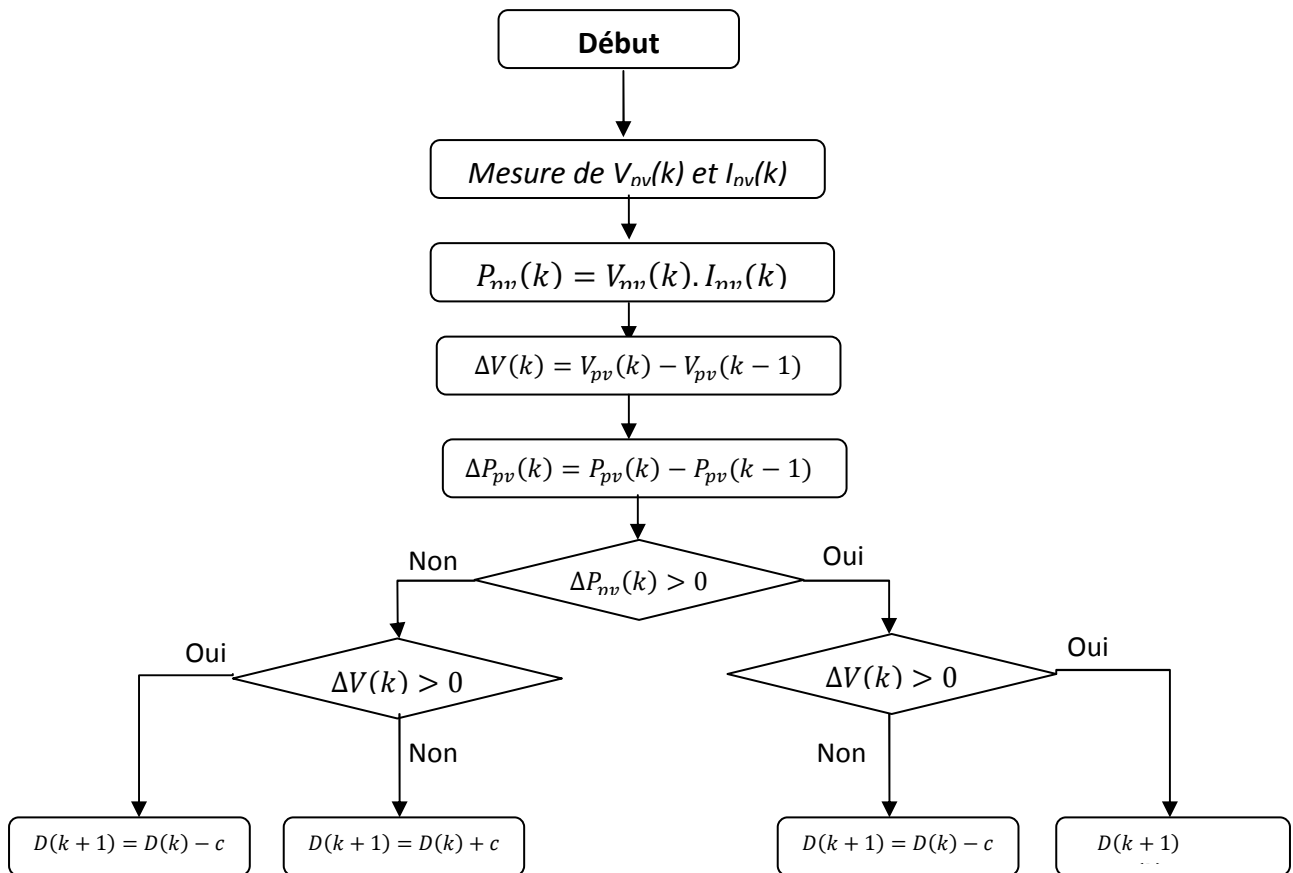


Figure 1.19 L’Algorithme Perturbation et Observation simple (P and O simple)

## **1.8 Le convertisseur DC /DC [13]**

L'utilisation des convertisseurs DC-DC permet le contrôle de la puissance électrique dans les circuits fonctionnant en courant continu avec une très grande souplesse et un rendement élevé qui va permettre de poursuivre le point de fonctionnement optimum.

Il y a différents types de convertisseurs DC-DC

\*Les élévateurs (BOOST) dans lesquels  $V_s > V_e$ .

\*Les abaisseurs (BUCK) dans lesquels  $V_s < V_e$ .

\*Il y a aussi un type (BUCK-BOOST) : mélange entre les deux précédents.

## **1.9 Conclusion**

Dans ce chapitre une présentation de la cellule est faite, ces différents types, sa modélisation avec une et deux diodes, ces courbes caractéristiques, l'influence de quelques paramètres sur cette dernière, ainsi qu'un petit passage sur les convertisseurs et la méthode MPPT.

## 2.1 Introduction

Les logiciels de simulations sont des outils puissants pour tester et évaluer l'exécution théorique des systèmes. Les conditions d'exécution du dispositif à tester peuvent être contrôlées facilement.

Afin de procéder à la simulation du panneau solaire nous allons utiliser le logiciel *Math Works Matlab* plus exactement l'outil de simulation simulink.

Simulink est l'extension graphique de MATLAB permettant de représenter les fonctions mathématiques et les systèmes sous forme de diagramme en blocs, il tient compte de la division d'un système simulé en un certain nombre de sous-ensembles, ces sous ensembles peuvent être modélisés et examinés individuellement et interconnectés.

Dans ce chapitre, nous nous intéressons au modèle équivalent à une seule diode.

## 2.2 Pour quoi ce modèle équivalent

Le modèle à une seule diode offre un bon compromis entre simplicité et précision, il a été utilisé par plusieurs auteurs, avec parfois des simplifications, mais toujours avec la structure de base composée d'une source de courant et une diode en parallèle.

Le panneau solaire KC200GT a été choisi pour notre application. Et ayant pour caractéristiques ce qui suit.

## 2.3 Le panneau solaire Kyocera KC200GT [14]

La technologie avancée Kyocera de traitement des cellules et des installations de production automatisée permet de produire un module photovoltaïque polycristallin très efficace. Le rendement de conversion de la cellule solaire Kyocera dépasse les 16%. Ces cellules sont encapsulées entre une couverture en verre trempé et une feuille arrière pour fournir une protection efficace dans des conditions environnementales plus au moins sévères.

### 2.3.1 Caractéristiques du panneau KC200GT [14]

▪ Performance électrique dans des conditions d'essai standard (*STC)	
Puissance maximale (Pmax)	200W (+10% / -5%)
Tension de la puissance maximale (Vmpp)	26.3 V
courant de la puissance maximale (Impp)	7.61 A
Tension en circuit ouvert (Voc)	32.9 V
Courant en court circuit (Isc)	8.21 A
Tension maximal du système	600 V
Constante d'idéalité des diodes a	1.3
la saturation inverse nominal $I_{0,n}$	$9.825 \cdot 10^{-8}$ A
Coefficient de température de Voc ( $K_v$ )	-0.1230 V/K
Coefficient de température de Isc ( $K_I$ )	0.0032 A/K
Nombre de cellule par module	54

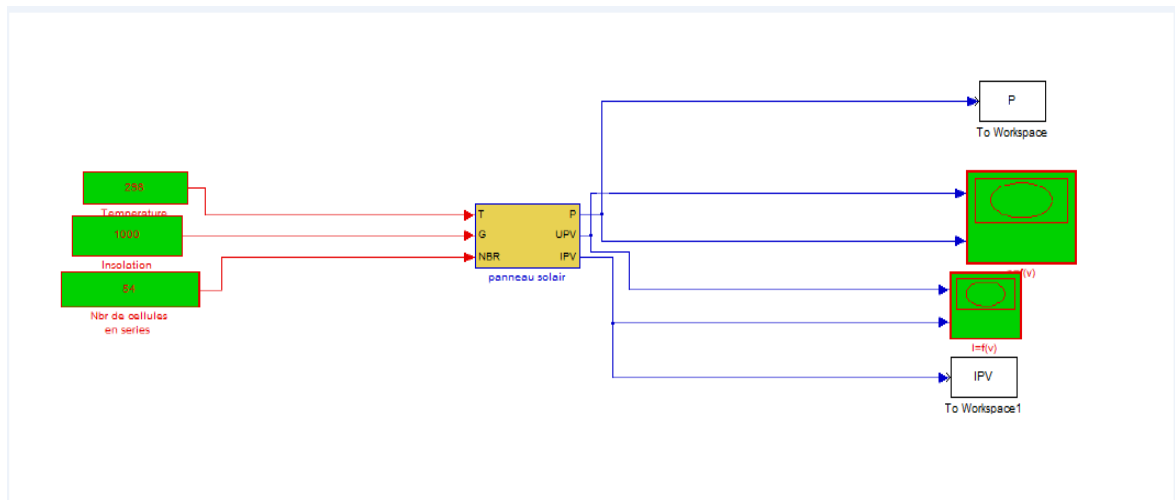
**Tableau 2.3:** Caractéristique de panneau solaire KC200GT.

Le fabricant des panneaux photovoltaïques ne fournissent que quelque donnée expérimentale sur les caractéristiques électriques et thermiques du panneau, des paramètres nécessaires pour ajuster les modèles PV qui ne figurent pas sur les fiches techniques telles que les résistances série et shunt.

Une méthode itérative [15] donne la solution  $R_s = 0,221 \Omega$  pour le panneau KC200GT et la valeur de  $R_p$  et qui est égale à  $415.405\Omega$ .

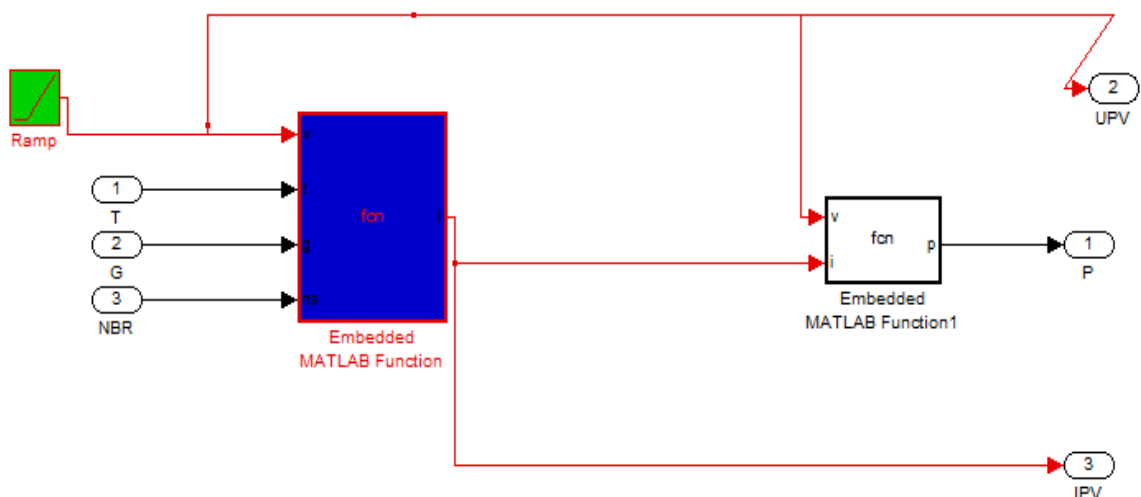
## 2.4 Le schéma global de simulation du panneau solaire du modèle à une seule diode

Une simulation dans des conditions standards (température 25°C, insolation 1000w/m<sup>2</sup>) du panneau solaire KC200GT, qui est formé de 54 cellules est donné par la figure (2.1) ci-dessous.



**Figure 2.1** schémas de simulation globale du panneau PV à une seule diode.

Le bloc « panneau solaire », représenté dans la figure (2.2).



**Figure 2.2** schéma du panneau solaire représenté dans la figure précédente.

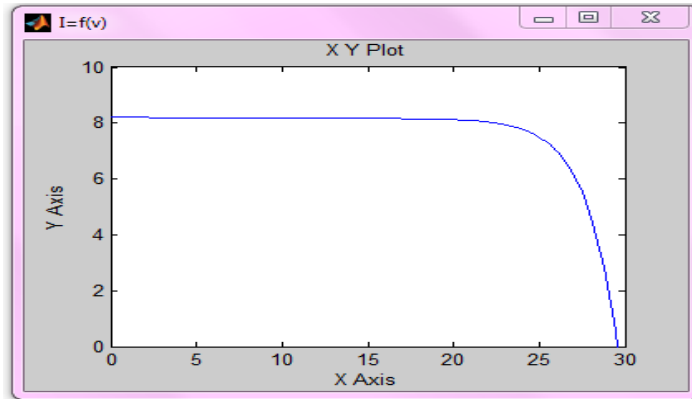
La tension  $V$  étant une rampe, et le bloc « fcn » qui contient l'équation du modèle à une seule diode décrite dans le chapitre précédent.

## 2.5 Résultat de la simulation pour le modèle à une seule diode

### 2.5.1 Les courbes $P=f(V)$ et $I=f(V)$ pour une température fixe et une insolation constante

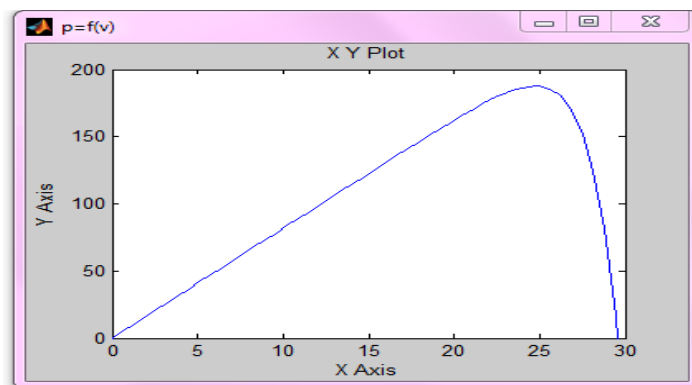
Dans cette partie, le comportement d'un panneau solaire du modèle à une seule diode est examiné avec une visualisation des courbes  $P=f(V)$  et  $I=f(V)$ .

Les courbes des deux figures qui suivent sont obtenues dans les conditions standard ( $T=25^{\circ}\text{C}$  et  $G=1000\text{ w/m}^2$ ).



**Figure 2.3** la courbe  $I=f(V)$  du model à une seule diode.

On remarque que le courant reste constant en fonction de la tension dans la première partie et cela jusqu'au point maximum ( $V_{\max}$ ,  $I_{\max}$ ) ou le courant diminue jusqu'à s'annuler ( $V_{oc}$ ).



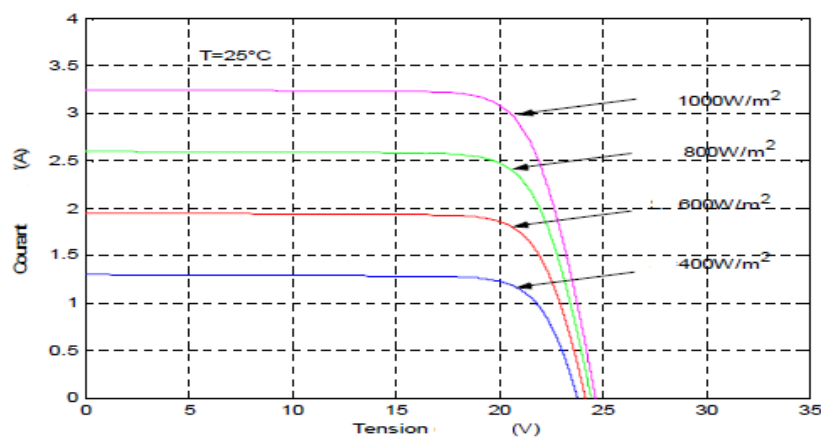
**Figure 2.4** la courbe  $P=f(V)$  du model à une seule diode.

On remarque que les courbes obtenues par simulation coïncident bien avec celles données par le constructeur pour le panneau KC200GT dans les mêmes conditions standard ( $T=25^{\circ}\text{C}$  et  $G=1000\text{ w/m}^2$ ).



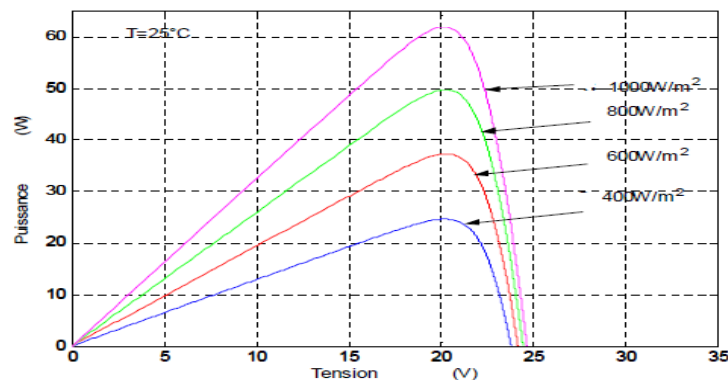
### 2.5.2 Caractéristiques $P=f(V)$ et $I=f(V)$ pour une température constante et une insolation variable

Les courbes de la figure (2.5) ci-dessous reprennent  $I = f(V)$  pour le modèle à une seule diode du panneau KC200GT. Dans la simulation sous MATLAB, nous avons fixé la température à  $25\text{ }^{\circ}\text{C}$ , pour plusieurs valeurs d'irradiation  $G = 200, 400, 600, 800$  et  $1000\text{ W/m}^2$ .



**Figure 2.5** caractéristique  $I=f(V)$  du modèle à une seule diode pour différents niveau d'insolation.

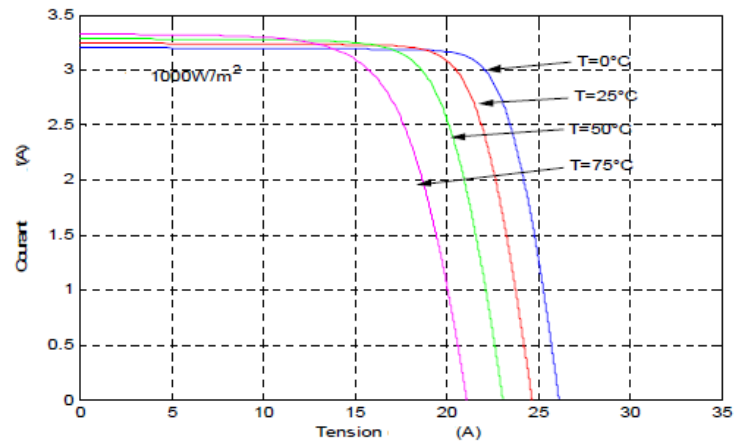
La figure (2.6) suivante reprennent les caractéristiques  $P = f(V)$  pour une température fixée à  $T = 25\text{ }^{\circ}\text{C}$  et une irradiation variable  $G = 200, 400, 600, 800$  et  $1000\text{ W/m}^2$  pour le modèle à une seule diode représentant le panneau KC200GT.



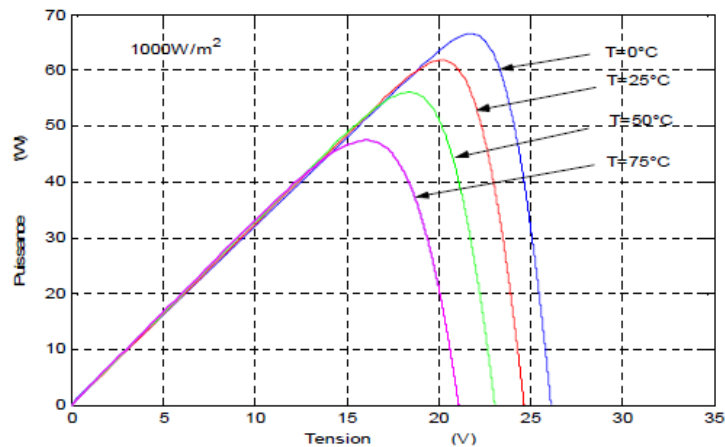
**Figure 2.6** caractéristique  $P=f(V)$  du modèle à une seule diode pour différents niveau d'insolation. Nous remarquons que le changement de l'insolation influe sur la tension en court-circuit, et n'a pas vraiment d'influence sur le courant de circuit ouvert.

### 2.5.3 Caractéristiques $P=f(V)$ et $I=f(V)$ pour une température variable et une insolation constante

Les courbes suivantes sont obtenues pour différents niveaux de température et une insolation fixe ( $G=1000 \text{ w/m}^2$ ).



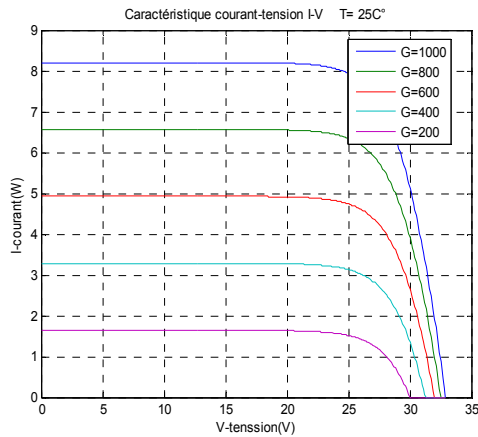
**Figure 2.7** caractéristique  $I=f(V)$  d'une cellule selon la température



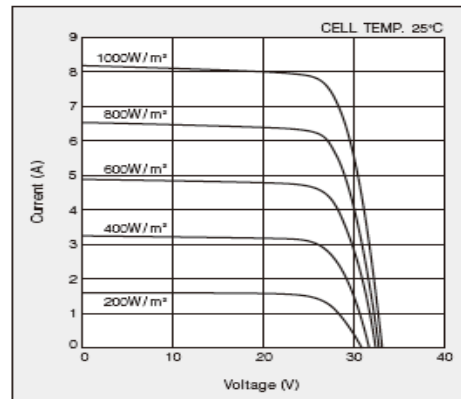
**Figure 2.8** Caractéristique  $P=f(V)$  d'une cellule selon la température

D'après ces graphes on voit que le courant du panneau est presque constant, par contre la variation de la température est inversement proportionnel par rapport à la tension du panneau.

### 2.5.4 Comparaison entre le modèle à une seul diode et les caractéristiques données par le constructeur

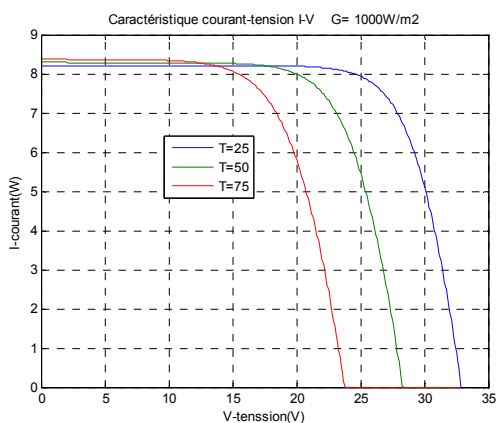


**Figure 2.9.** caractéristiques I-V du panneau PV KC200GT pour le modèle à *diode unique* pour un ensoleillement variant.

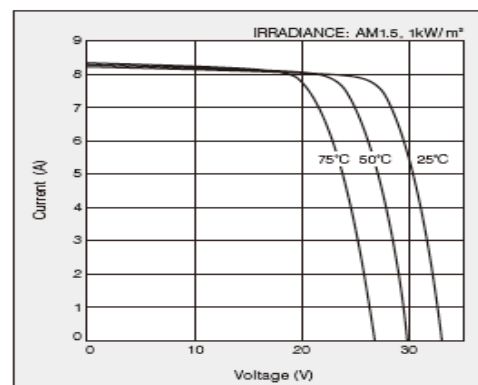


**Figure 2.10.** caractéristiques I-V du panneau PV KC200GT pour différentes irradiances données par le constructeur.

Les figures 2.9 et 2.10, représentent les courbes caractéristiques courant-tension du modèle mathématique et celles données par le constructeur.



**Figure 2.11.** La caractéristique P-V du panneau PV KC200GT à différentes températures.



**Figure 2.12.** Caractéristique courant-tension du module PV à KC200GT à différentes températures données par le constructeur.

Les figures 2.11 et 2.12, représentent les courbes caractéristiques puissance-tension, du modèle mathématique et celles données par le constructeur.

La comparaison des résultats donnés par les deux modèles montre la super position des courbes pour les deux modèles, ce qui nous permet de conclure la bonne approximation de notre modèle.

## 2.6 Autre modélisations

Dans un modèle très approprié [18] d'une cellule photovoltaïque non linéaire, elle est représentée comme une source de courant avec une résistance connectée en parallèle dont la valeur varie en fonction de l'éclairement et la température. La variation de la résistance de la cellule est simulée comme une résistance de commutation.

Une autre approximation[19], la méthode du « natural cubic spline ». Le principe de cette approche est d'effectuer une découpe polynomiale d'une fonction, dont le but est de calculer le point de puissance optimal grâce à la dérivé 1<sup>er</sup> qui est difficile à réaliser par l'exponentielle.

Plusieurs méthodes de simulation de la cellule photovoltaïque ont été faites [15-16-17]. La présentation de la diode donne l'écriture de l'exponentielle dans le modèle mathématique, ce qui rend l'implémentation sur cible FPGA très difficile. Donc le recours à un modèle approximé plus simple est envisageable. Nous proposons une solution basée sur l'utilisation des ROM pour l'exponentielle.

### 2.6.1 La solution proposée

L'implémentation de la fonction exponentielle reste un grand problème sur cible FPGA .pour cela nous avons proposé une méthode simple. Consiste à utiliser une ROM, qui contienne des valeurs de l'exponentielle pré calculées sur matlab, et on apportant une petite modification sur l'équation (1.11) qui devient le schéma suivant illustre le principe de ce calcul.

$$I_{pv} = I_{ph} - I_0 \left( e^{\frac{V_{pv} + R_S I_{pv}}{V_t}} \right) - \frac{V_{pv} + R_S I_{pv}}{R_p} \quad (2.1)$$

Avec  $I_0 = 2^{-24}$  et cela pour une diminution des calculs.

Le schéma suivant illustre le principe de ce calcul.

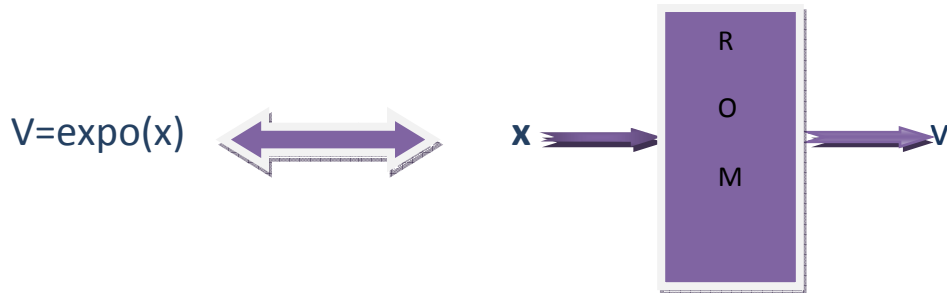


figure 2.13 schéma du principe de calcul

Pour la vérification de la méthode, il est recommandé de s'assurer de la faisabilité de celle-ci sur matlab.

### Les résultats obtenus :

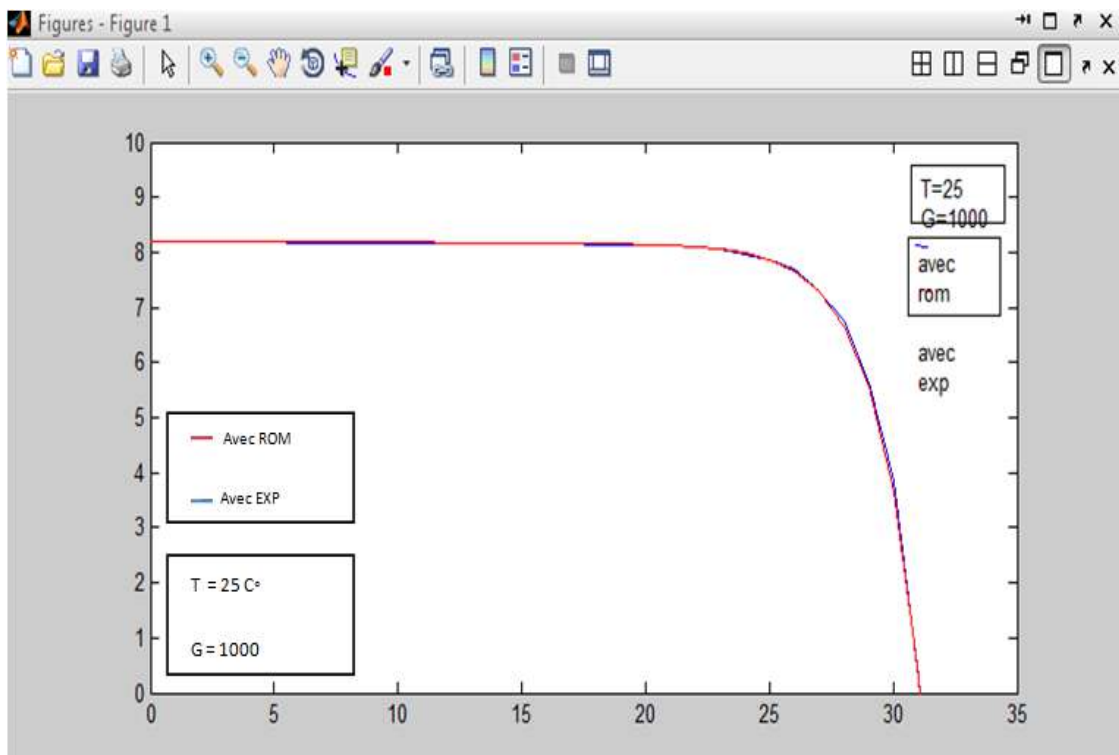
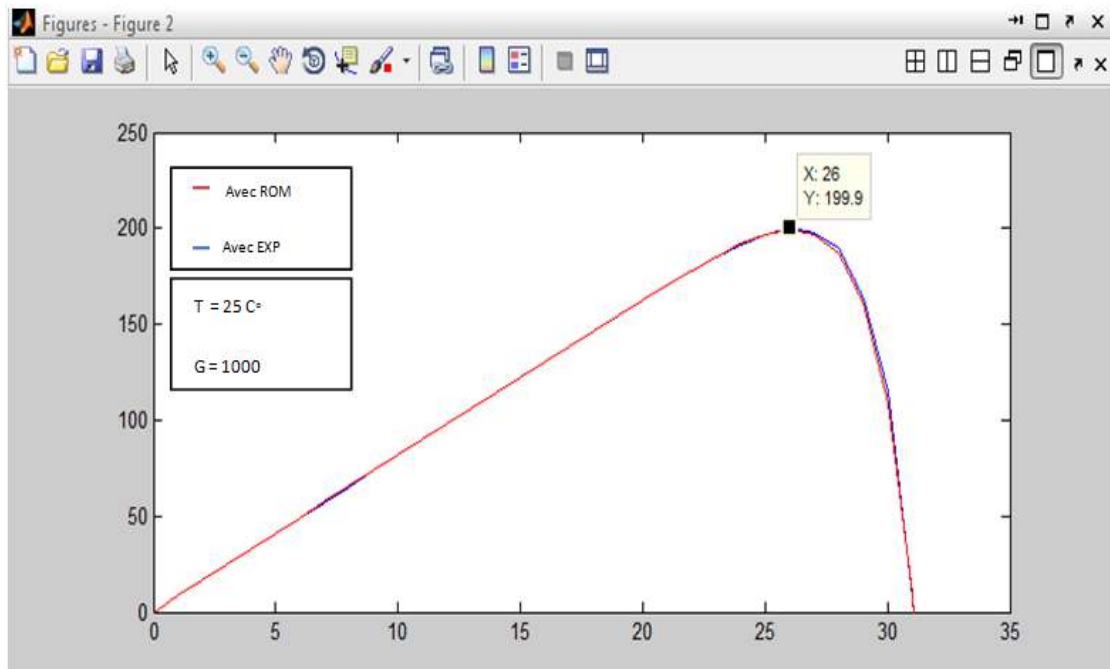


Figure 2.14 La caractéristique I-V du panneau PV KC200GT pour  $T = 25^\circ\text{C}$  et  $G = 1000 \text{ W/m}^2$  pour les deux modèles.



**Figure 2.15** La caractéristique P-V du panneau PV KC200GT pour  $T = 25C^{\circ}$  et  $G = 1000 \text{ w/m}^2$  pour les deux modèles.

Les courbes illustrées dans les figures (2.15) et (2.16) reprennent les caractéristiques  $I = f(V)$  et  $P = f(V)$  pour les deux modèles. Dans la simulation, sous MATLAB nous avons fixé l'irradiation  $G$  à  $1000 \text{ W/m}^2$  sous une de température  $T$   $25^{\circ}\text{C}$ .

La comparaison des résultats obtenus montre une superposition des caractéristiques I-V et P-V pour les deux méthodes. Ceci nous confirme que la solution proposé permet d'obtenir de bons résultats sous MATLAB. Ainsi nous pouvons entamer l'implémentation sur cible FPGA.

## 2.8 Conclusion

Une vérification du bon fondement des relations du modèle mathématique à été faite dans ce chapitre grâce à la simulation du panneau photovoltaïque avec une comparaison

des résultats avec celle données par le constructeur. et enfin une simulation des deux modèles à savoir le modèle exponentielle et le modèle on utilisant la ROM.

### 3.1 Introduction

Le VHDL est un langage puissant avec de nombreux éléments qui sont capables d'écrire un comportement très complexe, son utilisation a augmenté rapidement depuis sa création.

Les circuits FPGA (Field Programmable Gate Array) sont certainement les circuits reprogrammables ayant le plus de succès. Ce sont des circuits entièrement configurables par programmation qui permettent d'implanter physiquement, par simple programmation, n'importe quelle fonction logique.

Dans ce chapitre, la méthode suivie pour l'implémentation de la cellule photovoltaïque sur un circuit FPGA sera présentée et expliquée.

### 3.2 Langage de description VHDL

L'abréviation VHDL signifie VHSIC (Very High Speed Integrated Circuit) Hardware Description Language. Ce langage a été développé dans les années 80 par le DoD (Département of Défense) des Etats-Unis ;

L'objectif était de disposer d'un langage commun avec les fournisseurs pour décrire les circuits complexes.

Le VHDL est un langage permettant de faire :[20]

- **Une spécification :**

Le langage VHDL est très bien adapté à la modélisation des systèmes numériques complexes grâce à son niveau élevé d'abstraction. Le partitionnement en plusieurs sous ensembles permet de subdiviser un modèle complexe en plusieurs éléments prêts à être développés séparément.

- **Une simulation :**

La notion du temps, présentée dans le langage, permet son utilisation pour décrire des fichiers de simulation (Test-Bench). Le modèle comportemental avec les fichiers de simulation peuvent constituer, ensemble, un cahier de charges. Les fichiers de simulation peuvent également être utilisés avec un banc de tests de production.



• **Une synthèse logique :**

Les logiciels de synthèse permettent de traduire la description VHDL en logique. Il est ainsi possible d'intégrer la description dans un composant programmable (CPLD, FPGA) ou dans un circuit ASIC.

La structure typique d'une description VHDL est composée de 2 parties indissociables qui sont :

L'entité et l'architecture. La figure 3.1 illustre ceci.

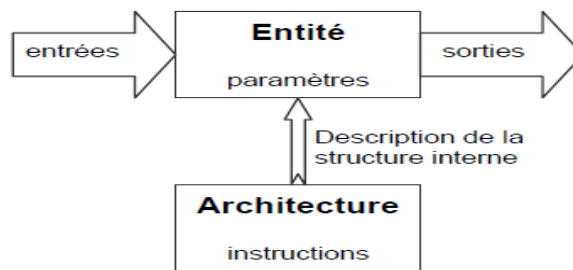


Figure 3.1 structure de base du VHDL

### 3.3 Les circuits FPGA

Les circuits FPGAs [45,46] permettent d'implémenter des systèmes numériques complexes, tout en ayant le grand avantage de pouvoir être programmés électriquement. Ils sont principalement composés d'un tableau d'éléments plus ou moins complexes pouvant être configurés, ainsi que d'un réseau complexe de connexions également configurables. Le XC2064 est le premier FPGA mis sur le marché.

#### 3.3.1 L'architecture d'un FPGA [20]

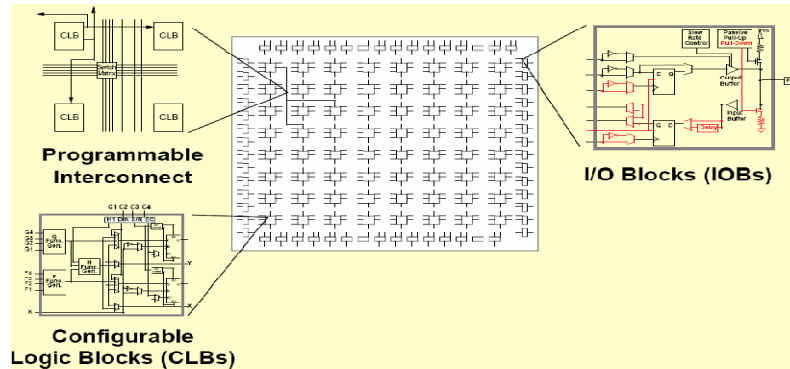
L'architecture retenue par Xilinx se présente sous forme de deux couches :

- une couche appelée circuit configurable,
- une couche réseau mémoire SRAM (Static Read Only Memory).

##### a-circuit configurable

La couche dite « circuit configurable » est constituée d'une matrice de blocs logiques configurables (CLB) permettant de réaliser des fonctions combinatoires et des fonctions

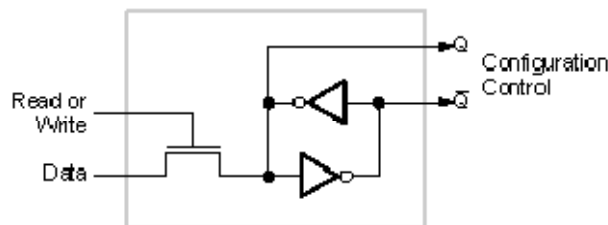
séquentielles. Tout autour de ces blocs logiques configurables, nous trouvons des blocs d'entrées/sorties (IOB) dont le rôle est de gérer les entrées-sorties réalisant l'interface avec les modules extérieurs (figure 3.2).



**Figure 3.2** : Architecture interne du FPGA

#### b- Réseau mémoire SRAM

La programmation d'un circuit FPGA est volatile, la configuration du circuit est donc mémorisée sur la couche réseau SRAM et stockée dans une ROM externe. Un dispositif interne permet à chaque mise sous tension de charger la SRAM interne (figure 3.3) à partir de la ROM.

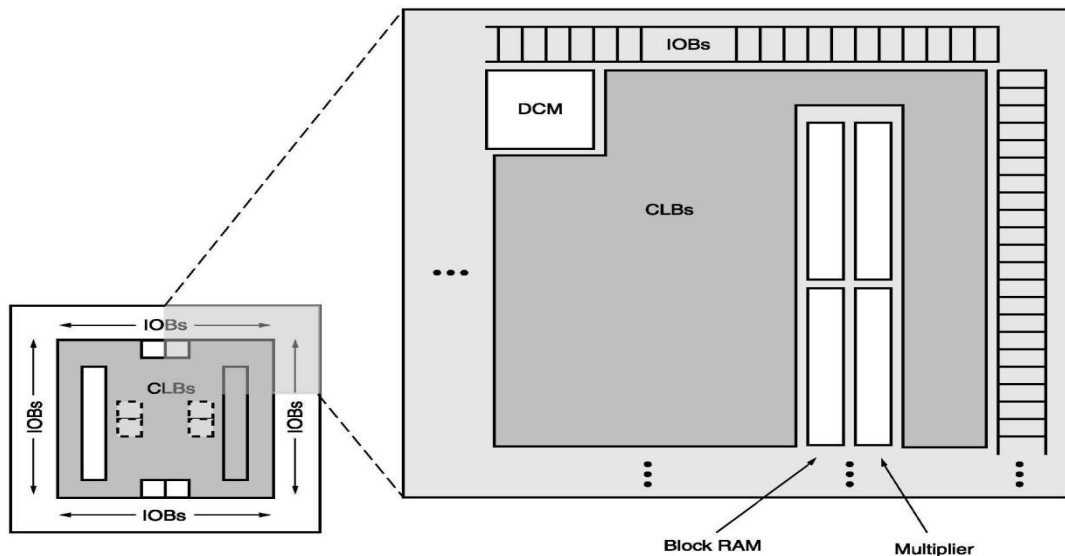


**Figure3.3** : Structure d'une cellule SRAM

La tendance des dernières générations est de cibler certains créneaux porteurs du marché, comme la solution "bas coût" ou à l'opposé la solution "haute performance" : la taille, le type et le nombre de cellules qui varient suivant les familles de composants. Ainsi, la panoplie présentée par le fabricant montre sa volonté de couvrir tous les segments de marché. Parmi les générations des composants FPGA de XILINX on site :

XC2000, XC3000, XC4000, XC5200, XC6200, XC8100, SPARTAN, VIRTEX, VIRTEX-II, VIRTEX-II Pro, Virtex-IV, Virtex-V.

On prend par exemple la famille SPARTAN-3E et on donne son architecture générale [20]



**Figure. 3.4.** L'architecture générale de la série Spartan-3E.

- Les CLBs (Configurable Logic Blocks) possèdent des "look-up tables"(LUTs) qui permettent d'implémenter n'importe quelle fonction logique.
- Les blocs DCM (Digital Clock Manager Blocks) offrent un auto-calibrage, temporisation, multiplication, division et décalage de phase des signaux d'horloge.
- Les Blocs d'entrée-sortie (IOBs) permettent de contrôler l'échange des données entre les pins d'entrée-sortie et les blocs logiques internes. Chaque IOB supporte un échange de données bidirectionnelles et la logique 3 états. Les registres DDR (Double Data-Rate) sont inclus.
- Les blocs de RAM fournissent un stockage de données sous forme de blocs 18-Kbit avec un accès double.
- Les blocs de multiplieurs acceptent deux nombres binaires de 18 bit comme entrées et assurent le calcul du produit.

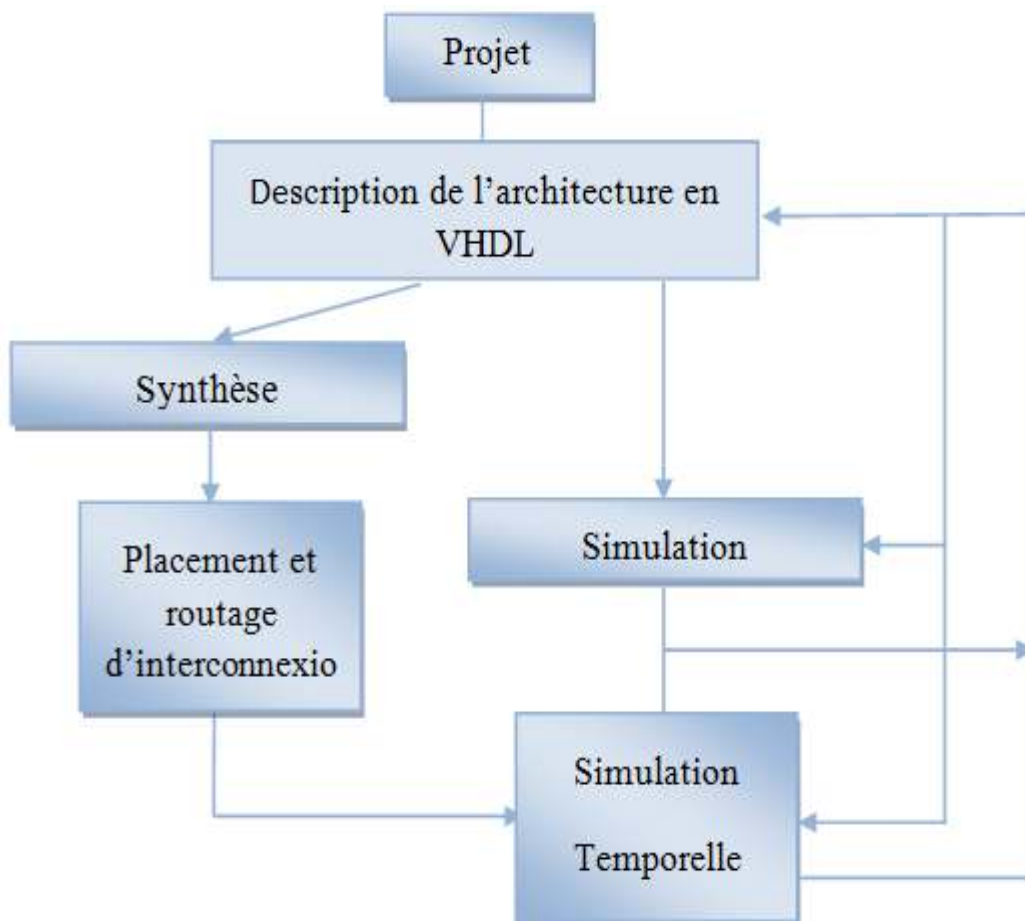
### 3.4 Étapes de conception

La méthodologie de base pour la conception sur circuit FPGA de Xilinx se décompose en quatre étapes:

1. Description de l'architecture.
2. Simulation fonctionnelle.
3. Synthèse et implémentation.
4. Simulation temporelle et vérification.

L'architecture que nous avons réalisée a été conçue dans l'environnement ISE 10.1 de Xilinx.

La figure (3.5) nous donne un aperçu sur les étapes globales de la conception.



**Figure 3.5.** Schéma des étapes de conception.

### 3.5 Description de l'architecture globale

L'architecture que nous avons proposée se constitue de :

- 1-bloc générale
- 2-bloc exponentielle

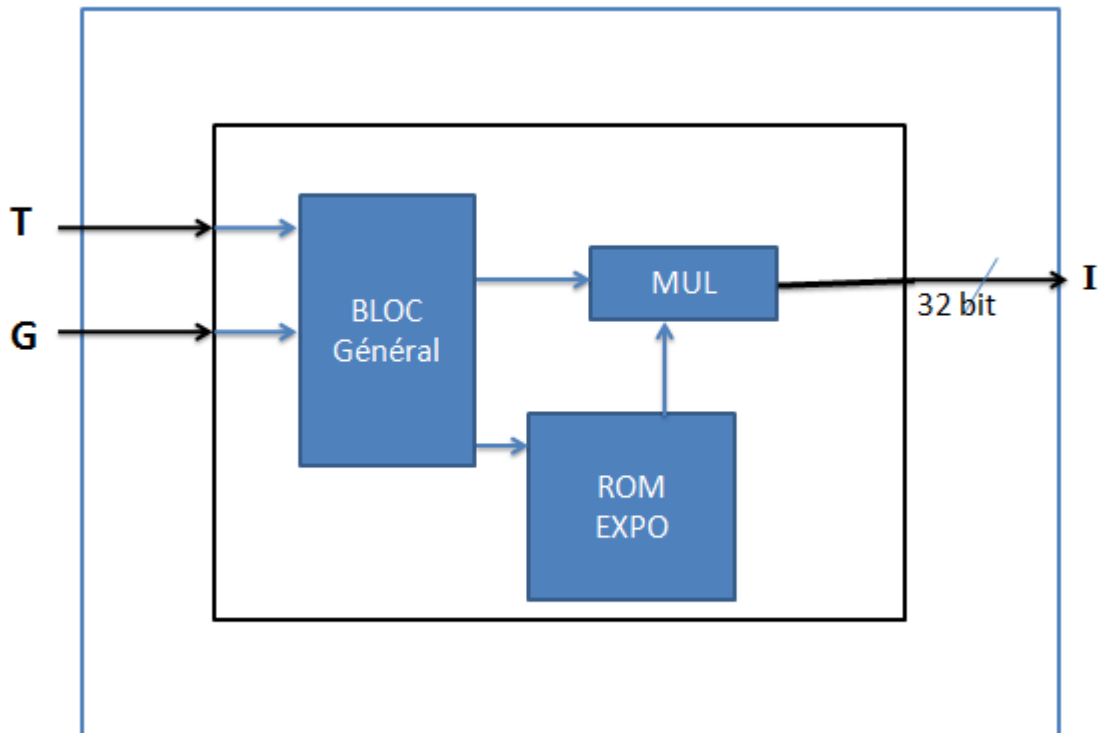


Figure 3.6 l'architecture globale

### 3.6 Description de l'architecture détaillée

Rappelons notre équation

$$I_{pv} = I_{ph} - I_o \left( e^{\frac{V_{pv} + R_s I_{pv}}{V_t}} \right) - \frac{V_{pv} + R_s I_{pv}}{R_p} \quad (3.1)$$

Avec  $I_o = 2^{-24}$ .

l'architecture ulistrée dans la figure suivante :

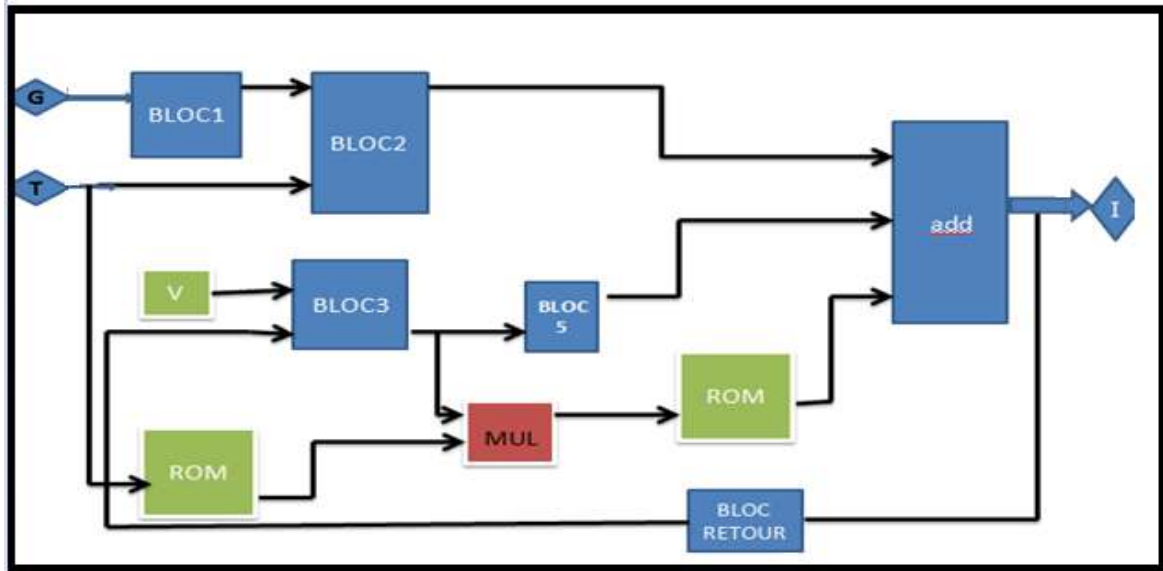


Figure 3.7 l'architecture détaillée

### 3.6.1 Les blocs mémoires ROM

Bloc mémoire consiste, dans un premier temps à charger valeur par valeur de  $(1/a * Vt)$ , calculées avec matlab dans une ROM de taille  $(64 * 10)$ . Une deuxième ROM de taille  $(40 * 32)$ , utilisée pour les valeurs de l'exponentielle qui est aussi chargée l'une par une.

#### a. La simulation sous xilinx

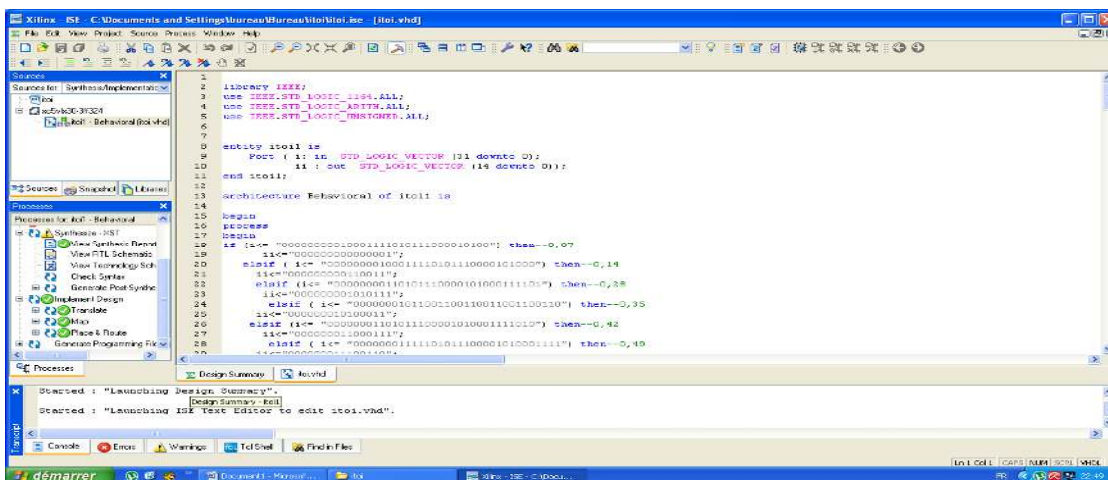


Figure 3.8 simulation d'un chargement d'une rom

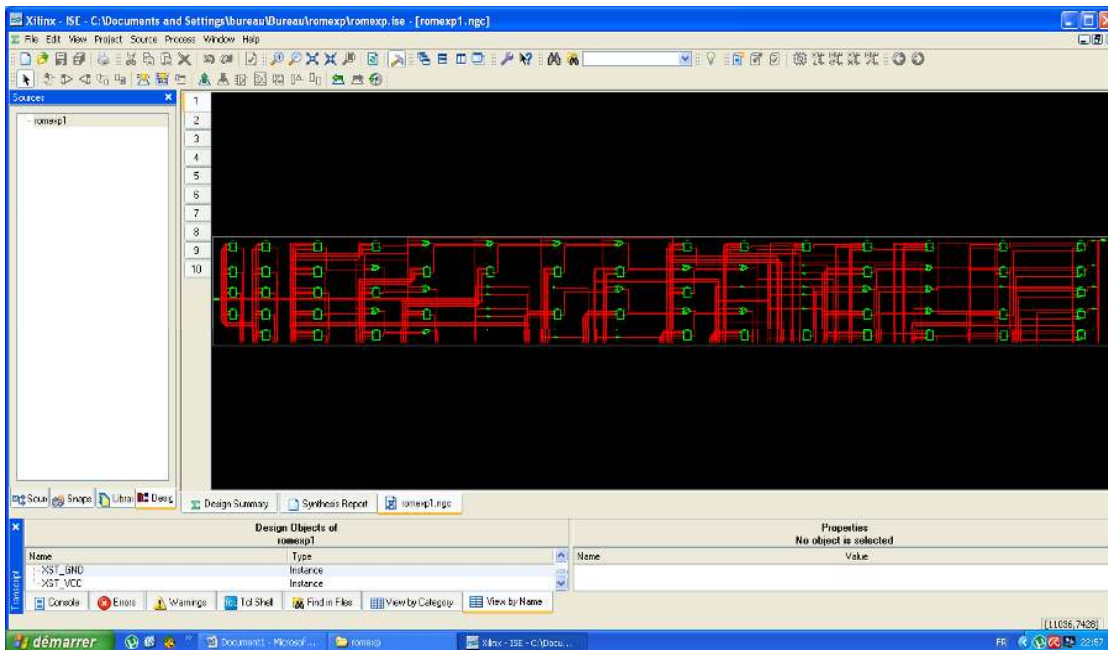


Figure 3.9 résultat de la simulation d'un chargement d'une rom (Technology schematic)



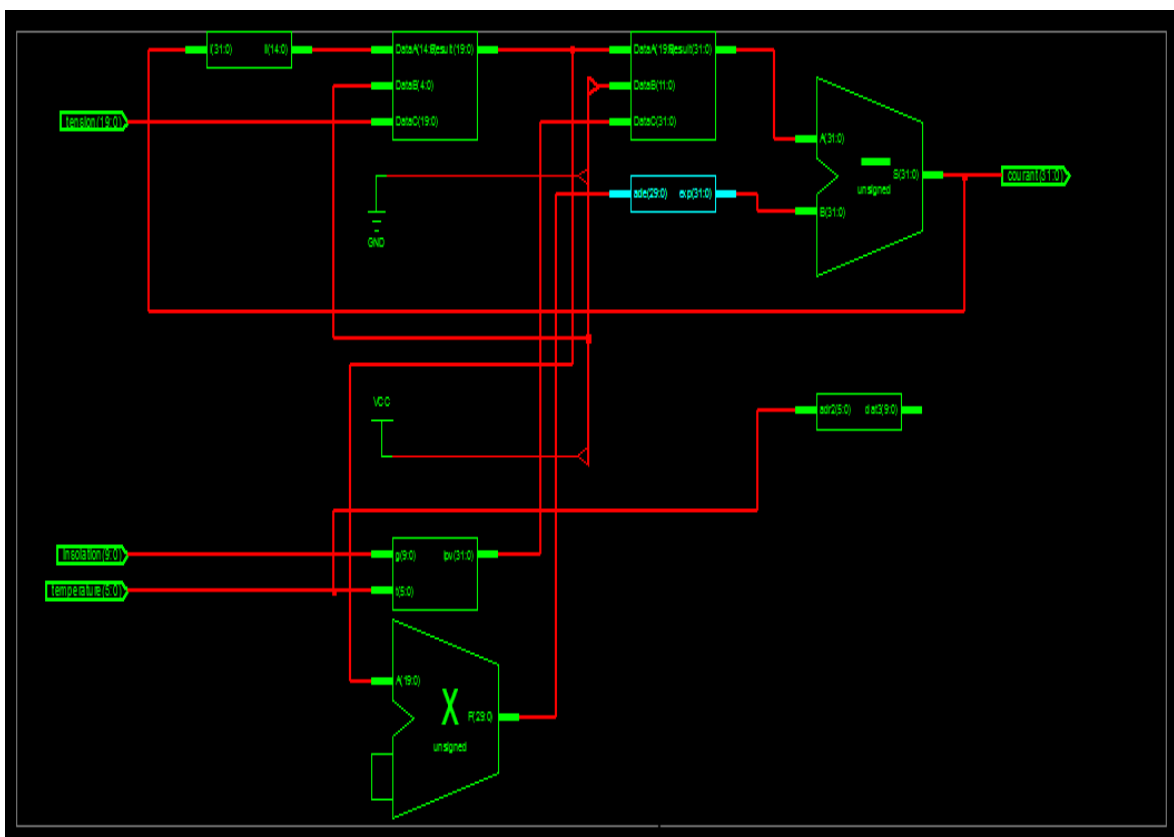
Figure 3.10 résultat de la simulation d'un chargement d'une rom (RTL schematic)

### 3.6.2 Les blocs

Cinque blocs, le premier bloc pour faire le calcul de  $(G/G_n)$ , ensuite attaquer le deuxième bloc qui a sa sortie va nous donner  $I_{ph} = (I_{ph,n} + K_I(T - T_n)) \frac{G}{G_n}$ . Ensuite un troisième bloc pour  $(V+R_s \cdot I)$ , sa sortie va dans un multiplieur qui a comme deuxième entrée la valeur de  $(1/a \cdot V_t)$ , nous donnera à la sortie  $[\frac{V_{pv} + R_s I_{pv}}{V_{ta}}]$ , cette sortie va servir comme entrée pour la deuxième ROM de l'exponentielle.

D'autre part, la sortie du troisième bloc va dans un bloc5 contenant les valeurs de  $(1/R_p)$ , donc on aura a sa sortie  $[\frac{V_{pv} + R_s I_{pv}}{R_p}]$ .

### 3.7 Résultat de la simulation sous xilinx VHDL



**Figure 3.11** résultat de la simulation sous Xilinx (RTL schematic)



### **3.8 Conclusion**

La méthode de conception de notre architecture pour l'implémentation a été présentée. Nous avons également donné, les résultats de simulation suivant plusieurs étapes. Chacune d'entre elles utilise une architecture bien spécifique. Les divers résultats de cette partie offrent un bon début pour l'implémentation de l'exponentielle sur une cible FPGA.

## ملخص:

تمثل الطاقة الشمسية الطاقة الضوئية التي يتم تحويلها إلى طاقة كهربائية باستخدام ألواح الخلايا الشمسية يؤدي التحويل المباشر في الشبه الناقل الفوتون إلى إلكترون.

والهدف من هذه البحث هو نمذجة و محاكاة اللوح الشمسي لنموذج وحيد الصمام الثنائي بتوظيف برمجة

MATLAB و كذا الحصول على الخصائص (التيار-التوتر). (الجهد-التوتر) في دارة FPGA

كلمات المفاتيح : الألواح الخلايا الشمسية , دارة FPGA

---

## Résumé :

L'énergie solaire photovoltaïque désigne l'énergie récupérée et transformée directement en électricité à partir de la lumière du soleil par des panneaux photovoltaïques. Elle résulte de la conversion directe dans un semi-conducteur d'un photon en électron.

L'objectif de cette thèse est de faire une modélisation et simulation sous matlab du panneau photovoltaïque KC200GT du modèle à une seule diode et l'obtention de ces courbes caractéristiques (courant-tension),(puissance-tension) pour une implémentation sur un circuit FPGA.

**Mots clés :** panneau photovoltaïque ; circuits FPGA ; simulation.

---

## Abstract :

Photovoltaic solar energy is the energy recovered and converted directly into electricity using sunlight through photovoltaic panels. It results from the direct conversion in a semiconductor photon electron.

The objective of this thesis is to modeling and simulation of photovoltaic panel KC200GT model to a single diode in matlab and obtains these characteristics (current-voltage) (power voltage) for implementation on a circuit FPGA.

**Keywords:** photovoltaic panel; FPGA, simulation;

---

## Introduction générale

L'énergie solaire reçue par la terre vaut, en chiffres ronds environ 10.000 fois la quantité totale d'énergie consommée par l'ensemble de l'humanité. En d'autres termes capter 0,01% de cette énergie nous permettrait de nous passer du pétrole, du gaz, du charbon et d'uranium. [1]

Notre pays a un des gisements solaires les plus élevés au monde. En effet de part sa position géographique dispose sur la quasi-totalité national de 2000 heures d'ensoleillement par an et peut atteindre les 3900 heures [hauts plateaux et Sahara].

Régions	Région côtière	Hauts Plateaux	Sahara
<b>Superficie (%)</b>	4	10	86
<b>Durée moyenne d'ensoleillement (Heures/an)</b>	2650	3000	3500
<b>Energie moyenne reçue (Kwh/m2/an)</b>	1700	1900	2650

**Tableau 1** gisement solaire en Algérie

Ce gisement dépasse les 5 milliard de GWH/an. [1]

L'Algérie amorce une dynamique d'énergie verte en lançant un programme ambitieux de développement des énergies renouvelables (EnR) et d'efficacité énergétique. Cette vision du gouvernement algérien s'appuie sur une stratégie axée sur la mise en valeur des ressources inépuisables comme le solaire et leur utilisation pour diversifier les sources d'énergies et préparer l'Algérie de demain.

Le grand sud, une immensité désertique, sonelgaz y est présente avec l'esprit de distribution d'énergie. Elle a mis toute sa compétence au service d'une technologie d'avenir et a réalisé un programme d'électrification rurale au moyen de l'énergie solaire photovoltaïque .Financé sur dotation de l'état ; au profit de 1000 foyers répartis sur 4 wilayas du grand sud à savoir :

Tamanrasset, Adrar, Illizi et Tindouf. [1]

Un programme national de développement des énergies renouvelables a été tracé pour la période 2011-2030 ambitionnant à terme, de produire 40% de la consommation nationale d'électricité à partir des filières solaires et éoliennes

Ainsi, ce programme prévoit l'installation d'une puissance de près de 22000MW, avec 12000MW destinés à la demande nationale et 10000MW à l'exploration. [1]

Actuellement, en accompagnement de ce programme, sonelgaz ouvre pour le développement d'une industrie nationale du solaire photovoltaïque avec la construction d'une usine de fabrication de modules photovoltaïques et d'un complexe de fabrication du silicium.

Les panneaux solaires, de plus en plus performants, ont un rendement de puissance qui varie avec le changement de l'ensoleillement et la température. L'algorithme de poursuite de point maximum de puissance (MPPT) employé pour extraire la puissance maximum à partir du module PV et la transférée à la charge [2]. Un convertisseur DC-DC, est utilisé dans le but de transférer la puissance maximum à partir du module de PV à la charge.

D'autre part, les circuits FPGA, qui sont des circuits programmables standards, adaptables à divers besoins, deviennent incontournables dans les applications nécessitant un temps de développement rapide et une modularité garantie.

Notre travail a pour but l'implémentation d'un panneau solaire sur une cible FPGA, afin de faciliter les études expérimentales dans un laboratoire.

Ce projet de fin d'étude sera présenté comme suit :

Dans un premier lieu une description globale d'une cellule photovoltaïque sera faite, son principe, ces différents types ainsi qu'une modélisation à une seule diode et à deux diodes et en fin quelque paramètres.

Dans le deuxième chapitre, une simulation du modèle à une seule diode sur matlab /simulink nous permettra de visualiser les courbes caractéristiques P-V et I-V.

Dans le troisième chapitre, la méthode utilisée en VHDL sera décrite avec les courbes caractéristiques obtenues et les comparer avec les courbes obtenues dans le deuxième chapitre.

Nous terminons notre travail avec une conclusion générale.

- [1] Programme Algérien de Développement des Energies Nouvelles et Renouvelables et de l'Efficacité Energétique-Portail Algérien des ÉNERGIES RENOUVELABLES ,Lundi 25 avril 2011.
- [2] National Aeronautics and Space Administration "(NASA-CR-149364) ; Solar Cell Array Design Handbook VOLUME 1 (Jet Propulsion Lab.)" ; Octobre 1976.
- [3] A. Bouben, « *Analyse optimisée de système de pompage photovoltaïque*», Ecole Nationale Polytechnique, Algérie, 2008.
- [4] La cellule photovoltaïque» Centre de recherche de développement de l'ECAM.
- [5] M.G.Villalva, J.R.Gazoli, E.R.Filho, «*MODELING AND CIRCUIT-BASED SIMULATION OF PHOTOVOLTAIC ARRAYS*», University of Campinas (UNICAMP), Brazil, 2009.
- [6] [M.G.Villalva, J.R.Gazoli, E.R.Filho, «*MODELING AND CIRCUIT-BASED SIMULATION OF PHOTOVOLTAIC ARRAYS*», University of Campinas (UNICAMP), Brazil, 2009.].
- [7] ABBASSEN LYES. MEMOIRE MAGISTER : étude de la connexion au réseau électrique d'une centrale PV ; Tizi-Ouzou 2010,2011.
- [8] Jean-François Reynaud. « Recherches d'optimums d'énergies pour charge/décharge d'une batterie à technologie avancée dédiée à des applications photovoltaïques ». Thèse de Doctorat Toulouse, 2011. <http://www.solarserver.de/>.
- [9] <http://www.futura-sciences.com>.
- [10] <http://www.solarserver.de>.
- [11] <http://www.swissolar.ch/>.
- [12] A.Benmosbah, C.Mecheraoui, «Implémentation sur FPGA des méthodes MPPT : "P&O" et "floue optimisée par les Algorithmes Génétiques"», Ecole Nationale Polytechnique, Algérie, 2006.
- [13] M. issaadi Salim ; mémoire de magistère : commande d'une poursuite du MPPT par les réseaux de neurones ; ENP, ALGER ; 2006.
- [14] KC200GT, KYOCERA, datasheet (2001–2008).
- [15] M.G.Villalva, J.R.Gazoli, E.R.Filho, «*MODELING AND CIRCUIT-BASED SIMULATION OF PHOTOVOLTAIC ARRAYS*», University of Campinas (UNICAMP), Brazil, 2009

- [16] J. A. Gow, C. D. Manning. "Development of a photovoltaic array model for use in power-electronics simulation studies". *Electric Power Applications, IEE Proceedings*, 146(2):193–200, 1999.
- [17] Kensuke Nishioka, Nobuhiro Sakitani, Yukiharu Uraoka, and Takashi Fuyuki. "Analysis of multicrystalline silicon solar cells by modified 3-diode equivalent model taking leakage current through periphery into consideration". *Solar Energy Materials and Solar Cells*, 91(13):1222–1227, 2007.
- [18] A. Luis, A. C. Lopes. M. Lienhardt," A Simplified Nonlinear power source for simulating PV panels", *IEEE Power Electronics Specialist 0-7803-7754* (2003).
- [19] k.chuen Kong, M.BIN Mamat, M. Zamri Ibrahim et A.Majeed Muzathik, « New approach on Mathematical Modeling of Photovoltaic Solar Panel », Article, Univeversité Malaysia Terengganu, Malaysia, 2012.
- [20] Mémoire de Magister en Electronique Présenté par : CHEKIRED Fathya « etude et implémentation d'un commande MPPT neuro-flou sur FPGA » El-Harrach, ALGER 2008.

# Annexes

## Présentation des FPGA et conception sur ISE 10.1

### 1. Description d'un FPGA (Field Programmable Gate Array)

Un FPGA ou (réseaux logiques programmables) consiste en une matrice carrée de cellules configurables CLB (Configurables Logique Blocs) permettant de réaliser des fonctions combinatoires et des fonctions séquentielles. Tout autour de ces blocs logiques configurables, nous trouvons des blocs d'entrées /sorties IOB (Input Output Blocs) dont le rôle est de gérer les entrées-sorties réalisant l'interface avec les modules extérieurs. La figure 1 présente l'architecture générale d'un FPGA.

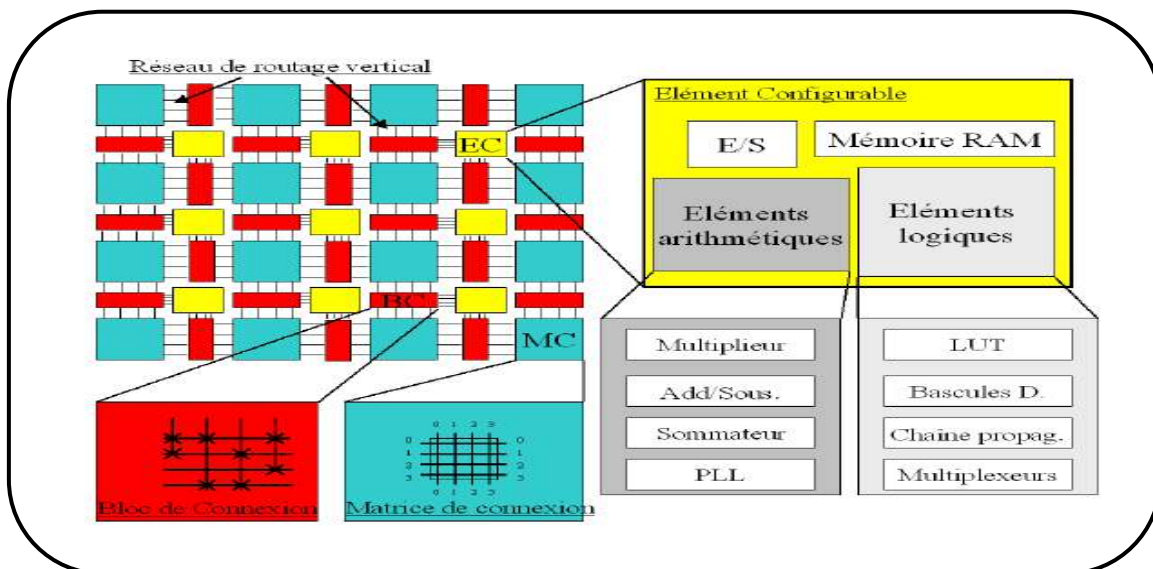


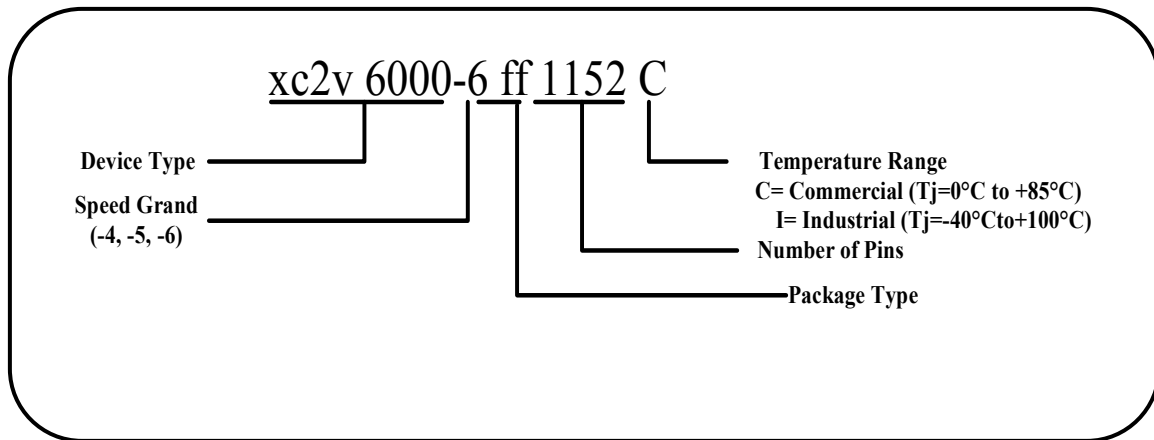
Figure 1. Architecture générale d'un FPGA.

### 2. Les familles des FPGA's

Grâce aux évolutions de la technologie microélectronique, les FPGAs deviennent de plus en plus performants avec des capacités d'intégration, sans cesse augmentées. Longtemps réalisées autour de blocs logiques configurables à base de LUT (Look Up Table), les récentes familles FPGAs (VIRTEX-II, VIRTEX-II pro) peuvent aujourd'hui comporter des mémoires de 18 kbits, de blocs multiplieurs et processeurs.

# Annexes

Les circuits FPGA de XILINIX sont caractérisés par une nomenclature spécifique qui définit les performances de chaque famille. Cette nomenclature est la suivante:



**Figure 2:** Nomenclature d'un FPGA de XILINIX.

**2V:** "Device type" représente le type de famille, dans ce cas est: VIRTEX-II.

**-6:** "Speed Grade" représente la vitesse du composant qui dépend de la technologie du circuit.

**1152:** "Number of pins "représente le nombre de pins.

**X:** est la lettre initiale de Xilinx.

**F:** "Package type" représente le type de boîtier.

**C:** "Temperature Range" représente la gamme de température tolérée.

### 3. La famille VIRTEX-II

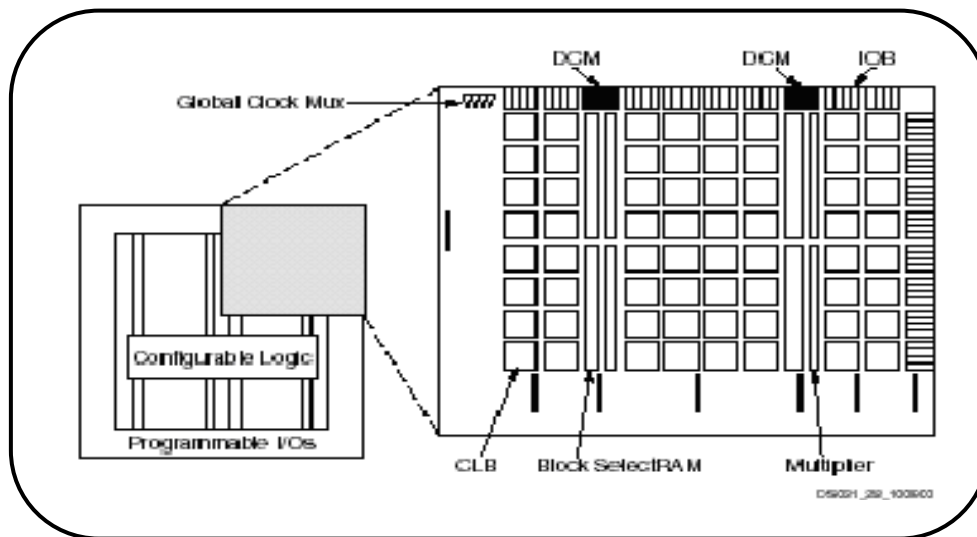
La famille VIRTEX-II a été conçue pour réaliser des conceptions à faible ou grande densité d'intégration et qui exigent des performances élevées (elle peut atteindre jusqu'à 10 millions de portes logiques). La fréquence de son utilisation peut être portée à 420 Mhz. Actuellement,



# Annexes

cette famille est utilisée dans plusieurs applications tels que: les réseaux, la télécommunication, la vidéo et les applications DSP (Digital Signal Processing).

L'architecture d'un circuit VIRTEX II est montrée sur la figure 3. Celle-ci se présente comme un réseau de bloc logique configurable. Ces derniers sont des blocs Input/Output (IOB) et des blocs logiques configurables (CLB).



**Figure 3:** Architecture interne d'un VIRTEX- II.

## 3.1 Le bloc logique interne configurable

La logique interne configurable inclut quatre éléments majeurs organisés sous une forme régulière et un chemin dédié à la propagation de la retenue. Les éléments en question sont:

- Bloc Logique Configurable (CLB).
- Bloc Select RAM 18 K bits à doubles ports.
- Bloc multiplieur (18bit x 18bit).
- DCM (Digital Clock Manager).

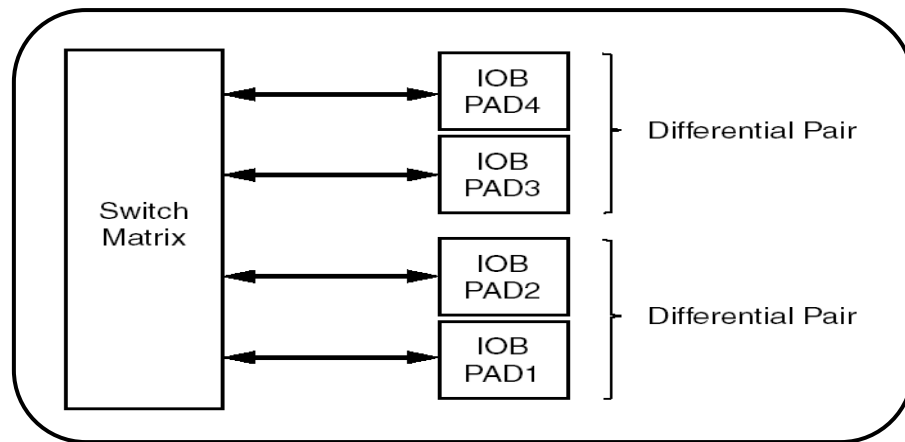
# Annexes

---

La connexion entre tout ces blocs est assurée d'une manière programmable grâce à des ressources d'interconnexions configurables GRM " General Routing Matrix ".

## 3.2 Bloc d'entrées/sorties (IOB)

Les blocs d'entrée/sortie fournissent une interface entre les broches externes du circuit et la logique interne. Deux IOBs peuvent être utilisés comme une paire différentielle. Celle-ci est souvent connectée à une même matrice d'interconnexion .Comme cela est illustrée sur la figure suivante.



**Figure 4:** Connexion des IOBs à une matrice d'interconnexion.

Les IOBs sont configurés soit en : entrée, sortie, bidirectionnels ou en haut impédance. Ils incluent six bascules D, leur utilisation est souvent recommandée pour la synchronisation des signaux de communication. Chaque bascule peut être configurée comme étant:

- Sensible au front montant ou descendant d'une horloge.
- Sensible au niveau d'une horloge.

# Annexes

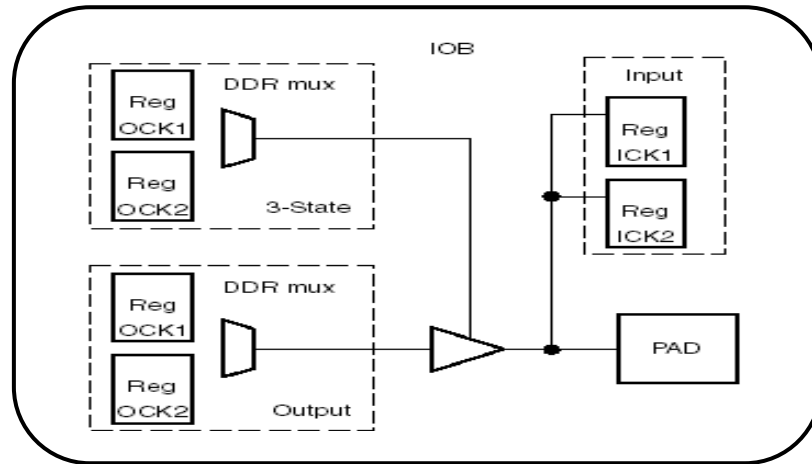


Figure 5: Bloc IOB de VIRTEX II.

Leur utilisation suivant les trois états, l'une ou les deux bascules peuvent fournir un chemin à double débit. Ceci est réalisé par l'utilisation de deux horloges déphasées de 180° et générées par une DCM. Cela est montré dans la figure.

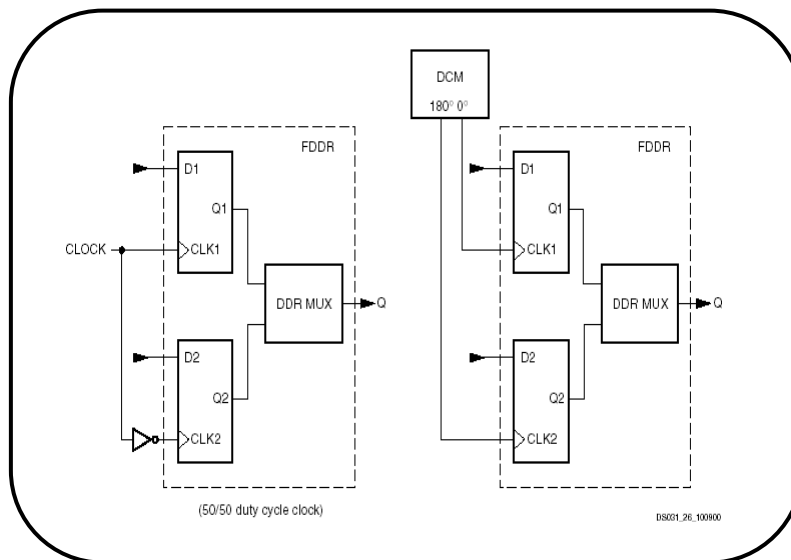


Figure 6: Registre à double débit.

# Annexes

## 3.3 Bloc logique configurable (CLB)

Les CLBs sont implémentés sous forme d'une matrice (N\*M, Ils incluent toute la logique nécessaire pour la conception des circuits combinatoires et séquentiels. Le CLB était l'élément déterminant des performances des premiers circuits FPGAs. Mais ce n'est plus le cas pour le VIRTEX-II, où on ne parle plus de CLB mais de Slice. Chaque CLB est composé de quatre Slices. Leur connexion au routage global est assurée par les matrices d'aiguillages GRM.

Les quatre slices sont implémentés en deux paires sur deux colonnes, chaque paire possède un chemin rapide dédié à la propagation de la retenue, leur interconnexion est assurée par un signal de liaison commun.

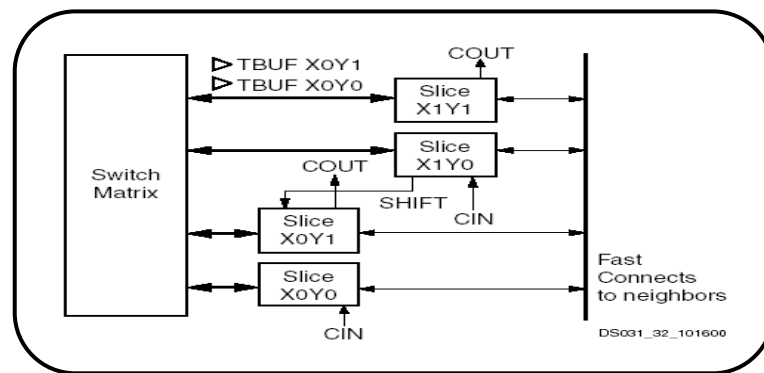


Figure 7: CLB de VIRTEX II.

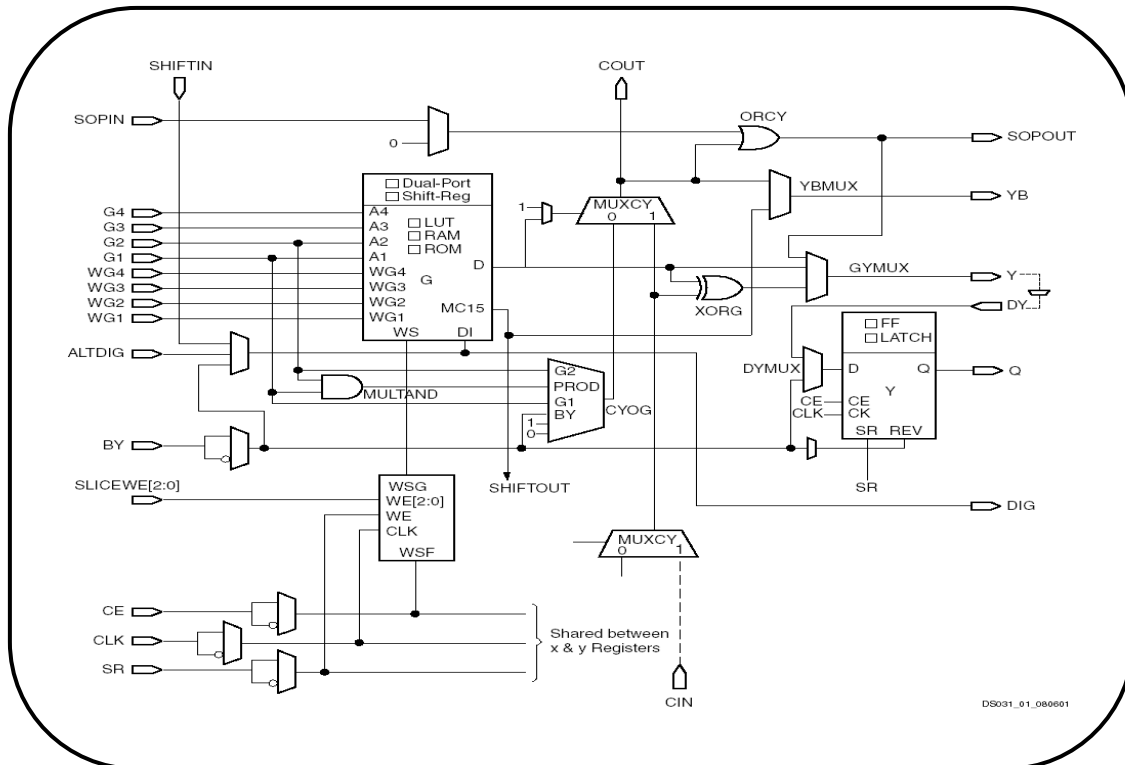
### 3.3.1. Description d'un Slice

L'architecture d'un Slice se présente comme une structure symétrique. Cette caractéristique rend ce dernier flexible à l'optimisation des applications données. Chaque Slice est composé de:

- Deux générateurs de fonction F et G à quatre entrées et une sortie.
- Deux éléments de stockage (bascule D).

# Annexes

- Des portes logiques (XOR) dédiées à l'implémentation des Full Adders.
- Une logique pour la propagation de la retenue.
- Des multiplexeurs.



**Figure 8:** Schéma détaillé de la moitié supérieure d'un Slice.

Les générateurs de fonction peuvent être configurés comme: des Look Up Table (LUT) à quatre entrées, des RAMs à 16 bits ou des registres à décalage de 16 bits.

Les sorties des générateurs de fonction sont considérées comme étant les sorties du Slice utilisé ou Les entrées des deux bascules (D).

## 3.4 Bloc Select RAM à 18-Kbits

Le Virtex II inclut dans son architecture un nombre important de blocs mémoires de 18 Kbits. Ceci augmente l'espace mémoire du circuit, si les CLBs sont configurés comme des

# Annexes

---

mémoires. Chaque bloc SelectRAM est une RAM à doubles ports de taille 2\*18-Kbits. Ces derniers peuvent avoir indépendamment les signaux d'horloges et de commandes. D'une manière générale, les blocs SelectRAM sont implémentés suivant l'une des trois configurations suivantes :

- Lire après écriture (Read After Write);
- Lire avant écriture (Read Before Write);
- Lire seulement (Read Only).

Ces blocs mémoires peuvent être utilisés comme des RAMs à simple ou double port, et ils supportent plusieurs configurations. Ces configurations sont déterminées par un compromis entre la taille de la donnée et le nombre d'adresses lignes. Le compromis en question doit respecter la taille globale de la mémoire qui est de 18-kbits.

## 3.5 Bloc Multiplieur 18 bits\*18 bits

La famille Virtex II incorpore des blocs Multiplieurs 18 bits\*18bits. L'implémentation d'un multiplieur sur cette famille peut être effectuée de deux manières.

La première est l'utilisation directe des blocs multiplieurs. La seconde est la configuration des CLBs en multiplieurs. Cette tâche est réalisée grâce à un outil **Coregen IP** qui nous permet de générer des modules pré-optimisés. La seconde est jugée moins efficace par rapport à la première, vu que l'utilisation des CLBs présente une consommation supplémentaire d'énergie.

La disposition des blocs multiplieurs se trouve implémentée juste à côté des blocs SelectRAM. Cette technique permet d'augmenter les performances d'une application si les opérandes proviennent d'une mémoire.

Ces blocs multiplieurs permettent d'effectuer une multiplication sur des opérandes signés ou non signés et avoir un résultat sur 36 bits, ils peuvent aussi avoir des entrées sorties registrées.

# Annexes

---

Chaque Bloc SelectRAM et un bloc multiplieur sont connectés au routage global grâce à quatre matrices d'interconnexion.

## 3.6 Les DCMs

Le bloc DCM (Digital Clock Manager) fournit des solutions auto-étalonnées, pour la compensation du temps de l'horloge, la multiplication de l'horloge et sa division, c'est-à-dire, possibilité de diminuer le temps de montée d'une horloge et d'éliminer les pertes dues aux routages. Le DCM utilise un routage particulier dédié qui permet une bonne précision pour le contrôle de l'horloge et de la fréquence. Le routage en question est composé par huit lignes par cadran.

Les DCMs sont situés au-dessus et au-dessous de chaque bloc Select Ram et multiplieur.

## 3.7 Routage global et interconnexion

Les ressources de routage global d'un circuit sont optimisées pour d'éventuelles prévisions des performances d'une application donnée. L'accès au routage des différents blocs disponibles sur le circuit (IOB, CLB, Bloc RAM, Multiplieur, et les DCMs) est réalisé d'une manière programmable grâce à des matrices d'aiguillage. Cela est montré sur la figure-9-.

# Annexes

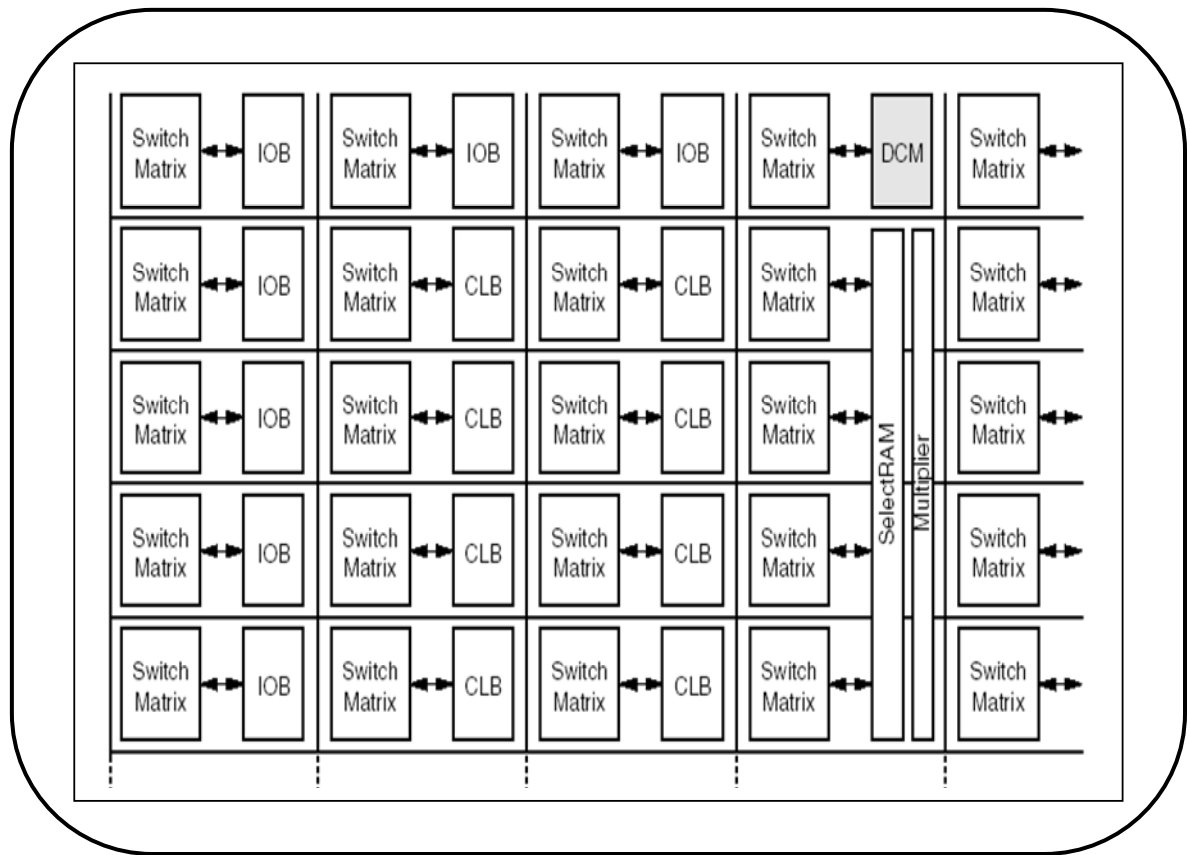


Figure 9: L'interconnexion des ressources interne du circuit FPGA

## 4. Techniques de programmation des FPGA

Les circuits FPGA ne possèdent pas de programme résident. A chaque mise sous tension, il est nécessaire de les configurer. Leur configuration permet d'établir des interconnexions entre les CLB et les IOB. La configuration du circuit est mémorisée sur la couche réseau SRAM à partir



# Annexes

---

d'une EPROM externe. En effet, un dispositif interne permet à chaque mise sous tension de charger la SRAM interne à partir de l'EPROM.

Ainsi on conçoit aisément qu'un même circuit puisse être exploité successivement avec des EPROMs différentes puisque sa programmation interne n'est jamais définitive.

Le format des données du fichier de configuration est produit automatiquement par le logiciel de développement sous forme d'un ensemble de bits organisés en champs de données.

## 5. Les étapes de conception d'application sur FPGA

La conception, la description et la simulation des composants et systèmes en langage VHDL (Very High Description Language) présentent deux aspects distincts pour un modèle.

- Une vue externe du circuit: appelée « Spécification ».
- Une vue interne du circuit: appelée « Architecture ».

Chacune de ces deux parties sera une unité de conception et ce sont ces unités qui constituent la bibliothèque VHDL. Une bibliothèque peut compter des centaines d'unités de conception séparées qui permettent de modifier facilement le fonctionnement interne.

Le VHDL est un langage très modulaire, on peut ne pas écrire de longues descriptions, mais des unités plus petites et hiérarchisées; certaines parties de ces descriptions peuvent être compilées séparément; elles sont suffisantes en elles-mêmes pour être comprises. Ce sont les unités de conception. On peut dire que:

- Le circuit est considéré comme une entité (modèle).
- Cette entité peut être composée par d'autres entités.
- Chaque entité est composée de deux parties, interface et corps. Elle permet d'avoir plusieurs corps pour une même interface.

Parmi les avantages du VHDL nous insistons sur les aspects suivants:

# Annexes

---

- Le langage permet une description hiérarchique: un système peut être modélisé par un ensemble de composants, lequel, à son tour, peut être modélisé par l'intermédiaire d'un ensemble de sous composants.
- Le langage n'est pas spécifique à une technologie particulière mais peut quand même supporter des caractéristiques spécifiques à une technologie cible.
- Le VHDL permet des descriptions génériques ou paramétrées. Ces caractéristiques seront largement exploitées dans la description du réseau de neurone.

L'outil de ISE Simulator utilisé est l'un des logiciels de CAO les plus répandus, sur les plateformes de type PC pour la mise en œuvre des circuits programmables FPGA et qui réalisent la simulation.

La conception se passe principalement en trois phases:

- La saisie du circuit.
- L'implémentation.
- La configuration du composant.

Auxquelles il faut ajouter les phases de vérification:

- La simulation fonctionnelle: permet de vérifier la validité du circuit par rapport au cahier des charges, celle-ci ne tient pas compte des capacités de liaison dues au routage entre les différentes cellules.
- La simulation temporelle: vérifie la fonctionnalité du circuit en prenant en compte les longueurs d'interconnexion et les retards apportés par les capacités liées au routage.

# Annexes

---

## 6. Les outils de conception

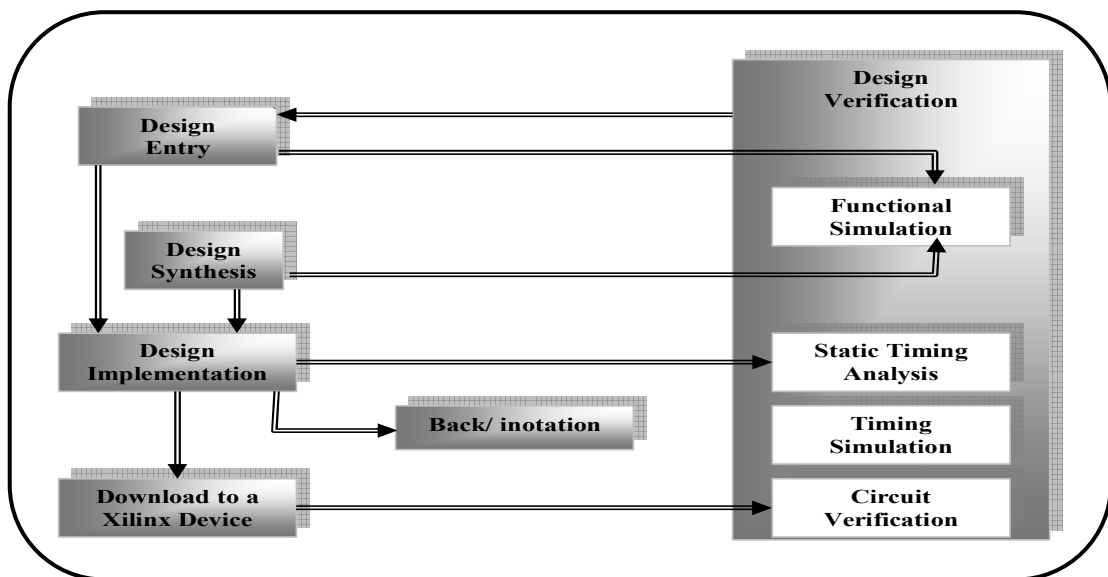


Figure 10. Phases de conception sur FPGA

### 6.1. Design entry

Cet outil permet la description d'une architecture ou d'un design soit en code VHDL, soit par l'utilisation d'un éditeur de schéma ou bien par les diagrammes d'état.

### 6.2. Design Synthesis

# Annexes

---

Cet outil transforme la description VHDL en portes logiques (description proche des ressources matérielles) et procède à l'optimisation: les signaux inutilisés sont retirés, les expressions booléennes sont simplifiées, les signaux équivalents sont détectés.

## **6.3. Design Implementation**

Il réalise le mapping, c'est la projection des équations sur les différents blocs de circuit. L'outil place and route assure l'implémentation des différents blocs et définit les chemins d'interconnexions entre ces derniers afin de faciliter le routage.

## **6.4. Static Timing Analysis**

Cet outil permet d'effectuer une analyse temporelle d'une architecture. Afin de déterminer ces performances temporelles.

## **6.5. Design Verification**

Cet outil nous permet de réaliser une simulation temporelle (vérification réelle) en tenant compte des résultats obtenus par l'outil précédent.

## Liste des tableaux

<b>Tableau 1</b> gisement solaire en Algérie.....	01
<b>Tableau 1.2</b> les différents types des cellules avec leur rendement.....	07
<b>Tableau 2.3:</b> Caractéristique de panneau solaire KC200GT.....	21