

الجمهورية الجزائرية الديمقراطية الشعبية
République Algérienne démocratique et populaire

وزارة التعليم العالي والبحث العلمي
Ministère de l'enseignement supérieur et de la recherche scientifique

جامعة سعد دحلب البلدية
Université SAAD DAHLAB de BLIDA

كلية التكنولوجيا
Faculté de Technologie

قسم الإلكترونيك
Département d'Électronique



Mémoire de fin d'étude

En vue de l'obtention du diplôme master en électronique

Option Microélectronique, Microsystèmes et Conception de Circuits

présenté par

BENBERKANE Mouloud

&

SELLANI Hocine

Implémentation d'un transpondeur RFID UHF sur circuit intégré

Proposé par : Mr. MEZZAH Ibrahim (CDTA) & Mme. BOUGHERIRA Hamida

Année Universitaire 2015-2016

ملخص: التعريف عن طريق نظام ترددات الراديو هي تكنولوجيا منتشرة ومستخدمة بشكل متزايد اليوم في مختلف التطبيقات مثل مراقبة الدخول وجوازات السفر البيومترية. في هذا المشروع، لقد قدمنا بتقديم مفهوم وجيز لهذه التكنولوجيا ثم وصفنا بنية أحد العناصر الأساسية لأنظمة RFID UHF المتمثلة في البطاقات الإلكترونية بدون بطارية، بهدف قيام بتثبيت دارة مدمجة مبرمجة للتطبيقات الرقمية الخاصة لهذه البطاقات. التي تتبع معايير EPC القسم 1 الجيل 2. لقد قمنا بتثبيت صحة الكود VHDL باستعمال Xilinx و Cadence. وبعد ذلك قمنا بعملية التكوين باستعمال Encounter RTL Compiler Ultra من أجل استعمال عناصر المكتبات المتناسقة مع التكنولوجيا المستهدفة.

كلمات المفاتيح: التعريف عن طريق نظام ترددات الراديو، بطاقة إلكترونية بدون بطارية، تثبيت، دارة مدمجة مبرمجة للتطبيقات الرقمية الخاصة، EPC القسم 1 الجيل 2.

Résumé : L'identification par radiofréquence est une technologie de plus en plus déployée aujourd'hui dans divers domaines d'application tels que le contrôle d'accès, les passeports biométriques. Dans ce projet, nous avons donné un bref état de l'art sur cette vaste technologie puis nous avons décrit l'architecture l'un des éléments clés des systèmes RFID UHF qui sont les transpondeurs de type passifs, dans le but de réaliser une implémentation front end d'un ASIC numérique pour un transpondeur RFID UHF passif intégrant les spécifications du protocole EPC Class 1 Génération 2. Nous avons validé la description VHDL sous Xilinx, et sous Cadence. Nous avons ensuite procédé à la synthèse par Encounter RTL Compiler Ultra pour utiliser les composants des bibliothèques compatibles avec la technologie ciblée.

Mots clés : Identification par radiofréquence (RFID); Transpondeur RFID UHF passif; Implémentation; ASIC numérique; EPC Class 1 Génération 2.

Abstract: Radio frequency identification is a technology increasingly deployed today in various application such as access control, biometric passports. In this project, we gave a short state of the art of this vast technology then we described the architecture one of the key elements of the UHF RFID systems which are passives tags, in order to achieve a front end implementation of a digital ASIC for a passive UHF RFID tag incorporating the specifications of EPC Class 1 Generation 2 protocol. We proceeded to the design synthesis under Encounter RTL Compiler Ultra to use library components compatibles with the targeted technology.

Keywords: Radiofrequency identification (RFID); Passive UHF RFID tag; Implementation; Digital ASIC; EPC Class 1 Generation 2.

Dédicaces

Je dédie ce modeste travail, aux êtres les plus chers, et à qui je dois reconnaissance et dévouement et en qui je ne cesserai de remercier à savoir :

Mes très chers parents, ma grande sœur et mon petit frère.

A tous les amis qui m'ont soutenus durant tout mon cursus universitaire et avec lesquels j'ai partagé des moments inoubliables.

A tous ceux que qui m'ont aidé de loin ou de près à l'élaboration de ce mémoire de fin d'études.

Enfin à vous qui prenez la peine de lire ce mémoire.

BK. Mouloud

Dédicaces

Je dédie ce mémoire à :

Ma mère qui nous a quittés l'année dernière, qui a œuvré pour ma réussite, son soutien, tous les sacrifices consentis et ses précieux conseils, pour toute son assistance et sa présence dans ma vie, reçois à travers ce travail aussi modeste soit-il, l'expression de mes sentiments et de mon éternelle gratitude.

Mon père, qui m'a encouragé à aller de l'avant, qui peut être fier et trouver ici le résultat de longues années de sacrifices et de privations pour m'aider à avancer dans la vie. Puisse Dieu faire en sorte que ce travail porte son fruit , merci pour les valeurs nobles, l'éducation et le soutien permanent venu de toi.

A mes frères et sœurs qui n'ont cessé d'être pour moi des exemples de persévérance, de courage et de générosité.

A ma famille et toutes les personnes que j'aime et tous les amis qui m'ont soutenus durant tout mon cursus universitaire et avec lesquels j'ai partagé des moments inoubliables.

SELLANI Hocine

Remerciements

C'est avec un grand plaisir qu'on réserve ces lignes en signe de reconnaissance à tous ceux qui ont de près ou de loin contribué à rendre ce travail possible.

Notre profonde gratitude va en premier, à Allah le tout puissant, de nous avoir donné la force et la patience d'arriver à mettre ce travail à terme.

Puis ; nous voudrions remercier notre encadreur Mr. Ibrahim MEZZAH pour son aide et pour la confiance qu'il a mise en nous, qu'il trouve ici toute notre gratitude et surtout notre parfaite considération de l'intérêt qu'il portait à ce travail depuis sa proposition de ce sujet.

Nous tenons à exprimer également nos remerciements à Mme. Hamida BOUGHERIRA, notamment pour sa confiance et son soutien permanent.

Enfin, on remercie très sincèrement, les membres de jury qui nous ont fait l'honneur de siéger, espérant qu'ils trouvent l'expression de nos profonds respects et croire à notre sincère gratitude.

Liste des abréviations

ASIC	Application Specific Integrated Circuit
BAP	Battery Assisted Passive
CRC	Cyclic Redundancy Check
EDA	Electronic Design Automation
EDIF	Electronic Design Interchange Format
EPC	Electronic Product Code
FDX	Full Duplex
FSM	Finite State Machine
HDX	Half Duplex
HF	High Frequency
IFF	Identify Friend or Foe
IP	Intellectual Property
ISO	International Standards Organisation
ITF	Interrogator Talks First
LF	Low Frequency
PIE	Pulse Interval Encoding
PRNG	Pseudo-Random Number Generator
PW	Pulse Width
QoS	Quality of Silicon
RFID	Radio Frequency Identification
RN16	16-bit Random or Pseudo-Random Number
RTF	Reader Talks First
RTL	Register Transfer Level
SHF	Super High Frequency
SoC	System on Chip
TID	Tag Identifier
TSMC	Taiwan Semiconductor Manufacturing Company
TTF	Tag Talks First
UHF	Ultra High Frequency
VHDL	Very high speed integrated circuits Hardware Description Language

Table des matières

Introduction générale	1
1 Généralités sur la technologie RFID	3
1.1 Introduction	3
1.2 Présentation	3
1.3 Historique de la RFID	3
1.4 Principe de fonctionnement des systèmes RFID	4
1.4.1 Composants fondamentaux du systèmes RFID	4
1.4.2 Le fonctionnement générale d'un systèmes RFID	5
1.5 Familles de systèmes RFID et caractéristiques	6
1.5.1 Les systèmes RFID à couplage inductif (couplage magnétique) . . .	7
1.5.2 Les systèmes RFID UHF et SHF	8
1.5.3 Principales caractéristiques des systèmes RFID	10
1.6 La normalisation des systèmes RFID	12
1.6.1 Le stantard ISO	12
1.6.2 Le stantard EPC Global	14
1.7 Les diverses applications de la RFID	14
1.7.1 Fréquences inférieures à 135 kHz	14
1.7.2 À 13,56 MHz	15
1.7.3 À 443 MHz et de 860 à 960 MHz	16
1.7.4 À 2,45 et 5,8 GHz	16
1.8 Conclusion	16
2 Les transpondeurs RFID UHF	17
2.1 Introduction	17
2.2 Communication et transfert d'énergie	17
2.2.1 Liaison montante et descendante	17
2.2.2 Protocoles de communication entre interrogateur et tag	18
2.2.3 Procédures de communication	19

2.3	Architecture des tags RFID UHF passif	21
2.3.1	Description du front-end radio d'une puce RFID	21
2.3.2	Description de la partie numérique d'une puce UHF	26
2.4	Conclusion	27
3	Implémentation d'un circuit digital pour un transpondeur RFID UHF	28
3.1	Introduction	28
3.2	Outils de simulation et de conception des circuits intégrés numériques . . .	28
3.3	Le flot de conception d'un circuit numérique	29
3.4	Description fonctionnelle	31
3.4.1	Spécifications du système	31
3.4.2	Architecture du transpondeur	35
3.5	Description RTL (HDL)	38
3.6	Simulation et vérification	39
3.7	Synthèse logique	40
3.8	Résultats de la synthèse	44
3.9	Conclusion	47
	Conclusion générale	48
	Bibliographie	49

Table des figures

1.1	Exemples de tags RFID	5
1.2	Éléments d'un système RFID	5
1.3	Principe de fonctionnement d'un système RFID	6
1.4	Fréquences couramment utilisées en RFID [3]	7
1.5	Tags RFID LF	8
1.6	Tag RFID HF (Tag-it HF de Texas Instrument)	8
1.7	Constitution d'un tag RFID UHF passif	9
1.8	Tag RFID BAP de Alien Technology	10
1.9	Tags RFID actifs	10
1.10	La RFID est présente dans les documents d'identité	15
1.11	La technologie FLYtag dans les airbus A350	16
2.1	Principales procédures de communication RFID [1]	20
2.2	Schéma fonctionnel d'un tag RFID	21
2.3	Schéma bloc fonctionnel du front end radio d'un tag RFID UHF	22
2.4	Cellule d'un multiplieur de tension à diode Schottky	23
2.5	Multiplieur de tension à diode Schottky	23
2.6	Circuit de régulation en tension	24
2.7	Modèle simplifié du circuit d'alimentation	24
2.8	Réflexion de l'onde incidente grâce à la technique de modulation de charge	25
3.1	Flot de conception des ASICs numériques	30
3.2	Codage bit de type PIE inversé	31
3.3	Formats des préambules de la liaison montante	32
3.4	Exemple de codage de la commande Query avec le PIE inversé	32
3.5	Le codage FM0 de la liaison montante	33
3.6	Le flot de communication d'après le protocole EPC Gen 2	34
3.7	Un exemple de communication entre un lecteur et un transpondeur	34
3.8	Diagramme bloc de la partie numérique d'un tag RFID	35

3.9	Le diagramme de la machine à états du transpondeur	36
3.10	Le fonctionnement de la machine à états du transpondeur	37
3.11	Résultat de la simulation comportementale du circuit décrit	39
3.12	La commande Query et la réponse RN16	40
3.13	Exemples de cellule standard	41
3.14	Les caractéristiques de la cellule SUM	42
3.15	La synthèse finale du circuit numérique	44
3.16	La synthèse du module CRCdecoder	44
3.17	La synthèse de la composante CRC5	45
3.18	La synthèse de la composante CRC16	45
3.19	Le rapport de surface	46
3.20	Le chemin critique	47

Liste des tableaux

1.1	Caractéristiques des bandes de fréquence RFID	11
1.2	Comparaison des différents types de systèmes RFID	11
1.3	Normes ISO 18000-x pour la standardisation des systèmes RFID	13

Introduction générale

Les nouvelles technologies de l'information et de la communication ont un rôle fondamental dans notre société moderne. Parmi ces technologies, on trouve les technologies de radio-identification (ou RFID pour **R**adio-**F**requency **I**Dentification).

La RFID est une technologie d'identification relativement nouvelle qui a été développée dans les années 1980. Bien qu'étant apparue dans les années 1940, elle ne connaît un essor que depuis les années 1990. La RFID que l'on connaît aujourd'hui n'a plus grand chose à voir avec son ancêtre, qui permettait à la RAF (Royal Air Force) de distinguer les avions alliés des avions ennemis, durant la Seconde Guerre Mondiale. Les principes électromagnétiques sur lesquels elle repose aujourd'hui restent les mêmes, mais les progrès réalisés dans le domaine de l'électronique ont permis son développement. La technologie RFID est aujourd'hui largement répandue dans quasiment tous les secteurs industriels (aéronautique, automobile, logistique, transport, santé, etc.).

Un système RFID est constitué d'un dispositif fixe ou mobile, appelé interrogateur (lecteur), autour duquel on peut trouver une ou plusieurs entités mobiles, appelées transpondeurs (tags). Les premiers systèmes RFID qui ont vu le jour fonctionnent dans des bandes de fréquences basses et sont aujourd'hui largement employés. Ils ont ouvert la voie vers le développement d'une nouvelle technologie RFID, plus performante fonctionnant à des fréquences plus élevées : la RFID UHF passive. Cette dernière possède un mode de fonctionnement bien particulier. L'identification est réalisée par des transpondeurs qui sont associés aux biens. Ces derniers sont constitués d'un circuit intégré (puce électronique) et d'une antenne. Contrairement aux systèmes de communication classiques, ils sont alimentés à distance et ne possèdent aucune source propre d'émission radio-fréquence.

Dans cette présente étude, nous nous intéressons tout particulièrement au circuit intégré qui compose les transpondeurs RFID UHF passifs, dans le but d'implémenter un circuit digital pour ce genre de transpondeur en utilisant les outils de Conception Assistée par Ordinateur de l'électronique (CAO) disponibles au niveau du Centre de Développe-

ment des Technologies Avancées (CDTA).

Ce mémoire est organisé de la façon suivante :

Le premier chapitre, est dédié à la présentation des systèmes RFID, leurs principe de fonctionnement, caractéristiques, normalisation et leurs différentes applications.

Le second chapitre est consacré a la description des procédure de communications RFID ainsi que l'architecture des transpondeurs RFID UHF passifs.

Le troisième et dernier chapitre est dédié à la conception Front End et à la simulation d'un circuit numérique pour un transpondeur RFID UHF passif conforme à la norme EPC Class 1 Generation 2.

Enfin, le mémoire se termine par une conclusion générale dans laquelle une synthèse du travail réalisé sera présentée.

Chapitre 1

Généralités sur la technologie RFID

1.1 Introduction

Insérer une clé pour démarrer un véhicule, badger pour accéder à un bâtiment ou une salle, valider un titre de transport dans le métro sont des gestes entrés dans le quotidien de bon nombre d'entre nous. On utilise, sans en être toujours conscients, des technologies basées sur les ondes et rayonnements radio-fréquence. Cette technologies est connue sous le nom de **RFID**.

Le but de notre travail étant l'implémentation d'un transpondeur RFID UHF sur circuit intégré, nous présenterons dans ce chapitre la technologie RFID et ses principales caractéristiques.

1.2 Présentation

L'identification par radio-fréquences (ou RFID, *Radio Frequency Identification*) est une technologie qui permet d'identifier et de saisir des données automatiquement en utilisant les radio fréquences. Cette technologie a pour caractéristique principale d'associer, à l'aide d'une étiquette électronique, un identificateur unique et d'autres informations à tout objet, animal, voire à toute personne, et d'en permettre la lecture par l'intermédiaire d'un dispositif sans fil [1].

1.3 Historique de la RFID

Les systèmes RFID ne sont pas nouveaux dans leur principe. La notion de RFID (identification par ondes radio) date de la seconde guerre mondiale et son développement est tout d'abord lié à celui de la radio et du radar. Pour vérifier si les avions circulant

dans l'espace britannique étaient amis ou ennemis, les alliés plaçaient dans leurs avions des balises capables de répondre aux demandes d'identification émanant des radars. Ce système de contrôle, appelé IFF (Identify Friend or Foe).

Durant les années 70, les systèmes RFID restèrent une technologie protégée à usage militaire supportée par les états (États-Unis et Royaume Uni) pour la sécurité de sites sensibles notamment dans le secteur du nucléaire.

Dans les années 1980, l'invention des micro-systèmes ainsi que les différentes avancées technologiques ont permis de transférer l'utilisation de la RFID vers les secteurs privés. Cette période marque le début de la fabrication en grande série de systèmes RFID par de nombreuses entreprises américaines et européennes.

Puis dans les années 1990, elle connaît un essor grâce à deux principaux secteurs d'activité qui sont le domaine de la sécurité des biens et l'apparition des applications destinées aux transports commun (bus, métro, bateaux, etc.). Cette période marque le Début de la standardisation des puces RFIDs. L'organisme ISO (International Organization for Standardization) se penche d'abord sur les puces puis sur les lecteurs et commence son travail de normalisation. Aujourd'hui encore la technologie RFID n'est pas encore complètement encadrée par une réglementation à l'échelle mondiale.

A partir de 2003, une entité à but non lucratif nommée EPCglobal Inc a été créée pour proposer un standard de communication international appelé EPC (Electronic Product Code) intégrant les technologies RFID en vue d'améliorer la traçabilité des objets et de faciliter les transactions commerciales. L'ensemble des informations collectées par RFID peut ensuite être associé à un réseau de base de données accessible par internet [2].

1.4 Principe de fonctionnement des systèmes RFID

1.4.1 Composants fondamentaux du systèmes RFID

Un système RFID se compose principalement des éléments suivants :

- **Un transpondeur** également appelé TAG ou Étiquette, associé à l'élément à identifier. En fonction de l'application visée, il existe plusieurs type de transpondeurs, généralement ils comprennent une puce, dotée d'une mémoire, reliée à une antenne.



FIGURE 1.1 – Exemples de tags RFID-ils existent en plusieurs formes et dimensions

- **Un interrogateur** également appelé Lecteur ou Base station qui a pour mission d'identifier le/les tag(s). Il émet par l'intermédiaire d'une antenne des ondes radio dans un espace pouvant varier de quelques centimètres à plusieurs dizaines de mètres dans le but d'activer tout transpondeur dans son champ d'action.
- **Un système hôte (host)** ou un contrôleur (qui prend généralement la forme d'un ordinateur) de stockage et de traitement des informations recueillies par le lecteur.

La figure 1.2 résume les éléments d'un système RFID : étiquette, interrogateur et système hôte.

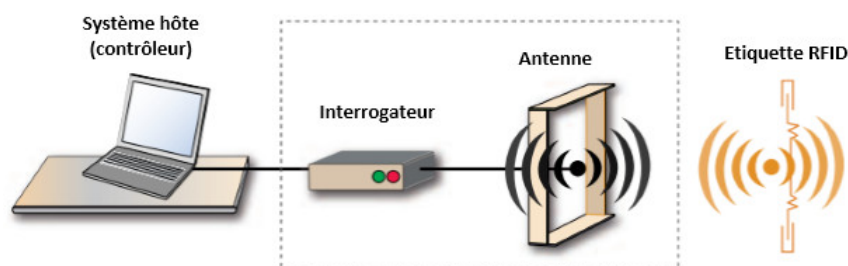


FIGURE 1.2 – Éléments d'un système RFID

1.4.2 Le fonctionnement générale d'un systèmes RFID

Le principe de la RFID repose sur l'échange de données entre un interrogateur et un transpondeur. Le champs électromagnétique généré par l'interrogateur sert de vecteur de communication entre lui et le transpondeur.

La figure 1.3 présente le fonctionnement général d'un système RFID. L'interrogateur agit généralement en maître par rapport au tag. Si le tag est dans la zone de rayonnement du l'interrogateur, ce dernier l'active en lui envoyant une onde électromagnétique et entame la communication. l'interrogateur est relié à une application hôte qui récupère l'information pour la traiter selon l'application souhaitée.

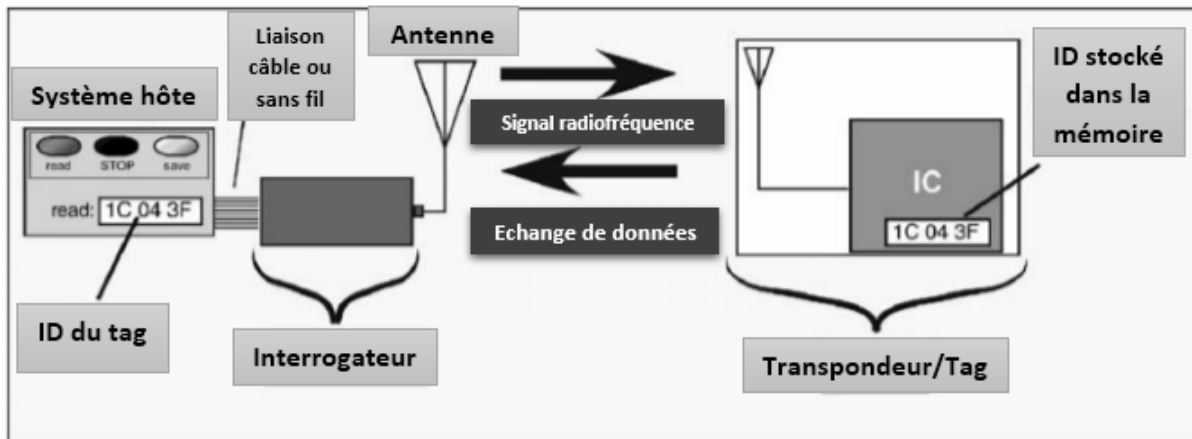


FIGURE 1.3 – Principe de fonctionnement d'un système RFID

1.5 Familles de systèmes RFID et caractéristiques

Il existe plusieurs familles de systèmes RFID dont le principal critère de différenciation est la fréquence de fonctionnement. Les systèmes RFID utilisent des bandes de fréquences situées à : **125 kHz** (bande LF, Low Frequency), **13,56 MHz** (bande HF, High Frequency), **860-960 MHz** (bande UHF, Ultra High Frequency), **2,45 GHz** et **5,8 GHz** (bande SHF Super High Frequency). La figure 1.4 résume les fréquences couramment utilisées pour les applications RFID.

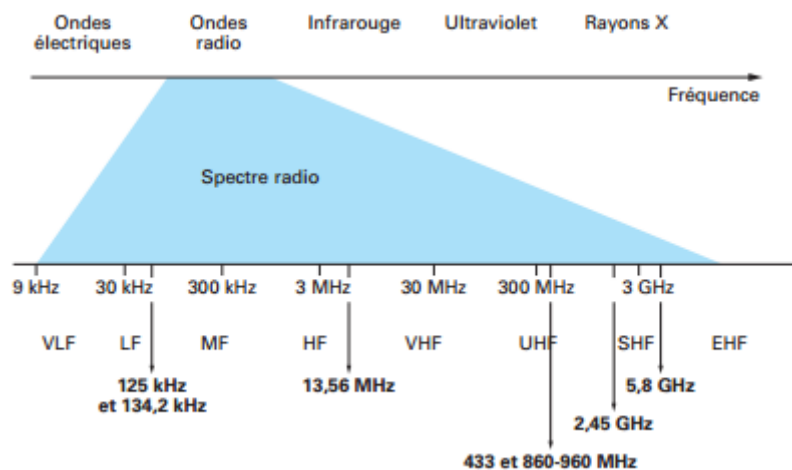


FIGURE 1.4 – Fréquences couramment utilisées en RFID [3]

En fonction des différentes fréquences, les principes physiques mis en œuvre ne sont pas les mêmes. Ainsi les systèmes RFID ont une très grande diversité leur permettant de répondre à de nombreux besoins. On va introduire dans ce qui suit, chacune de ces technologies en les différenciant par les principes physiques qu'elles utilisent.

1.5.1 Les systèmes RFID à couplage inductif (couplage magnétique)

Cette famille de système RFID comprend les systèmes **LF** et **HF**. Leurs tags utilisent des antennes magnétiques. Ils sont constitués d'une bobine inductive d'inductance L réalisant le rôle d'antenne, d'une puce électronique contenant l'identifiant du tag et réalisant les opérations de communication, et enfin d'une capacité C permettant de faire résonner le circuit LC à la fréquence de travail.

Pour les systèmes LF la distance d'opération est limitée à quelques centimètres, dans la boucle magnétique du lecteur. L'avantage principal vient de l'habileté des ondes LF à se propager à travers les tissus biologiques. Ces systèmes sont donc particulièrement appropriés pour des applications RFID médicale ou vétérinaire. La figure 1.5 illustre deux tags LF. Le premier est constitué d'une bobine en fil de cuivre connectée à un circuit, lui-même constitué d'une puce et d'une capacité. Il est usuellement moulé dans un matériau plastique. Le second est constitué d'une bobine enroulée sur une ferrite afin de réduire sa taille, d'une puce et d'une capacité, le tout encapsulé dans du verre pour une application vétérinaire.

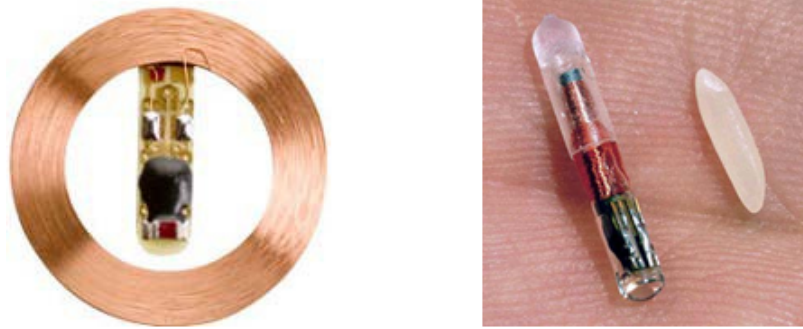


FIGURE 1.5 – Tags RFID LF

Les systèmes HF sont quant à eux, à l'heure actuelle, les systèmes de radio-identification les plus répandus. La figure 1.6 illustre un tag HF. Cette bande de fréquences a l'avantage d'offrir une bonne pénétration du signal à travers les obstacles et un fonctionnement à une distance de l'ordre du mètre.

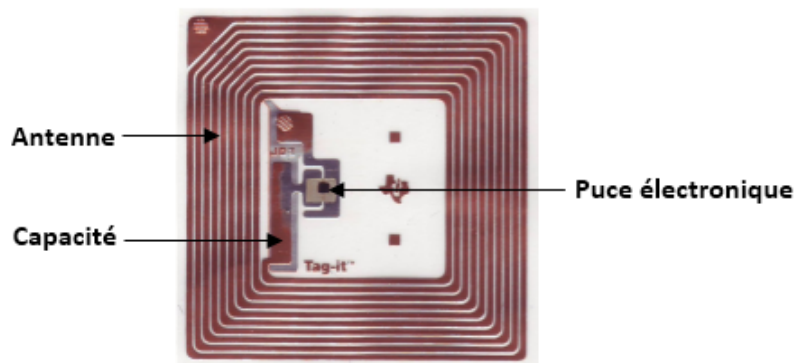


FIGURE 1.6 – Tag RFID HF (Tag-it HF de Texas Instrument)

1.5.2 Les systèmes RFID UHF et SHF

Les bandes de fréquence UHF et SHF offrent une moins bonne pénétration du signal à travers les obstacles que la bande HF, mais elles permettent d'atteindre des distances de lecture plus grandes et un débit d'échange d'informations plus important. On peut différencier les systèmes RFID UHF et SHF en deux types : les systèmes opérant avec tags sans circuit intégré (dit « chipless »), et les systèmes opérant avec des tags possédant un circuit intégré (puce électronique). Dans cette partie, on va se limiter à la présentation des tags possédant un circuit intégré.

1.5.2.1 Les systèmes avec circuit intégré

On peut classer les systèmes RFID UHF et SHF constitués d'un circuit intégré suivant la manière dont la communication du transpondeur vers l'interrogateur est assurée. On distinguera deux catégories : les tags passifs et les tags actifs.

a) Les systèmes passifs

Dans ce cas de systèmes, les transpondeurs n'intègre pas d'émetteur RF. Le principe de fonctionnement de ces systèmes repose sur une technique dite **rétro-modulation** ou « backscattering ». Elle consiste à moduler l'onde émise par l'interrogateur et à retourner ce signal sur lequel le transpondeur a superposé l'information. Lorsqu'il est stimulé, il retourne partiellement l'onde reçue dont une caractéristique, comme l'amplitude par exemple, aura été modifiée par modulation de son impédance d'entrée. Dans la majorité des applications, ce type de transpondeur ne possède pas de source d'énergie propre. Il tire l'énergie nécessaire à son alimentation du signal radio-fréquence émis par l'interrogateur. Ce sont des transpondeurs « télé-alimentés » [4].

La figure 1.7 ci-dessous illustre un tag RFID UHF passif. Ce type de tag est constitué d'une antenne et d'une puce électronique tous deux assemblés dans un packaging. La puce contient l'identifiant du tag et réalise les opérations de communication.

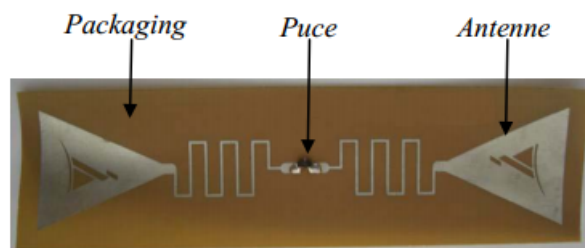


FIGURE 1.7 – Constitution d'un tag RFID UHF passif

Il existe aussi des tags passifs équipés d'une batterie, celle-ci sert à alimenter des « périphériques » au tag RFID comme des capteurs ou sert à améliorer les performances globale du tag. La méthode de communication du tag vers le lecteur restant basée sur la rétro-modulation, on est toujours dans le cas de tags passifs, ils sont simplement assistés d'une source d'énergie propre. On parlera alors de **RFID BAP (Battery Assisted Passive)** [3]. La figure 1.8 illustre un exemple de tag RFID passif assisté par une batterie.



FIGURE 1.8 – Tag RFID BAP de Alien Technology

b) Les systèmes actifs

Les tags actifs possèdent une alimentation, un émetteur (transmitter) et un récepteur RF qui leurs sont propres. Ils sont principalement utilisés dans des applications de télémétrie, pour communiquer un grand nombre d'informations sur de grandes distances. Ce type de transpondeur possède une batterie embarquée qui permet l'alimentation du circuit intégré de commande et la transmission/réception d'un signal. Il permet d'atteindre des distances de fonctionnement de l'ordre de quelques centaines de mètres. La figure 1.9 présente quelques exemples des tags RFID actifs.



FIGURE 1.9 – Tags RFID actifs

1.5.3 Principales caractéristiques des systèmes RFID

Quelles que soient les fréquences de fonctionnement utilisées, la couche de communication de la RFID appelée « **interface air** », c'est-à-dire les caractéristiques de communication physique entre les éléments du dispositif RFID, ne relève que des lois classiques de la physique.

Les applications RFID, aujourd'hui principalement situées dans quatre bandes de fréquences distinctes sont en conséquence extrêmement variées. Chaque bande de fréquence

procure des avantages et des inconvénients, en termes de portée, de principe de fonctionnement, de technologie utilisée, d'interférences... La table 1.1 dresse les principales caractéristiques des bandes de fréquence RFID.

Fréquences	125 kHz (Bande LF)	13,56 MHz (Bande HF)	433 MHz et 860 MHz à 960 MHz (Bande UHF)	2,45 GHz et 5,8 GHz (Bande SHF)
Distance de communication	Portée faible (<1m)	Portée moyenne (quelques mètres)	Portée longue (une dizaine de mètres entre 860 et 960 MHz et jusqu'à 100 m en 433 MHz)	Portée longue (jusqu'à 10m)
Vitesse théorique de transfert de données	Vitesse de communication faible (<10 Kbit/s)	Vitesse de communication bonne (<100 Kbit/s)	Vitesse de communication élevée (<200 Kbit/s)	Vitesse de communication élevée (<200 Kbit/s)
Emission	Perturbée par les masses métalliques. Peu sensible au milieu humide.	Perturbée par les masses métalliques. Atténuée en milieu humide.	Atténuée par les masses métalliques. Atténuée en milieu humide.	Atténuée par les masses métalliques. Perturbée en milieu humide.

TABLE 1.1 – Caractéristiques des bandes de fréquence RFID

La table 1.2 dresse un comparatif entre les systèmes actifs, PAB (Passifs Assistés par une Batterie) et passifs. On voit tout l'intérêt que présentent les systèmes passifs en termes de coût et de durée de vie [5].

Type	Distance	Données	Durée de vie	Coût
Actif	Importante	Importantes	Faible	Important
PAB	Moyenne	Moyennes	Moyenne	Moyen
Passif	Faible	Faibles	Importante	Faible

TABLE 1.2 – Comparaison des différents types de systèmes RFID

1.6 La normalisation des systèmes RFID

un système, en dehors du fait qu'il fonctionne correctement, doit satisfaire de nombreuses normes nationales ou internationales et réglementations locales et autres avatars qui ne sont pas sans répercussion profonde sur les principes techniques choisis et/ou utilisés.

Il existe plusieurs normes régissant le domaine de la RFID, celles-ci ont pour objectif d'harmoniser le secteur de la RFID afin de faciliter l'accès au marché et d'augmenter les volumes de ventes. De plus, elles doivent assurer l'interopérabilité des systèmes RFID et bien sûr, protéger l'utilisateur des dangers que cette technologie peut éventuellement provoquer au niveau de la santé et du respect de la liberté individuelle. A ce jour, deux organisations proposent des normes pour les systèmes RFID : l'ISO (International Organization for Standardization) et l'EPCglobal (Electronic Product Code) [5].

1.6.1 Le standard ISO

ISO est le plus grand organisme de normalisation au monde basée à Genève. Cette organisation s'est intéressée à la RFID afin de définir les règles à respecter par les étiquettes destinées à la traçabilité d'objets, et cela dans les principales gammes de fréquences.

La famille de normes ISO 18000-1 à x (à ce jour le x s'arrête à 7) pour identification sans contact, définit les données essentielles, pour permettre les échanges entre les tags et les lecteurs, ces normes décrivent les fréquences radio, la phase d'initialisation de la puce, les méthodes de dialogue utilisées entre lecteur et tag et l'anticollision qui vise à éviter les erreurs lorsque plusieurs tags sont lus en même temps et bien d'autres paramètres. Le découpage de ces normes est fréquentiel (Table 1.3).

Le Tableau 1.3 présente les principales normes techniques pour l'identification d'objets développées par l'ISO qui réglementent les paramètres de communication [5].

Il existe aussi des normes applicatives qui relèvent de la volonté d'un certain nombre d'utilisateurs de créer un outil commun pour gérer leurs systèmes de traçabilité. Parmi celles-ci, on peut citer les normes ISO 11784 et 11785 consacrées à l'identification des animaux ou encore les normes ISO 17363, 17364, 17635, 17366 et 17637 utilisées dans le domaine du fret et de la gestion logistique [4].

Références	Fréquences concernées	Intitulé	Statut
18000-1	Vocabulaire et définitions	RFID pour la gestion d'objets - Partie 1 : Architecture de référence et définition des paramètres à normaliser	Publié le 13/09/2004
18000-2	<135 kHz	RFID pour la gestion d'objets - Partie 2 : Paramètre de communications d'une interface d'air à moins de 135 kHz	Publié le 13/09/2004
18000-3	13,56 MHz	RFID pour la gestion d'objets - Partie 3 : Paramètre de communications d'une interface d'air à 13,56 MHz	Publié le 13/09/2004
18000-4	2,45 GHz	RFID pour la gestion d'objets - Partie 4 : Paramètre de communications d'une interface d'air à 2,45 GHz	Publié le 31/08/2004
18000-5	5,8 GHz	RFID pour la gestion d'objets - Partie 5 : Paramètre de communications d'une interface d'air à 5,8 GHz	Pas de consensus
18000-6	900 MHz	RFID pour la gestion d'objets - Partie 6 : Paramètre de communications d'une interface d'air à entre 860 et 960 MHz	Publié le 31/08/2004
18000-7	433 MHz	RFID pour la gestion d'objets - Partie 7 : Paramètre de communications d'une interface d'air à 433 MHz	Publié le 12/12/2005

TABLE 1.3 – Normes ISO 18000-x pour la standardisation des systèmes RFID

1.6.2 Le standard EPC Global

EPCglobal Inc est une organisation indépendante à but non lucratif. Elle a en charge le déploiement du système EPC à travers le monde. Le standard EPC (Electronic Product Code) est un système qui réside dans un schéma de numérotation ayant pour mission d'attribuer un numéro unique d'identification à chacun des objets physiques, des ensembles et des systèmes. L'information correspondante à ce qu'est concrètement l'objet n'est pas stockée directement dans le code EPC, le code EPC servant plutôt d'élément de référence (ou une adresse, un chemin) permettant d'accéder à une information que l'on doit aller chercher via un réseau de type Internet. Chaque objet peut donc être identifié par un code unique stocké dans un tag RFID [6].

Le principal standard qui définit les règles de communication et qui couramment employé en RFID UHF (860 à 960 MHz) est connu sous le nom de **EPC Class 1 Generation 2** (Souvent noté **EPC Gen 2**). Il a été quasi intégralement repris par l'ISO sous le nom de **ISO 18000-6C**.

1.7 Les diverses applications de la RFID

Les applications des systèmes RFID sont extrêmement nombreuses et s'enrichissent tous les jours. On va citer quelques exemples d'applications d'identification sans contact déjà existantes utilisant des tags, en les répertoriant selon leurs fréquences habituelles de fonctionnement.

1.7.1 Fréquences inférieures à 135 kHz

► Applications en automobile

- Immobiliseur (système antidémarrage pour véhicule automobile).
- Anti-intrusion et contrôle d'accès industriels (sécurité de bâtiments, etc.).
- Péage autoroutiers automatique.
- Mesure de poids en charge, à vide, etc. des chargements des camions.

► Applications industrielles

- Identification et traçabilité de tous types.
- Systèmes d'alarme, antivols pour magasin.
- Identification animale (à 134,2 kHz) + suivi d'alimentation des animaux + chaîne du froid.
- Suivi des palettes (dans les magasins, pendant le transport, etc.).

- Suivi de containers.
- Lutttes contre les contrefaçons et les marchés parallèles des produits de luxe (vêtements, parfums, montres...).

1.7.2 À 13,56 MHz

Cette fréquence, situé dans une des bandes ISM, bandes réservées pour les applications dites « instrumentations, scientifiques et médicales », est fréquemment utilisée pour les applications ci-dessous.

► Données personnelles, papiers officiels

- Carte d'identité nationale/passeport(incluant photos compressées JPEG 2000, etc.). (Figure 1.10)



FIGURE 1.10 – La RFID est présente dans les documents d'identité

- Permis de conduire.
- Cartes de compagnie, de société.
- Carte de fidélité (fidélisation de la clientèle).

► Cartes à puces sans contact

a) Applications en télécommunications

Cartes utilisées dans les cabines publiques et privées de téléphonie ainsi que celles que l'on trouve à l'intérieur de certains téléphones GSM pour les droits d'accès et la conservation de certaines données personnelles.

b) Contrôle d'accès

- Accès de tous types.
- Contrôle d'accès sécurisés (centrale nucléaire).
- Gestion d'horaire.

1.7.3 À 443 MHz et de 860 à 960 MHz

- Système de télécommande pour ouverture centralisée de portières pour automobiles.
- Identification et localisation des roues pour les systèmes TPMS de surveillances de pression des pneus.
- Systèmes d’alarme, antivols pour magasin, EAS (Electronic Alarm Surveillance).
- Identification à grande distance.
- Tris, Suivis de bagages (dans l’aéroport...).
- L’identification, la traçabilité et la maintenance dans l’aéronautique (Figure 1.11).



FIGURE 1.11 – La technologie FLYtag dans les airbus A350

1.7.4 À 2,45 et 5,8 GHz

- Télépéage autoroutier.
- Systèmes de géolocalisation en temps réel - RTL (Real Time Localization) (par exemple le suivi de flotte de camions).

1.8 Conclusion

Dans ce chapitre, on a présenté un aperçu sur la technologie RFID en étalant les éléments basiques constituant un système RFID et son principe de fonctionnement. D’autre part, on a classé les systèmes RFID selon les principe physique qu’ils utilisent. On s’est aussi penché sur la normalisation et pour terminer on a cité quelques exemples d’application de la RFID.

Dans le prochain chapitre, une description sera réalisée sur les tags RFID UHF de type passifs et qui adhèrent avec le standard EPC Class 1 Generation 2.

Chapitre 2

Les transpondeurs RFID UHF

2.1 Introduction

Après avoir présenter la technologie RFID, pour sa part, ce deuxième chapitre est dédié à décrire les transpondeurs qui sont utilisés dans les systèmes RFID UHF.

La quasi-totalité des applications RFID aujourd’hui utilisent des tags UHF en particulier les tags passifs vu leurs avantages comparativement aux autres technologies de radio-identification surtout en termes de coût et de durée de vie.

L’objectif de ce chapitre est de décrire l’architecture relative aux transpondeurs RFID UHF passifs qui correspondent techniquement aux ceux décrit dans le protocole EPC Gen 2. Mais avant cela on va commencer par la présentation des procédures de communication RFID UHF.

2.2 Communication et transfert d’énergie

2.2.1 Liaison montante et descendante

La communication consiste en un transfert de données associé à un transfert d’énergie. La communication des données est bidirectionnelle : la communication de l’interrogateur vers le tag est appelée liaison montante (uplink, forward link) et la réponse du tag vers l’interrogateur est appelée liaison descendante (downlink, return link, backward link).

2.2.1.1 Liaison montante

La Liaison montante (de l’interrogateur vers le tag) a pour mission :

- d’assurer, si cela possible, le transport d’énergie vers le tag afin que celui-ci puisse assurer la tâche qui lui confiée ;
- de servir de support à l’envoi de données de l’interrogateur vers le tag ;

- dans le cas des systèmes passifs, lors de la phase de communication en liaison descendante d'assurer la présence d'un support physique à la communication du tag vers la base station.

2.2.1.2 Liaison descendante

Dans une deuxième phase, afin que le tag puisse communiquer, l'interrogateur émet alors une porteuse entretenue non modulée. Le tag passe alors dans sa phase de réponse (liaison descendante). Le principe utilisé pour effectuer celle-ci est basée sur la modulation d'une partie rerayonnée de l'onde incidente (non modulée) qu'il reçoit de l'interrogateur. Ce mécanisme de fonctionnement est connu sous le nom de *back scattering* (retour dispersé ou dispersion de l'onde de retour). Pour cela :

- la physique ou l'électronique interne du tag procède, au rythme des données à transmettre vers l'interrogateur, à la modulation de la valeur de l'impédance de charge de l'antenne ;
- cela a pour effet de désaccorder l'accord de l'antenne de réception du tag et donc de changer la valeur de son impédance au rythme binaire des données à transmettre ;
- du fait de ce désaccord volontaire, une partie de l'onde incidente, au lieu d'être absorbée par le tag, est réfléchiée et sa phase est donc altérée au rythme des données numérique que veut transmettre le tag. Cela revient à moduler, au rythme des données, son coefficient de réflexion. Le tag fait donc varier la puissance de l'onde réfléchiée vers le lecteur.

2.2.2 Protocoles de communication entre interrogateur et tag

Comme dans toute conversation, l'un des deux interlocuteurs doit nécessairement initialiser la communication. Pour cela, dans la communication RFID il existe deux types de protocoles : **TTF** (*Tag Talks First*) et **ITF** (*Interrogator Talks First*) ou **RTF** (*Reader Talks First*).

2.2.2.1 Le protocole TTF

Ce premier protocole correspond au fait que dès qu'un tag entre dans la zone d'action de l'interrogateur et qu'il est alimenté après avoir effectué son reset interne, il commence immédiatement à communiquer pour signaler sa présence, d'où son appellation TTF (Tag Talks First). Ce type de choix de déclenchement (TTF) fonctionne très bien si l'on est sûr qu'il n'y aura jamais plus d'un tag à la fois dans la zone d'influence de l'interrogateur.

2.2.2.2 Le protocole ITF (RTF)

Dans ce protocole, lors de l'entrée des tags dans la zone d'influence de l'interrogateur, les tags étant (télé-)alimentés effectuent alors leurs resets internes et passent sans plus attendre dans un état logique particulier (souvent nommé *Ready*) dans lequel ils doivent attendre une commande de requête de l'interrogateur pour répondre à celui-ci et lui signifier leurs présences, d'où le nom d'*Interrogator Talks First* (RTF). Sur le principe, comparativement aux tags TTF, les tags ITF comportent à leurs bords une circuiterie logique supplémentaire leur permettant d'interpréter la commande de requête.

Le principal avantage de ce protocole est que la communication est initiée par l'interrogateur. Mais la présence de plusieurs tags dans le champ du lecteur peut introduire des problèmes de collision (brouillage des communications), réglés à l'aide de méthodes d'anticollision.

C'est le protocole ITF qui est mis en œuvre dans le standard EPC Class 1 Generation 2 [7]. Lorsqu'un tag ITF entre dans le champ d'un lecteur, il attend une requête avant de transmettre son identifiant.

2.2.3 Procédures de communication

On distingue deux types de procédures de communication entre le lecteur et le tag : celles qui utilisent un transfert continu d'énergie et celles qui le font de manière séquentielle. Parmi, les procédures à transfert continu d'énergie, certains systèmes y associent un transfert de données bidirectionnel simultané (Full Duplex, souvent noté FDX) et d'autres un transfert alterné (Half Duplex, souvent noté HDX) [1]. Ces différentes procédures sont représentées sur la Figure 2.1.

2.2.3.1 Half duplex

Le mode dit half duplex correspond à un mode « alterné » de communication dans lequel les liaisons de données montantes et descendantes ne sont pas simultanées, et par conséquent dans lequel les messages montants et descendants ne peuvent, par principe, pas se télescoper [6].

2.2.3.2 Full duplex

Dans ce mode de fonctionnement dit full duplex, les échanges de données lors des liaisons montantes et descendantes s'effectuent simultanément. L'avantage de ce mode d'échange est d'obtenir des temps de transactions plus rapides (lorsque les temps de transactions en mode half duplex ne sont pas suffisants) pour permettre de satisfaire certaines

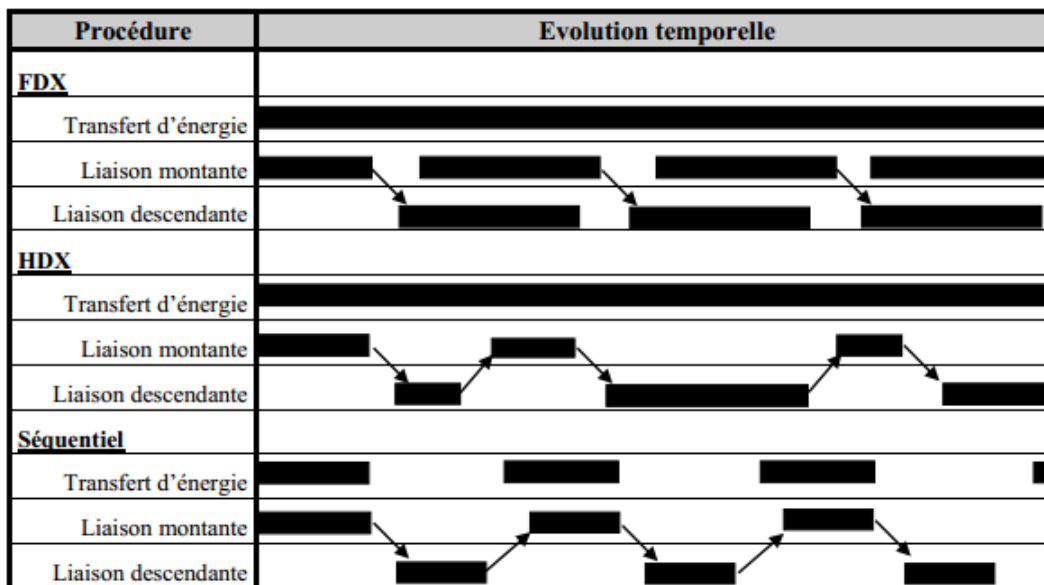


FIGURE 2.1 – Principales procédures de communication RFID [1]

applications au détriment de la complexité électronique de la base station devant traiter en temps réel simultanément les protocoles de communications montants et descendants ainsi que les erreurs de transmissions toujours possibles [6].

Le protocole EPC Gen 2 met en œuvre une procédure half duplex (transfert continu d'énergie et transfert alterné de données). Dans le cas d'une procédure HDX, le protocole de communication entre un lecteur et un tag est composé de trois phases temporelles [1] :

- Une phase de réveil du tag : le lecteur envoie une onde électromagnétique vers le tag pour lui permettre de s'alimenter en énergie nécessaire à son fonctionnement et de se mettre dans un état d'attente des instructions à venir du lecteur.
- Une phase d'instruction : le lecteur envoie une instruction au tag. C'est une transmission numérique sur porteuse qui assure cette communication. Elle se traduit par une variation en phase ou en amplitude de l'onde électromagnétique envoyée. Parallèlement à l'envoi de ces instructions, le lecteur doit assurer l'alimentation du tag. Un compromis doit être trouvé lors de la mise en forme du signal envoyé par le lecteur afin d'assurer de façon optimale ces deux fonctions. Cette mise en forme nécessite donc un choix judicieux du codage de l'information, de la technique de modulation et des temps de transmissions.
- Une phase de lecture : le tag envoie sa réponse au lecteur. Après réception des instructions du lecteur, le tag se met en mode rétro-modulation. Là encore, un compromis doit être trouvé entre ce transfert de données descendant et la puissance que le tag doit continuer à absorber afin d'assurer son alimentation. La rétro-modulation est un point critique de la conception des tags RFID.

Le protocole de communication est contrôlé au niveau du lecteur et du tag par une partie numérique qui reçoit et transmet les données par une interface radiofréquence. Suite à ce bref exposé des protocoles de communication, dans la section suivante nous présenterons l'architecture des tags RFID UHF passifs permettant de réaliser ce type de communication.

2.3 Architecture des tags RFID UHF passif

La Figure 2.2 montre le schéma fonctionnel d'un tag RFID UHF passif. Il est constitué d'une antenne et d'un circuit intégré (puce électronique). On peut identifier dans ce dernier une partie radio fréquence/partie analogique (Front-end radio), et une partie numérique.

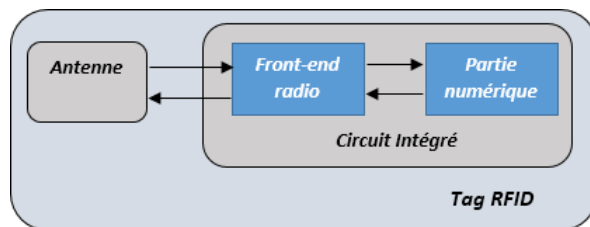


FIGURE 2.2 – Schéma fonctionnel d'un tag RFID

Les puces des transpondeurs RFID UHF passifs sont des circuits intégrés complexes de type SoC mixte (*System On Chip* ou Système Sur Puce en français), parce qu'elles intègrent en même temps deux fonctions hétérogènes (fonctions numériques plus fonctions analogiques).

2.3.1 Description du front-end radio d'une puce RFID

La figure 2.3 présente un schéma bloc fonctionnel d'un tag communicant selon le protocole HDX (section 2.2.3.1). Nous distinguerons trois fonctions principales : la récupération d'énergie, la réception du signal et la rétro-modulation.

Dans ce qui suit, nous allons décrire chacune de ces fonctions.

2.3.1.1 Récupération d'énergie

La fonction de récupération d'énergie est généralement assurée par un redresseur qui permet de récupérer une tension continue à partir de la porteuse radio-fréquence reçue par l'antenne. C'est cette tension qui permet l'alimentation du tag. Le redresseur est suivi d'un régulateur ou d'un limiteur de tension afin de stabiliser la tension et de protéger la puce des risques de surtension. Une capacité réservoir en sortie du redresseur assure

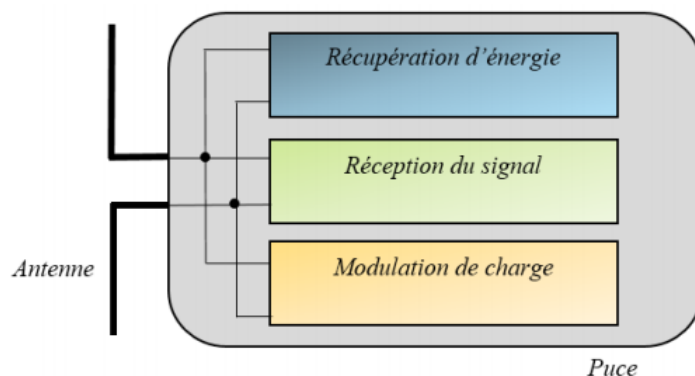


FIGURE 2.3 – Schéma bloc fonctionnel du front end radio d'un tag RFID UHF

l'alimentation de la puce durant la phase de rétro-modulation.

Lors de la conception d'antenne de tag RFID, il faut réaliser l'adaptation d'impédance entre l'antenne et la puce RFID. Il est donc nécessaire de connaître l'impédance de la puce RFID. Elle doit être prise en compte afin d'optimiser la distance de lecture. C'est à dire sa valeur pour la puissance minimale permettant l'activation. Lors de cet état, l'impédance de la puce est déterminée par son circuit d'alimentation constitué d'un circuit multiplieur en cascade avec un régulateur de tension. Le multiplieur permet d'obtenir une source de tension continue alimentant la puce RFID à partir de l'onde radio-fréquence continue provenant du lecteur. Le régulateur de tension permet de réguler la tension de sortie obtenue par le multiplieur de tension afin d'éviter des surtensions pouvant endommager la puce RFID.

Dans le cas de la RFID UHF, le circuit d'alimentation peut être réalisé sur le modèle des multiplieurs en tension de Dickson utilisés en technologie CMOS pour obtenir une tension supérieure à la tension d'alimentation [8]. Cette cellule est représentée sur la figure 2.4. Pour comprendre son fonctionnement, il faut considérer à $t = 0$ que les capacités sont déchargées. Dans une première phase, lorsque la tension sur l'entrée Ant1 sera au niveau $+V_{in}$, la capacité C_1 en entrée va se charger et la tension au nœud n_1 va prendre la valeur $+V_{in}-V_d$, avec V_d la tension aux bornes de la diode. On émet l'hypothèse que la capacité C_2 n'est pas chargée. Dans un second temps, lorsque la tension sur l'entrée Ant1 sera $-V_{in}$, la capacité C_2 va se charger au potentiel $2V_{in}-2V_d$. Lorsque la tension à l'entrée Ant1 passera à $+V_{in}$, la tension au nœud n_2 atteindra le potentiel $3V_{in}-2V_d$, la capacité C_2 chargera la capacité réservoir C_3 en sortie et le nœud n_3 en sortie aura un potentiel $2V_{in}-3V_d$. Ainsi la tension de sortie peut atteindre un niveau plus important qu'en entrée.

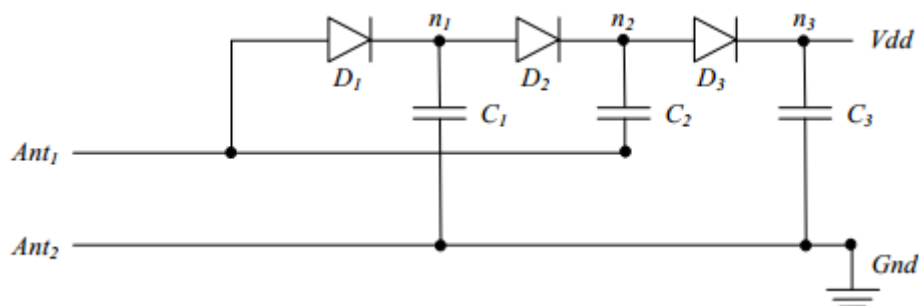


FIGURE 2.4 – Cellule d’un multiplieur de tension à diode Schottky

Comme illustré sur la figure 2.5, il est possible de mettre plusieurs cellules en cascade afin d’obtenir une tension en sortie plus importante.

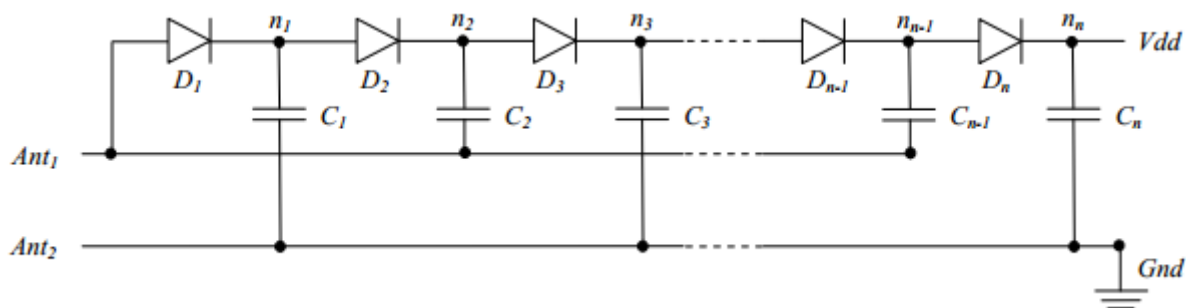


FIGURE 2.5 – Multiplieur de tension à diode Schottky

La tension en sortie du multiplieur permet l’alimentation de la puce RFID. Cependant, plus le tag RFID se trouve proche du lecteur, plus la tension en entrée V_{in} de l’antenne est importante. La tension en sortie du redresseur augmente donc et pourrait endommager le circuit logique. Dans ce but, un circuit de régulation en tension, tel que illustré sur la figure 2.6 permet d’asservir la tension fournie V_{dd} out en laissant passer plus ou moins de courant dans la résistance de charge R_1 .

Il est possible de modéliser le circuit d’alimentation comme illustré sur la figure 2.7. La résistance R_s représente les pertes équivalentes dans les résistances séries des diodes Schottky. C_j représente la capacité équivalente des capacités de jonction des diodes Schottky. C_r représente la capacité équivalente des capacités de dérivation ainsi que la capacité réservoir en sortie. La capacité série équivalente entre C_r et C_j est équivalente à la capacité de jonction C_j [8].

L’impédance qui est vue en entrée du multiplieur de tension est donc de nature capacitive. Pour ce type de circuits, l’efficacité est de l’ordre de 30% et décroît avec le nombre de cellule. Le choix de la valeur des capacités et la conception des diodes Schottky est

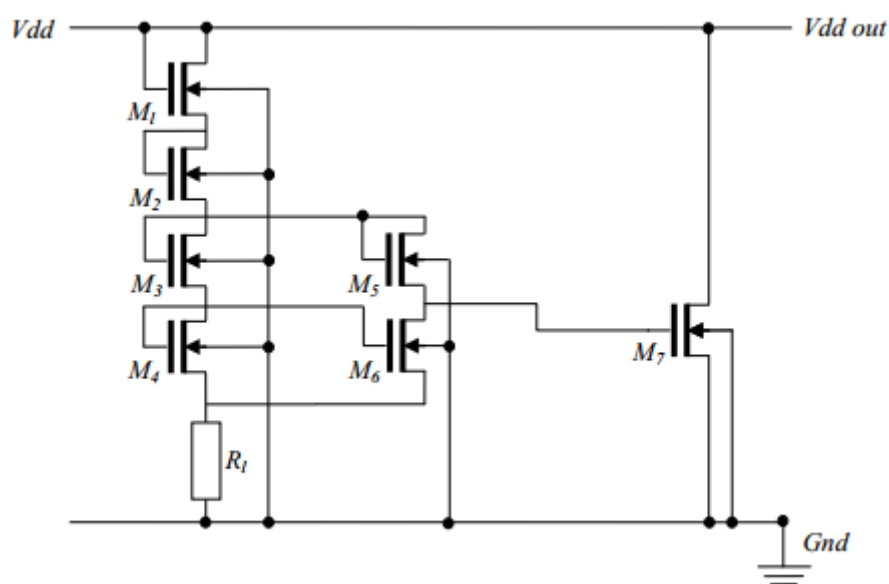


FIGURE 2.6 – Circuit de régulation en tension

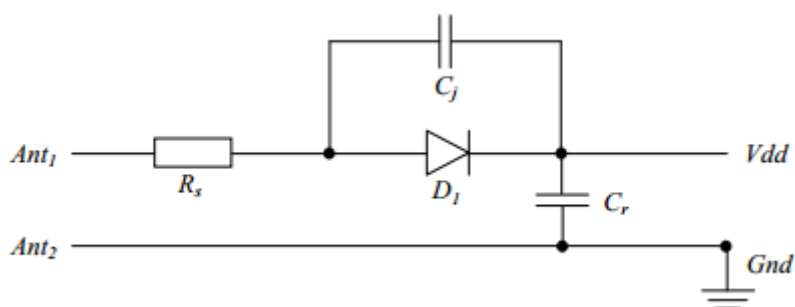


FIGURE 2.7 – Modèle simplifié du circuit d'alimentation

critique. Si nous regardons d'un point de vue RF ce type de redresseur, les cellules sont placées en parallèle. Donc plus le nombre de cellule va être important, plus la résistance équivalente va diminuer. La capacité équivalente va augmenter et la réactance équivalente va diminuer. Il existe cependant une limite au nombre de cellule car pour la conception d'antenne, il n'est pas intéressant d'avoir de trop faibles impédances d'entrées, car à de faibles impédances d'entrées correspondent des antennes avec un haut facteur de qualité Q .

Lorsque le régulateur fait passer le courant dans la résistance R_1 , la consommation de courant augmente, la capacité de jonction C_j des diodes Schottky augmente, la quantité de charge absorbée croît, la capacité vue en entrée augmente, la partie imaginaire de l'impédance vue en entrée décroît. De plus le courant augmentant, le point de polarisation des diodes augmente et la résistance dynamique des diodes Schottky décroît.

2.3.1.2 Récupération des données

La récupération des données transmises par le lecteur, est assurée par une chaîne de réception classique comprenant un démodulateur, un filtre en bande de base et un convertisseur analogique/numérique. Le décodage et le traitement de l'information sont réalisés par la partie numérique.

Généralement, la démodulation est réalisée par un détecteur d'enveloppe qui présente l'avantage d'être très simple. La liaison montante est donc dans la majorité des cas réalisée par une modulation de type ASK (Amplitude Shift Keying).

2.3.1.3 Transmission des données par rétro-modulation

La fonction de rétro-modulation est assurée par un système de modulation de la charge à l'entrée de l'antenne. Cette dernière est commandée par la partie numérique du tag. La modulation de charge entraîne une variation du coefficient de réflexion au niveau de l'interface entre l'antenne du tag et la puce. En d'autres termes, elle consiste en une variation de l'impédance d'entrée de la puce. Il est possible de faire varier la partie réelle et/ou la partie imaginaire de cette impédance. Ainsi, en fonction du signal binaire qui commande la modulation de charge et en fonction du type de modulation, le signal incident est plus ou moins réfléchi comme indiqué sur la figure 2.8. Sur cette figure, l'impédance Z_c représente une charge adaptée à l'impédance de l'antenne. En modulant la partie réelle de la charge (Figure 2.8(a)), on réalise une modulation de type ASK. En modulant la partie imaginaire (Figure 2.8(b)), on réalise une modulation de type PSK (Phase Shift Keying) [1].

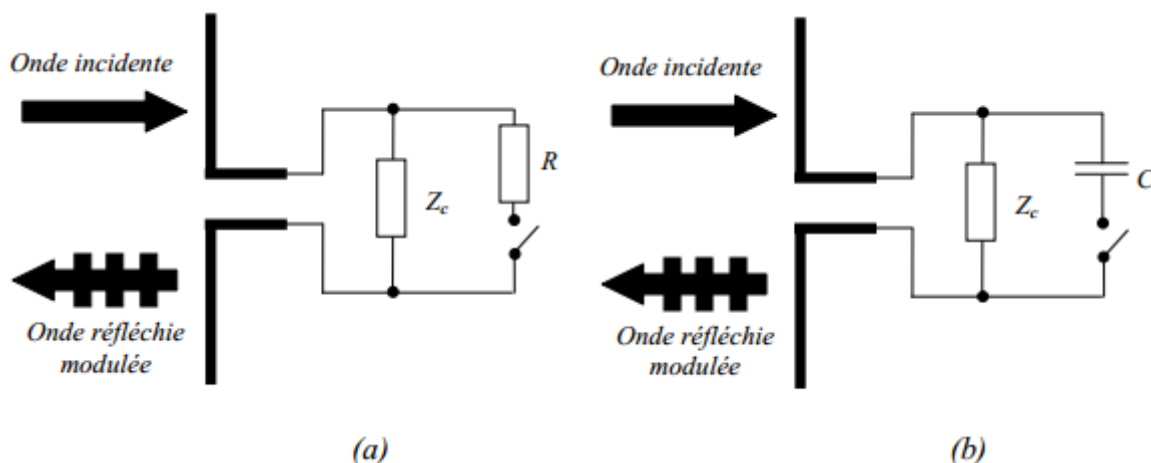


FIGURE 2.8 – Réflexion de l'onde incidente grâce à la technique de modulation de charge : (a) Modulation de la partie réelle (b) Modulation de la partie imaginaire [1]

La qualité de la modulation dépend de la facilité avec laquelle on peut différencier les deux états binaires. Pour une modulation de type ASK, cela consiste à avoir une différence d'amplitude maximum entre l'état haut et l'état bas. On l'obtient, lorsque l'on passe de l'adaptation parfaite de la puce à l'antenne au cas où la puce court-circuite l'antenne. Cependant ce dernier état implique une réflexion totale de l'onde incidente. La récupération d'énergie devient alors impossible. C'est pourquoi l'indice de la modulation est pris de manière à réaliser un compromis entre la récupération de l'énergie et la qualité de la transmission de données. En ce qui concerne la modulation PSK, la qualité de la modulation dépend du déphasage que l'on peut obtenir. Cette technique présente l'avantage de pouvoir procurer la même quantité d'énergie au tag, quelque soit l'état binaire du signal modulant. Ce type de modulation présente l'avantage d'être mieux immunisé par rapport au bruit. Cependant, elle est plus difficile à détecter et entraîne donc un coût au niveau du lecteur plus important.

Les normes autorisent les deux types de modulation ASK et PSK pour la liaison descendante. Cependant il est difficile d'avoir une variation purement réelle ou purement imaginaire lors de la modulation. La plus grande partie des tags RFID UHF existants réalisent une modulation mixte, en amplitude et en phase. Pour la grande majorité des tags UHF existants, le dispositif permettant de réaliser la rétro-modulation est basé sur la commande d'un interrupteur par le signal numérique modulant. Il existe également certaines architectures qui utilisent des dispositifs à base de capacités variables afin de réaliser la rétro-modulation.

2.3.2 Description de la partie numérique d'une puce UHF

La partie numérique est généralement constituée d'une machine à états qui a pour rôle d'analyser les instructions reçues, de coder/décoder les informations et de répondre en envoyant ces données au front-end radio. La partie numérique est réveillée par le front end radio lorsque le niveau d'énergie recueillie par l'antenne est suffisant.

Dans le cas des tags qui sont conforme à la norme EPC Gen 2, leurs partie numérique interprète, toutes les commandes EPC [7] en provenance du lecteur. En fonction de la commande reçue, elle va se placer en mode d'écriture ou en mode de lecture, lire seulement l'identifiant du tag, déterminer si la commande s'adresse bien à ce tag ou pas, estimer quand la réponse peut être envoyée au lecteur et quel type de réponse doit être envoyé.

Dans le troisième chapitre, on exposera l'architecture détaillée du bloc numérique à implémenter des tags RFID UHF basée sur les spécifications du protocole EPC Gen 2.

2.4 Conclusion

Dans ce chapitre et afin de définir les contours des différentes fonctionnalités électroniques de ce que doit contenir un tag RFID UHF passif, on a présenté les procédures de communications en précisant à chaque fois celles qui sont décrites dans le protocole EPC Gen 2. Donc, un tag conforme à cette norme, doit fonctionner selon la procédure de communication HDX, selon le protocole ITF et qui reçoit l'énergie nécessaire à son fonctionnement à partir d'un signal radio fréquence modulé dans la bande de fréquence 860 à 960 MHz, émit par un interrogateur.

Chapitre 3

Implémentation d'un circuit digital pour un transpondeur RFID UHF

3.1 Introduction

Ce troisième chapitre, va se consacrer à la conception du bloc digital d'un transpondeur RFID UHF passif intégrant les spécifications du standard EPCTM Class-1 Generation-2.

Ce chapitre est organisé comme suit, dans la première section une présentation des outils de CAO utilisés sera réalisée. Ensuite, dans la seconde section nous présenterons la méthodologie de conception que nous avons adoptée. Dans les sections qui restent, nous développerons les étapes de conception, simulation et synthèse.

3.2 Outils de simulation et de conception des circuits intégrés numériques

L'application de la méthodologie de conception des circuit numériques qui sera expliquée dans la section 3.3 nécessite l'utilisation d'outils de modélisation et de simulation adéquats. Dans ce projet, notre conception a mis en œuvre les outils EDA (pour Electronic Design Automation) qui est une catégorie des outils servant à la conception et la production des systèmes électroniques comme les circuits intégrés et les circuits imprimés. On a utilisé ceux de l'entreprise « *Cadence Design Systems* » qui sont installés dans le serveur de CDTA sous une plates-formes Linux. Ces outils sont :

- **NC VHDL** : un compilateur pour les fichiers source écrits en VHDL.
- **NC Elaborator** : Après la compilation du code source VHDL, le design est élaboré grâce à cet outil. Le procédé d'élaboration construit une hiérarchie du design basée sur l'instantiation et les paramètres de la configuration dans le design, il établit la

connectivité des signaux, et calcule les valeurs initiales de tous les objets dans le design. Cette hiérarchie est ensuite sauvegardée dans un fichier baptisé en anglais *snapshot image*. Ce fichier est la représentation du design que le simulateur va utiliser pour exécuter la simulation.

- ***NCsim simulator*** : c'est un simulateur numérique très puissant qui supporte les langages VHDL, Verilog et SystemC. Il charge les fichiers *snapshot images* générés par NC Elaborator afin d'exécuter la simulation.

Ces trois outils NC VHDL, NC Elaborator et NCsim simulator peuvent être invoquer dans un seul outil au lieu de les invoquer séparément grâce à une commande qui est « **irun** », cette utilité prend en charge la simulation des fichiers sources écrits en divers langages, comme Verilog, System Verilog, VHDL, Verilog AMS, VHDL AMS et en général des fichiers écrits avec des langages de programmation comme le C et C++, et cela en utilisant les compilateurs appropriés.

- ***Encounter RTL Compiler Ultra*** : C'est un outil de synthèse (synthétiseur) supportant le VHDL. il est un élément clé de la plate-forme de conception de circuits intégrés numériques Encounter et représente une étape significative pour accéder le plus rapidement possible au routage d'un silicium de très haute qualité. Supportant la stratégie multi-langage de Cadence, l'outil de synthèse Encounter RTL Compiler Ultra fonctionne avec les flots Verilog et VHDL existants afin d'augmenter les performances de la puce, de diminuer les délais et de fournir la plus haute qualité au niveau silicium (QoS) tout au long de la chaîne de la conception. La QoS mesure les caractéristiques physiques du circuit en termes de zones, de performances et de puissance, en tenant compte des connexions.

L'outil de synthèse Encounter RTL Compiler est utilisé tout au long de la chaîne de la conception par les fournisseurs d'ASIC et de propriété intellectuelle (IP), c'est à dire de modules représentant des fonctions numériques déjà validées, ainsi que par les concepteurs de circuits intégrés pour leur permettre d'accroître la vitesse de la puce de 10% et de réduire la taille du circuit de 10%. De plus, la durée de la synthèse peut être trois fois plus rapide qu'avec des outils traditionnels. L'interopérabilité du compilateur Encounter RTL avec les flots existants permet d'évaluer l'outil pendant la phase de test qui prend en compte une variété de bibliothèques, d'outils et de procédés technologiques.

3.3 Le flot de conception d'un circuit numérique

La conception (ou le design) de circuits intégrés (ou puces électroniques) consiste à réaliser les nombreuses étapes de développement (flot de conception ou *design flow*) né-

cessaires pour concevoir correctement et sans erreurs une puce électronique. Dans cette section, on va présenter simplement le flot de conception des ASICs numériques de type pré-caractérisés (« *Standard Cells* » ou « *Semi Custom* ») qui sont des circuits construits à partir de cellules élémentaires plus ou moins complexes, existant virtuellement sous forme de description logicielle dans une bibliothèque informatique délivrée par le fondeur (sociétés développant elles-mêmes le silicium, le fondant et le commercialisant sur catalogue comme TSMC, Texas Instruments, etc). La conception de circuits analogiques ou numériques est possible, en fonction du contenu de la bibliothèque mise à disposition. La mise en œuvre de ces cellules implique l'utilisation de la panoplie complète des outils CAO et la réalisation physique du composant passe par toutes les étapes technologiques du « process » de fabrication. Les circuits ainsi obtenus présentent des performances élevées [9].

Le flot de conception ASIC numérique est représenté en figure 3.1. La conception débute nécessairement par l'établissement des spécifications du système, dont toutes les fonctionnalités sont décrites, la conception est développée jusqu'à l'étape importante où la fabrication de la puce est réalisée [10].

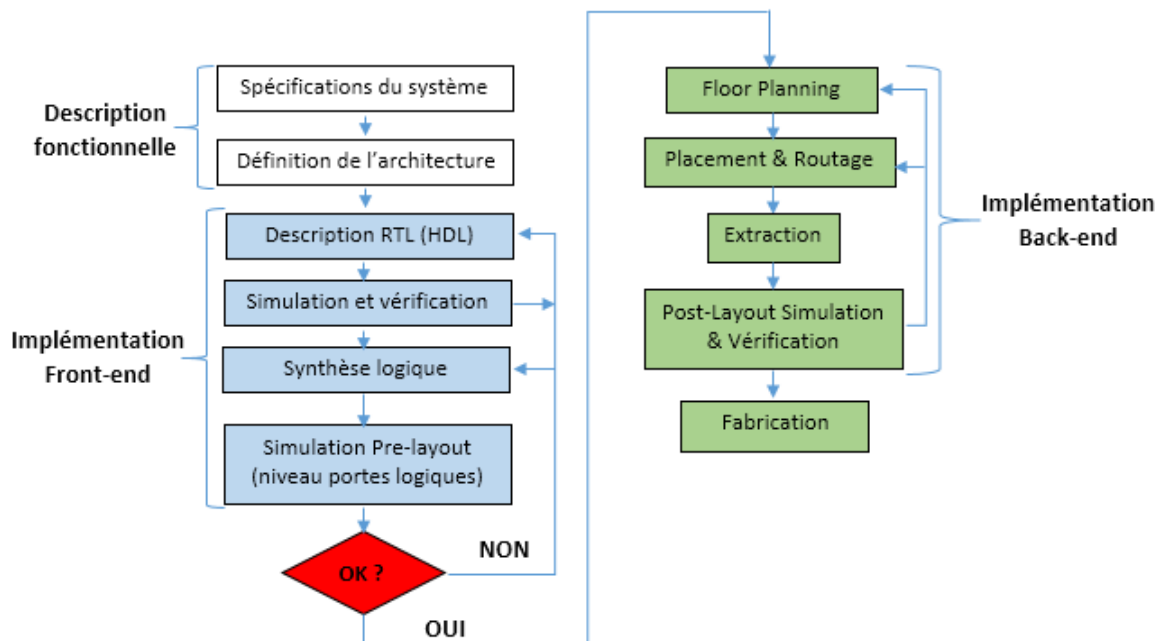


FIGURE 3.1 – Flot de conception des ASICs numériques

Dans notre conception, on va se limiter seulement à l'implémentation Front-end, dans les sections qui suivent, on explicitera chaque étape de cette implémentation.

3.4 Description fonctionnelle

La première étape d'une conception numérique est la capture des spécifications du système et son architecture principale. Dans ce cas de tag RFID, les spécifications fonctionnelles générale peuvent être extraites du standard EPCTM Class-1 Generation-2.

3.4.1 Spécifications du système

Les spécifications clés pour la conception de ce transpondeur RFID UHF, sont [7] :

Pour la liaison montante (interrogateur vers tag) :

- Codage bit : Le codage bit est assuré selon le procédé baptisé PIE (Pulse Interval Encoding) inversé, qui est illustré dans la figure 3.2, dont la durée du « 0 » logique, appelée *Tari* peut être adaptée entre 6,25 et 25 μ s. Le temps de montée, le temps de descente et la largeur de l'impulsion (*PW*) sont identiques pour le « 0 » logique et le « 1 » logique et leur valeurs sont définies dans le protocole.

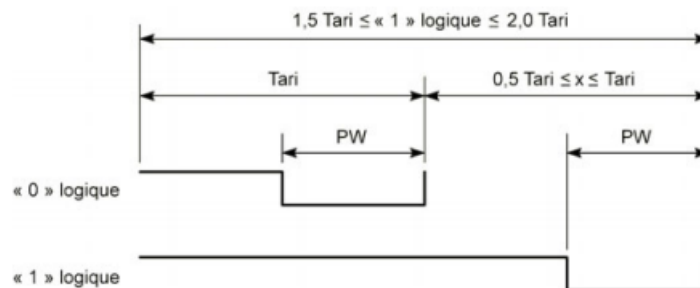


FIGURE 3.2 – Codage bit de type PIE inversé

- Les communications de cette liaison sont toujours précédées par des préambules (*preamble*). La figure 3.3(a) montre un exemple d'un préambule, qui doit toujours précéder une instruction dite *Query* qui est une commande EPC Gen 2 envoyée par l'interrogateur, utilisée pour faire l'inventaire des tags et pour configurer les paramètres de la liaison de retour (Figure 3.4). Le préambule de cette commande contient au début une longueur fixe *delimiter*, un symbole *data-0*, un symbole de calibration de l'interrogateur vers le tag (*RTcal*), et un symbole de calibration du tag vers l'interrogateur (*TRcal*). Ces deux derniers symboles sont utilisés pour définir le débit (*data rate*) auquel les données sont transmises entre l'interrogateur et le tag pour la liaison montante et du tag vers l'interrogateur pour la liaison descendante respectivement. Dans les autres instructions, c'est seulement le symbole (*RTcal*) qui est transmis comme l'indique la figure 3.3(b).

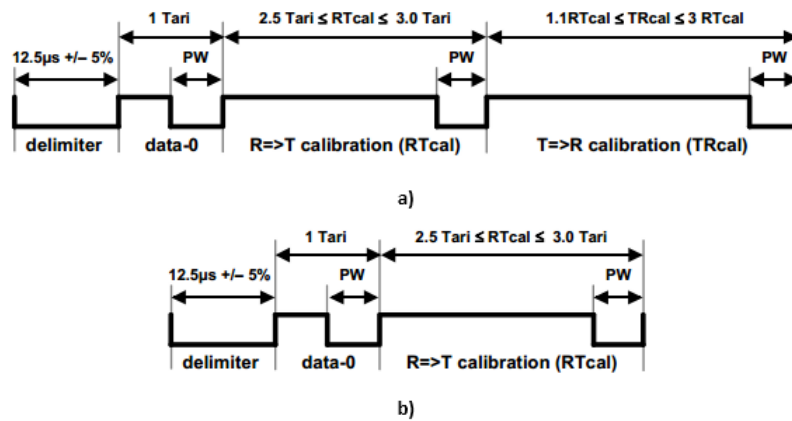


FIGURE 3.3 – Formats des préambules de la liaison montante

La figure 3.4 présente un exemple de codage de la commande *Query* avec le PIE inversé.

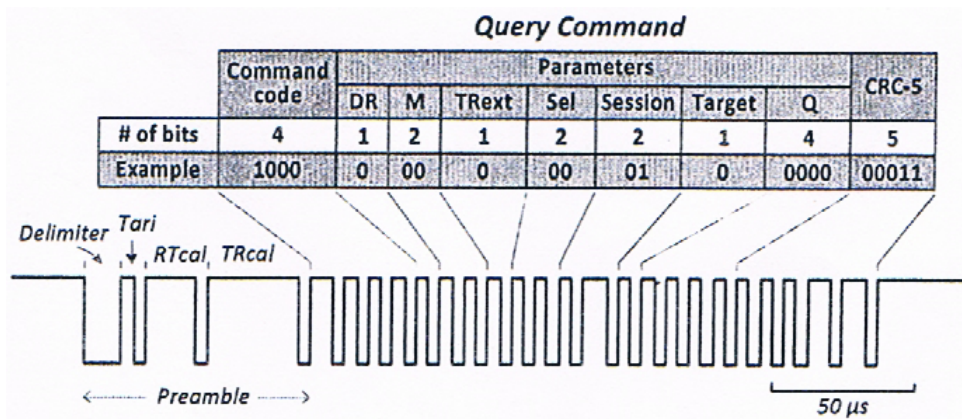


FIGURE 3.4 – Exemple de codage de la commande Query avec le PIE inversé

- Les longueurs de « 0 » logique, « 1 » logique, PW , $Tari$, $TRcal$ et $RTcal$ peuvent être changées dans chaque nouveau inventaire établi par le lecteur, ce qui veut dire que le tag doit être capable de mesurer la variation de la longueur du signal dans une certaine exactitude [11].

Pour la liaison descendante (tag vers interrogateur) :

(celle-ci fonctionne bien évidemment selon le principe de re-rayonnement, back scattering).

- Codage bit : Deux types de codages bit peuvent être utilisés : soit le FM0 (*Biphase space*), soit le codage bit Miller codé sous-porteuse, le choix de codage à utiliser par le tag en phase de réponse est commandé par l'interrogateur. De même pour les transmissions de la liaison descendante doivent être aussi précédées par

des préambules plus des formats bien définis à la fin de chaque transmission pour chacun des deux codages selon les instructions de l'interrogateur, tous ça est détaillé dans le protocole EPCTM Class-1 Generation-2.

La figure 3.5 présente le codage bit de type FM0, et un exemple d'une réponse codée générée par le tag qui est dans ce cas une réponse *RN16*.

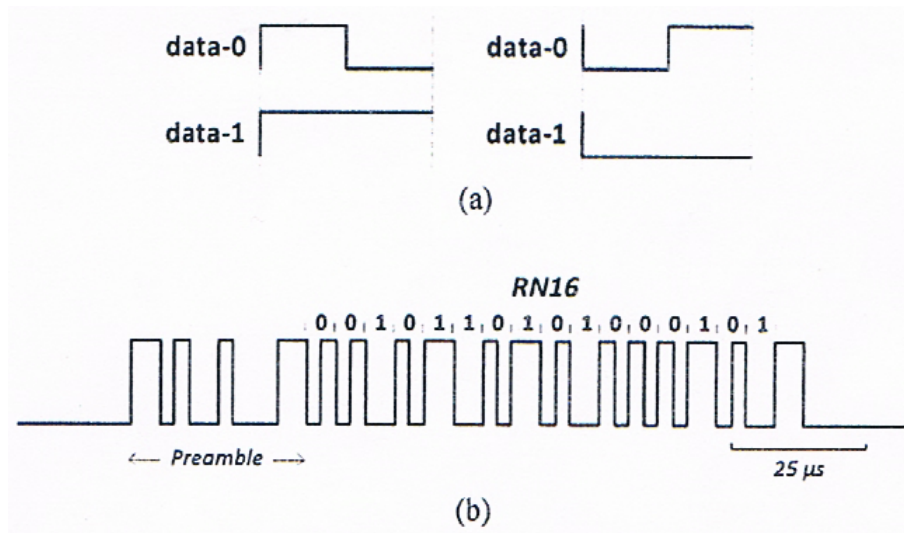


FIGURE 3.5 – Le codage FM0 de la liaison montante : (a) symboles FM0, (b) exemple d'une réponse codée (RN16)

- TR_{cal} et un paramètre nommé Divide Ratio (DR) spécifié dans la commande *Query* sont utilisés pour déterminer la fréquence de la liaison de retour notée BLF (pour Backscatter Link Frequency) comme le montre l'équation (3.1).

$$BLF = \frac{DR}{TR_{cal}} \quad (3.1)$$

Le tag doit encoder les données de la liaison de retour à cette fréquence. L'intervalle de BLF est 40~640 kHz.

L'interrogateur interroge le/les tag(s) en envoyant des commandes et le tag exécute ces commandes et génère des réponses si nécessaire. Les commandes obligatoires (Mandatory commands) que les transpondeurs EPC Gen 2 doivent intégrer sont : *Query*, *Query Adjust*, *QueryRep*, *ACK*, *NAK*, *Req_RN*, *Read*, *Write*, *kill* et *Lock*. Ils doivent aussi intégrer les sept états suivants : *Ready*, *Arbitrate*, *Reply*, *Acknowledged*, *Open*, *Secured* et *Killed*. La Figure 3.6 illustre le flot de communication entre le lecteur et le/les tag(s). Le lecteur émet la commande *Query* et le/les tag(s) répond(ent) par un numéro aléatoire de 16 bits noté *RN16* (pour 16 bit Random Number) et passe(ent) de l'état *Ready* à l'état *Replay*. Après, le lecteur émet la commande *ACK* qui va contenir le même RN16. Le tag

avec le même numéro *RN16* transmet l'information importante c'est à dire son code EPC (Electronic Product Code) et change d'état à *Acknowledged*. Afin d'avoir l'accès au tag, le lecteur émet en premier la commande *Req_RN* qui va contenir toujours le même RN16 pour demander au tag de générer un nouveau numéro de 16 bits. Le tag alors répond par un nouveau mot de 16 bits appelé *Handle*, qui va être utilisé durant le flot suivant qui est l'accès. Après la réception de *Handle*, le lecteur peut émettre des commandes d'accès (Access commands) comme *Read* ou *Write* suivies de *Handle* pour accéder au tag.

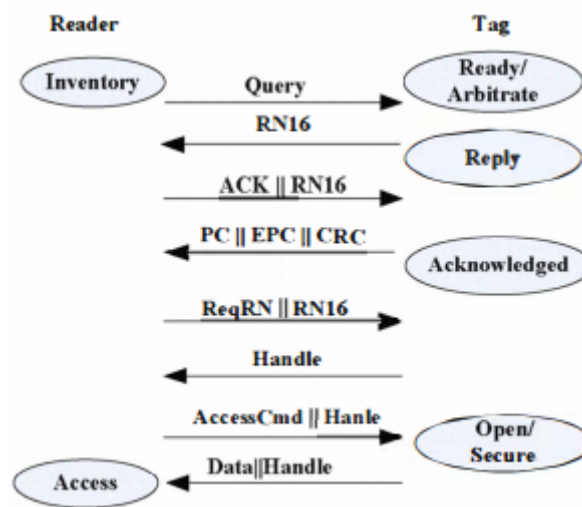


FIGURE 3.6 – Le flot de communication d'après le protocole EPC Gen 2

Pour illustrer ce qu'on vient de dire, La figure 3.7 présente un exemple qui montre la manière d'accéder à un transpondeur et lire son code EPC.

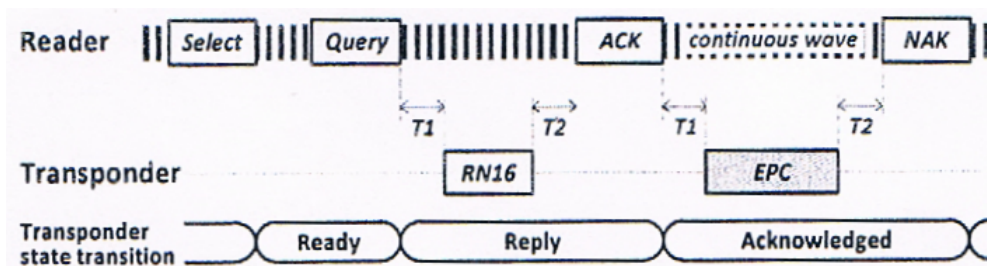


FIGURE 3.7 – Un exemple de communication entre un lecteur et un transpondeur avec la présentation des transitions d'état du transpondeur

3.4.2 Architecture du transpondeur

La figure 3.8 illustre l'architecture du système à implémenter (Top module) qui correspond au bloc numérique du transpondeur RFID UHF. Elle est dérivée à partir des spécifications du protocole EPC Gen2.

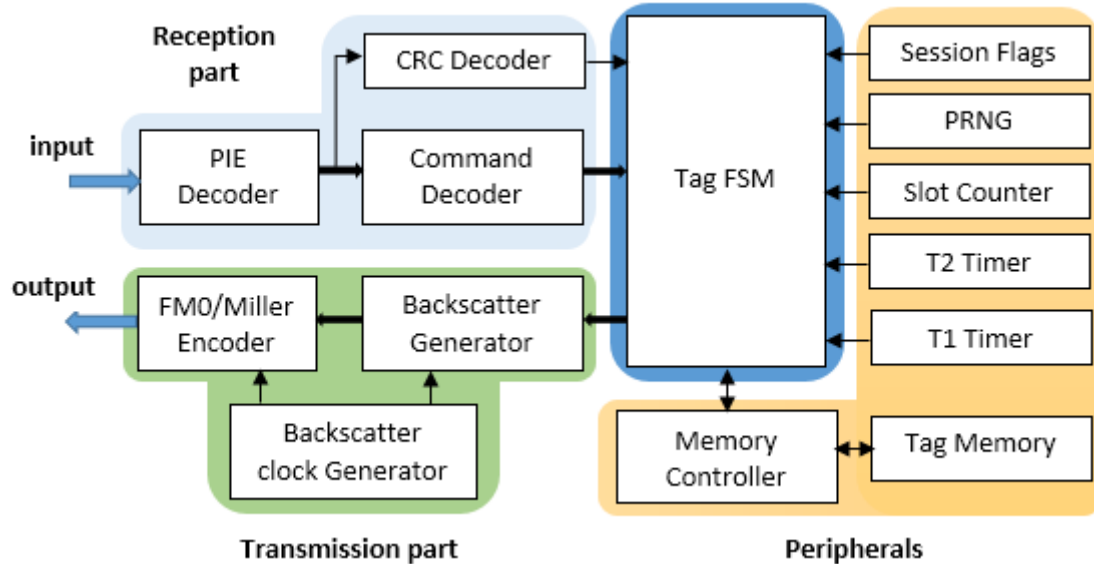


FIGURE 3.8 – Diagramme bloc de la partie numérique d'un tag RFID

Cette architecture est constituée de quatre parties principales : (1) la partie réception (*Reception part*), (2) la machine à états finis du transpondeur (*Tag FSM*), (3) les périphériques (*Peripherals*) et (4) la partie transmission (*Transmission part*), et chaque partie du système est assignée à un/des sous-système(s) (module(s)).

3.4.2.1 La partie réception

Cette partie du transpondeur est responsable de la réception et du décodage des trames. L'entrée du tag (input) est connectée au module décodeur PIE (PIE Decoder), ce module est concerné par la détection des trames et l'extraction de l'information transportée par la trame incluant $RTcal$, $TRcal$, et la donnée numérique qui dépend de la commande transmise par l'interrogateur. Chaque symbole décodé de la trame est ensuite déplacé en série aux modules décodeur des commandes (Command Decoder) et décodeur du CRC (CRC Decoder). Néanmoins, chaque commande reçue est divisée en trois parties : le code de la commande, les paramètres de la commande et le code CRC soit CRC-5 ou CRC-16. Le décodeur des commandes reconnaît la commande reçue et identifie sa longueur afin de la sauvegarder et par conséquent vérifier la bonne réception de la commande entière. C'est là où le décodeur CRC vérifie le code CRC de la commande reçue excepté

pour les commandes qui n'incorporent pas un code CRC le cas où le décodeur CRC reste désactiver.

3.4.2.2 La machine à états finis du transpondeur

Une fois la commande est reçue, elle est traitée par le module FSM (Finite State Machine). Ainsi, ce module constitue le module principale qui contrôle le fonctionnement du transpondeur. Le module FSM est organisé en sept principaux états selon les états décrits dans le standard, La figure 3.9 illustre ces états avec les transitions possibles entre eux. Par conséquent, chaque état principal du FSM contient plusieurs sous-états selon les besoins afin de décrire le fonctionnement du transpondeur visé. Le nombre total des sous-états est de 90, ils diffèrent en nombre d'un état à l'autre. Les détails du contenu de l'état *Ready* sont donnés comme un exemple explicatif dans la Figure 3.9, cet état contient 11 sous-états dans lesquels 4 sous-états (*NewR_0* à *NewR_3*) sont concernés par la gestion de la présence d'une nouvelle tournée d'inventaire (*NewR*) introduite par la commande *Query*.

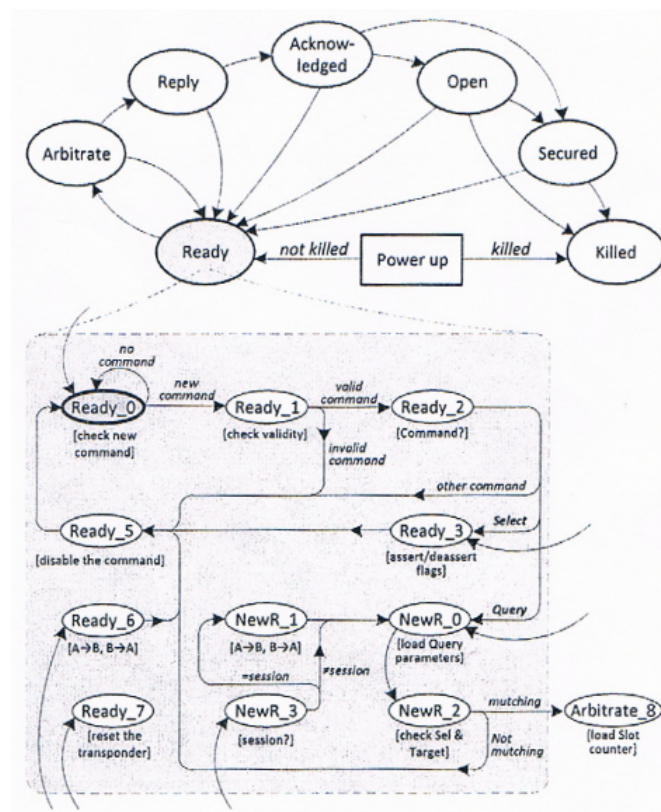


FIGURE 3.9 – Le diagramme de la machine à états du transpondeur

Les états principaux sont codés sur 3 bits tans que les sous-états sont codés sur 5 bits, cela représente le nombre minimum de bits permettant l'encodage de cette machine

d'état selon les spécifications données. Pour bien comprendre cette approche d'encodage, si en prend "Ready_6" comme un des états du module FSM représenté dans la figure 3.9, "Ready" représente l'état du tag et le numéro "6" son sous-état.

Une brève représentation du fonctionnement du module FSM est donnée dans la figure 3.10, la transition entre les états est contrôlée par une multitude des signaux qui ont en totale une longueur de 250 bits. Selon chaque état, le décodage est effectué par une logique combinatoire pour générer les différents signaux qui commandent et contrôlent le fonctionnement du transpondeur.

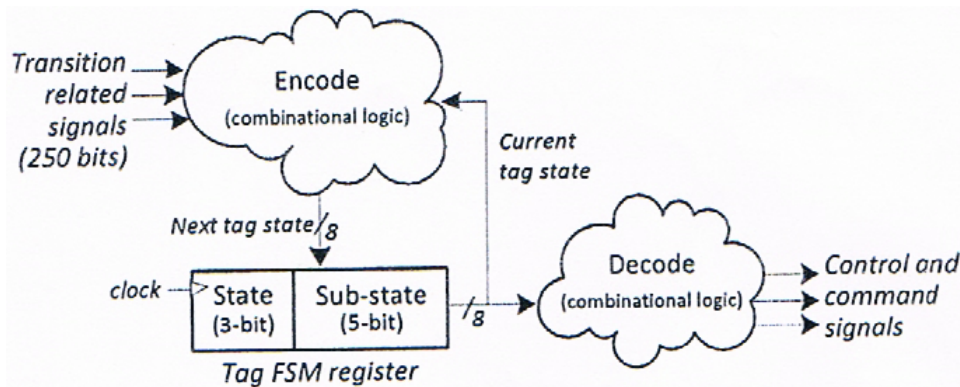


FIGURE 3.10 – Le fonctionnement de la machine à états du transpondeur

3.4.2.3 Les périphériques

Une variété de modules sont utilisés par la machine à états finis afin d'accomplir le fonctionnement du tag, ces modules sont considérés comme périphériques du transpondeur, ils incluent (1) *Session Flags* : contient les sessions du transpondeur des drapeaux inventoriés plus le "Selected flag" (SL flag), (2) *PRNG* : (pour Pseudo-Random Number Generator) qui est un générateur des nombres aléatoires, (3) *Slot Counter* : contient le Slot Counter du transpondeur et ses fonctionnalités selon le protocole, (4) *T1 Timer* : utilisé pour calculer le temps entre la transmission du lecteur la réponse du transpondeur (T1 dans la figure 3.7), (5) *T2 Timer* : utilisé pour calculer le temps entre une réponse du transpondeur et l'accusé de réception du lecteur (T2 dans la figure 3.7), (6) *Memory Controller et Tag Memory* : inclue "la mémoire réservée", "la mémoire EPC" (EPC-96bits), "la mémoire TID" et "la mémoire utilisateur".

3.4.2.4 La partie transmission

Le rôle de cette partie du transpondeur, est de de générer des réponses. Comme la fréquence de la liaison descendante (BLF) varie en fonction du paramètre *TRcal* délivré

par le lecteur (Équation 3.1), le générateur d'horloge (*Backscatter clock Generator*) génère l'horloge nécessaire dans les phases de codage. En outre, *Backscatter Generator* génère en série la réponse du transpondeur pour le codeur FM0/Miller qui est à son tour fournit le préambule de retour et le codage des données (un exemple d'une réponse générée par un tag est donnée dans la figure 3.6(b)).

3.5 Description RTL (HDL)

Les fonctionnalités de l'architecture du bloc digital décrites dans la section 3.3.2 ont été modélisées au niveau transfert de registres (*Register Transfer Level*). Cette modélisation revient à décrire l'implémentation sous forme d'éléments séquentiels (les registres ou bascules) et de combinaisons logiques entre les différentes entrées/sorties des éléments séquentiels et des entrées/sorties primaires du circuit. Cette modélisation est codée à l'aide d'un langage de description matériel (*Hardware Description Language*). Pour notre implémentation, c'est le langage VHDL qui a été utilisé. Il est communément utilisé lors de la conception d'ASICs ou d'autres circuits numériques intégrés. Ses principaux avantages sont sa complétude (utilisation tout au long du flot de conception numérique) et son indépendance par rapport à la cible et au fondeur (cette donnée n'intervient qu'à la fin du flot de conception). Ce dernier point est très important car il implique des notions de réutilisation et de propriété intellectuelle (IP) : un sous-système convenablement écrit en VHDL peut être réutilisé et intégré dans la description d'un autre système [5].

Une remarque importante concernant cette étape c'est que le propre d'une description RTL est d'être automatiquement synthétisable en portes logiques combinatoires (portes ET, OU, multiplexeur, etc.) et séquentiels (comme les bascules D synchrones) issues d'une bibliothèque de cellules standard (*Standard Cell Library*) dont nous invoquerons le sujet dans la section 3.7. Pour cela, le codage RTL en VHDL doit suivre certaines règles précises afin que le code soit dit « synthétisable ». Il est tout à fait possible de décrire une fonctionnalité équivalente en VHDL qui ne soit pas synthétisable. On appelle cela une description comportementale de plus haut niveau que le niveau RTL.

Avant de procéder à l'étape suivante qui est la synthèse (*Synthesis*), on va d'abord exposer dans la section qui suit nos résultats de simulation des tests du code VHDL pour vérifier s'il est en accord avec les spécifications (exigences) mentionnées dans la section 3.4.1.

3.6 Simulation et vérification

Le but de la simulation est de valider les différentes étapes du flot de conception descendant. Un des grands avantages des langages HDL réside dans la possibilité de simuler le comportement des circuits décrits. Outre les entrées-sorties du circuit, la simulation permet d'accéder à l'ensemble des signaux internes du circuit. Un atout incontournable pour déterminer un circuit ! Afin de simuler un composant, il faut créer un banc d'essai (Test Bench) qui instancie ce composant et lui fournir en entrée un ensemble de stimuli.

La figure 3.11 présente le résultat de la simulation d'un Test Bench du circuit décrit en VHDL qui est dans ce cas le Top Module (TagRFID). L'entité en VHDL du Top Module est la suivante :

```
entity TagRFID is
  Port ( nreset      : in  STD_LOGIC;
        clk         : in  STD_LOGIC;
        Tag_input   : in  STD_LOGIC;
        Tag_output  : out STD_LOGIC;
        Tag_state   : out STD_LOGIC_vector(2 downto 0));
end TagRFID;
```

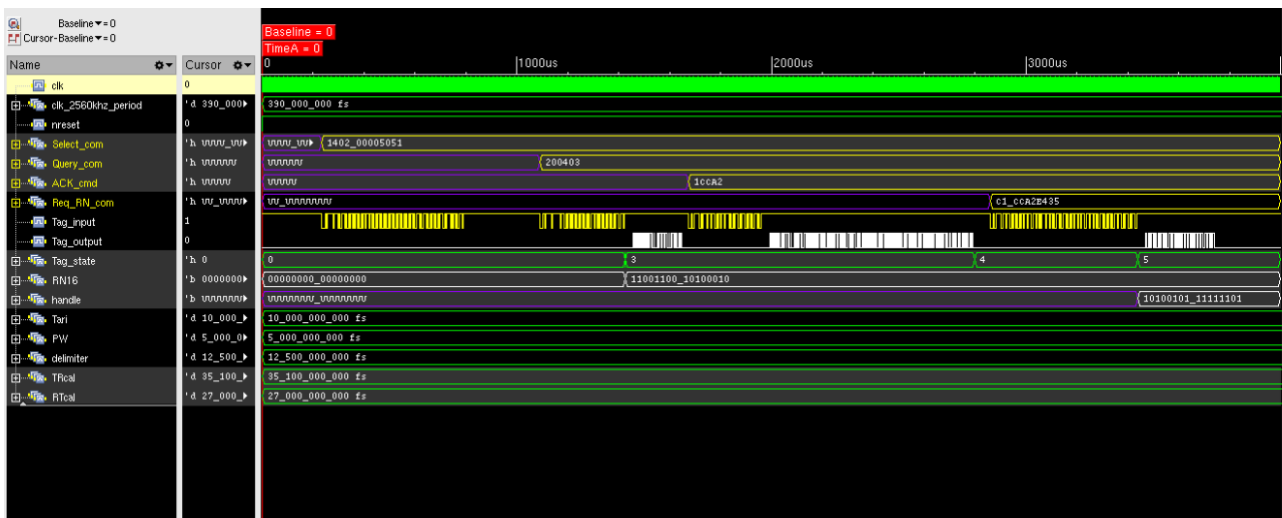


FIGURE 3.11 – Résultat de la simulation comportementale du circuit décrit

Pour vérifier le bon fonctionnement de notre circuit, on a supposé dans notre Test Bench que l'entrée du tag (*Tag_input*) reçoit une série de commandes paramétrées codées en PIE inverse qui sont représentées avec la couleur jaune dans la figure 3.11, ces commande sont *Select*, *Query*, *ACK*, *Req_RN*. Une fréquence d'horloge égale à 2560 kHz ($T = 390$ ns) a été appliquée au port (*clk*), on voit que le circuit décrit a réussi à traiter et répondre avec succès à ces commande selon le flot de communication exigé par le pro-

tocele EPC Gen 2 (revoir au besoin la figure 3.6), ces réponses sont représentées avec la couleur blanche dans la figure 3.11. À titre d'exemple, si on prend la commande *Query* appliquée à l'entrée du circuit (*Tag_input*) normalement à la sortie (*Tag_output*) on doit avoir une réponse *RN16*, un numéro aléatoire de 16 bits, une illustration de cette exemple est donnée dans la figure 3.12.

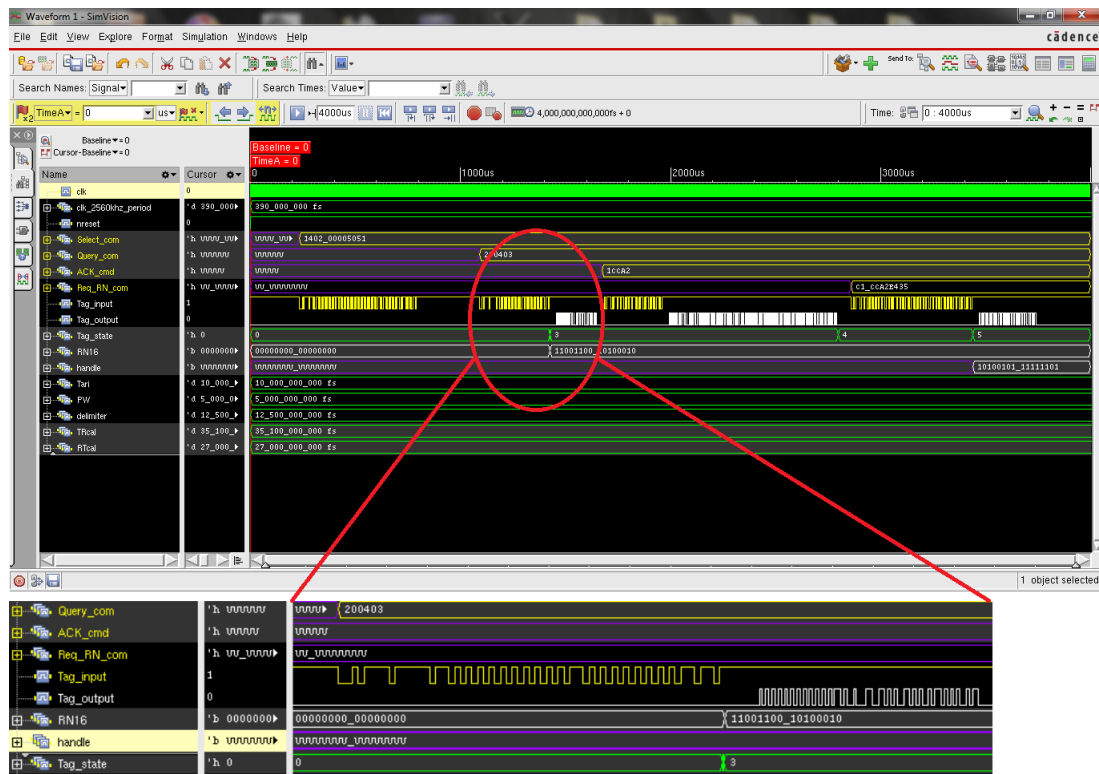


FIGURE 3.12 – La commande Query et la réponse RN16

Ces résultats ont été vérifiés et simulés par les outils de Cadence *NC VHDL*, *NC Elaborator* et *NCsim simulator* déjà présentés dans la section 3.2.

3.7 Synthèse logique

La synthèse est l'étape qui permet de transformer la description RTL du circuit en une description au niveau portes logiques (*Gate netlist*). Au préalable, une bibliothèque cible de cellules standards (Portes logiques comme des portes ET, OU, MUX, etc) doit être disponible.

Une bibliothèque de cellules standards (*Standard Cell Library*) contient la description fonctionnelle ainsi que les caractéristiques physiques de chaque cellule.

Les caractéristiques principales sont :

- Fondateur (ST, TSMC, IBM, ...)

- Longueur minimale d'un transistor (180 nm, 90 nm, 65 nm, 45 nm, ...)
- Type (general purpose, low power)
- Tension de seuil (low VT, standard VT, High VT)
- Tension d'alimentation
- Worst case (lower voltage/ high T)
- Best case (higher voltage / low T)

Pour illustrer ce qu'on vient de dire, la figure 3.13 présente des exemples de cellule standard, et la figure 3.14 illustre les caractéristiques physiques de la cellule SUM.

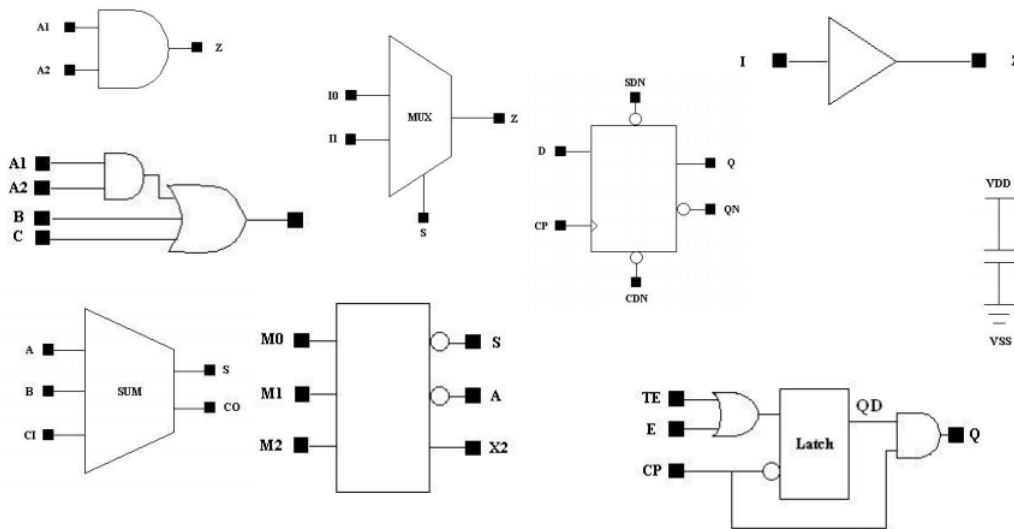


FIGURE 3.13 – Exemples de cellule standard

Pour notre implémentation, on a utilisé une bibliothèque de cellules standards du fondeur TSMC 0.18 μm . L'outil EDA utilisé pour cette phase est *Encounter RTL Compiler Ultra* déjà présenté dans la section 3.2.

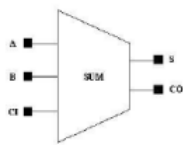
En plus de spécifier une bibliothèque cible de cellules standards, on a fournit également des contraintes de synthèse comme, par exemple :

- la fréquence de fonctionnement du circuit, on a appliqué une fréquence d'horloge de 2,56 MHz ($T = 390$ ns);
- les contraintes de temps de départ et d'arrivée sur les entrées primaires et secondaires du circuit.

Les outils de synthèse actuels travaillent essentiellement sur des circuits digitaux dits « synchrones ». C'est-à-dire que tous les éléments séquentiels (les bascules) sont cadencés par une seule et même horloge. À chaque front d'horloge (généralement montant), les bascules échantillonnent leurs entrées qui se retrouvent généralement recopiées sur leur sortie

Table 1.2 General Information

Item	Content
Process	TSMC 65nm Logic Salicide 1.0V/3.3V 1.0V/2.5V 1.0V/1.8V Design Rule
Cell Numbers	Please refer release note
Metal layers used in cell	METAL1 (METAL2 in ECO) layer
Metal layers for P&R tool	Applicable for 4, 5, 6, 7, 8, and 9 layers application



Truth Table

INPUT			OUTPUT	
A	B	CI	S	CO
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	1
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1

Pin Description

Cell Name	Pin Cap.(pf)			Max Cap.(pf)	
	A	B	CI	CO	S
FA1D0	0.001129	0.001962	0.001084	0.04209	0.04209
FA1D1	0.002208	0.001905	0.002185	0.08399	0.08418
FA1D2	0.002164	0.001903	0.002119	0.1684	0.1684
FA1D4	0.003191	0.002912	0.002097	0.3367	0.3367

Cell Information

Cell Name	Gate Count	Width(um)	Leakage(nW)		
			Min.	Ave.	Max.
FA1D0	7	5.000000	113.744	124.467	133.995
FA1D1	8.5	5.600000	150.09	158.928	167.269
FA1D2	9.5	5.800000	174.979	184.775	194.077
FA1D4	13	8.000000	258.219	275.044	284.244

Propagation Delay(unit:ns)

(Characterization Condition:Process=Fast-Fast,Voltage=0.88v,Temp=0degreeC)

Cell Name	Path	Parameter	Group1	Group2	Group3
			(<0.00224)pf	(0.00224-0.04189)pf	(>0.04189)pf
FA1D1	A to CO	t _{PLH}	0.0645+3.6742*Clload	0.0665+3.0334*Clload	0.0672+2.9983*Clload
		t _{PHL}	0.0709+3.5985*Clload	0.0764+2.0744*Clload	0.0832+1.7853*Clload
	B to CO	t _{PLH}	0.0392+3.6212*Clload	0.0409+3.0378*Clload	0.0419+2.996*Clload
		t _{PHL}	0.0561+2.9773*Clload	0.0598+1.9313*Clload	0.0627+1.7948*Clload
	CI to CO	t _{PLH}	0.0287+3.5909*Clload	0.0305+3.0322*Clload	0.0312+2.9983*Clload
		t _{PHL}	0.0325+3.3258*Clload	0.0372+1.9754*Clload	0.0411+1.7948*Clload
	A to S	t _{PLH}	0.0642+3.6818*Clload	0.0666+2.9294*Clload	0.0673+2.8967*Clload
		t _{PHL}	0.0594+3.2652*Clload	0.064+1.9823*Clload	0.068+1.7971*Clload
	B to S	t _{PLH}	0.06+3.4773*Clload	0.0618+2.9086*Clload	0.062+2.899*Clload
		t _{PHL}	0.0537+3.2576*Clload	0.0583+1.9805*Clload	0.0624+1.7948*Clload
	CI to S	t _{PLH}	0.0296+3.4621*Clload	0.0313+2.9048*Clload	0.0315+2.8943*Clload
		t _{PHL}	0.0425+3.1515*Clload	0.0467+1.9521*Clload	0.0502+1.7948*Clload

Power Consumption (Output Pin Power)(unit:pj)

(Characterization Condition:Process=Fast-Fast,Voltage=0.88v,Temp=0degreeC)

Cell Name	Path	Parameter	Group1	Group2	Group3
			(<0.00112)pf	(0.00112-0.02094)pf	(>0.02094)pf
FA1D0	A to CO	P _{PLH}	0.0022-0.0015*Clload	0.0022+0.0007*Clload	0.0022+0*Clload
		P _{PHL}	0.002+0*Clload	0.002+0.001*Clload	0.002+0.0001*Clload
	B to CO	P _{PLH}	0.0021-0.0005*Clload	0.0021+0.0006*Clload	0.0021-0.0002*Clload
		P _{PHL}	0.0016-0.0071*Clload	0.0016-0.0005*Clload	0.0016+0*Clload
	CI to CO	P _{PLH}	0.0015-0.0015*Clload	0.0015+0.0003*Clload	0.0015-0.0001*Clload
		P _{PHL}	0.0012+0*Clload	0.0012+0.0001*Clload	0.0012-0.0002*Clload
	A to S	P _{PLH}	0.0026+0.0012*Clload	0.0026+0.0013*Clload	0.0026+0.0001*Clload
		P _{PHL}	0.0027+0*Clload	0.0027+0.0008*Clload	0.0027+0.0001*Clload
	B to S	P _{PLH}	0.003+0.06*Clload	0.0031+0.0064*Clload	0.0031+0.0004*Clload
		P _{PHL}	0.0024+0.0015*Clload	0.0024+0.0011*Clload	0.0025-0.0001*Clload
	CI to S	P _{PLH}	0.0017-0.0006*Clload	0.0017+0.0021*Clload	0.0017+0*Clload
		P _{PHL}	0.0015-0.0024*Clload	0.0015+0.0005*Clload	0.0016-0.0002*Clload

FIGURE 3.14 – Les caractéristiques de la cellule SUM

(pour des bascules de type D). Ces sorties sont ensuite traitées par l'unité combinatoire avant d'être re-échantillonnées au coup d'horloge suivant. On dispose donc d'une période d'horloge comme temps de traitement de l'unité combinatoire qui est égale à la somme des délais de traversée des portes incriminées. Éventuellement, il peut y avoir plusieurs domaines d'horloge, regroupant un ensemble d'éléments séquentiels et combinatoires. À l'inverse, dans une conception asynchrone, l'horloge d'une bascule peut très bien être issue de la combinaison logique d'autres éléments séquentiels. Ces types de conception sont plus marginaux car il n'existe pas d'outil d'aide à la conception permettant de s'assurer de façon exhaustive que le circuit fonctionne sans problème dans toutes les conditions d'utilisation.

L'outil *Encounter RTL Compiler Ultra* procède en plusieurs étapes :

- il va d'abord transformer la description RTL en éléments logiques combinatoires et séquentiels génériques (indépendamment de la bibliothèque cible) suivant des algorithmes mathématiques ;
- il va ensuite remplacer les éléments logiques génériques par ceux issus de la bibliothèque cible. Pour cela, il choisit les éléments logiques respectant les contraintes de temps et d'espace données par l'utilisateur. Des calculs d'analyse de délais sont alors réalisés sur tous les chemins logiques du circuit afin de s'assurer qu'ils respectent les contraintes de temps (fréquence de fonctionnement du circuit). Si les résultats ne sont pas concluants, l'outil essaye d'utiliser d'autres portes disponibles dans la bibliothèque pour arriver au résultat souhaité. Il est ainsi courant dans une bibliothèque d'avoir de nombreuses portes réalisant la même fonction logique mais avec des tailles et des sortances différentes ;
- lorsque les contraintes de temps sont remplies, l'outil de synthèse dispose de certaines marges de temps sur certains chemins. Il peut alors remplacer certaines portes par d'autres moins gourmandes en consommation et en taille silicium tout en continuant à respecter les contraintes de temps.

Le résultat de cette étape est un fichier informatique représentant l'instanciation des portes de la bibliothèque cible et leur interconnexion, représentant le circuit électronique (*gate netlist*). Il existe différents formats de ce type de représentation :

- le format Verilog (comme dans notre cas) ;
- le format VHDL ;
- le format EDIF.

Ce fichier constitue le point d'entrée pour le Placement & Routage.

3.8 Résultats de la synthèse

Le code VHDL du circuit a été synthétisé avec succès par *Encounter RTL Compiler Ultra*. La figure 3.15 illustre le circuit synthétisé final (Top Module) sur l'interface graphique de l'outil, on voit bien qu'il est condensé vu le grand nombre de cellules standards utilisées pour synthétiser tous le code HDL.

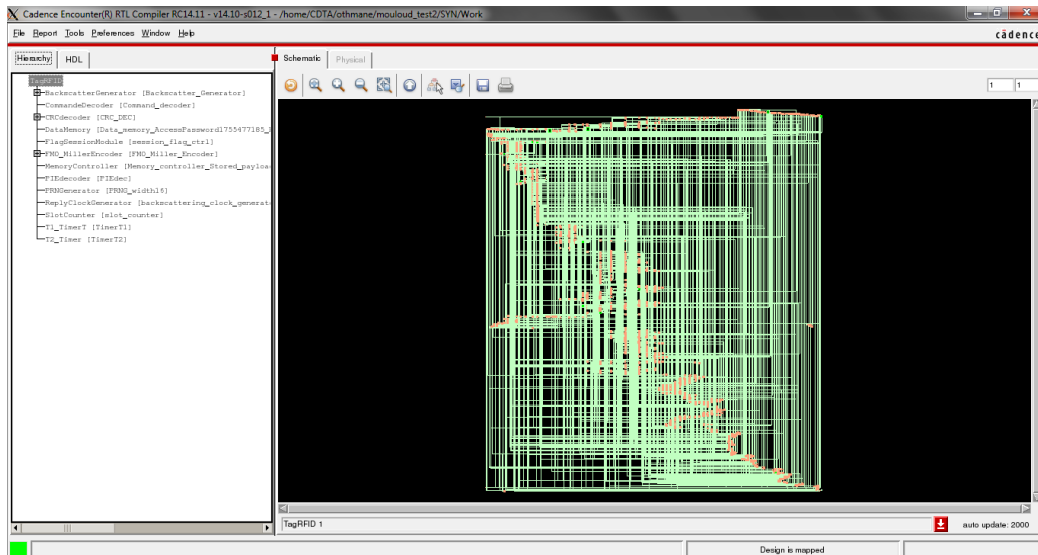


FIGURE 3.15 – La synthèse finale du circuit numérique

La figure 3.16 montre un exemple plus nette la synthèse du module CRCdecoder qui est composé de deux composants (*components*) qui sont CRC5 et CR16.

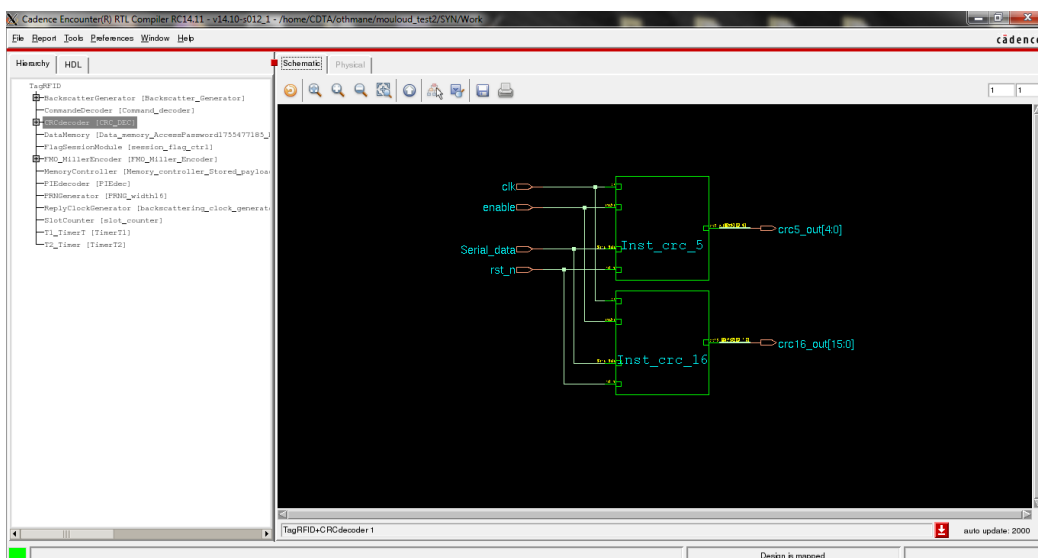


FIGURE 3.16 – La synthèse du module CRCdecoder

CRC 5

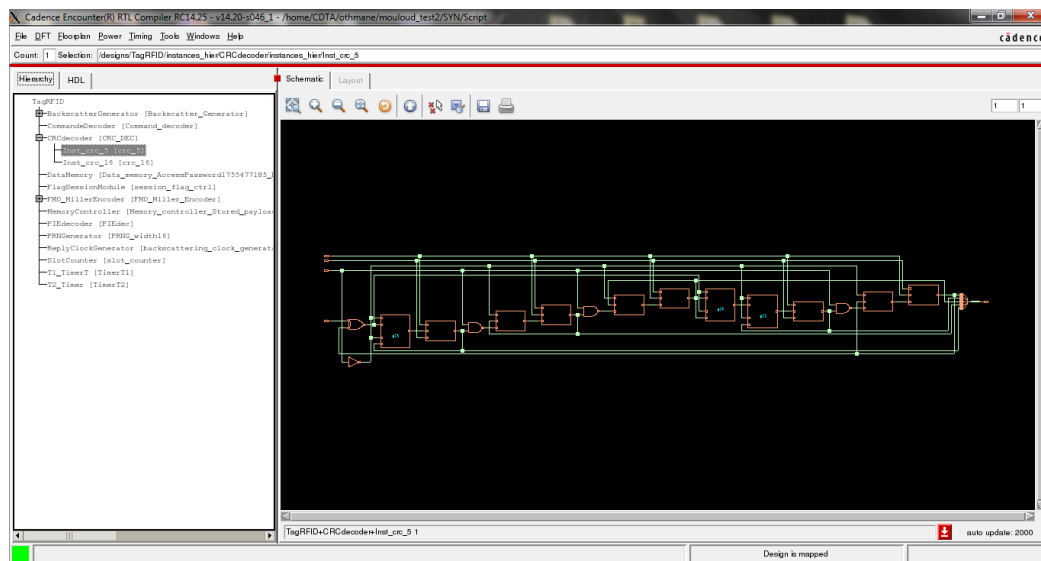


FIGURE 3.17 – La synthèse de la composante CRC5

CRC 16

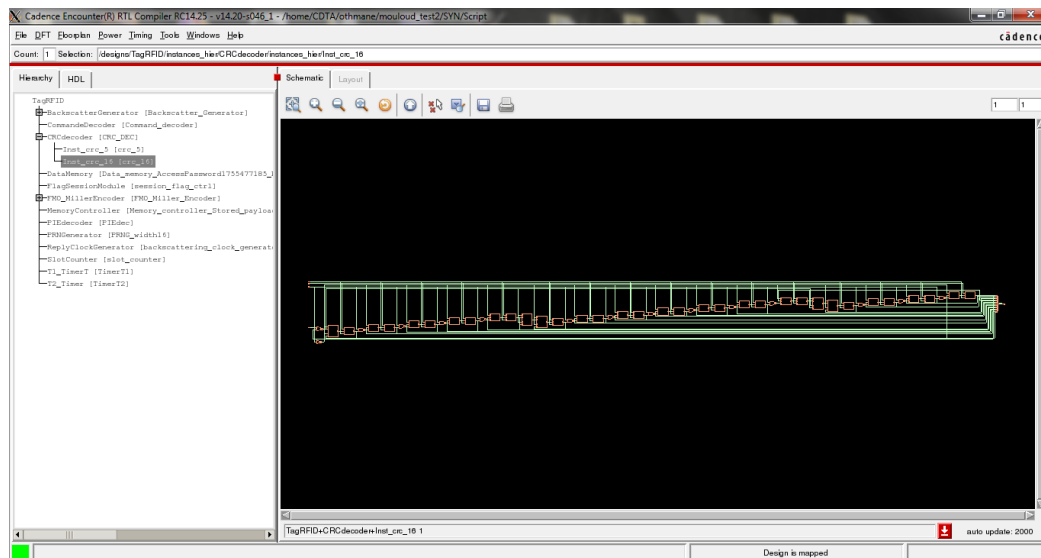


FIGURE 3.18 – La synthèse de la composante CRC16

Le rapport détaillé concernant le nombre de cellules synthétisées ainsi que leurs surfaces respectives de tous les modules du circuit, est présenté dans la figure 3.16. Dans ce design, un total de 3036 cellules ont été synthétisées avec une surface de 87372.

```

=====
Generated by:      Encounter(R) RTL Compiler RC14.11 - v14.10-s012_1
Generated on:     May 03 2016  01:35:47 pm
Module:          TagRFID
Technology libraries:  tcb018gbwp7twc 270
                  tpd018nvw 280a
Operating conditions: WCCOM (balanced_tree)
Wireload mode:   segmented
Area mode:       timing library
=====

```

Instance	Cells	Cell Area	Net Area	Total Area	Wireload
TagRFID	3036	87372	0	87372	ZeroWireload (S)
DataMemory	465	26432	0	26432	ZeroWireload (S)
CommandeDecoder	386	9262	0	9262	ZeroWireload (S)
BackscatterGenerator	183	6340	0	6340	ZeroWireload (S)
CRC16_trans	52	1515	0	1515	ZeroWireload (S)
PIEdecoder	284	6302	0	6302	ZeroWireload (S)
SlotCounter	117	2793	0	2793	ZeroWireload (S)
FMO_MillerEncoder	117	2656	0	2656	ZeroWireload (S)
Miller_module	39	921	0	921	ZeroWireload (S)
FMO_module	9	251	0	251	ZeroWireload (S)
MemoryController	92	2070	0	2070	ZeroWireload (S)
ReplyClockGenerator	111	1910	0	1910	ZeroWireload (S)
T1_TimerT	103	1796	0	1796	ZeroWireload (S)
PRNGenerator	33	1355	0	1355	ZeroWireload (S)
FlagSessionModule	54	1279	0	1279	ZeroWireload (S)
CRCdecoder	29	1225	0	1225	ZeroWireload (S)
Inst_crc_16	20	906	0	906	ZeroWireload (S)
Inst_crc_5	9	320	0	320	ZeroWireload (S)
T2_Timer	24	533	0	533	ZeroWireload (S)

(S) = wireload was automatically selected

FIGURE 3.19 – Le rapport de surface

Une information importante qu'on peut extraire du rapport timing est le chemin critique (*Path Slack*) présenté dans la figure 3.17.

On remarque que le chemin critique est de 364188.5 ps. Tant qu'il est positive, l'outil veut nous dire que notre circuit peut fonctionner avec une fréquence d'horloge plus élevée.

```
=====  
Generated by:      Encounter(R) RTL Compiler RC14.11 - v14.10-s012_1  
Generated on:      May 03 2016  01:35:49 pm  
Module:           TagRFID  
Technology libraries:  tcb018gbwp7twc 270  
                   tpd018nvw 280a  
Operating conditions: WCCOM (balanced_tree)  
Wireload mode:    segmented  
Area mode:        timing library  
=====
```

Timing

Clock Period

clk_in 390000.0

Cost Group	Critical Path Slack	TNS	Violating Paths
default	364188.5	0	0
Total		0	0

FIGURE 3.20 – Le chemin critique

3.9 Conclusion

Dans ce chapitre, nous avons présenté le flot de conception des ASICs numérique en cellules standards. On a réalisé l'implémentation Front End d'un circuit numérique qui intègre les spécifications du protocole EPC Gen2 pour les transpondeurs RFID UHF passifs. On a validé les étapes de cette implémentation par une simulation du code HDL après l'étape de description RTL et avec la génération des rapports les plus importants pour l'étape de synthèse.

On a rencontré des difficultés au niveau de la maîtrise des outils de Cadence, puisque c'est la première fois qu'on travaille sur ce genre d'outils de CAO électronique.

Conclusion générale

Le travail présenté dans ce mémoire aborde l'implémentation Front-end d'un circuit numérique pour les transpondeurs RFID UHF passifs qui intègrent les spécifications du standard EPC Class 1 Generation 2. Cette implémentation fait partie du flot de conception des ASICs numériques en cellule standard.

Le premier chapitre nous avons donné une présentation générale de la technologie RFID. on a abordé le principe de fonctionnement des systèmes RFID, leurs classements, leurs caractéristiques, leurs normalisation et nous avons aussi citer quelques exemples d'applications de la RFID.

Par la suite nous avons exposé les différentes procédures de communication RFID en les orientant vers la RFID UHF décrits dans le protocole de communication EPC Class 1 Generation 2. Nous avons aussi donné la description de l'architecture des tranpondeurs RFID UHF passifs.

Finalement, nous avons présenté une méthodologie de conception des circuits intégrés numérique (ASICs) en cellules standards qui se fait en deux implémentations, Front End et Back End, dans notre conception on s'est arrêté à l'implémentation Front End où nous avons développé la description VHDL, simulation, et synthèse avec succès en utilisant différents outils de cadence.

Ce projet a été très bénéfique, il nous a permis d'enrichir nos connaissances dans le domaine de la RFID. Il nous a donné aussi l'occasion de travailler sur de nouveaux outils de CAO électronique.

Bibliographie

- [1] Klaus FINKENZELLER, *"RFID Handbook : Fundamentals and Applications in Contactless Smart Cards and Radio Frequency Identification and Near-Field Communication"*, John Wiley & Sons, 3rd edition, 2010, 449 p.
- [2] D. POULLET, Y. DARQUENNES, *"RFID : Quelques réflexions introductives à un débat de société"*, Revue du droit des technologies et de l'information, 2006, n°26, pp. 255-258.
- [3] Claude TETELIN, *"Systèmes et techniques RFID"*, Editions Techniques de l'Ingenieur, 10 novembre 2015, 20 p.
- [4] David TIHAY, *"Application de la RFID à la prévention des risques professionnels en entreprises"*, INRS-Hygiène et sécurité du travail, 2012, 25 p.
- [5] Rami KHOURI, *"Modélisation comportementale en VHDL-AMS du lien RF pour la simulation et l'optimisation des systèmes RFID UHF et micro-ondes"*, Thèse de Doctorat, Institut National Polytechnique de Grenoble, 2008, 125 p.
- [6] Dominique PARET, *"RFID en ultra et super hautes fréquences UHF-SHF : Théorie et mise en oeuvre"*, Dunod, 2008.
- [7] EPCTM Radio-Frequency Identity Protocols Class-1 Generation-2 UHF RFID Protocol for Communications at 860 MHz - 960 MHz. Version 1.2.0. May 2008.
- [8] B. Jamali, D. C. Ranasinghe, P. H. Cole, *"Analysis of a UHF RFID CMOS Rectifier Structure and Input Impedance Characteristics"*, Proceedings of SPIE, Brisbane, Australia, 12-14 December 2005.
- [9] Benjamin QUERTIER-DAGORN, *"Système de Filtrage Numérique pour le Corrélateur de l'Interféromètre ALMA"*, Thèse de Doctorat, Université Bordeaux I, 2004.
- [10] Jan M. Rabaey, Anantha Chandrkasan, Borivoje Nikolić, *"Designing complex digital integrated circuits"*, in Digital Integrated Circuits, 2nd edition, USA : Prentice Hall, 2003, ch. 8, sec. 4.
- [11] Adam S.W. Man, et. al., *"Design and Implementation of a Low-power Baseband-system for RFID Tag"*, Circuits and Systems, 2007. ISCAS 2007. IEEE International Symposium on, 2007, pp :1585-1588.