

REPUBLIQUE ALGERIENNES DEMOCRATIQUE ET POPULAIRE

Ministère De L'Enseignement Supérieur Et De La Recherche Scientifique
Université Saad Dahleb
Institut d'Aéronautique de Blida (I A B)

2004 7

Mémoire de fin d'étude pour l'obtention du diplôme
des études universitaire appliqué
(D.E.U.A) aéronautique
Option : Avionique



2004 7

THEME

ETUDE DE L'ARINC 429
ET LA REALISATION D'UN
MODULE DE CONVERSION
**BINAIRE/ARINC –
ARINC/BINAIRE**



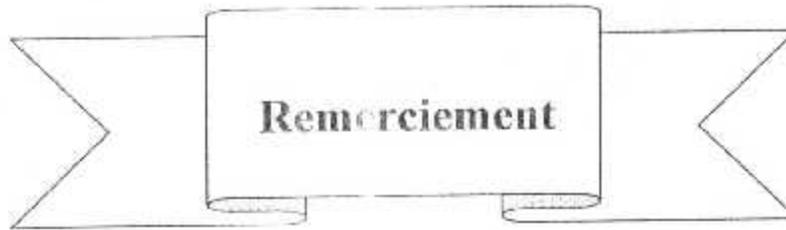
Encadré par :
Mr. ZEMOURI ISMAIL.
Mr. BEN OUARED.

Présenté par :
BELLOUTI HAMZA.



2003-2004

2004 7



Remerciement



J'exprime mes vifs remerciements et ma reconnaissance à tout ceux qui ont assistés de prés ou de loin à la réalisation de ce module.

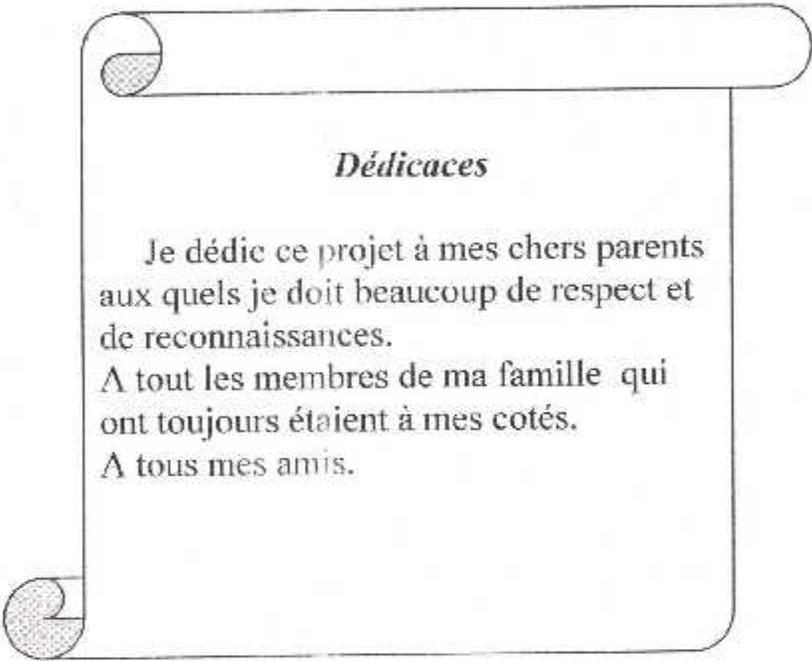
Je tiens à remercier le promoteur monsieur ZEMOURI ISMAIL et la co-promotrice Mlle TAREB RAZIKA qui m'ont énormément aidé et avec lesquels j'ai beaucoup appris durant le stage; comme je remercie le co-promoteur Monsieur BEN OUARED, qui m'a conseillé et guidé.

Je remercie aussi le personnel de l'atelier Radio qui mon beaucoup aidé pour finaliser mon projet ; en particulier Mr MESTFAOUI ALI, ZOHRA, ABDEL GHANI, ABDEL KARIME, AHMED, HALIME.

Je remercie également mes parents pour leur soutien moral et financier durant les années d'études.

Je remercie également mes frères RAFIK , IBRAHIM, ma sœur ATIKA, ma belle sœur MANYA sans oublier NASSIMA et les deux petites MANEL et MARIA.

Je remercie aussi, fortement les amis YOUNES, ISLAM, ADEL,BILAL,SOFIANE , FARID,SID ALI, IMEN, IHSEN, AMEL,AMINA , SABRINA, FERIAL, TOUFIK, YAZID, tous mes amis de DAR EL-GHARNATIA ainsi que les enseignants de l'Institut d'Aéronautique de Blida.



Dédicaces

Je dédie ce projet à mes chers parents
aux quels je doit beaucoup de respect et
de reconnaissances.

A tout les membres de ma famille qui
ont toujours étaient à mes cotés.

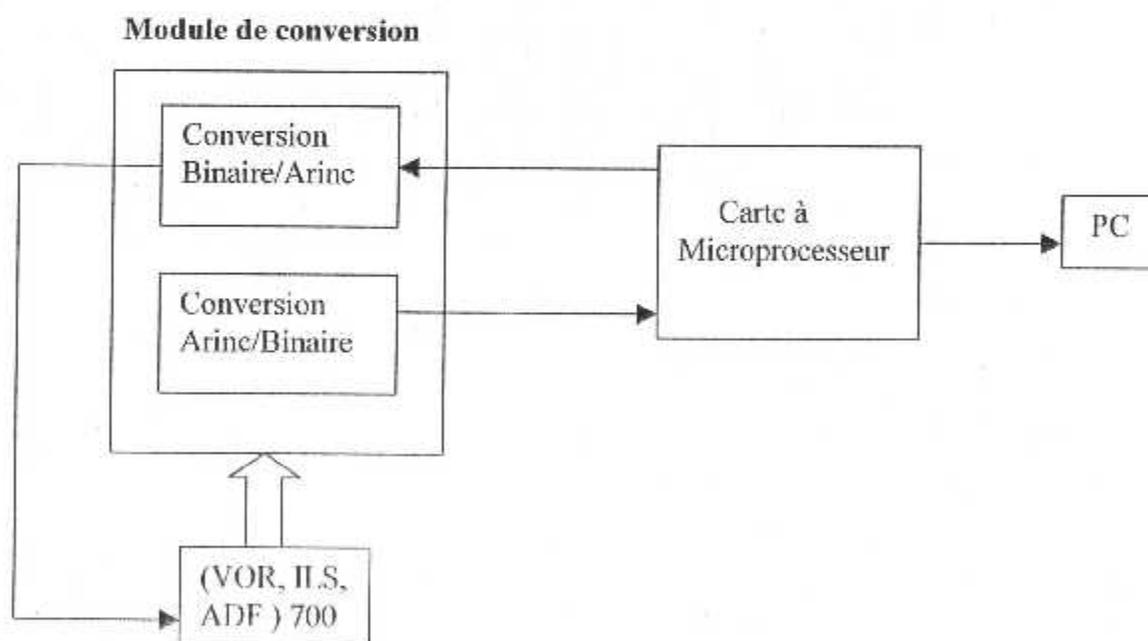
A tous mes amis.

Résumé du projet

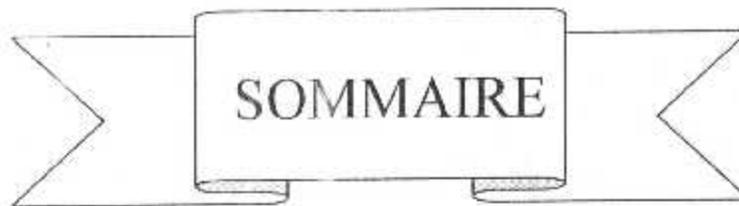
L'objectif de ce projet est l'étude de l'Arinc 429 et la réalisation d'un module de conversion Binaire/Arinc-Arinc/Binaire

Ce module peut être dessiné pour la réparation des cartes entrée/sortie équipant les accessoires génération 700 (VOR, ILS, ADF) de l'A310 et le B767.

Systeme à réaliser :



Le module de conversion va servir de liaison entre un équipement avionique et une carte à microprocesseur commandé par un PC .



Introduction1

Chapitre I : les systèmes de navigation

Introduction.....2

1. Principaux systèmes de navigation sol (VOR, ILS, ADF).....

2. Présentation de module de navigation

2-1 schémas synoptique du module VOR.....

 a. Principe de fonctionnement

 b. Les différents étage constituant le module.....

2-2 schémas synoptique du module ILS.....

 c. Principe de fonctionnement

 d. Les différents étage constituant le module.....

2-3 schémas synoptique du module ADF.....

 e. Principe de fonctionnement

Conclusion.....

Les différents étage constituant le module.....6

Chapitre II :Généralité sur la transmission numérique

Introduction.....11

1. transmission parallèle.....

2. transmission série.....

3. les éléments nécessaire pour la transmission de donnée.....

 • schémas synoptique..... 12

 • l'horloge.....

 • la synchronisation

 • la donnée.....

4. les bus avionique

5. les protocoles d'arbitrage.....14

conclusion.....18

chapitre III : Etude du protocole de transmission ARINC429

Introduction.....19

1. Le but

2. Spécification de l'arinc429.....

3. Description général.....20

 • Développement de bus de donnée.....21

 • Philosophie de base de la transmission DIIS.....

4. Utilisation de l'arinc429.....22

| | |
|--|----|
| 5. caractéristique de la transmission des données par le bus arinc429..... | |
| 5-1 support physique..... | |
| 5-2 tolérance sur les niveaux de tension..... | 23 |
| 5-3 Tolérance sur la période du signal de sortie | 24 |
| 5-4 Format du mot ARINC429..... | 25 |
| • Etiquette..... | 26 |
| • SDI..... | 28 |
| • La donnée..... | 29 |
| • SSM..... | 30 |
| • Le bit de parité..... | 32 |

Chapitre IV : Etude du module de conversion Binaire/Arinc- Arinc/Binaire

| | |
|---|----|
| 1.Schémas synoptique du module..... | 33 |
| 2.Schémas synoptique détaillé..... | |
| 2.1 l'alimentation stabilisée | |
| 2-1-1 le schémas synoptique de l'alimentation..... | |
| • le transformateur..... | |
| • le redressement | 34 |
| • le filtrage..... | 35 |
| • la régulation..... | |
| 2-1-2 le schémas électrique de l'alimentation stabilisée..... | 36 |
| 2.2 la carte de conversion binaire / arinc..... | 37 |
| 2-2-1 le schémas synoptique de la carte de conversion | |
| • génération de l'information..... | |
| • la remise à zéro..... | |
| • la synchronisation..... | 38 |
| • la conversion Binaire/Arinc..... | |
| a- fonctionnement de l'amplificateur différentiateur..... | |
| b- fonctionnement du push-pull classe B | 39 |
| 2-2-2 le schémas électrique de la carte de conversion..... | 41 |
| 2.3 la carte de conversion arinc / binaire..... | 43 |
| 2-3-1 le schémas synoptique de la carte de conversion..... | |
| • la conversion d'un signal de trois états à un signal à deux états | |
| 2-3-2 le schémas électrique de la carte de conversion..... | 43 |

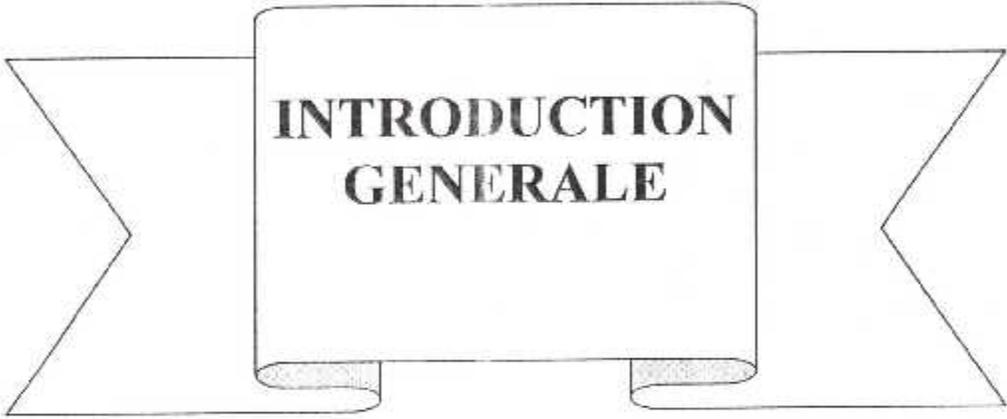
Chapitre V : Réalisation, Test et procédure de mise au point

| | |
|---|----|
| 1. une vue globale du module..... | 46 |
| 2. la face avant du module | |
| 3. la face interne du module..... | 47 |
| 4. les circuits imprimés des trois cartes | 48 |
| 5. les chronogrammes obtenue..... | 54 |
| 5-1 la carte de conversion binaire/arinc..... | |
| 5-2 la carte de conversion arinc/binaire..... | 55 |

| | |
|---------------------------------|----|
| 6. les bilans de puissance..... | 56 |
| 7. Test du circuit..... | 59 |

Conclusion générale.....60

- Annexes.....
- Bibliographie.....



**INTRODUCTION
GENERALE**

INTRODUCTION

Les systèmes de commande d'un avion ont beaucoup évolué au cours du temps.

Des commandes presque toutes mécaniques, nous sommes arrivées à des systèmes entièrement électroniques, Mais la gestion des transmissions sur les bus reliant ces systèmes électroniques en aussi beaucoup changé, Les premiers bus avioniques étaient complètement spécifiques à l'aéronautique pour cela on a conçu des bus plus récents qui transpose des normes déjà existantes dans l'industrie, Cela à pour principal effet de réduire les coûts d'étude et de mise au point de ces standards.

Le but de mon projet est l'étude des bus avioniques actuellement utilisés dans l'aéronautique.

Dans les années 1950 et 1960, les systèmes électroniques utilisés dans les avions étaient simples, La connexion entre les systèmes était réduite au minimum car elle était en général complexe et coûteuses à mettre en œuvre. La majorité des gestions de commandes était donc mécanique. Depuis les années 70, les applications informatiques dans l'avionique se sont multipliées, d'où la nécessité de développer des bus avioniques capables de relier les différents systèmes et de gérer les transmissions. L'accroissement rapide des fonctions, de la taille et de la complexité des systèmes avioniques à conduit à la standardisation des bus afin d'en réduire le coût et le temps de développement.

Ces bus peuvent se différencier par leur nature physique ou leurs gestion du protocoles. La transmission entre les différents systèmes (transmission parallèle) n'est pas toujours aisée, de plus ces instruments sont peu économiques et encombrants.

C'est pour quoi, les constructeurs ont jugé utile d'avoir recours à l'autre type de gestion de transmission.

Cette dernière présente les avantages suivant : économie, Evite l'encombrements, fiabilité et facilite la transmission entre les différents équipements en aéronautique, dans le but de standardisé les matériels et équipements aéronautiques.

Les systèmes de transmission série se font selon une norme dite (ARINC 429), a cet effet la nouvelle génération d'avions utilise cette dernière technique.

Mon travail consiste à étudier la norme ARINC429 et la réalisation d'un module de conversion Arinc - Binaire/ Binaire – Arinc, pour être exploité par d'autre systèmes d'exploitation.

J'ai divisé mon travail en plusieurs chapitre :

Introduction générale

- Chapitre I : Les systèmes de navigation
- Chapitre II : Généralité sur la transmission numérique
- Chapitre III : Etude du protocole de transmission Arinc429
- Chapitre IV : Etude et réalisation du module de conversion
- Chapitre V : Test et procédure de mise au point du module

Conclusion générale

Chapitre I : Les systèmes de navigation



Introduction :

Se déplacer en avion ne se fait pas sans danger et risques, ceci a conduit au développement du transport aérien qui ne cessait de se moderniser grâce aux effort considérable des constructeurs pour réduire les risques liés au vol, de même avec la saturation du ciel l'obtention d'un plan de vol devient de plus en plus difficile ce qui a conduit à développé des systèmes de navigation aussi sur et précis que possible pour respecter un trajet choisie et autorisé au préalable va l'acquisition (OACI).

Trouver son chemin et rejoindre sa destination dans de meilleures condition à finalement été possible grâce à des systèmes de navigation évolués et des équipements de bord assez conséquent.

Le principe de ces systèmes de navigation consiste à trouver la position de l'avion par rapport à un repère fixe (Nord magnétique ou une station ...)

1. Principaux systèmes de navigation sol :

Des équipements sophistiqué ont étaient développer au sol et à bord de l'avion afin de permettre le décollage, le vol en croisière et l'atterrissage en toute sécurité ces systèmes de navigation son le VOR, ILS et l'ADF

1-1 présentation du VOR :

le VOR (VHF Omni Rang) est un système d'aide à la navigation petite et moyenne distance, le but du VOR est de fournir une information de QDR (relèvement magnétique de l'avion par la station) grâce à une station d'émission sol et ceci dans toutes les directions.

Le VOR fonctionne dans la gamme [108-118MHZ] et la précision est de l'ordre de 5°

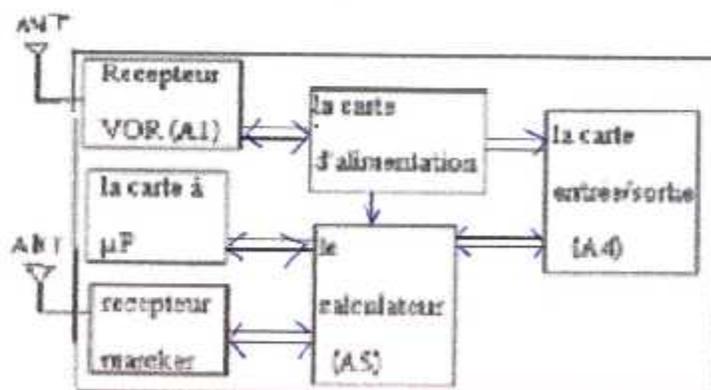


fig.1.1 . schéma synoptique du VOR

D'après le schémas synoptique en voie que le module VOR est constitué de plusieurs carte, je peut site :

- le récepteur VOR(A1) qui permet de recevoir les fréquence a travers les deux antennes
- la carte d'alimentation (A8) convertit la puissance d'entrée 115Vac,400HZ par les circuits internes pour avoir les tensions requise pour alimenté les autre cartes .
- une carte a base de microprocesseur , de ROM et de RAM pour effectué les calculs et les sauvegardé
- la carte entrée /sortie (A4) fournit des informations au reste du VOR
la il va convertire ces information en un format ARINC pour les envoyer à d'autre interfaces

1-3 Principe de fonctionnement :

Le VOR(VHF Omni range) est un système d'aide à la navigation petite et moyenne distance, le but du VOR est de fournir une information du QDR grâce à une station d'émission sol et ceci dans toutes les directions

Le VOR permet de suivre une route qq. passant par la station grâce à une installation de bord qui comprend .

- Une chaîne manuelle fournissant une information d'écart par rapport à la route sélectionné
- Une chaîne automatique donnant une information de QDR \pm 180 ° assimilée à un QDM .

La fréquence de travaille : le VOR fonctionne dans la gamme [108-118 M Hz]

La précision d'emploi est de l'ordre de 1°.

2-1 présentation ILS :

ILS est un système d'atterrissage au instrument par visibilité réduite, il permet de respecter un plan de descente aboutissants à une piste.

Les information fournit par ce systèmes sont :

- une information d'écart latérale par rapport à un plan verticale (localizer)
- une information d'écart verticale par rapport à un plan oblique (Glide-path)
- une information discontinue de distance par rapport aux seille de piste (Marcker)

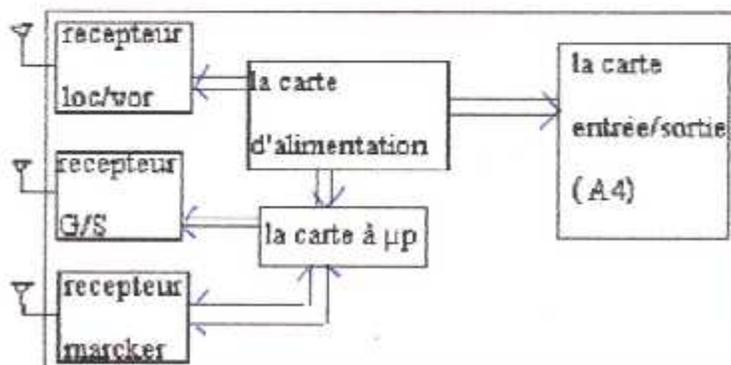


fig. 1.2 schéma synoptique de l'ILS

D'après le schémas synoptique en voie que le module ILS est constitué de plusieurs carte, je peut site :

- le récepteur qui permet de recevoir les fréquence a travers les antennes
- la carte d'alimentation (A8) convertit la puissance d'entrée 115Vac, 400Hz par les circuits internes pour avoir les tensions requise pour alimenté les autre cartes .
- une carte a base de microprocesseur , de ROM et de RAM pour effectués les calculés et les sauvegardé
- la carte entrée /sortie (A4) fournit des informations au carte de l'ILS et puis il va convertire ces information en un format ARINC pour les envoyer à d'autre interfaces

2-3 principe de fonctionnement

le localizer travail dans la gamme 108MHZ à 112MHZ suivie d'un ensemble d'antène situé à 300m derrière la piste, il rayonne une porteuse VHF modulé en amplitude avec deux fréquences de bases sur l'axe de la piste, il y'a légalité des deux modulation. un appareillage de bord va mesurer les amplitude des deux modulation et permètra de localiser la position de l'avion par rapport à la piste.

Le glide -path est un émetteur UHF(329-335MHZ) d'une porteuse modulé en amplitude à deux fréquence, par comparaison des deux amplitudes l'appareillage de bord va situer l'avion sur le plan verticale de la piste .

Les marcker sont des balises qui émettent un faisceau vertical très étroit. Lorsque l'avion passe dans se faisceau, une lumière clignote de couleur s'allume au tableau de bord et un signal sonore est émis

Ils sont au nombre de trois et suivant leur distance à la piste, l couleur de la lampe qui s'allume est différente, ainsi que le signal sonore qui l'accompagne.

3-1 Présentation de l'ADF

l'ADF (Automatic Directionel Finder) est un instrument de bord qui utilise des radio phares

sont bute est d'obtenir d'une façon permanente et automatique une information de gisement (angle entre l'axe de l'avion et la station)

3-2 Schémas synoptique de l'ADF :

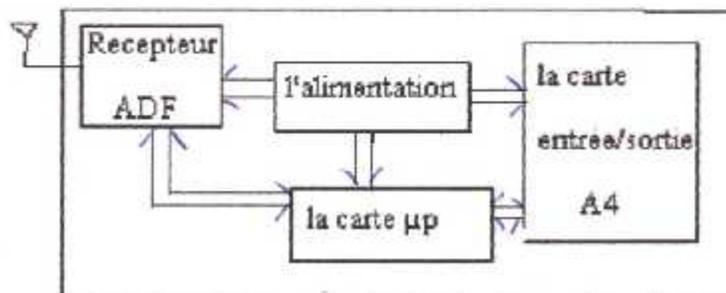


fig. I.3 Schémas synoptique de l'ADF

- la carte d'alimentation (A8) convertit la puissance d'entrée 115Vac,400HZ par les circuits internes pour avoir les tensions requise pour alimenté les autre cartes .
- une carte a base de microprocesseur , de ROM et de RAM pour effectué les calcules et les sauvegardé
- la carte entrée /sortie (A4) fournit des informations au autre carte de l'ADF et puis il va convertire ces information en un format ARINC pour les envoyer à d'autre interfaces.

3-3 principe de fonctionnement :

L'aérien du récepteur est constitué est constitué d'un cadre et d'une antenne omnidirectionnel, ce qui permet d'obtenir pour diagramme de réception une cardioïde qui va être balancé une fréquence de 50 HZ et l'en résulte une modulation d'amplitude à cette fréquence de signal reçus.

Conclusion :

Tout les système électroniques nécessitent une carte d'E/S pour communiquer avec l'environnement extérieur .

Après l'étude qui à été faite en remarque que tout les module (ADF, VOR, ILS) présentent une même carte ou le même étage qui est la carte entrée/ sortie

Appelé aussi la A4 ou la carte ARINC (Voir les schémas qui suivent) .

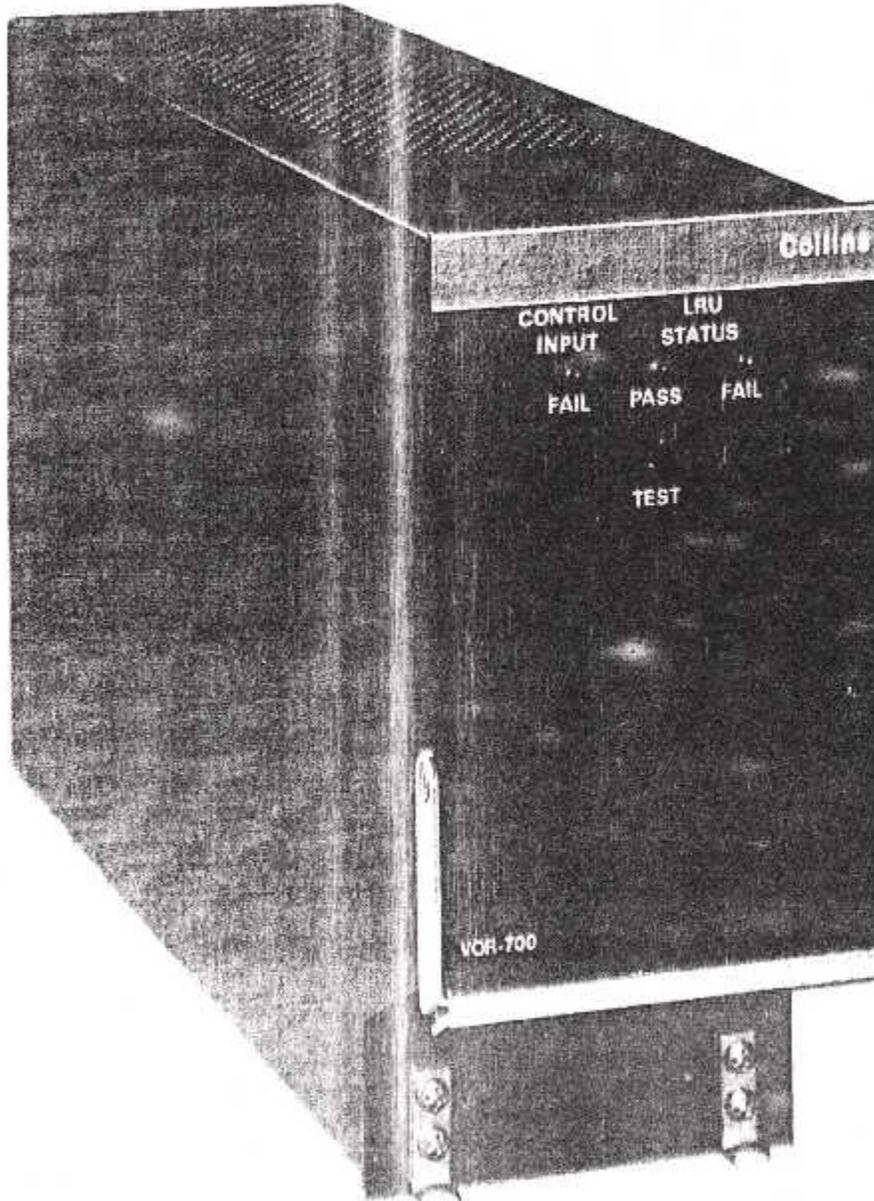
A partir de la génération 700.900, tous les accessoires avionique et leurs boîtes de commandes) qui équipe les avions de ces génération son menu de la carte de conversion Binaire/Arinc et Arinc/Binaire.

Le bute essentiel de ces cartes est de réduire le nombre de lignes de transfert d'information entre ces accessoires avec une bonne fiabilité et l'information sera conservé correctement.

- Les différent module constituant le Vor (Voir les schémas)



5. Frontispiece



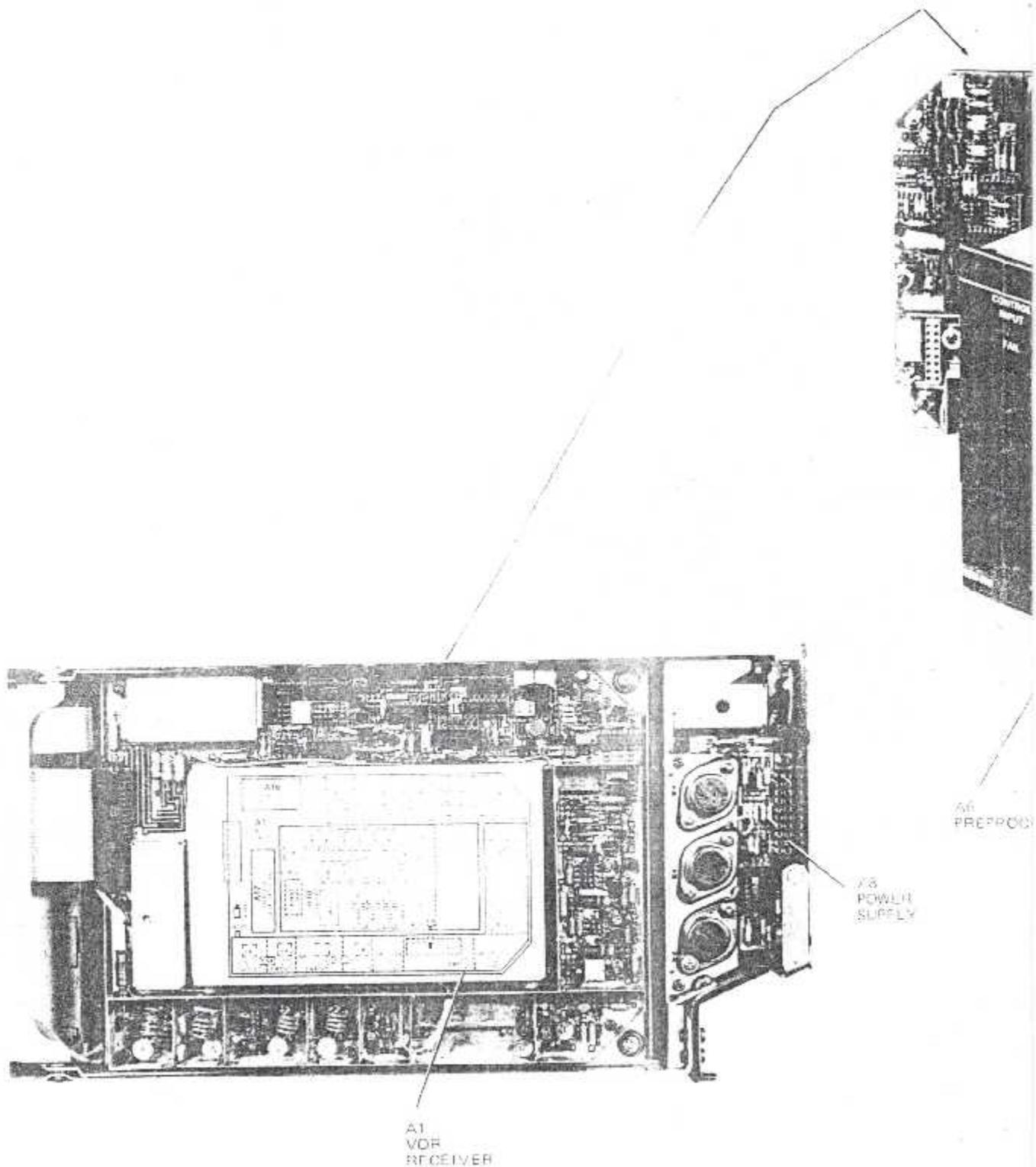
Typical VOR-700 VOR/MB Navigation Receiver
Frontispiece

TOP 6529-217

34-55-70

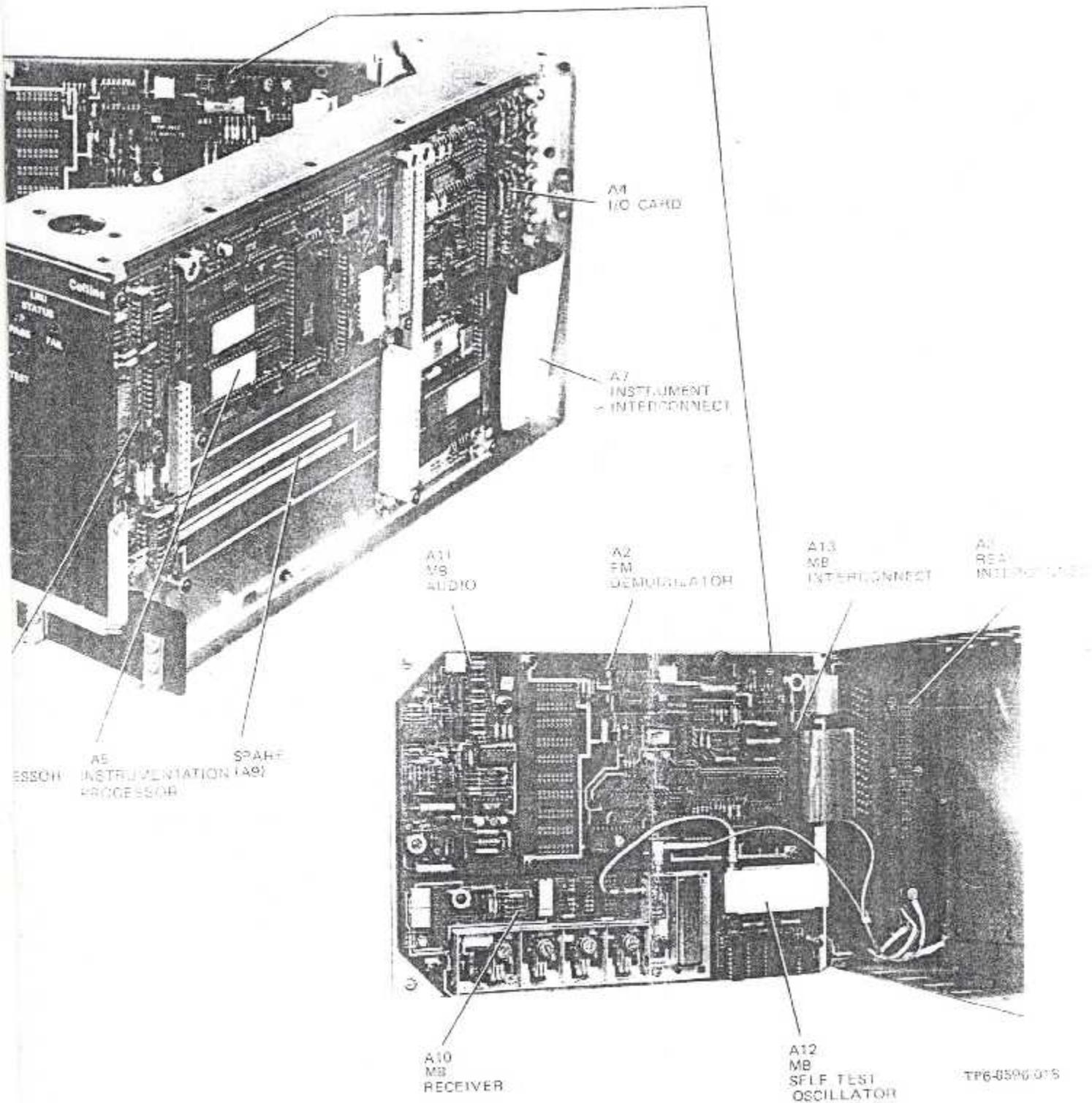
Introduction
Page 12
Feb 1/83

COLLINS AIR TRANSPORT DIVISION
COMPONENT MAINTENANCE MANUAL
VOR-700() VOR/MB Navigation Receiver
PART NO 622-5220



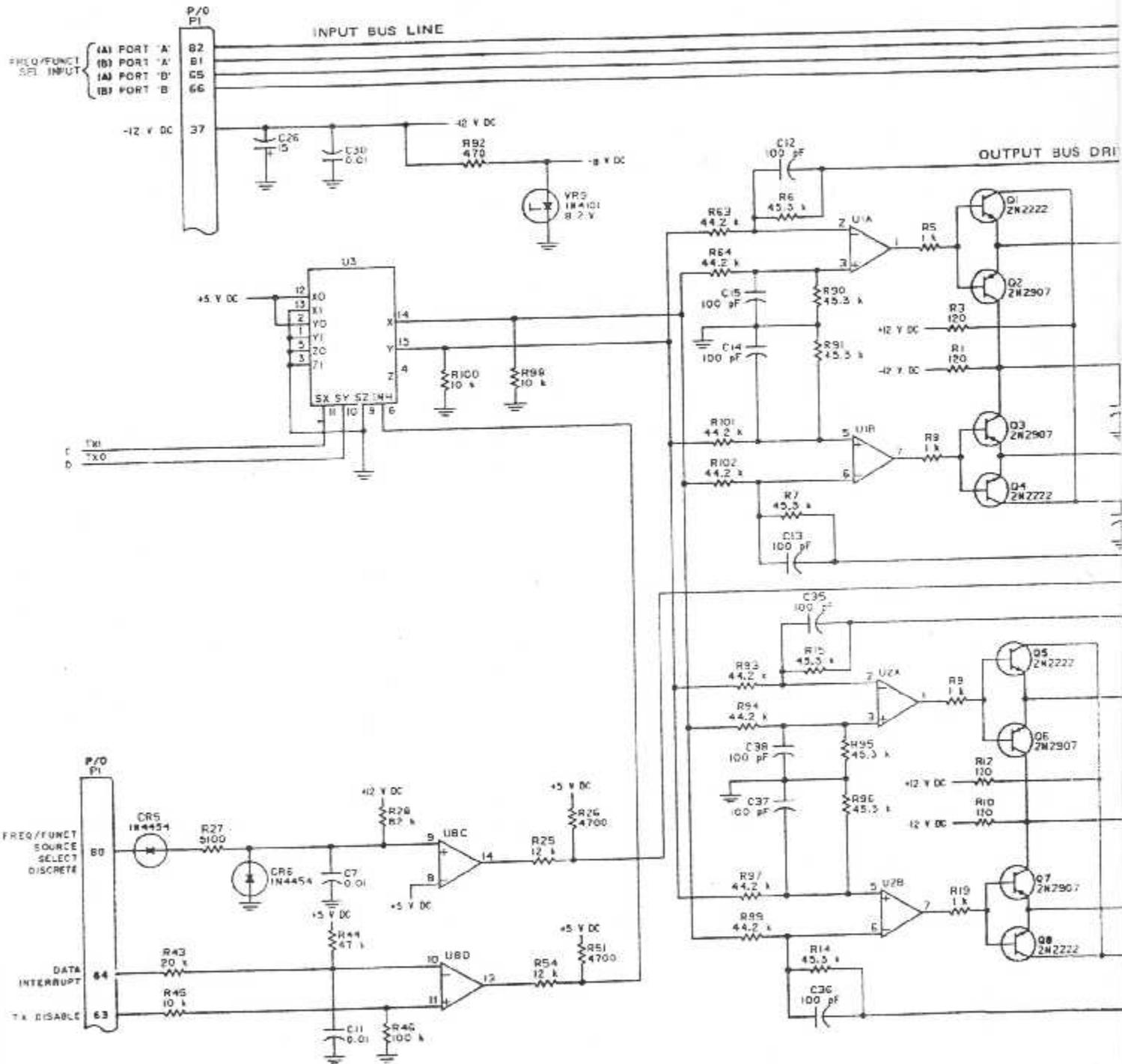
Major Assemblies Locations
Figure 9

34-55-70 Pages 17/18
Oct 30/95



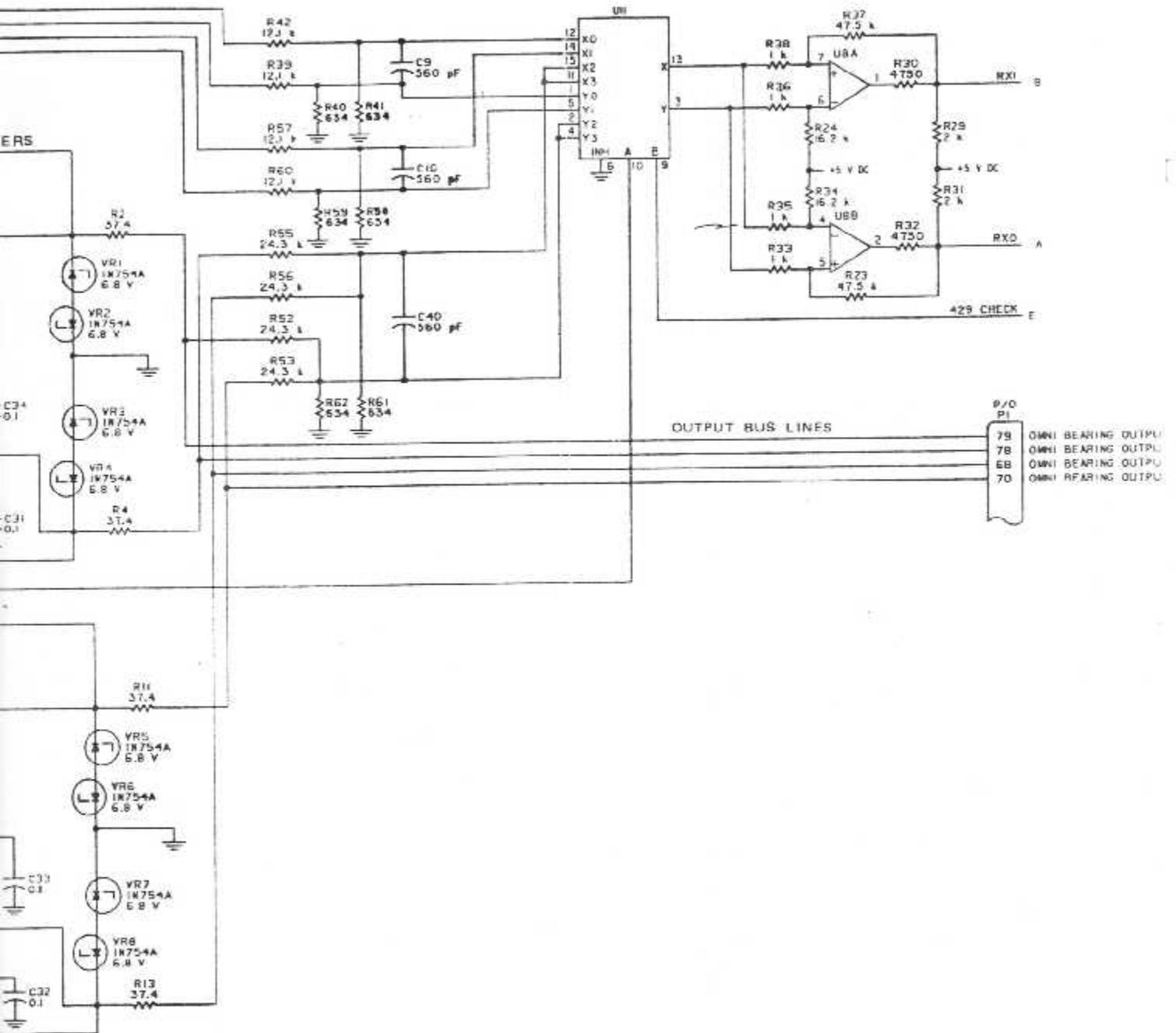
TP6-0596-015

**COLLINS AIR TRANSPORT DIVISION
COMPONENT MAINTENANCE MANUAL
VOR-700() VOR/MB Navigation Receiver
PART NO 622-5220**



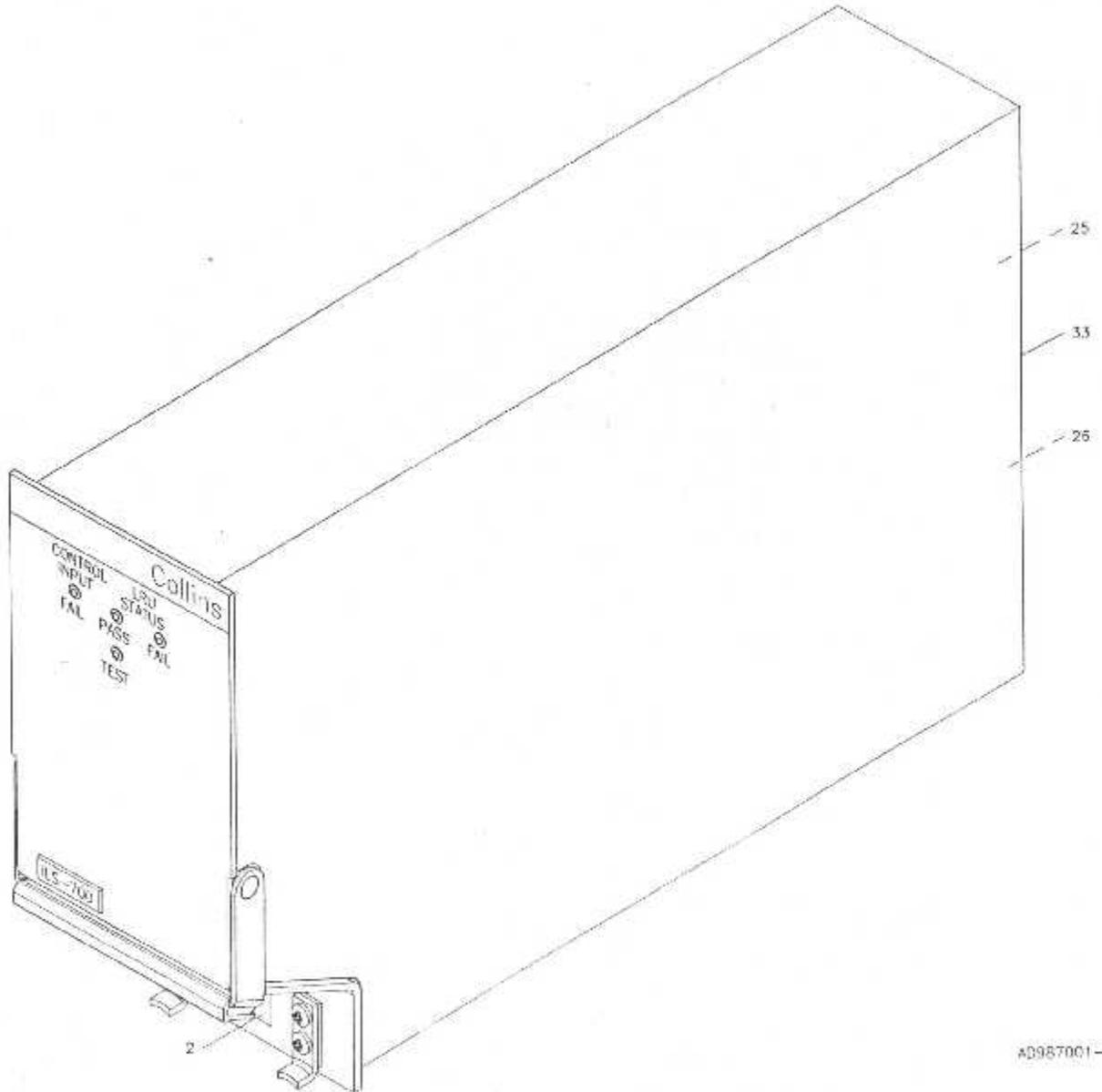
I/O Interface A4 (CPN 646-7646-001, -003), Schematic Diagram
Figure 159 (Sheet 2)

INPUT/OUTPUT MULTIPLEXER



ROCKWELL COLLINS AIR TRANSPORT SYSTEMS
ILLUSTRATED PARTS CATALOG
ILS-700/700A ILS Receiver
PART NO 622-5221

5. Detailed Parts List



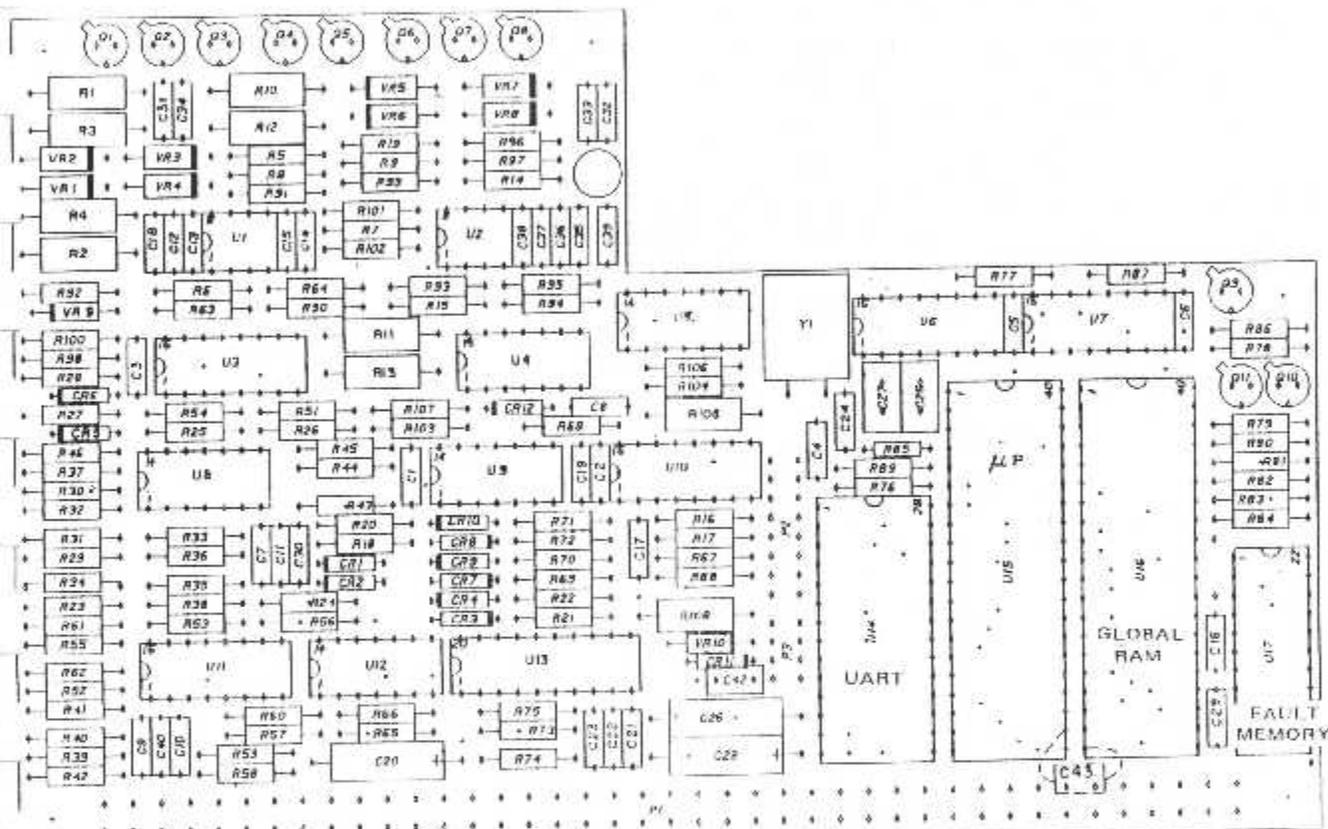
ILS-700/700A ILS Receiver
Figure 1 (Sheet 1 of 2)

34-36-70

Page 125
Nov 30/98

Use or disclosure of information on this page is subject to the restrictions in the proprietary notice of this document.

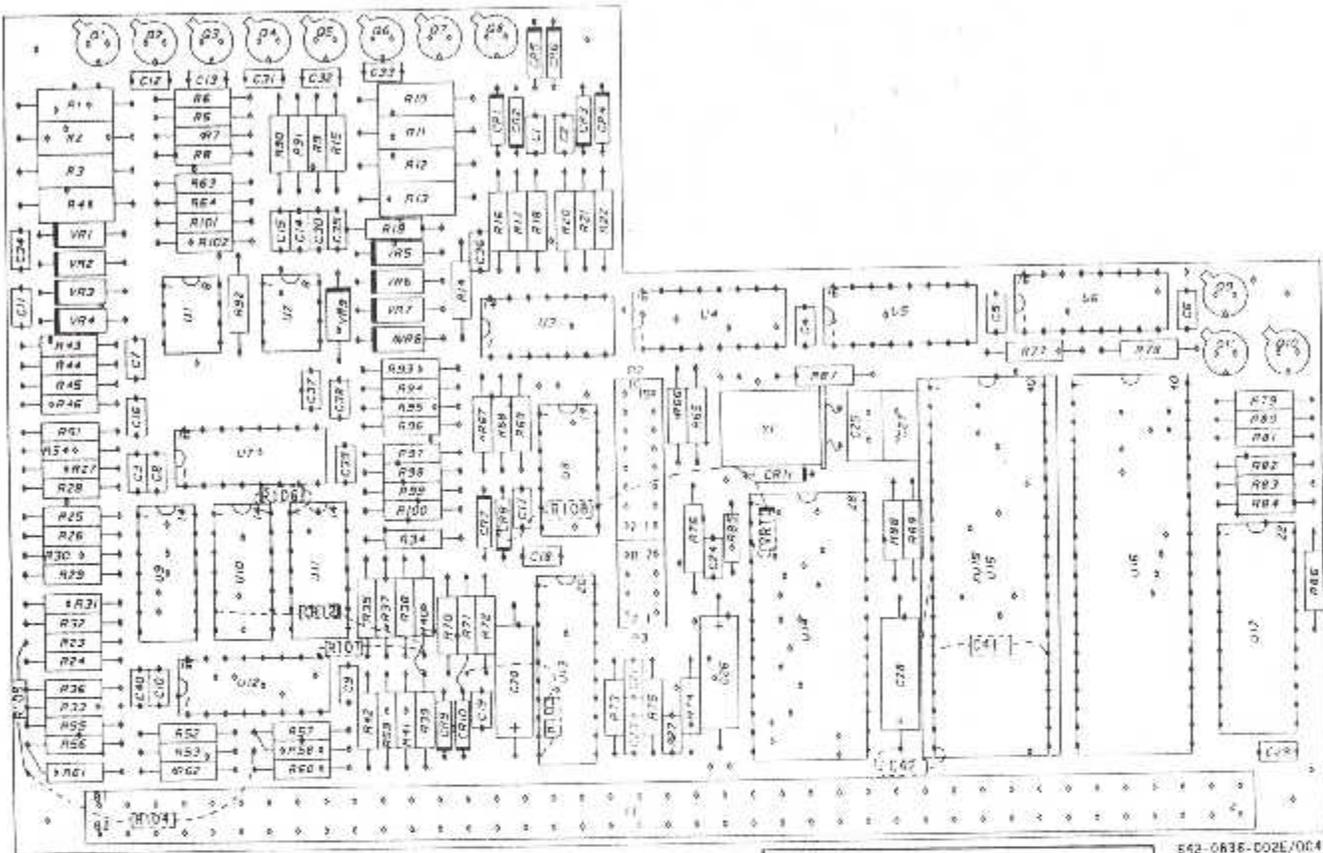
**COLLINS AIR TRANSPORT DIVISION
COMPONENT MAINTENANCE MANUAL
VOR-700() VOR/MB Navigation Receiver
PART NO 622-5220**



NOTE:
C45 IS INSTALLED ON THE BACK OF 646-7646-003 ONLY.

ATPO: 1535-016

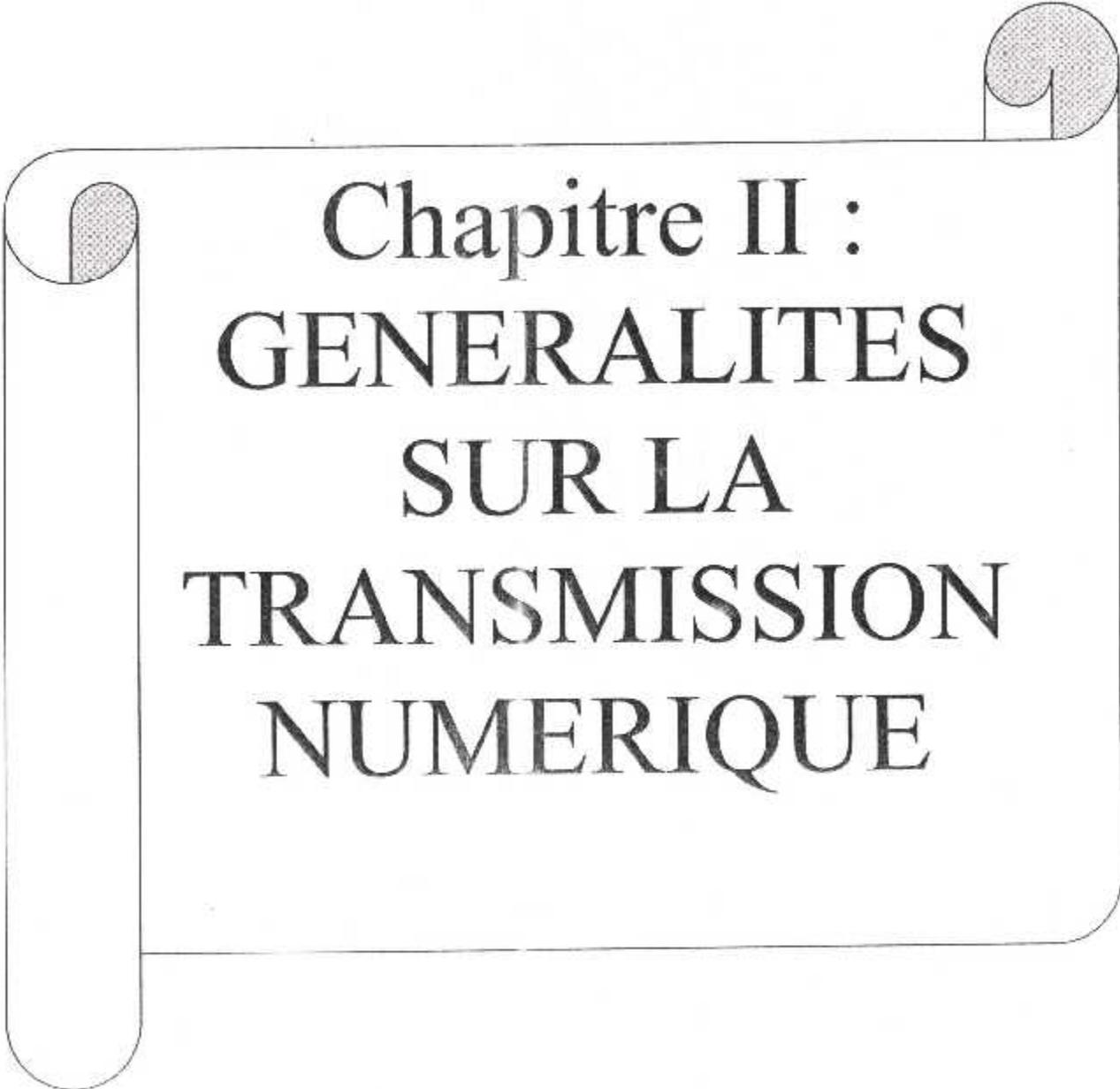
I/O Interface A4 (CPN 646-7646-001, -003), Maintenance Aid Diagram
Figure 158



642-0836-002E/004F

CAUTION CAUTION
ELECTROSTATIC SENSITIVE DEVICES
OBSERVE PRECAUTIONS FOR HANDLING

I/O Card A4, CPN 642-0836-002, -004 Only,
Maintenance Aid Diagram
Figure 129

A decorative graphic of a scroll with a vertical strip on the left and a horizontal strip at the top. The scroll is outlined in black and has a stippled texture on its top corners. The text is centered within the scroll.

Chapitre II :
GENERALITES
SUR LA
TRANSMISSION
NUMERIQUE

Introduction :

Les traitements numériques des signaux consistent à traiter des suites de nombres en vue d'extraire l'information utile, on distingue deux types de transmission de données -transmission parallèle.
-transmission série .

1. Transmission parallèle :

Dans ce type de transmission, les bits des mots sont émis simultanément en parallèle, elle est rapide mais il faut un circuit numérique pour traiter tous les bits simultanément, et c'est très coûteux et qui nécessite une portée courte de quelque mètre.

2. Transmission série :

Dans ce cas ces bits d'information se présentent successivement dans le temps on dit qu'il s'agit d'une transmission série

Elle utilise une seule ligne et un seul ensemble de circuits pour traiter les données mais elle est moins rapide que la transmission parallèle. cependant elle permet l'avantage d'effectués des communication lointaines .

3. Les éléments nécessaires pour la transmission de données :

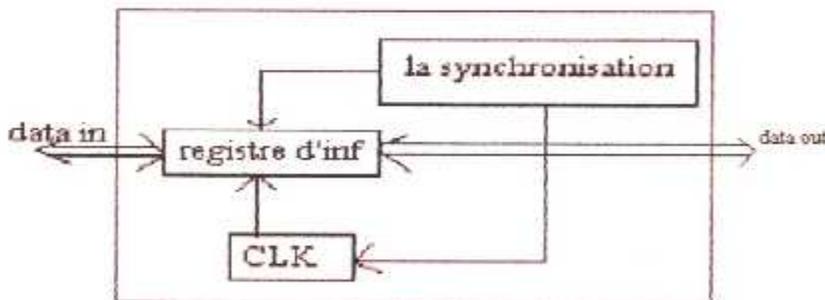


fig. II.1 schéma synoptique des élément nécessaires pour la transmission

Les éléments essentiels à la transmission des données numériques multiplexées périodiques sont :

A/- l'horloge :

La fonction d'horloge établit une base de temps pour déclencher des activités de transmission.

B/- la synchronisation :

La synchro établit un point fixe dans le temps pour permettre l'identification du commencement ou de la fin des événements de transmission.

C/-la donnée :

La donnée est l'information qui doit être transmise .

4- Bus avionique

La transmission d'information numérique dans le domaine aéronautiques et spatial conduisent au développement de bus hautement fiable et sécurisés pour retirer et gérer les communications entre les différents systèmes.

Les bus avioniques peuvent se différencier par leur nature physique, c'est-à-dire la nature du support de la transmission (ce qu'on appelle le médium), la topologie du réseau ou encore le débit supporté par celui-ci. Ils peuvent aussi se différencier au niveau liaison. C'est à ce niveau qu'interviennent les protocoles d'arbitrages et la façon dont sont gérées les détections et les corrections d'erreurs. C'est ce qui fait qu'un bus est plus ou moins fiable, ou plus ou moins efficace. Dans cette partie, nous allons étudier plus particulièrement les bus ARINC 429, ARINC 629, MIL-STD-1553, ARINC 636 et AFDX et faire un tableau comparatif.

4-1 ARINC 429

L'ARINC 429 est un des plus anciens bus avionique. Développé par l'Aeronautical Radio Incorporation en 1977, il est encore utilisé aujourd'hui sur des nouvelles plateformes même si d'autres bus plus récents sont plus fréquemment retenus.

Ce bus est un bus de données simple utilisant un seul émetteur et de 1 à 20 récepteurs par bus.

On le trouve dans les avions tels que Airbus A310/A320 et A330/A340, dans les Boeing du 727 au 767 et dans de nombreux autres systèmes avioniques tels que les hélicoptères Bel [7][8][9][10][11][12].

4-2 ARINC 629

L'ARINC 629 est employé sur le nouvel avion Boeing 777, il utilise un autobus bidirectionnel de vitesse élevée capable des transmissions périodique et l'accès au bus est commandé par un protocole sophistiqué.

4-3 MIL-STD-1553

Ce bus est spécifique aux systèmes de radar.

4-4 ARINC 636 ou FDDI

Il est à l'étude, son support physique est à fibre optique et son débit est de 100Mb/s.

4-5 AFDX

Il a été créé en 1997, il sera utilisé sur la A380, son support physique est composé de deux paires torsadées et son débit est de 100Mb/s.

CONCLUSION

Nous venons de voir cinq bus avioniques différents. Nous pouvons remarquer que ces bus sont différents dans leurs conceptions et dans leur fonctionnement, mais ils répondent tous à un besoin commun qui est la fiabilité.

Nous allons récapituler les différents aspects traités dans un tableau.

4-6 Etude comparative des bus ARINC 429, 629, MIL-STD-1553, (FDDI), et AFDX (Ethernet).

Nous retrouverons ici résumé sous forme de tableau les informations décrites dans la partie précédente, de façon à mettre en avant les différences tant au niveau physique qu'au niveau liaison de ces bus.

| | ARINC 429 | ARINC 629 | MIL-STD-1553 | ARINC 636 | AFDX |
|--------------------|--|--|---|--|----------------------------|
| général | | | | | |
| Date | 1977 | 1989 | 1978 | | 1997 |
| Utilisation | Airbus A310/320 A330/340 Boeing 727/767 Hélicoptère Bell | Boeing 777 | Militaire | A l'étude | Airbus |
| Physique | | | | | |
| Topologie | Point a point | Multiplex Time Division multiple Transmetteurs | Commande/réponse Time division multiplex | Token Ring avec 2 Anneaux en sens inverse | Bus simple ou en étoile |
| Encodage | Bipolaire RZ | Manchester II Doublet | Manchester II Bi- phase | NRZ 4B/5B | Manchester |
| Support | Paires torsadées unidirectionnelles | Paires torsadées bidirectionnelles | Paires torsadées blindées bidirectionnelles | Fibre optique | 2 paires torsadées |
| Débit | 100 Kbps 12.5 Kbps | 2 Mbps | 1 Mbps | 100 Mbps | 100 Mbps |

| | | | | | |
|-----------------------------|------------------|------------------|--|--------------------|---------------------|
| Liaison | | | | | |
| Longueur des mots | 32 bits | 20 bits | 20 bits | De 0 à 4478 octets | De 46 à 1500 octets |
| Systèmes de contrôle | point à point | CSMA/CA et TDMA | Polling | token ring | point à point |
| Format des messages | En général 1 mot | Jusqu'à 256 mots | Au max 32 mots | 1 mot | 1 mot |
| Contrôle d'erreur | 1 bit de parité | 1 bit de parité | 1 bit de parité par mot et CRC pour Messages | CRC | CRC |

Nous pouvons aussi comparer les bus par rapport à leur fiabilité et leurs performances en fonction du trafic sur le réseau. Ces données sont surtout déduites des protocoles d'arbitrage qu'ils utilisent et de la manière dont sont gérées la détection d'erreur.

| | | | | | |
|--|------------------|------------------|---------------------|------------------|-------------|
| | ARINC 429 | ARINC 629 | MIL-STD-1553 | ARINC 636 | AFDX |
|--|------------------|------------------|---------------------|------------------|-------------|

| | | | | | |
|----------------------|-----|-----|-----|-----|-----|
| Fiabilité | ++ | ++ | ++ | + | + |
| Poids | - | + | + | ++ | ++ |
| Débit | - | + | + | ++ | ++ |
| Performances | | | | | |
| Faible trafic | | + | - | - | |
| Fort trafic | | + | | ++ | |
| Déterministe | oui | oui | oui | oui | Oui |

Tab. II.1 Tableau comparatif des bus au niveau efficace

5- PROTOCOLES D'ARBITRAGES

Les bus avioniques, comme tous les systèmes embarqués ont des besoins et des contraintes spécifiques à leur utilisation. Ils nécessitent en effet une sûreté de fonctionnement, c'est-à-dire qu'ils ne supportent pas les pannes d'équipements ou les erreurs dans les transmissions de messages. Ils ont de plus besoin d'un respect total des contraintes temporelles. Pour cela, ils utilisent des protocoles d'arbitrage adaptés à ces contraintes. Nous allons étudier ces protocoles pour déterminer leur patience.

5-1 Le polling

Le polling est l'un des protocoles les plus populaires grâce à sa simplicité.

5-1-1 Description

Dans ce protocole, une station, dédiée : le maître envoie séquentiellement un message à toutes les stations dites esclaves pour leur donner la possibilité d'émettre leur

message. La majorité des logiciels du protocole sont stockés dans la station maître et les esclaves sont des stations simples dans lesquelles la partie logicielle est minimale.

Le module principal

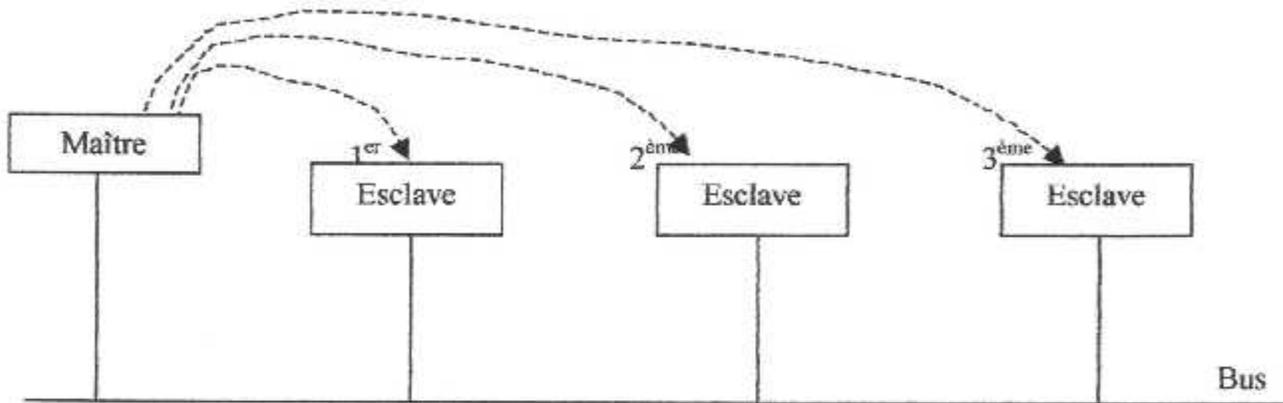


fig. II 2. Schémas explicatif du polling

5-1-2 Points forts

Un des points de ce réseau est le faible coût de mise en œuvre car seul la station maître nécessite un équipement de gestion coûteux.

5-1-3 Points faibles

Mais il a des points faibles : dans les systèmes embarqués qui ne peuvent supporter les pannes matérielles, il faut doubler la station maître pour éviter qu'une panne de celle-ci provoque la rupture complète du réseau, ce qui augmente considérablement le coût. De plus, ce protocole utilise une large bande considérable comparativement à la capacité maximale du réseau.

5-2 TOKEN RING

5-2-1 Description

Dans le réseau en anneau à jeton (token ring), les nœuds sont connectés sur un anneau utilisant la structure point à point. Un jeton est passé de nœud en nœud autour de l'anneau. Lorsqu'un nœud désire émettre, il attend de recevoir le jeton, émet son message et passe le jeton au nœud suivant.

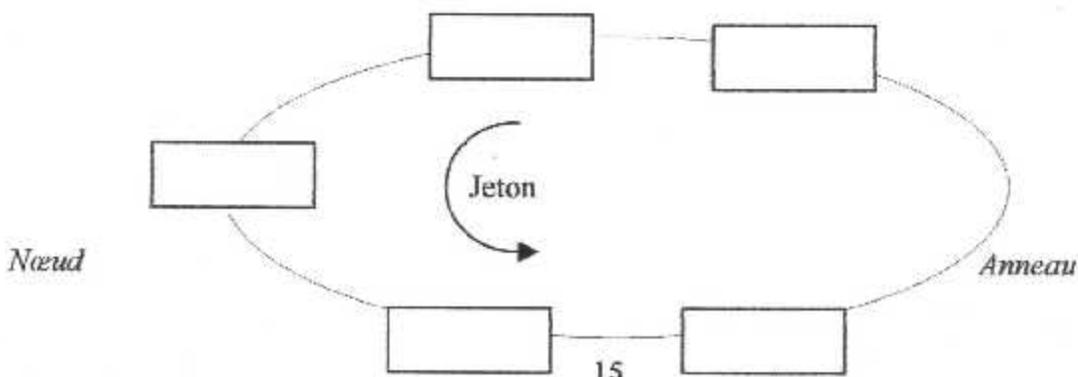


fig 2,3 schéma explicatif du Token Ring.

5-2-2 Points forts

Ce protocole est efficace lorsque le trafic est élevé.

5-2-3 Points faibles

- Sous un faible trafic, ce protocole admet un overhead dû au passage du jeton
 - L'initialisation du message jeton, la détection de duplication ou de perte accidentelle du jeton ajoute de la complexité et du coût à ce protocole.
 - Une rupture dans le câblage ou un nœud défaillant met hors service le réseau.
- Pour résoudre ce problème, il faut utiliser des nœuds bypass et un anneau redondant.

5-3 TDMA: Time Division Multiple Access.

5-3-1 Description

Dans ce protocole, une station maître diffuse cycliquement un message de synchronisation aux autres nœuds du réseau. Après la synchronisation, chaque nœud émet durant le laps de temps qui lui est alloué.

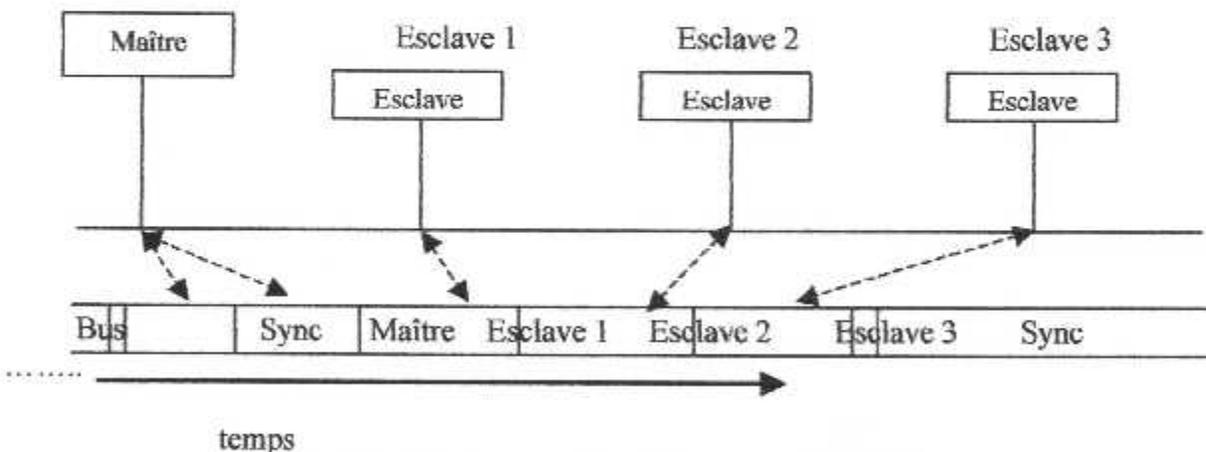


fig. II 4 Schémas explicatif du protocole TDMA

5-3-2 Points forts

Les performances de ce protocole sont identiques à celles du polling, mais avec une meilleure efficacité dans le cas de grand trafic grâce à l'élimination des messages individuels de polling.

5-3-3 Points faibles

Par contre le coût des stations est plus important car chacune d'elles doit avoir une base de temps stable pour mesurer le temps qui lui est imparti.

5-4 CSMA/CA : Carrier Sense Multiple Access with Collision voidance

5-4-1 Description

Chaque station a une priorité fixe. Elle émet lorsque le réseau est libre et s'il y'a collision, c'est la station de plus forte priorité qui obtient le droit de transmettre.

Plus particulièrement, quand il y'a collision, un signal 'jam' est envoyé sur le réseau pour prévenir tous les nœuds de la collision, pour synchroniser les horloges et pour commencer l'allocation des tranches de temps (slots). Chaque slot est alloué à une station particulière. Et de plus, une tranche prioritaire (pslot) peut être allouée avant les autres pour garder la priorité des stations. Le réseau retourne dans son état libre lorsque tous les slots sont utilisés.

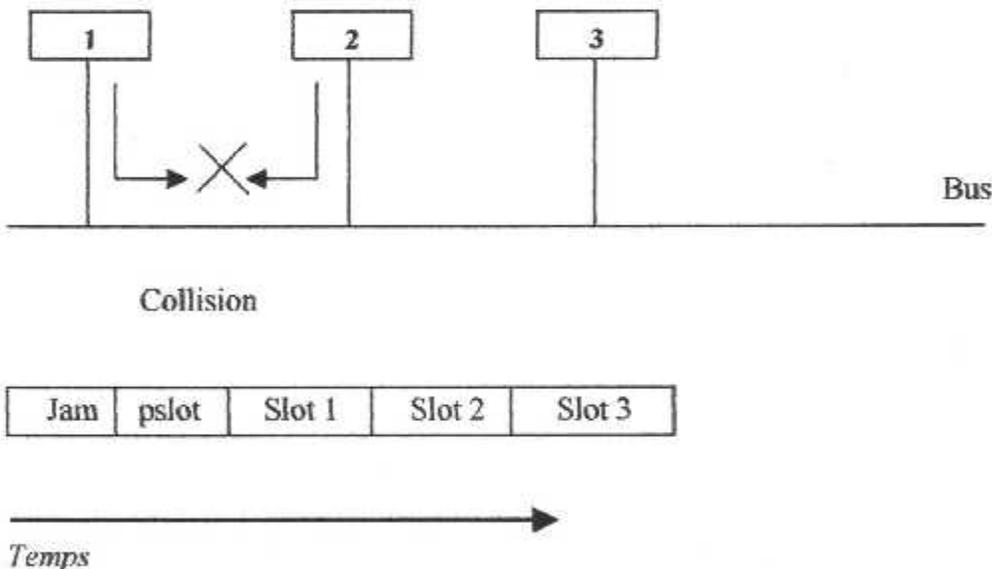


fig. II 5 Schémas explicatif du CSMA

5-4-2 Points forts

Ce protocole est un protocole hybride alliant l'efficacité de CSMA/CD en faible trafic et des protocoles sur le passage d'un jeton en cas de fort trafic

5-5 CONCLUSION DES PROTOCOLES

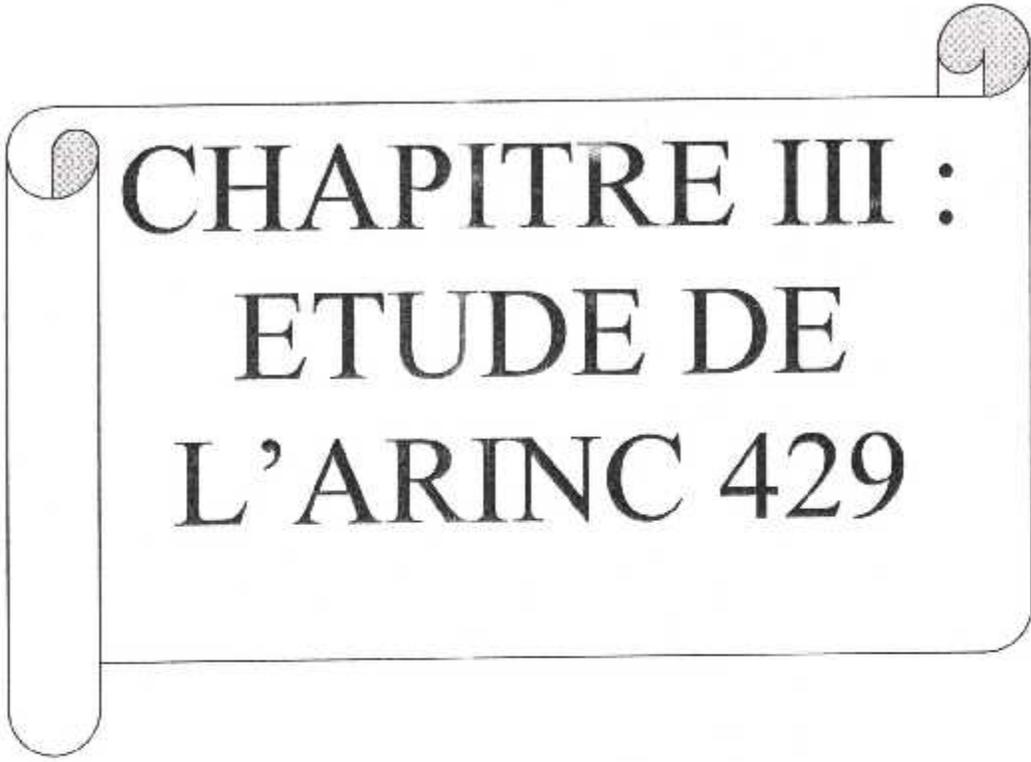
Ces quelques protocoles d'arbitrage sont utilisés par les plus forts bus avioniques. Ils sont indispensables pour la gestion des transmissions entre les systèmes avioniques afin que celles-ci soient sûres. Chacun de ces protocoles de ces protocoles utilise une technique d'évitement de collision différente, mais ceci n'est pas suffisant pour garantir la fiabilité d'un bus, il faut aussi prendre en compte la technique de détection et de correction d'erreurs propre à chacun des bus.



CONCLUSION

Nous vous avons présenté dans ce document cinq bus avioniques et les protocoles d'arbitrage qu'ils utilisent. Nous avons pu noter grâce à ces bus l'évolution de la gestion des communications dans l'avionique.

A la fin de cette étude on peut remarquer avec le bus Arinc et assez complet et que la fiabilité de l'Arinc 429 vient de sa simplicité, comme il n'y a qu'un seul émetteur pour bus, il n'y a pas de collision et la validation des messages est en plus vérifiée grâce au bit de parité.



CHAPITRE III :
ETUDE DE
L'ARINC 429

Introduction :

Il existe un ensemble de technique relative aux échanges d'informations entre dispositifs électroniques (entre système et élément de systèmes dans un avion). Dans tout système complexe, ces échanges de données s'effectuent d'une part entre les différentes parties d'un même système ou d'autre.

Que ce signal transporte l'information sous forme analogique (par des fonctions continues) ou numérique (par une succession de bits 0 et 1) il est souhaitable d'utiliser un système de transmission série pour des raisons de gains, de poids et de fiabilité.

Dans tous les cas, le problème consiste à transmettre une information par le biais d'un support physique, en exploitant au mieux la capacité de ce support et en évitant la dégradation des informations transmises.

Arinc429 définit comment l'équipement et les systèmes de l'avionique devraient communiquer avec les autres. Ils sont reliés ensemble par des fils dans des paires torsadées. les spécifications définissent les caractéristiques et les protocoles électriques et de données, qui sont employés.

1. But :

Le avions commerciaux d'aujourd'hui exigent une quantité énorme de transfert de l'information entre les systèmes et les éléments du système .

Des systèmes numériques de transmission de donnée sont employés pour augmenter l'exactitude tout en diminuant le poids et les coûts d'entretien

2. Spécification de l'arinc 429 :

Une des activités essentielles de l'Aeronautical Radio Incorporated (ARINC)

intitulé « mark3 Digital Information Transfer System » système de transfert d'information digitale . établit des normes d'industrie pour le transfert des données numérique entre les éléments de systèmes de l'avionique .

Plusieurs méthodes ont étaient utilisés pour différencier les bits de données transmises, la norme arinc429 utilise la technique bipolaire avec retour à zéro, cette technique présente le niveau binaire haut par +5V, le niveau bas par -5V et 0V pour séparé un bit d'un autre.

Le format numérique du mot Arinc, se compose d'un mot de 32 bits dans la forme bipolaire contenant la logique 1 et la logique 0.

Chaque mots arinc est séparé d'un autre mot par quatre bits de séparation d'une valeur nulle.

Arinc429 définit la norme de l'industrie de transports aériens pour le transfert des données numériques entre les systèmes avioniques, cette norme définit les affectations d'adresses électriques d'interfaces, d'étiquette et la description de format de mot.

- **Développement de bus des données :**

Les changements progressifs de la transmission de données principalement analogiques à la transmission principalement numérique des méthodes ont été provoquées par l'utilisation croissante du traitement numérique dans le système LRU's, et un besoin de réduire la quantité de câblage avion.

Avec le développement des techniques numériques et l'arrivée des micro-ordinateurs plus de systèmes LRU's emploient des techniques numériques pour mettre en application de nouvelles fonctions ou fonctions précédemment exécutées par les circuits analogues.

- **Philosophie de base de la transmission DITS :**

Avec l'arrivée de la technologie numérique les bus de données numériques périodiques ont évolué pour remplacer leurs contre-parties analogues. Les spécifications de la MARQUE 33 DITS décrivent une méthode de transmettre l'excédent de l'information protégée sur une paire de fils torsadé .

Les données bi-directionnelles flux ne sont pas autorisées. Ceci signifie qu'un bus de données séparé (protégé, pair des fils torsadé) est exigé pour une direction quand les données doivent couler entre 2 éléments de système.

Dans l'exemple, l'interface de DITS est représentée par les boîtiers X, Y et Z

Des données sont transmises dans une direction sur une paire de fils protégés.

La boîte X fournit des données à partir du port de transmission A à recevoir sur les ports A sur les boîtes Y et Z. ceux-ci décodent seulement les données exigées par les différentes boîtes. Des données sont également transmises du port C de la boîte Z à recevoir sur le port D de la boîte X.

Chaque bus de données proviendra de 1 émetteur et ira à un maximum de 20 récepteurs.

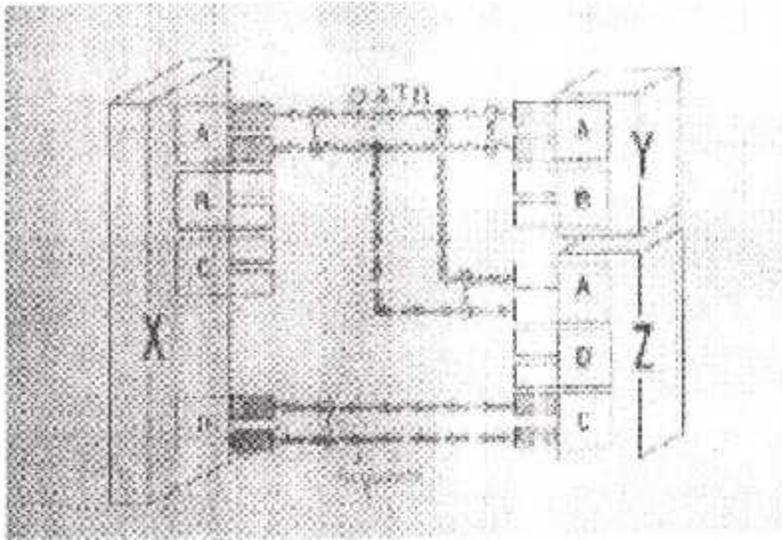


Fig.III.3 : Philosophie de la transmission DITS

4. Utilisation de l'Arinc429 :

Arinc429 a été installé sur la plus part des avions commerciaux de transport comprenant; Airbus A310/A320 et A330/A340, dans le Boeing 727, 737, 747 757 et 767 et McDonnell Douglas Md-11 et dans de nombreux autres hélicoptères.

Certains avions emploient les systèmes alternatifs afin d'essayer de réduire le poids de fil requis et échanger des données à un taux plus élevé que possible avec arinc429 ; le système continu d'arinc429 fournit la fiabilité élevée au coût de poids de fil et de débits limités.

5. Caractéristique de la transmission des données par le bus Arinc 429

Dans cette partie nous allons développer les principaux outils qui permettent à l'Arinc de dialoguer avec d'autre systèmes.

5-1 Support physique :

L'Arinc429 est un bus doté d'une liaison point à point. La communication est unidirectionnelle qui veut dire que les données numériques sont transmises à travers un seul câble en combinant les données binaires avec les bits, les messages sont émis et reçu sur des ports distincts, ce qui nécessite deux bus pour une communication bidirectionnelle.

Le bus unidirectionnel utilisé s'appelle DITS ce qui signifie : Marck 33 Digital Information Transfert System. C'est une paire torsadées (voir Fig.III.4)

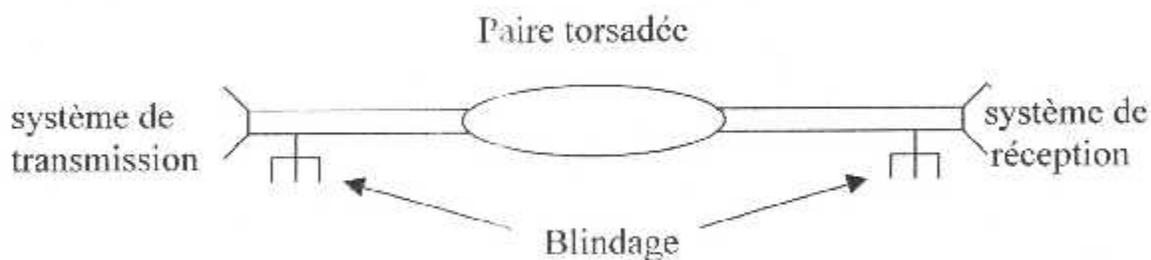
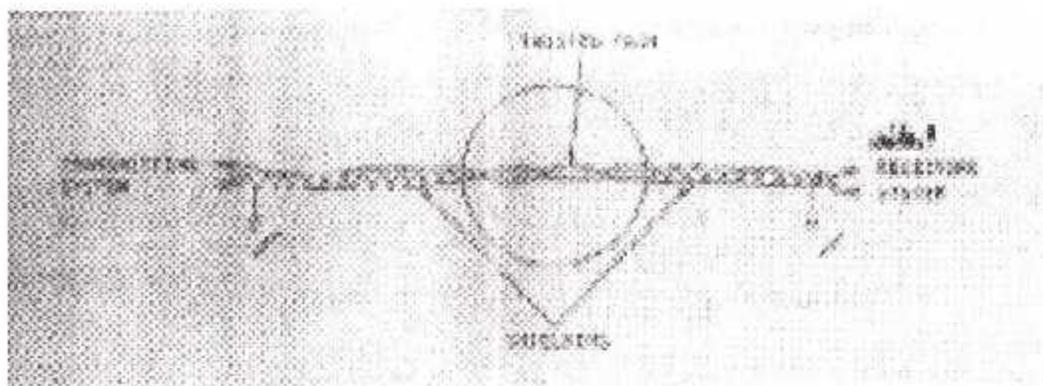


Fig.III.4 : câblage de bus de l'arinc429

5-2 Tolérance sur les niveaux de tension :

Des tolérances à l'émission et à la réception sont données par les niveaux de tension.

La tension nominale de transmission est de 10 ± 1 volts entre les fils, avec une polarité positive ou négative.

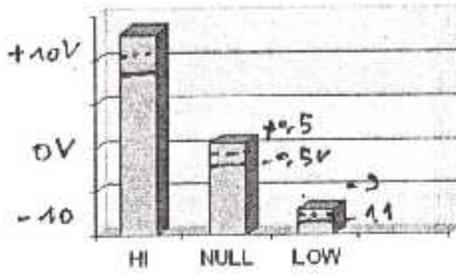


Fig. III.5 : Sorties transmises

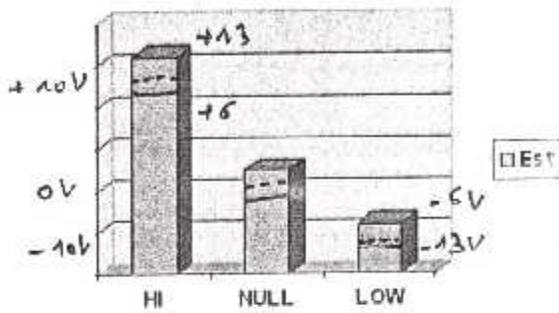


Fig.III.6 : Entrée reçues

5-3 Tolérance sur la période du signal de sortie :

La forme d'onde des signaux d'arinc429 est un type bipolaire différentiel de RZ (remise à zéro) comme montré sur le diagramme.

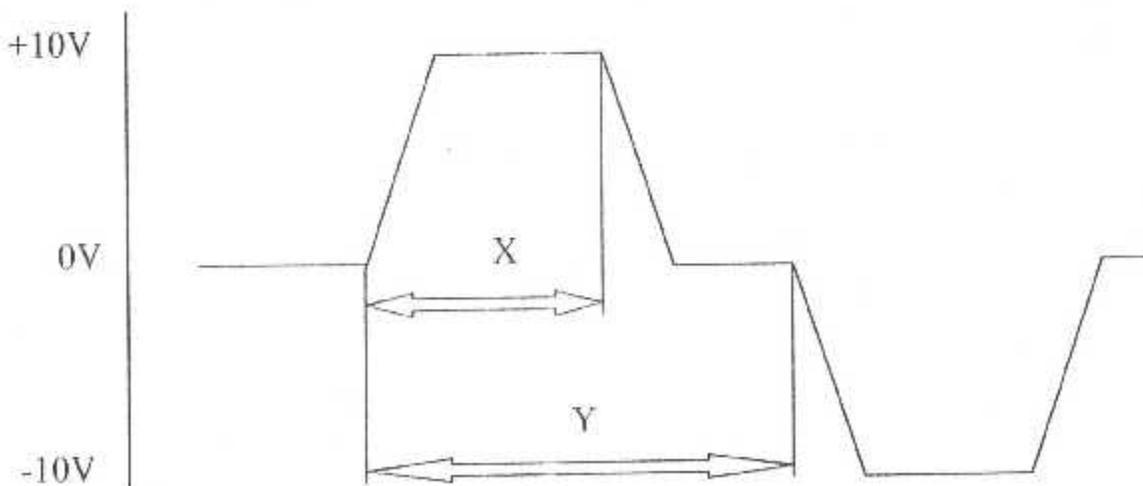


Fig.III.7 : la forme d'onde du signal arinc429

| paramètre | Vitesse haute | Vitesse base |
|-------------------|---------------|--------------|
| Le débit | 100Kbs | 12.5-14.5Kbs |
| Temps y | 10µs +- 2.5% | Zµs+- 2.5% |
| Temps X | 5µs+-5% | Y/2 µs+- 5% |
| Temps de monté | (1.5+-0.5)µs | (10+-5)µs |
| Temps de descente | (1.5+-0.5)µs | (10+-5)µs |

Tableau N°1 : caractéristiques des bit d'arinc429

5-4 FORMAT DU MOT ARINC429 :

Les mots contenant des données d'arinc429 sont toujours 32 bits, numéroté de 1 (LSB) à 32 (MSB) dans une forme bipolaire contenant la logique 1 et 0 .

Le format du code BCD (binaire codé décimale) ressemble au format du code binaire. Chacun comprend cinq champs primaires :

- étiquette (label)
- SSM (sign/status matrix)
- La donnée
- SDI (source/destination identification)
- le bit de parité.

| MSB | | | | | | | | | | | | | LSB | | | | | | | | | | | | | | | | | | |
|--------|-----|----|----|--------|----|----|----|----|----|----|----|----|-----|----|----|----|----|----|----|----|----|-----|-----------|---|---|---|---|---|---|---|---|
| 32 | 31 | 30 | 29 | 28 | 27 | 26 | 25 | 24 | 23 | 22 | 21 | 20 | 19 | 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 |
| parité | SSM | | | Donnée | | | | | | | | | | | | | | | | | | SDI | étiquette | | | | | | | | |

FigIII.8 : Mot binaire

| | | | | |
|--------------|--------------|--|------------|-----------------------|
| 32 parité | 31 30 SSM | 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 Donnée | 109 SDI | 87654321 étiquette |
|--------------|--------------|--|------------|-----------------------|

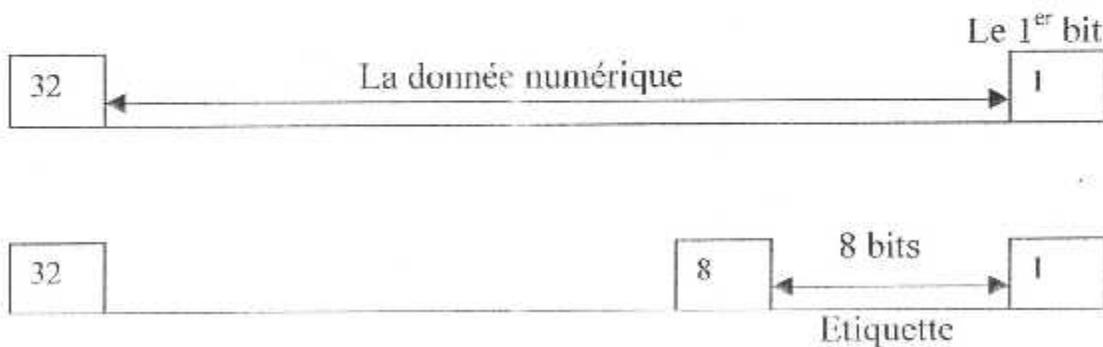
FigIII.9 : Mot BCD (binaire codé décimale)

• 5-4-1 Etiquette (label) :

L'étiquette est une partie importante du message, elle identifie l'information contenue dans le mots, elle occupe les 8 premier bits de chaque mot.(Fig10)

Donc on a $2^8 = 256$ combinaisons possibles d'étiquette.

Elle est codée en octal dans l'ordre (1 2 4),(1 2 4),(1 2) et elle se lit à partir du (LSB), beaucoup de mot peuvent être transmis sur un autobus d'arinc429 le receveur décode les étiquettes et choisie seulement les mots nécessaires.



FigIII.10 : Etiquette

Exemple : étiquette égale à 124

| | | | | | | | | | |
|----|------|---|---|---|---|---|---|---|---|
| 32 | 10 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 |
| | | 1 | 2 | 4 | 1 | 2 | 4 | 1 | 2 |
| | | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 |

← 4
2
1

Fig III. 11 : exemple d'étiquette égale à 124

une étiquette à huit bits codé en octal ne peut pas dépasser 377 et pour lire l'étiquette on commence de droite à gauche.

| | | | | | | | | | |
|----|------|---|---|---|---|---|---|---|---|
| 32 | 10 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 |
| | | 1 | 2 | 4 | 1 | 2 | 4 | 1 | 2 |
| | | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |

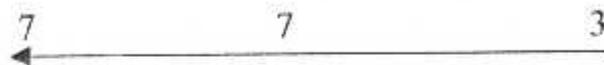


Fig. III. 12 : le nombre Max d'une étiquette.

| Etiquette | Nom du paramètre |
|-----------|------------------|
| 030 | Fréquence VHF |
| 025 | Altitude |
| 032 | Fréquence ADF |
| 033 | Fréquence ILS |
| 034 | Fréquence VOR |
| 035 | Fréquence DME |

Tableau N°2 : Etiquette de quelques paramètres

5-4-2 Source et destination (SDI) des mots arinc429 :

Le SDI sert à identifier la source ou la destination de l'information.

1. Identification de la source :

Les bits 9 et 10 peuvent être employés pour identifier la source du mot, quand des mots de la même étiquette sont envoyés de deux installations ou plus, la source de chaque mot est identifiée par le SDI, comme le montre sur le diagramme.

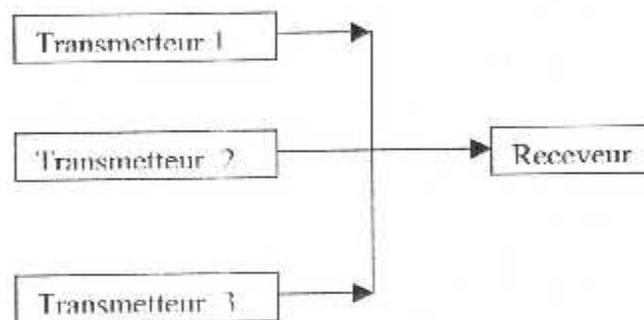


Fig.III.13 : Identification de la source

1. Identification de la destination :

Quand un mot doit être transmis vers une ou plusieurs installations La destination du mot est identifiée par le SDI.

Les bits 9 et 10 identifient 1, 2 ou 3 receveurs comme montré sur le schémas suivant.

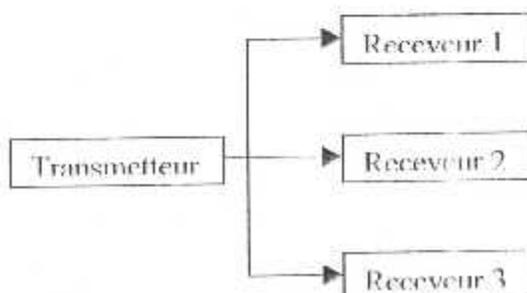


Fig. III. 14 : Identification de la destination

| Bit N° | | Installation |
|--------|---|--------------|
| 10 | 9 | |
| 0 | 0 | All-call |
| 0 | 1 | Receveur 1 |
| 1 | 0 | Receveur 2 |
| 1 | 1 | Receveur 3 |

Tableau N° 3 : la table de vérité

Remarque :

Dans certaines applications de la fonction SDI, la possibilité de All-call est perdue, donc la combinaison (00) sera utilisée pour désigner une quatrième installation.

| | | | | |
|--------|----------|---|-----|----------|
| 32 | 31 30 29 | 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 | 109 | 87654321 |
| parité | SSM | Donnée | 0 0 | 01100001 |

Label 206

Fig III. 15 : exemple SDI



Fig III. 16 : SDI

5-4-5 La donnée :

La donnée est transmise en envoyant des impulsions série dans des bus digitaux.

L'élément d'information de base est une donnée digitale de 32 bits, ce dernier est codée de deux façons :

- En code binaire.
- En code BCD.

La donnée codé en binaire occupe le champs de bits de 11 à 28 comme montré sur le schémas, le bit 28 étant le plus fort, dans le cas ou le nombre est négatif on utilise une notation compléments à deux.

| | | | | |
|--------|----------|---|-----|-----------|
| 32 | 31 30 29 | 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 | 109 | 87654321 |
| parité | SSM | Donnée | SDI | étiquette |
| | | 0 1 0 1 0 1 0 1 0 0 0 1 1 1 1 1 0 0 | | |

Fig. III 17 : En code Binaire

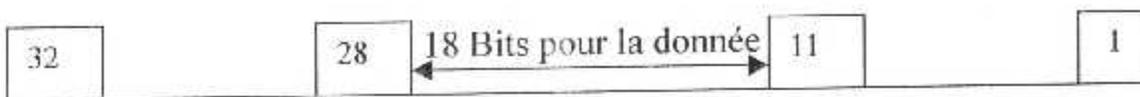


Fig III 18 : la donnée

La donnée codé en BCD, occupe le champs de bits de 11 à 29 le bit le moins signifiant (LSB) et le bit le plus signifiant (MSB) de la donnée.

Pour la donnée BCD, le champs est divisé en 5 groupes appelés(digits) et chaque digit représente un caractère (CH).

| | | | | |
|--------|-------|--|-----|-----------|
| 32 | 31 30 | 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 | 109 | 87654321 |
| parité | SSM | 0 1 0 0 1 0 1 0 1 0 1 1 1 1 0 0 0 0 0 1 1 0 | SDI | étiquette |
| | 0 0 | CH 1 CH 2 CH 3 CH 4 CH 5 | | |

Fig III. 19 : En BCD (binaire codé décimale) .

• 5-4-3 SSM (sign/status matrix) :

Le SSM se compose des bits 29, 30 et 31 pour les mots binaires, et les bits 30 et 31 pour les mots en BCD.

Ce champ contient l'état d'équipement du matériel, le mode opérationnel ou la validité du contenu de la donnée.

1. sign :

le SMM d'une donnée numérique identifie le caractère du mots tel que la direction (nord, sud, ...).

2. Status :

Le SSM identifie l'état matériel, la validité de la donnée ou bien le teste, comme montré sur les tableaux ci dessous.

Dans le cas ou le mot arinc429 est codé en binaire.

| | | | | |
|--------|----------|---|-----|-----------|
| 32 | 31 30 29 | 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 | 109 | 87654321 |
| parité | SSM | Donnée | SDI | étiquette |
| | 1 1 0 | | | |

Fig. III 20 : exemple SSM



Fig III.21 :SSM

| Bit N° | | Installation |
|--------|----|------------------|
| 31 | 30 | |
| 0 | 0 | Failure warning |
| 0 | 1 | No computed data |
| 1 | 0 | Fonctionnal test |
| 1 | 1 | Normal operation |

Tableaux N°4 : Status

NCD : no computed data, donnée non calculée.

FW: failure warning, quand l'équipement détecte des pannes

FT : Fonctionnal test, permet de tester l'état de l'équipement.

| Bit N° 29 | Destination |
|-----------|--|
| 0 | Plus, nord, à droite, vers, au dessus |
| 1 | Moins, sud, ouest, à gauche, venant de |

Tableaux N°5 Signe

| | | | |
|-------|--|-----|-----------|
| 31 30 | 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 | 109 | 87654321 |
| 0 0 | Donnée | SDI | étiquette |

Fig III. 22 : le cas ou le mot arinc429 est codé en BCD.

| Bit N° | | désignation |
|--------|----|------------------|
| 31 | 30 | |
| 0 | 0 | Plus, nord, ... |
| 0 | 1 | No computed data |
| 1 | 0 | Functionnal test |
| 1 | 1 | Moins, sud, ... |

Tableau N° 6 : SSM en BCD

Remarque :

Dans la cas de l'absence du signe, le bit 30=31=0

5-4-4Bit de parité :

Le MSB(32ème bit) est toujours le bit de parité pour arinc429.

Afin d'éviter toute erreur dans une transmission en informatique, on ajoute des bits de vérification aux données à transférer, La technique la plus simple consiste à ajouter un bit dit de parité à chaque données, bit qui permet d'indiquer si la somme des bits du paquet est un nombre pair ou impair. Par exemple, on peut décider que ce bit de parité sera égal à 1 si la somme des bits d'un paquet est impaire, et à 0 dans le cas contraire : on parle alors de parité paire, car en comptant tous les bits d'un paquet plus le bit de parité, on obtient toujours un nombre pair. L'autre convention possible, proposant un bit de parité égal à 1 si la somme des bits d'un paquet est paire, et à 0 dans le cas inverse, est appelée parité impaire, car la somme des bits d'un paquet et du bit de parité est, dans ce cas, toujours impaire.

Ce bit de parité permet ainsi de détecter facilement si l'un des bits a été mal transmis, le type de parité devant être défini avant le début de toute transmission.

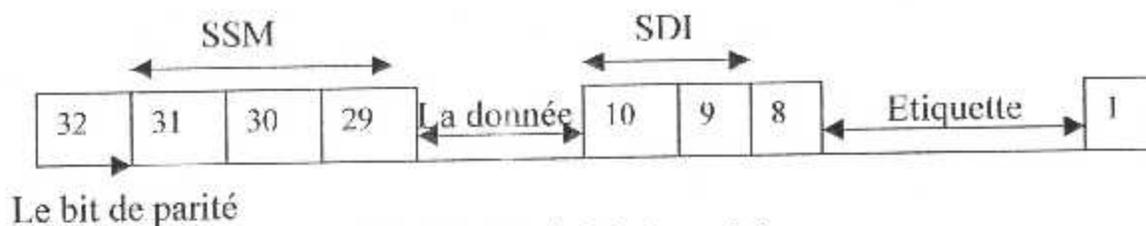


Fig III. 23 le bit de parité

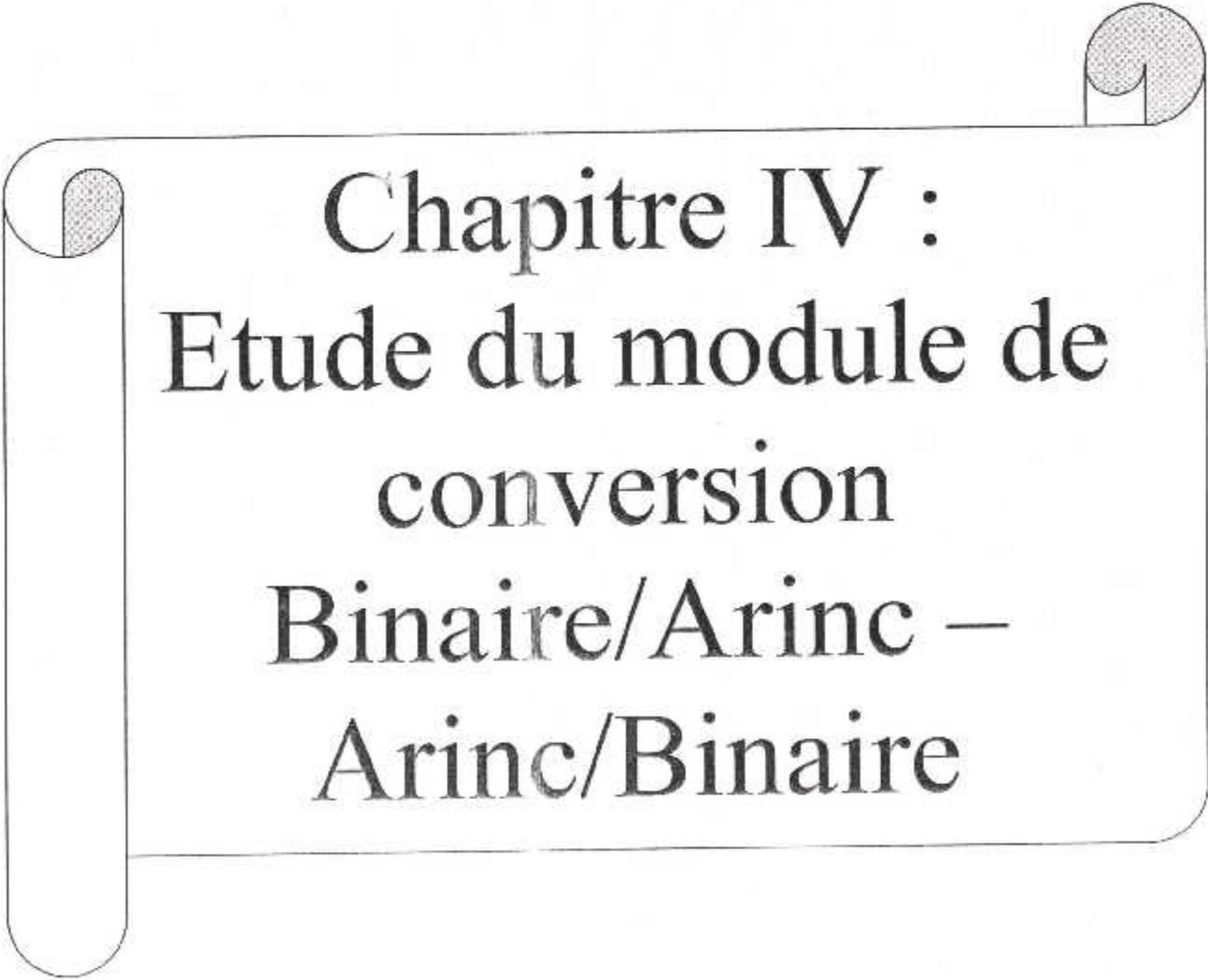
Exemple :

| | | | | | | | | | | | | | | | | | | | | | | | |
|------------|-------|--|------|----------|--|--|--|--|--|--|--|--|--|--|--|--|--|-----|--|-----------|--|--|--|
| Parité SSM | | la donnée | | | | | | | | | | | | | | | | SDI | | Etiquette | | | |
| 32 | 31 30 | 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 | 10 9 | 1 | | | | | | | | | | | | | | | | | | | |
| 1 | 0 0 | 0 0 1 0 0 0 0 0 1 0 1 0 1 1 1 1 0 0 0 | 0 0 | 01011000 | | | | | | | | | | | | | | | | | | | |

C'est une fréquence ADF 1057.5 Khz

All call

023

A decorative scroll graphic with a black outline and a grey shaded interior. The scroll is partially unrolled at the top corners, with the unrolled portion showing a grey stippled texture. The text is centered within the scroll.

Chapitre IV :
Etude du module de
conversion
Binaire/Arinc –
Arinc/Binaire

Présentation du projet :

En vous présente un schémas synoptique de notre module de conversion qui est constitué de eux carte de conversion et d'une carte d'alimentation

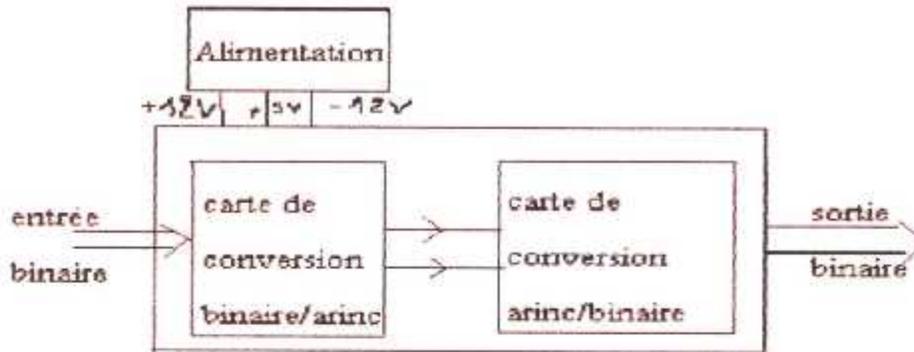


Figure IV.0 : Schémas synoptique du module de conversion

1. Schémas synoptique détaillé :

2-1 l'alimentation stabilisé :

Une alimentation est un support capable de fournir une tension continue fixe variable a partir d'une tension alternative (en général 220v du secteur) .

Les deux cartes de conversion Arinc/Binaire – Binaire/Arinc nécessitent les tensions suivant +12v, +5v,et -12vDC .

Pour cela on a réalisé une carte d'alimentation stabilisée

2-1-1 Schémas synoptique de l'alimentation stabilisée :

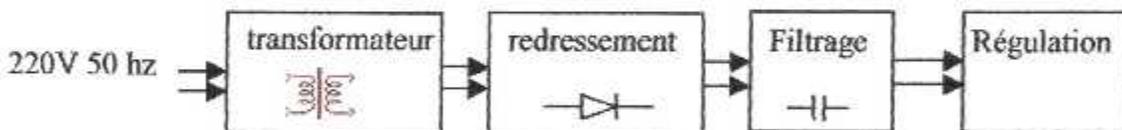


Figure IV 1 : schémas bloc d'une alimentation stabilisée

• le transformateur

on a utilisée un transformateur 220V//2x12v qui peut supporter un courant maximal dc 3A

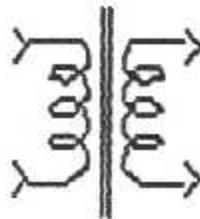


Figure IV-2 le transformateur

Et convertie la tension alternative du secondaire du transformateur en des impulsions unidirectionnelles de courant

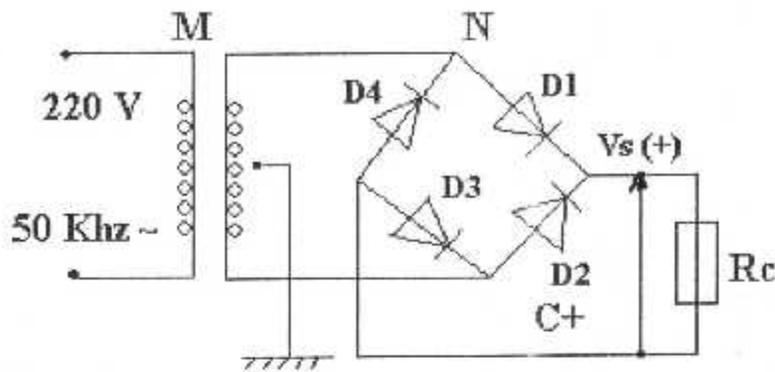


Figure IV-3 : Schémas électrique du redressement

- Pendant l'alternance positive, les diodes D1 et D3 conduisent, et D2 et D4 sont bloquées.
- Pendant l'alternance négative, les diodes D2 et D4 conduisent et D1 et D3 sont bloquées.

La tension de sortie a la forme suivante :

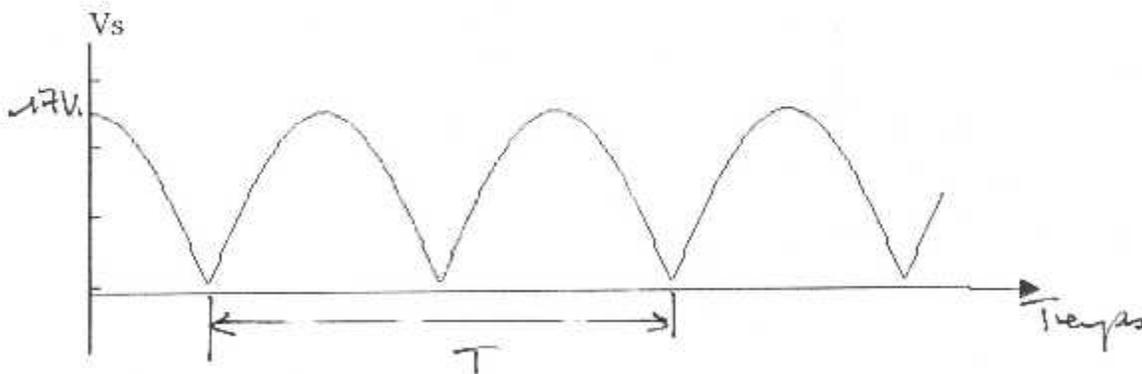


Figure IV-4 : Tension de sortie après le pont de redressement

- **le filtrage :**

le filtrage sert à lisser le signal redressé
donc notre cas en à utiliser des condensateur de $1500\mu\text{f}$

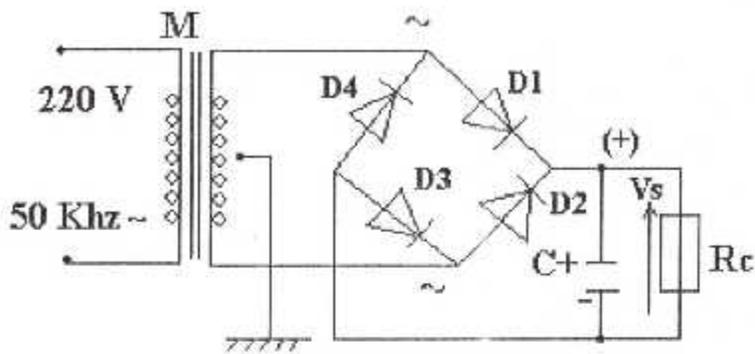


Figure IV-5 : Schémas électrique du filtrage

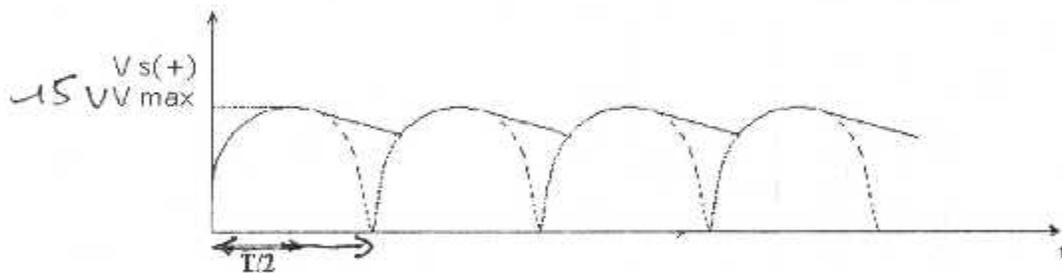


Figure IV-6 : Tension de sortie après filtrage

- **la régulation :**

le régulateur maintient la tension de sortie, quelque soit le débit de l'alimentation ou la tension d'entrée du secteur dont le rôle est de stabiliser le potentiel a une certaine valeur

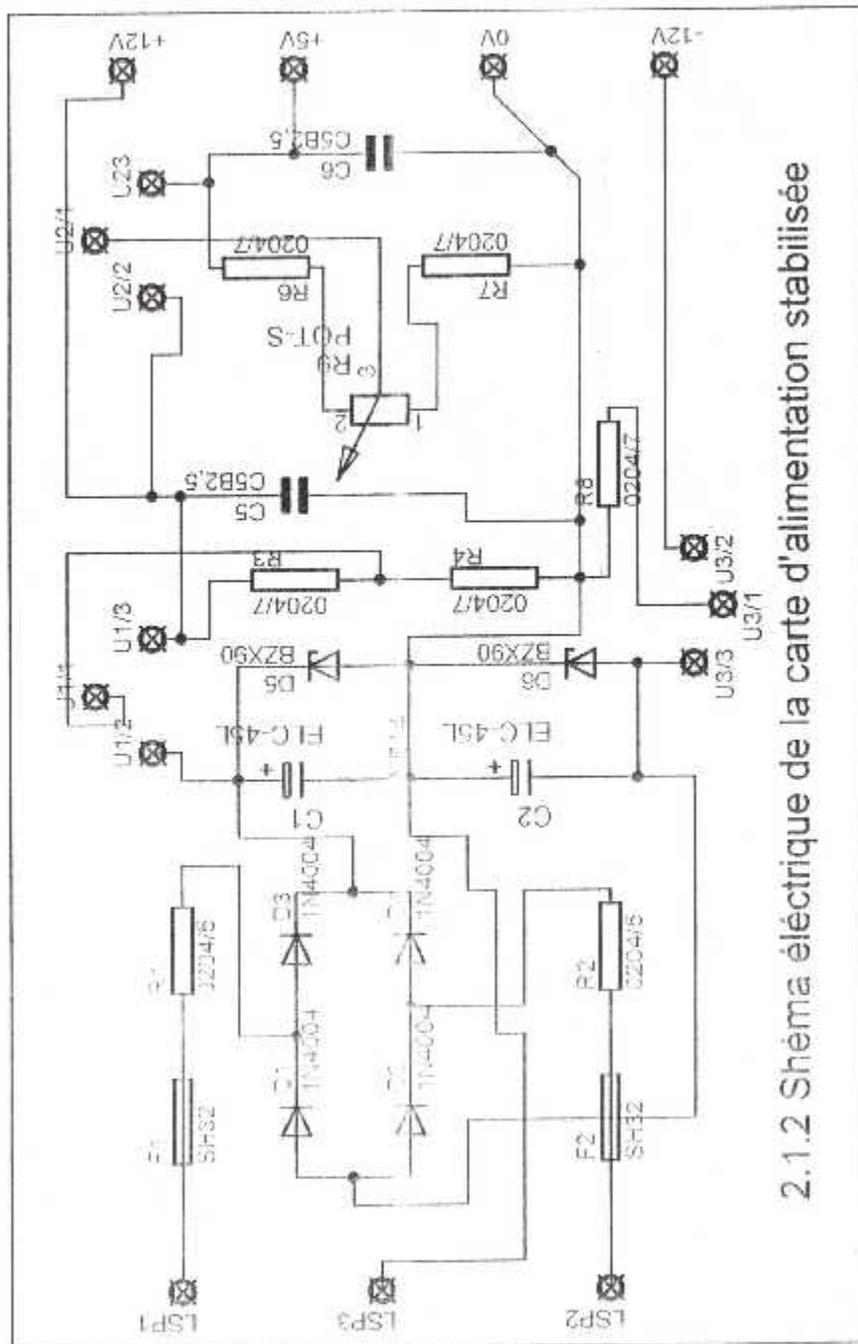
le moyen le plus simple de régulation consiste à employer une diode zéner, mais elle ne peut supporter de grand courant, pour cela, des régulateurs sont utilisés.

Nous avons utiliser deux régulateurs LM 117 pour avoir les tension +12VDC et +5VDC et

Un régulateur LM120 pour avoir la tension -12VDC (VOIR ANNEXES).

Pouvant y ajouter un ou des condensateurs facultatifs pour améliorer les performances du régulateur et divers dispositifs de protection (fusibles).

2-1-2 Schémas électrique de l'alimentation stabilisée :



2.1.2 Shéma électrique de la carte d'alimentation stabilisée

2-2 la carte de conversion Binaire/Arinc :

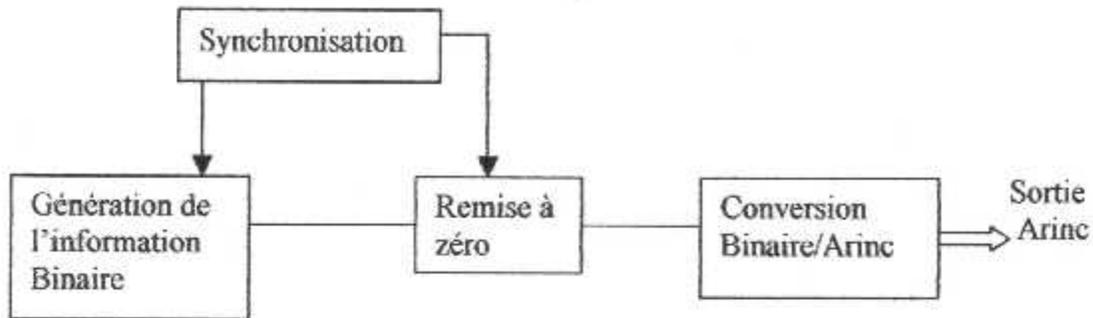


fig. IV 2 Schémas synoptique de la carte de conversion Binaire/Arinc :

• Génération de l'information :

En à utiliser une bascule D pour crée une information binaire avec deux signaux déphasés à partir du signal horloge à titre d'exemple.

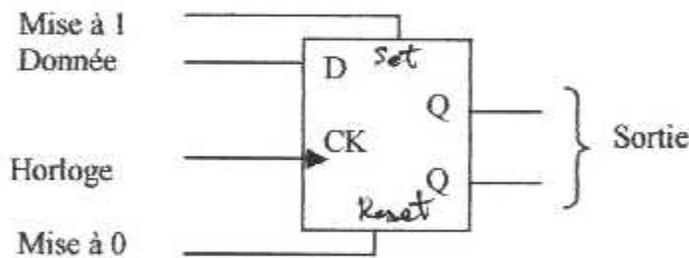


Fig. IV 7 : Schéma symbolique de la bascule D

• Remise à zéro :

Vue que l'information est contenue uniquement dans la ½ cycle de l'horloge onc on doit faire un circuit pour une remise à zéro, donc en à utiliser deux porte Nor .

C'est la fonction OU inversée. Elle se note :

$$F(x,y) = \overline{x + y} \quad (\text{prononcer } x \text{ ou } y \text{ barre})$$

Le tableau de la figure suivante donne ses caractéristiques.

| A | B | S |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

Tableau de vérité de la fonction Nor

• **Synchronisation :**

Une base de temps qui permet de déterminer le début et la fin d'un bit.

• **La conversion Binaire/Arinc**

Elle sert à convertir le signal informatif à deux états (0, 5V) en un signal à trois états (-5V, 0, +5V).

Le transmetteur série :

A ce niveau on reçoit les deux signaux carrés en opposition de phase issue de IC2A et IC2B, ils seront convertis en deux signaux à trois états.

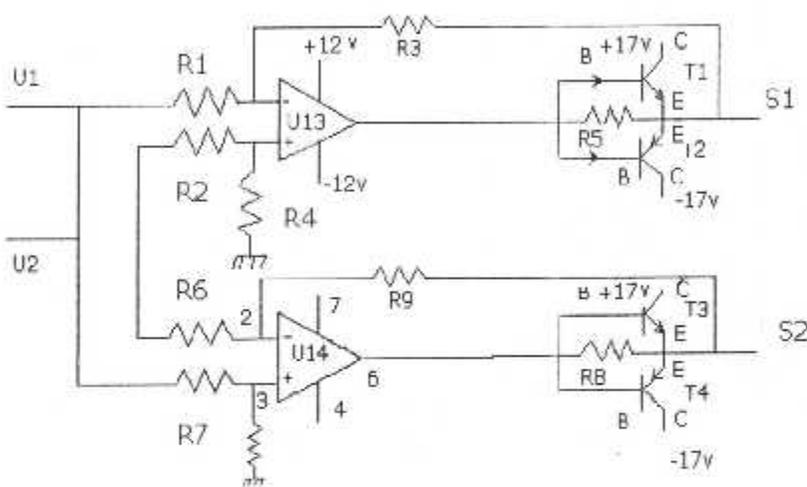


Fig IV.8 : schémas électrique du transmetteur série.

Les amplificateurs opérationnels IC3 et IC4 et les transistors T1, T2, T3, T4 forment des amplificateurs différentiateurs avec un Gain $G=1$ faisant la différence entre IC2A et IC2B.

Les transistors T1, T2, T3, T4 sont montés en émetteurs suiveurs afin d'augmenter la conductivité de IC3, IC4.

Avec un niveau haut sur IC2A et un niveau bas sur IC2B, la sortie de IC3 est positive et la sortie IC4 est négative.

Une sortie négative de IC4 force le transistor T4 à -5V

Une sortie positive de IC3 force le transistor T1 à +5V

Avec un niveau bas sur IC2A et un niveau haut sur IC2B, la sortie IC3 est négative et la sortie IC4 est positive

Une sortie négative de IC3 force le transistor T2 à -5V

Une sortie positive de IC4 force le transistor T3 à +5V

Quand les 32 bits de données sont décalés en série, deux sorties à trois états (-5V, 0V, +5V) avec des signaux opposés seront obtenus au niveau de S1 et S2.

a)- Etude de l'amplificateur différentiateur :

Puisque le montage push-pull (amplificateur symétrique classe B) donne un gain de tension unitaire, on peut le négliger afin de faciliter les calculs.

On suppose que l'amplificateur opérationnel est parfait .

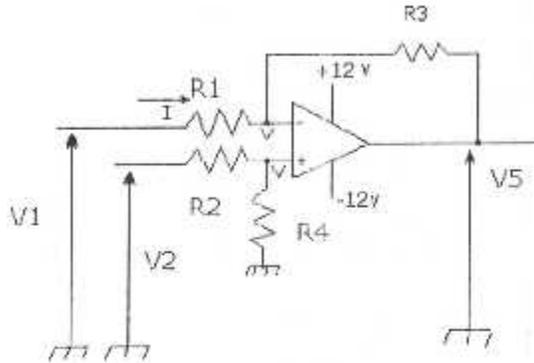


Fig. IV 9 : Schémas électrique d'un amplificateur différentiateur

Détermination de V5 en fonction de V1 et V2

R4

$$V = \frac{R4}{R2 + R4} V2 \text{ (diviseur de tension)}$$

D'après l'équation au maille

$$\left\{ \begin{array}{l} I = \frac{V1 - V}{R1} \\ I = \frac{V - V5}{R3} \end{array} \right.$$

$$\Rightarrow \left. \begin{array}{l} \frac{V1 - V}{R1} = \frac{V - V5}{R3} \\ \text{Avec } V = \frac{R4}{R2 + R4} V2 \end{array} \right\} \Rightarrow V5 = \left(\frac{R3}{R1} + 1 \right) \frac{R4}{R4 + R2} V2 - \frac{R3}{R1} V1$$

Pour avoir :

$$V_5 = G (V_2 - V_1) ; \frac{R_3}{R_1} = \left(\frac{R_3}{R_1} + 1 \right) \frac{R_4}{R_4 + R_2}$$

$$\Rightarrow \frac{R_3}{R_1} = \frac{R_4}{R_2}$$

Pour $G=1$; $V_5 = V_2 - V_1$, on doit avoir, $R_1=R_2=R_3=R_4$

b)- Fonctionnement du push-pull :

Pour une meilleur amplification en courant, on utilise un push-pull (amplificateur symétrique classe B)

Il s'agit d'un circuit qui comporte deux transistors complémentaires l'un NPN l'autre PNP et il présente des avantages tels que :

- la puissance dissipée Max est simplifiée à 1/5 de la puissance P_0 Max de la charge
- ces caractéristiques importantes sont utilisées lorsqu'on veut une grande puissance à la sortie comme c'est le cas dans les émetteurs en système de communication .

- le courant collecteur de repos est de l'ordre de 1% du courant de saturation

les différentes étapes du push-pull :

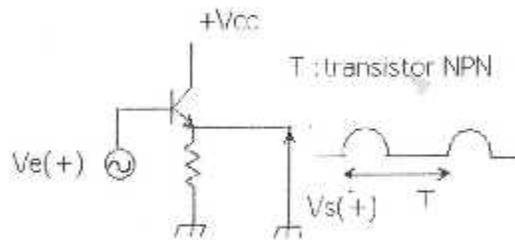


Fig. IV 10

pendant l'alternance négative, la diode base-émetteur est en polarisation inverse et aucun courant ne circule .

- pendant l'alternance positive, la diode base - émetteur conduit (fig.)

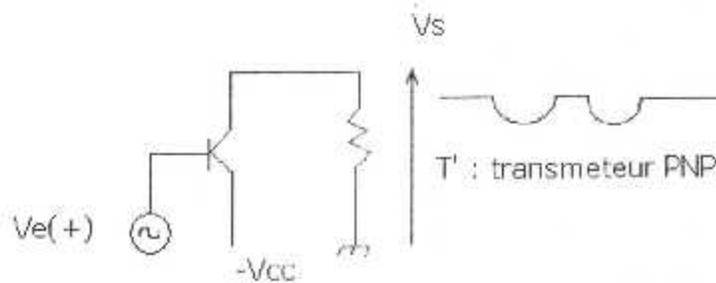


Fig. IV 11

- pendant l'alternance positive, la diode base – émetteur est polarisée en inverse et aucun courant ne circule.

- Pendant l'alternance négative, la diode base – émetteur est polarisée en directe, donc elle conduit (fig. :) .

Dans les deux cas précédent, les transistors sont montés en collecteur commun, donc ils ont un gain en tension $G_v = 1$ et un gain en courant $G_i = \beta$

En combinant les deux circuits, on obtient un montage push-pull. Le transistor NPN amplifie le demi-cycle positif de la tension d'entrée et les transistor PNP amplifie les demie-cycle négatif, de cette façon la tension de sortie sera une onde sinusoïdale complète.

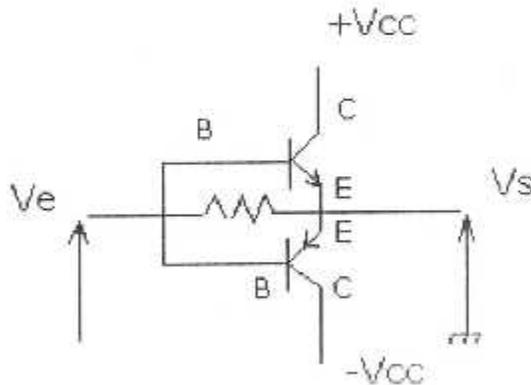
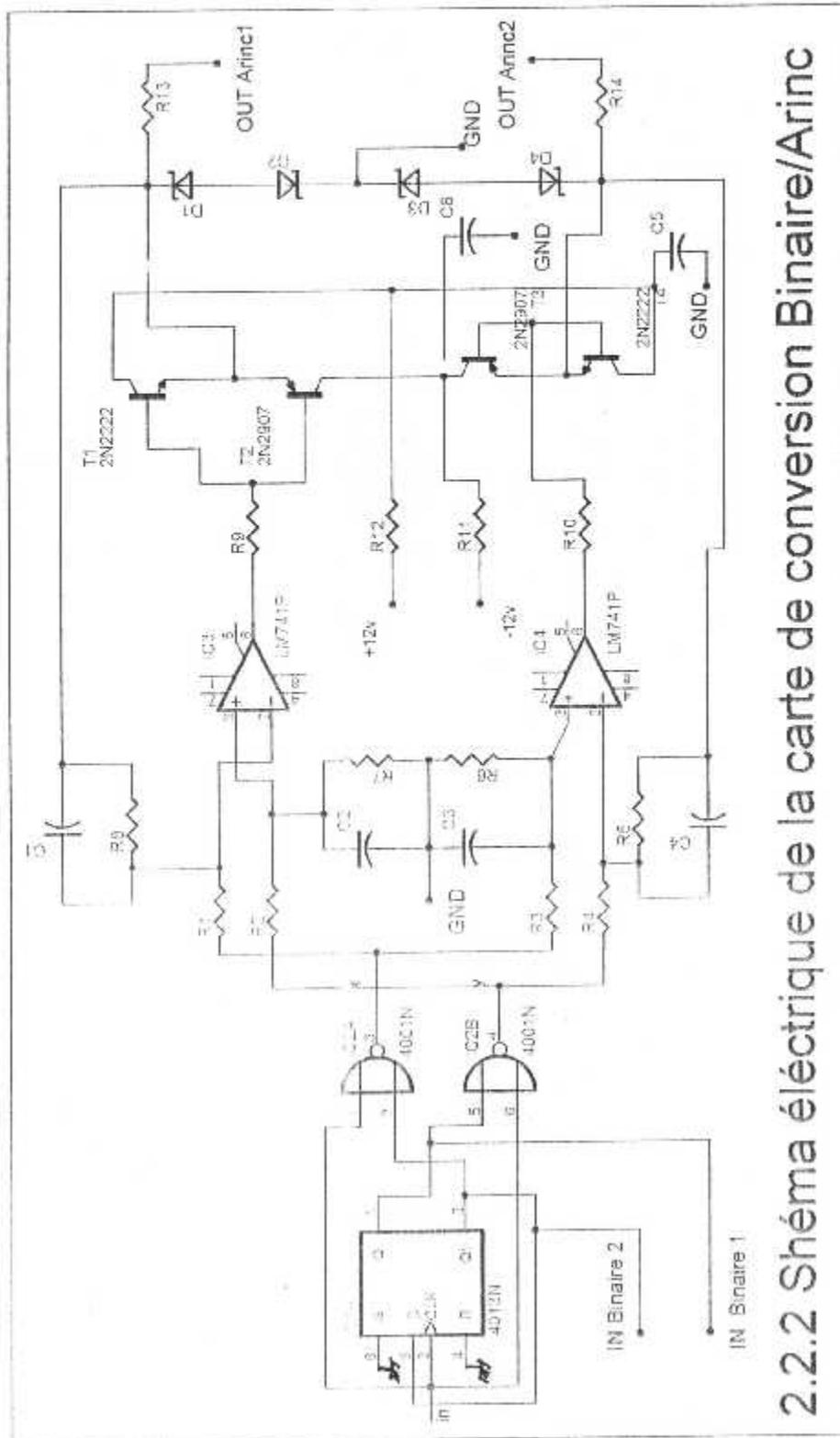


Fig IV 12 : Schémas électrique d'un montage push-pull classe B

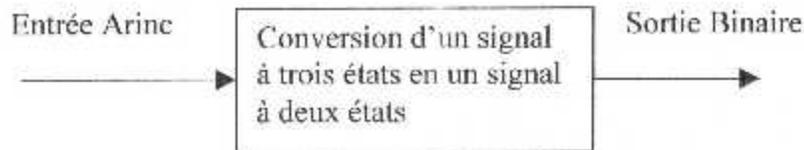
2-2-2 Schémas électrique de la carte de conversion Binaire /Arinc



2.2.2 Shéma électrique de la carte de conversion Binaire/Arinc

2-3 la carte de conversion Arinc/Binaire :

2-3-1 Schémas synoptique :

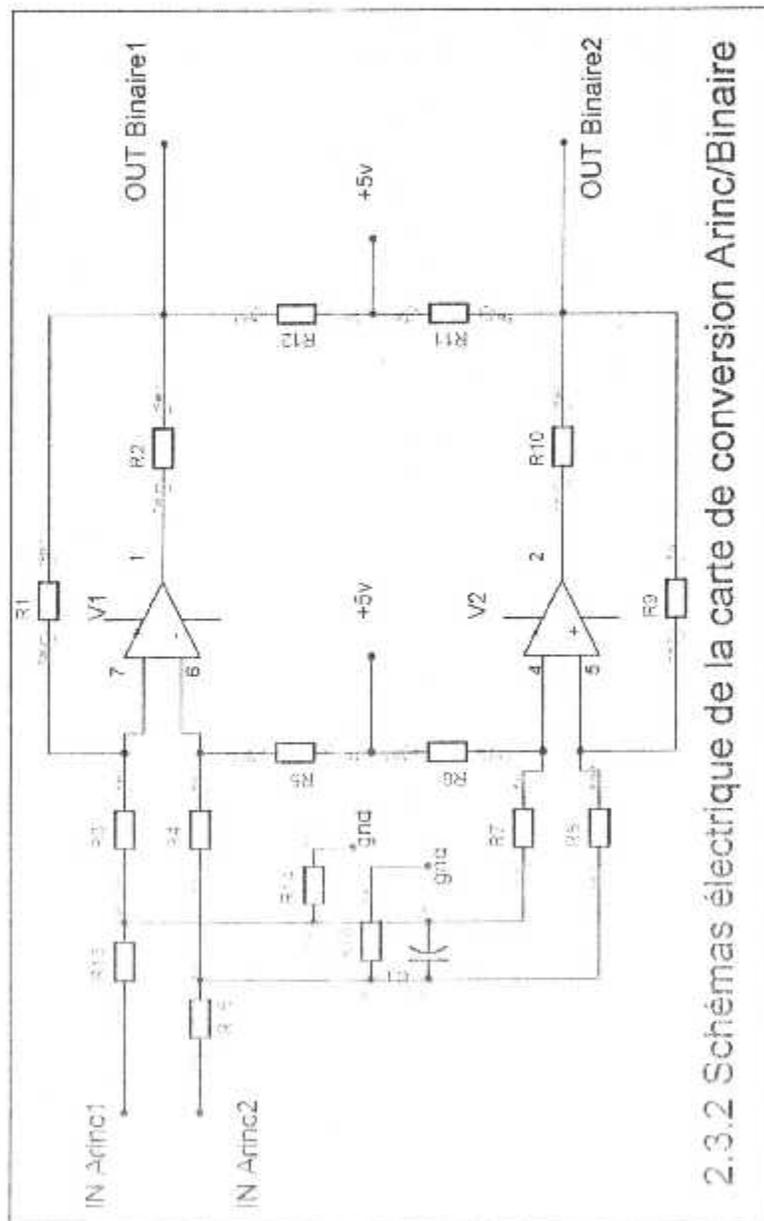


• Conversion d'un signal à trois états en un signal à deux états :

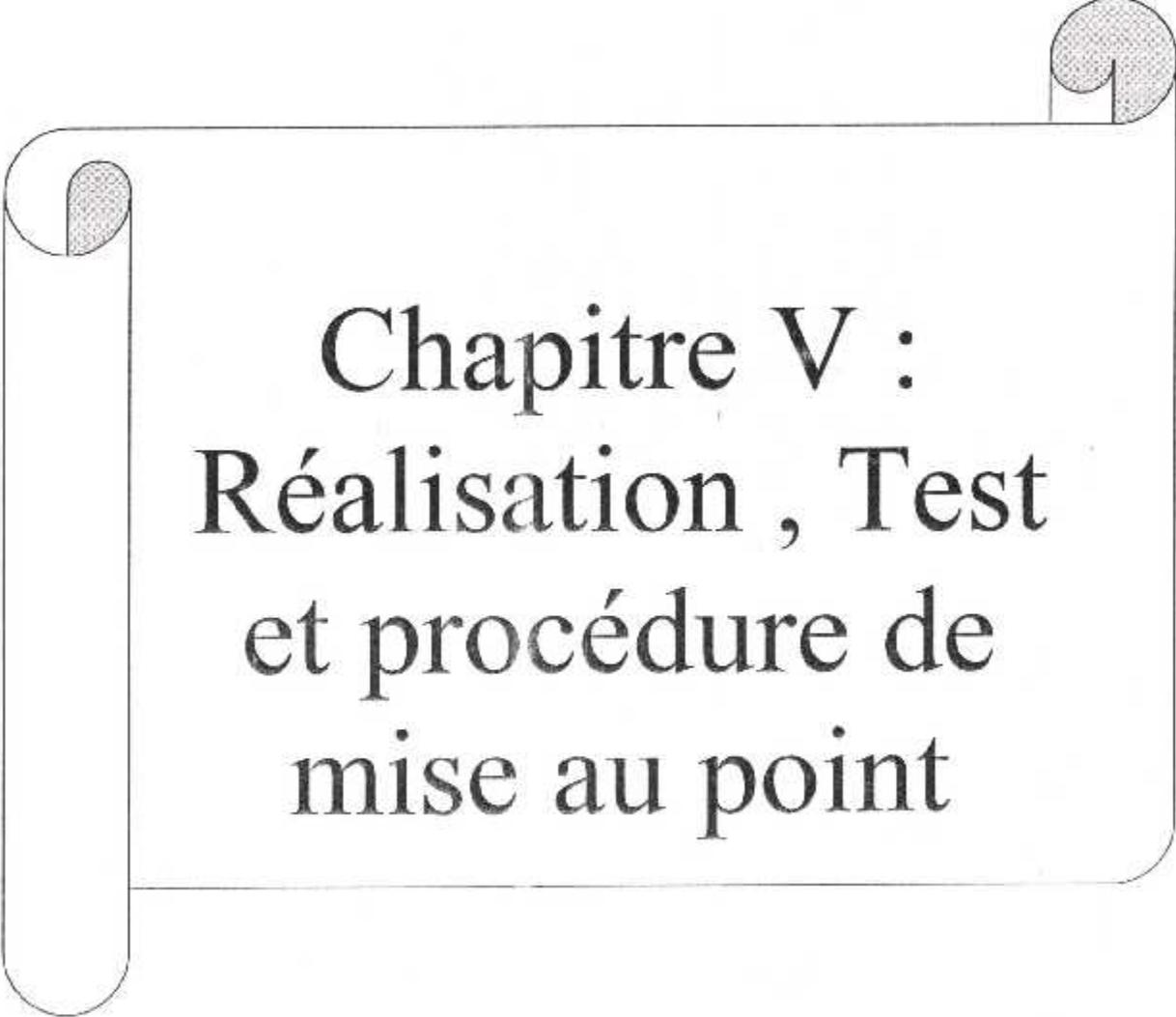
Les deux entrées Arinc vont attaquer un pont diviseur afin de diminuer la différence de potentiel ($e+,e-$) entre les entrées des amplificateurs opérationnels V1 et V2

Ces deux derniers font la comparaison entre les entrées Arinc et délivre à la sortie deux signaux carrés à deux états en opposition de phase .

2-3-2 Schémas électrique de la carte de conversion Arinc/Binaire



2.3.2 Schémas électrique de la carte de conversion Arinc/Binaire



Chapitre V :
Réalisation , Test
et procédure de
mise au point

1. une vue globale du Module :



Fig .V. 1

2. Face avant du Module :



Fig. V .2

3. la face interne du Module :

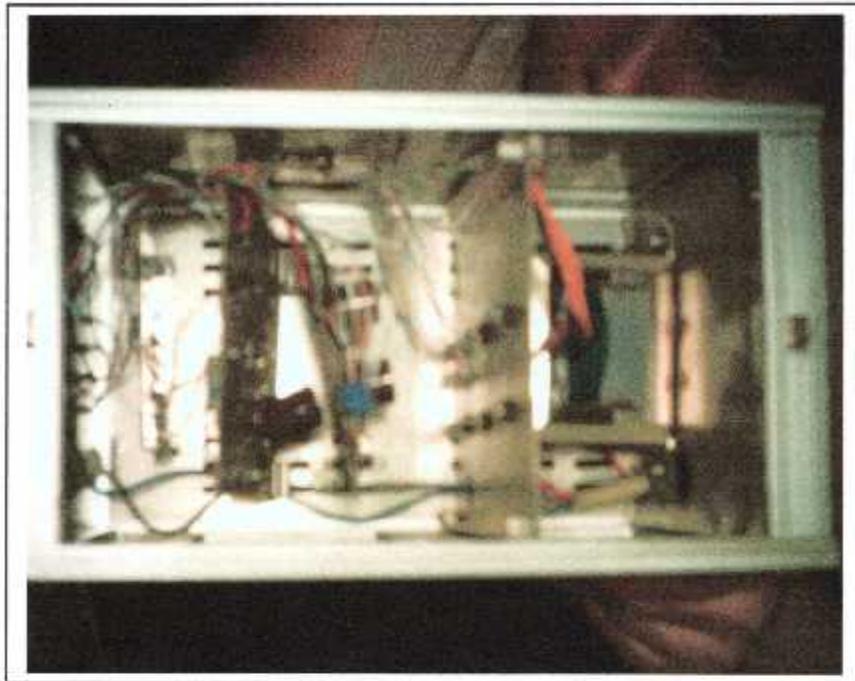
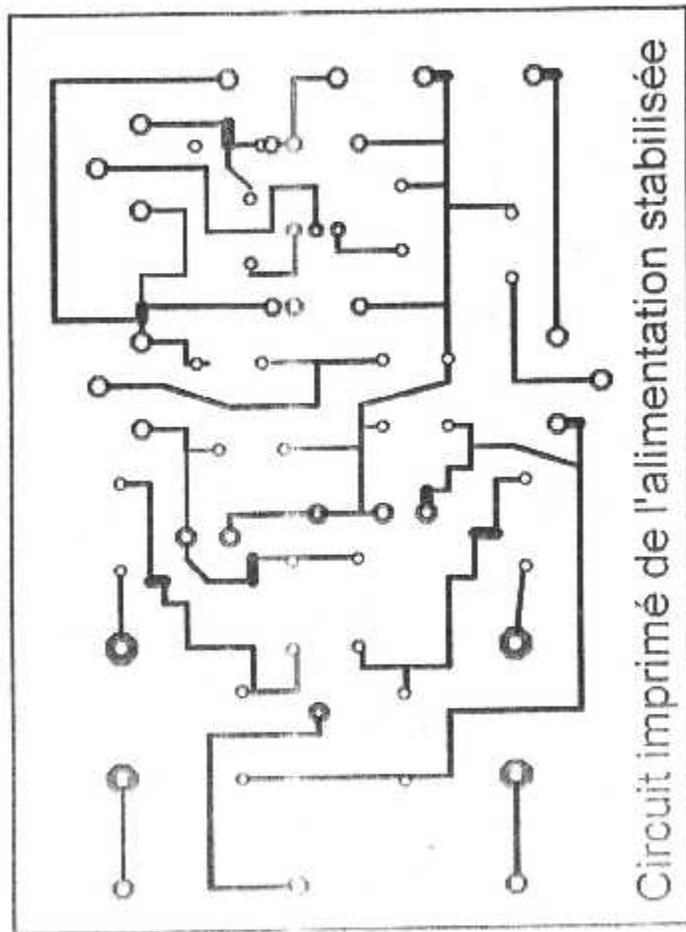
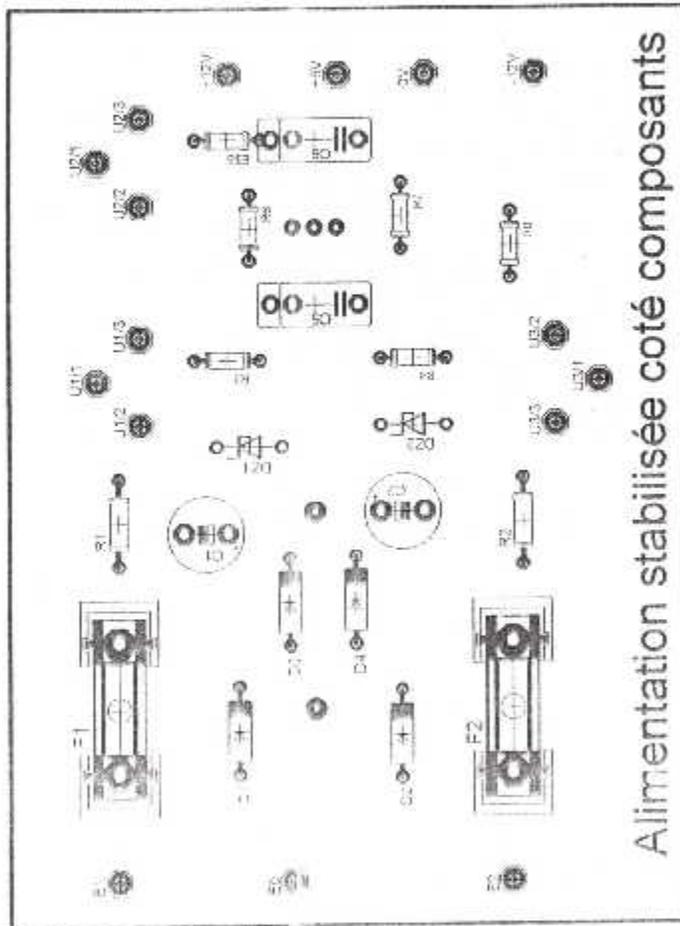
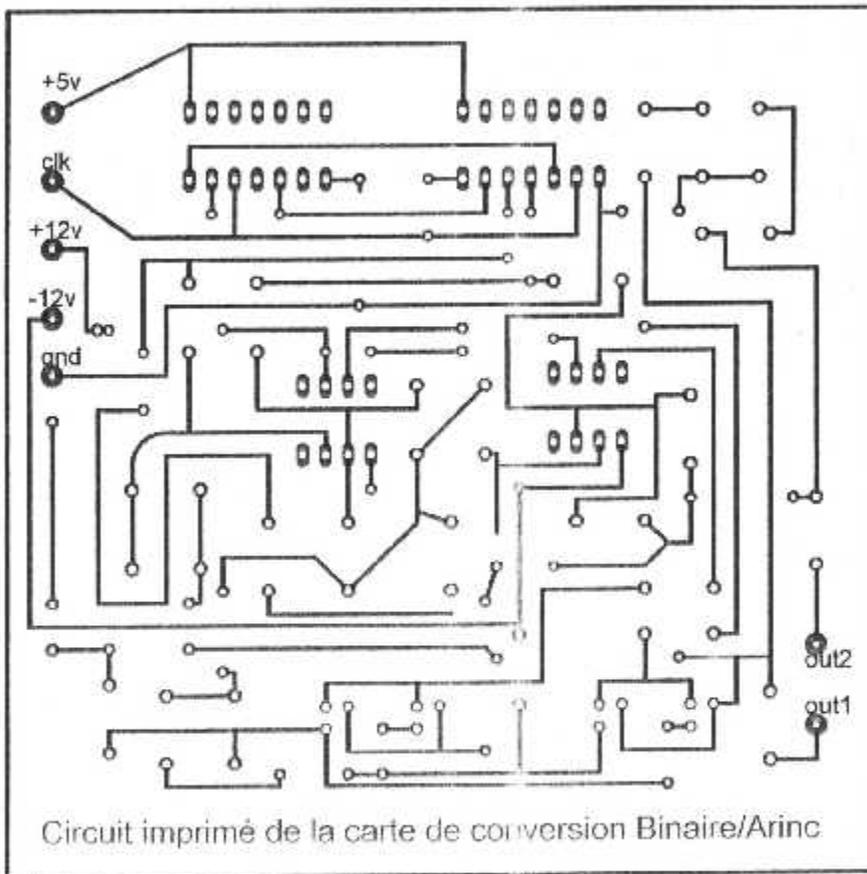


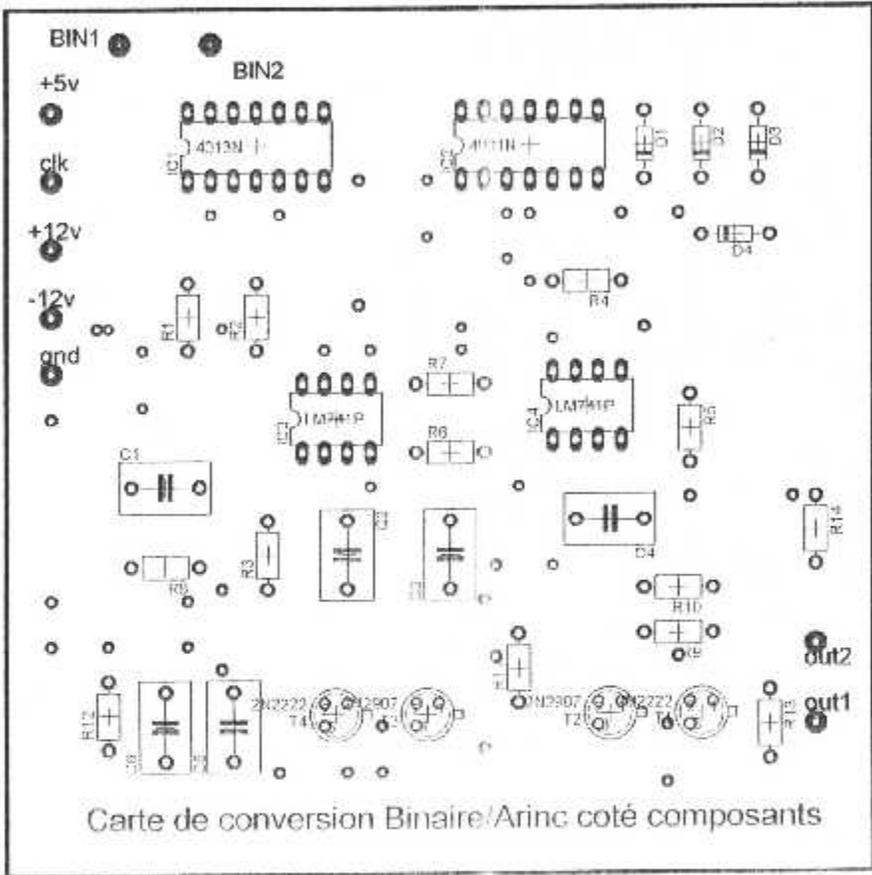
Fig .V .2

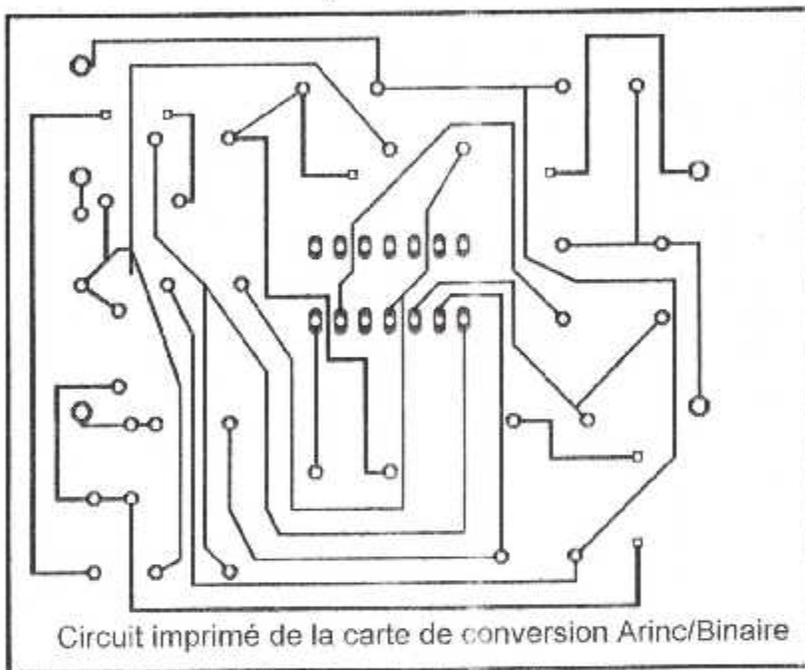


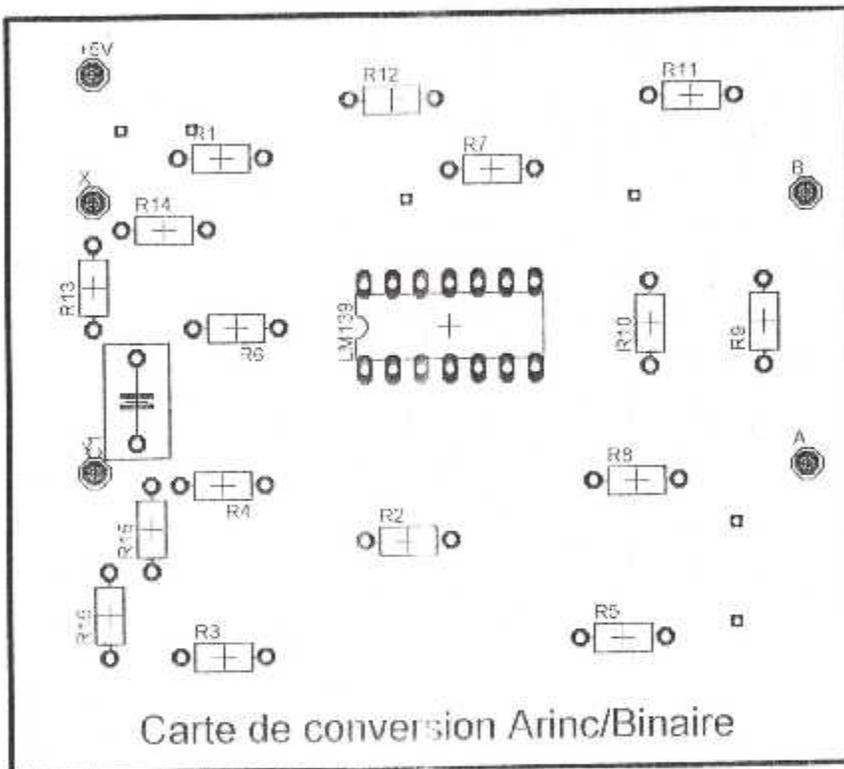


Alimentation stabilisée coté composants





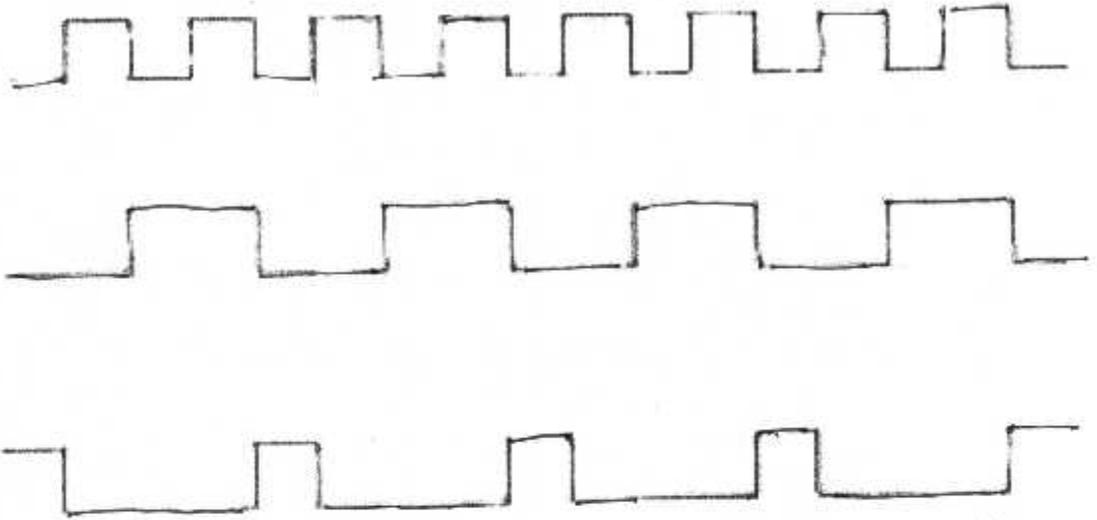




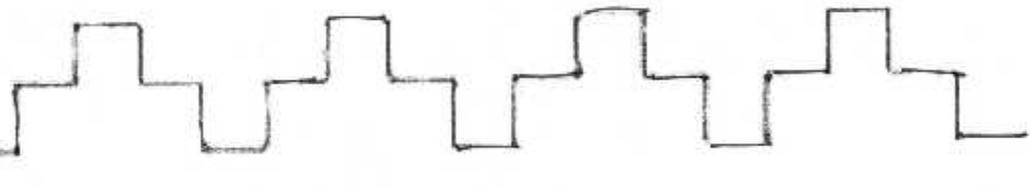
Carte de conversion Arinc/Binaire

5. les chronogrammes obtenue :**5-1 chronogramme de la carte Binaire/Arinc**

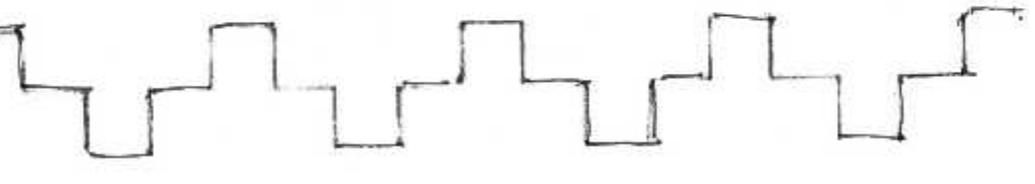
Entrée
horloge



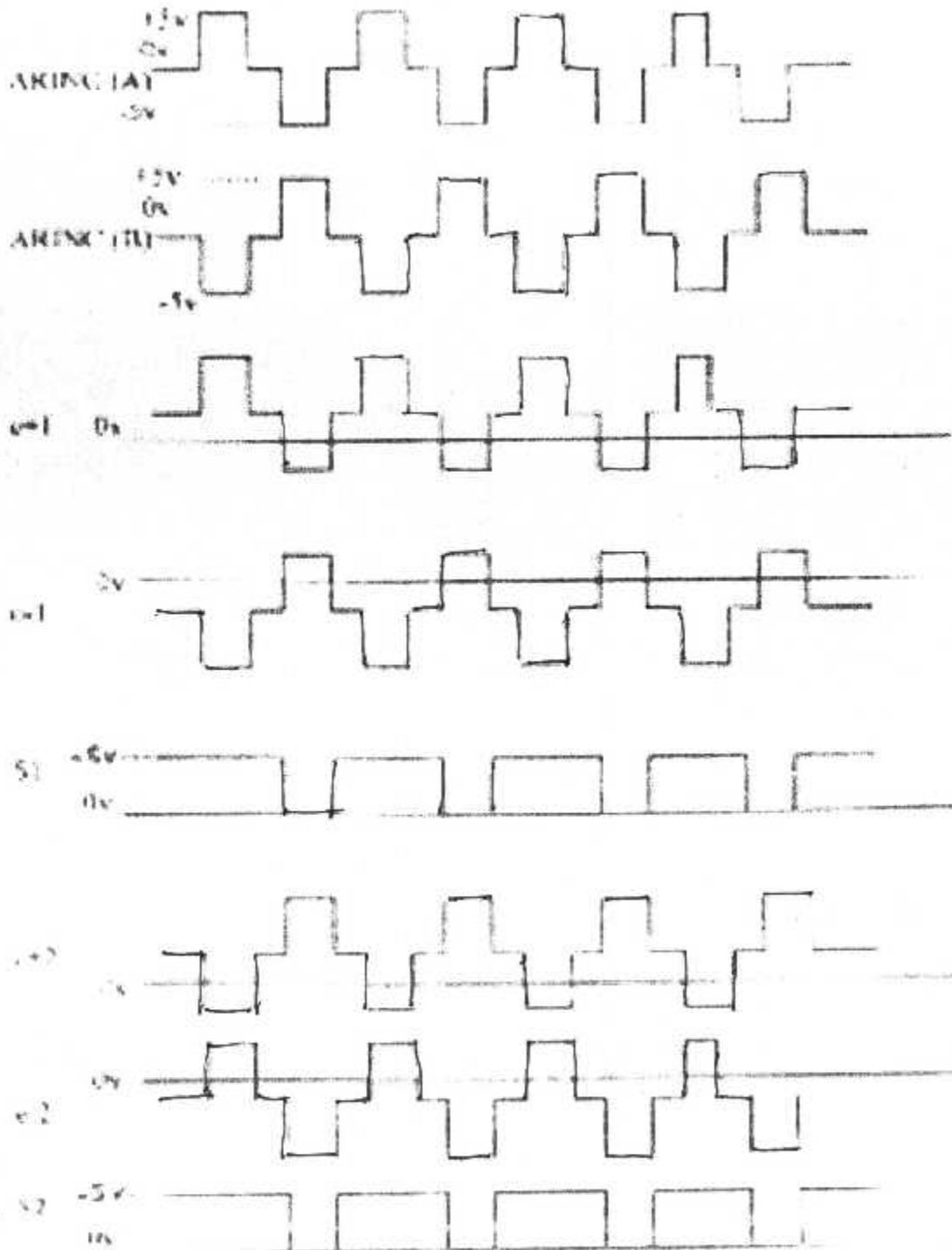
+5V
Arinc (A)
-5V



+5V
Arinc (B)
-5V



5-2 chronogramme de la carte Arinc/Binaire



6. Les bilans de puissance :

a- Alimentation :

| Composant | Référence | Nomenclature | Nombre | Puissance Maximale |
|---------------|--------------|----------------|--------|--------------------|
| Diode | 1N4007 | D1, D2, D3, D4 | 4 | 0,5w |
| Diode Zener | 1N3024 | Dz1, Dz2 | 2 | 0,75W |
| Résistance | 2490 ohms | R3 | 1 | 0,25W |
| Résistance | 2100 ohms | R4 | 1 | 0,25W |
| Résistance | 150 ohms | R1, R2 | 2 | 1W |
| Capacité | 1500 μ F | C1, C2 | 2 | 0,25W |
| Capacité | 1 μ F | | 1 | 0,25W |
| Capacité | 1,5 μ F | C5, C6 | 2 | 0,25W |
| Potentiomètre | 10 Kohms | P | 1 | 0,75W |
| Régulateur | SG117K | U1, U2 | 2 | 10W |
| Régulateur | SG120K | U3 | 1 | 10W |
| Résistance | 3480 ohms | R5 | 1 | 0,25W |
| Résistance | 1101 | R6 | 1 | 0.25W |

Tableau V.1 . Bilans de puissance de l'alimentation

$$P_{\text{total}} = \sum P_i = 36.25W$$

b- Carte de Conversion Binaire/Arinc

| Composant | Référence | Nomenclature | Nombre | Puissance Maximal |
|--------------------|------------------|---------------------|---------------|--------------------------|
| Bascule D | CD4013 | IC1 | 1 | 0,5W |
| Porte NOR | CD4001 | IC2 | 1 | 0,5W |
| Ampli-Opérationnel | LM741 | IC3, IC4 | 2 | 0,5W |
| Transistor | 2N2222 | T1, T4 | 2 | 0,5W |
| Transistor | 2N2907 | T2, T3 | 2 | 0,5W |
| Capacité | 100 PF | C1, C2, C3, C4 | 4 | 0,4W |
| Résistance | 44,2 K ohm | R1, R2, R3, R4 | 4 | 0,25W |
| Résistance | 45,3 K ohm | R5, R6, R7, R8 | 4 | 0,25W |
| Résistance | 1 K ohm | R9, R10 | 2 | 0,25W |
| Résistance | 120 ohm | R11, R12 | 2 | 0,25W |
| Résistance | 37.4 ohm | R13, R14 | 2 | 0,25W |
| Diode Zener | 1N754A 6.8v | Dz1, Dz2, Dz3, Dz4 | 4 | 0,25W |

Tableau V. 2 : bilan de puissance de la carte Arinc

$$P \text{ total} = \sum P_i = 10.1W$$

c- Carte de conversion Arinc/Binaire :

| Composants | Référence | Nomenclature | Nombre | Puissance |
|--------------------|-----------|-------------------|--------|-----------|
| Ampli-Opérationnel | LM139 | IC1 | 1 | 0,5w |
| Capacité | 500pF | C1 | 1 | 0.25w |
| Résistance | 47,5Kohm | R1, R9 | 2 | 0.25w |
| Résistance | 47,5Kohm | R2, R10 | 2 | 0.25w |
| Résistance | 1Kohm | R3, R4, R7, R8 | 4 | 0.25w |
| Résistance | 16,2Kohm | R5, R6 | 2 | 0.25w |
| Résistance | 2kohm | R11, R12 | 2 | 0.25w |
| Résistance | 12,1Kohm | R13, R15 | 2 | 0.25w |
| Résistance | 634ohm | R14, R16 | 2 | 0.25w |

Tableau V.3 : bilans de puissance de la carte binaire

$$P \text{ total} = \sum P_i = 5.75 \text{ W}$$

7. Test du circuit :

En va simulé un signal VOR pour testé notre module en envoyant plusieurs signaux carrés en série grâce à un générateur de signaux, ces signaux carrés vont remplacer notre information binaire et a la sortie en aura un signal Arinc

(voir les photos) :



Fig.V.1: Signal binaire.

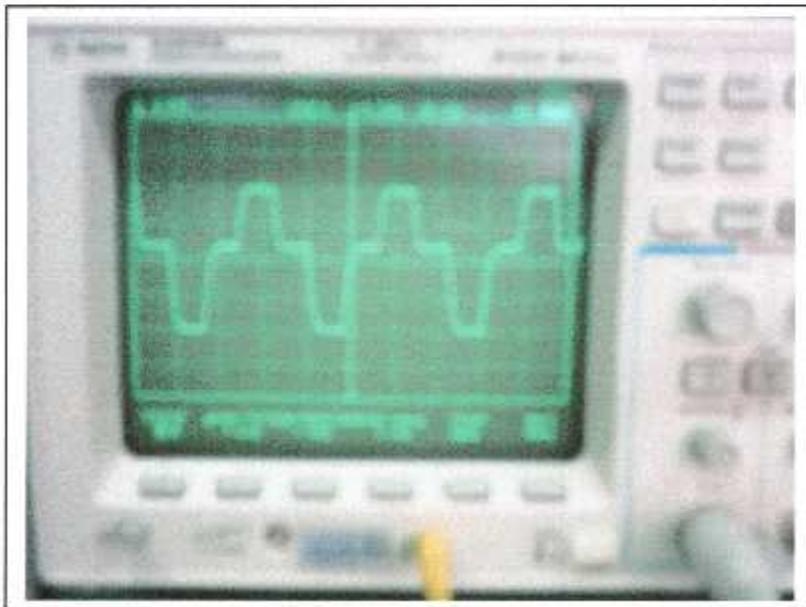
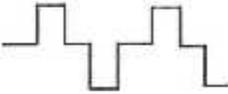
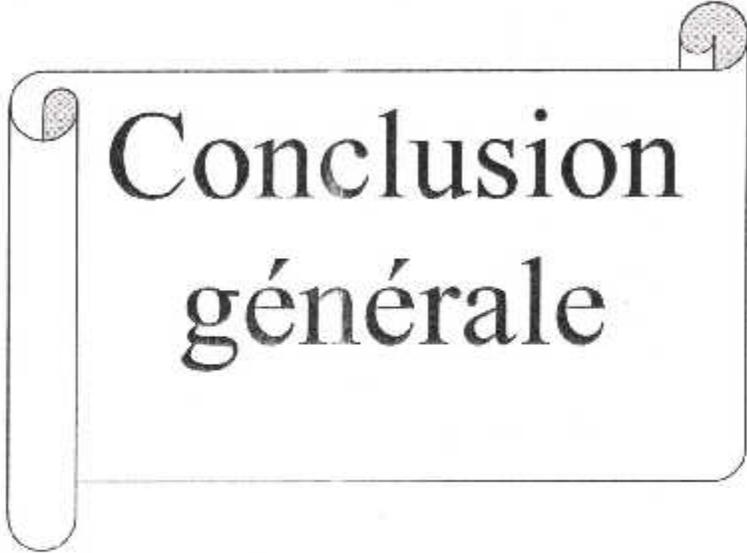


Fig.V.2: Signal Arinc.

Tableaux récapitulatif des testes :

| | V | F |
|---|------------|---------|
| Signal d'entrée  | 5 V | 12.5Khz |
| Signal de sortie  | +5 V, -5 V | 6 Khz |

Tab V.1 : Caractéristiques des signaux.



**Conclusion
générale**

Conclusion

L'objet de mon projet de fin d'étude a été atteint

La réalisation de ce module de conversion était très bénéfique pour moi et sera d'une aide précieuse pour le personnel de la maintenance de l'atelier Radio d'Air Algérie et ce ci a permis de tester la carte I/O des différents accessoires de navigation(VOR, ILS, ADF) à travers mon module de conversion et permis les points essentiels de ce bénéfice je peut citer :

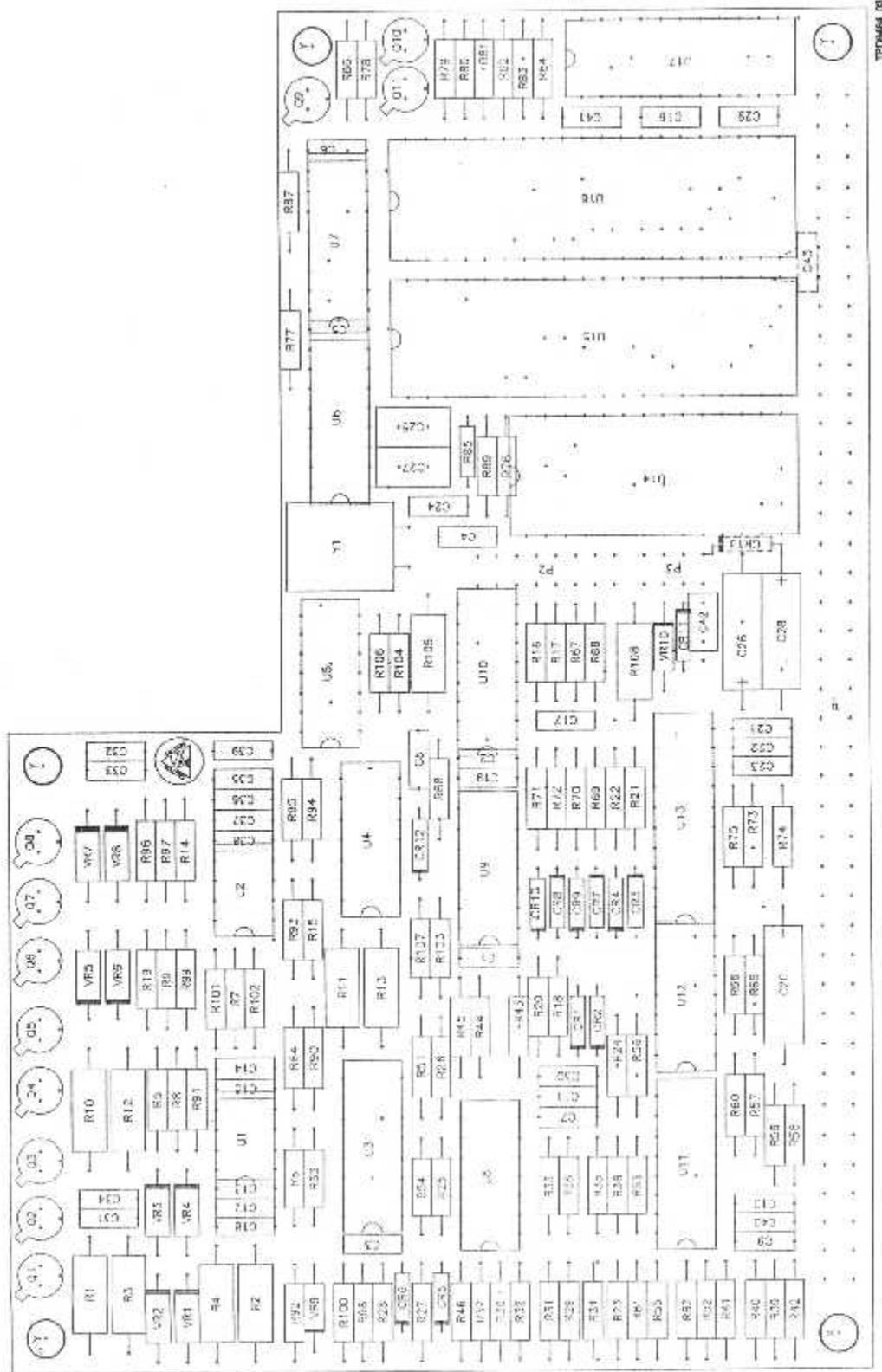
- La mise en œuvre et l'exploitation des différentes informations et connaissances acquises durant les années d'études.
- La confrontation des différents problèmes de réalisation pratique.
- L'application des différents problèmes de réalisation .

Je souhaite que mon projet contribuera positivement à l'atelier Radio d'Air Algérie et à notre institut et pour les promotions futures.

Tout cela ma permis d'avoir accès au domaines du travail

Enfin, mon manuel peut servir de documentation pour les étudiants qui vont vers le domaines avionique d'une part et d'autre part de travailler la phase entre le PC et le module de conversion afin de confirmer le bon fonctionnement des accessoires de navigation.

ANNEXE

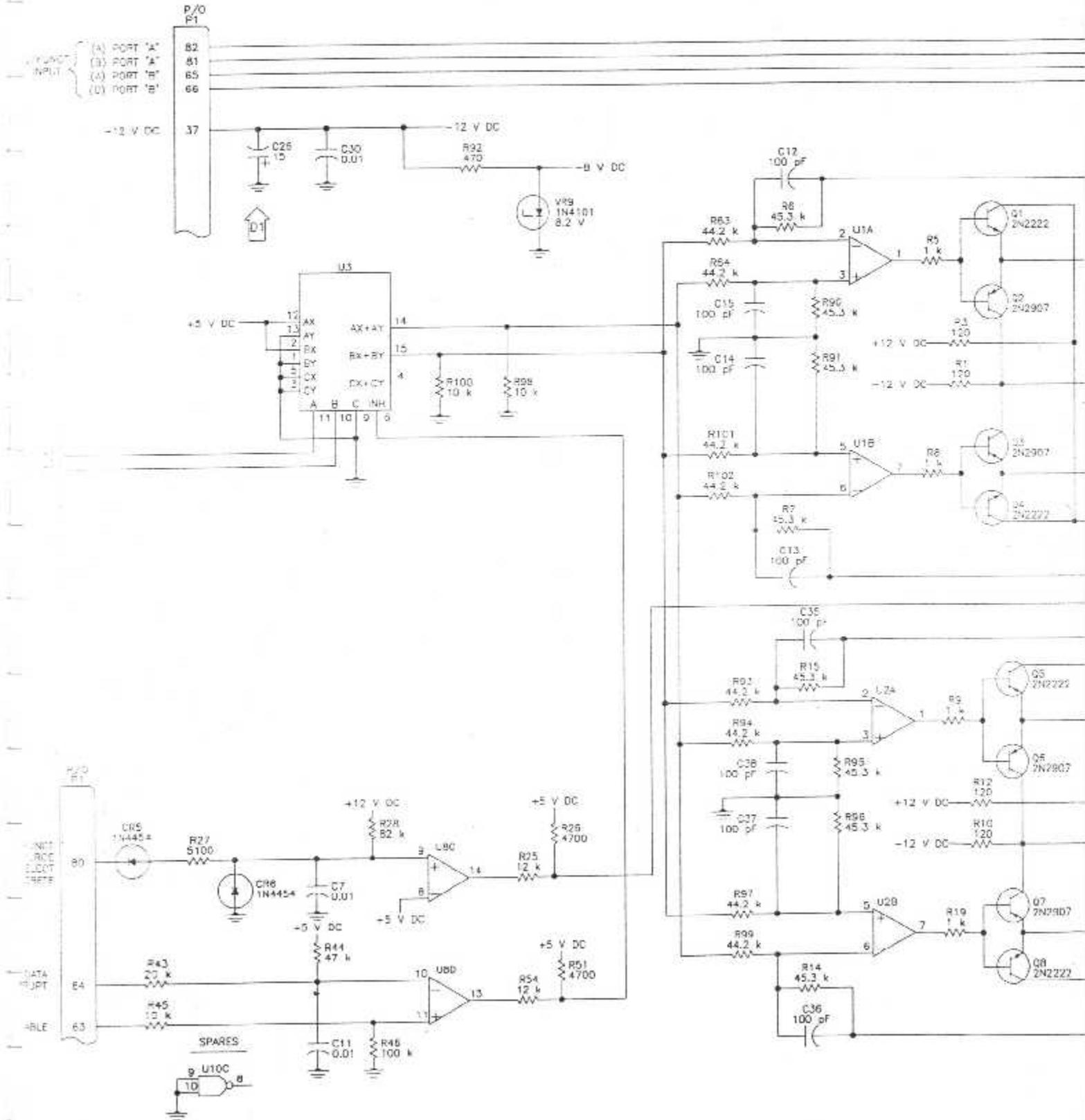


WO A4 (CPN 545-7548-001, -003), Maintenance Aid Diagram
 Figure 14B (Sheet 3)

34-53-70

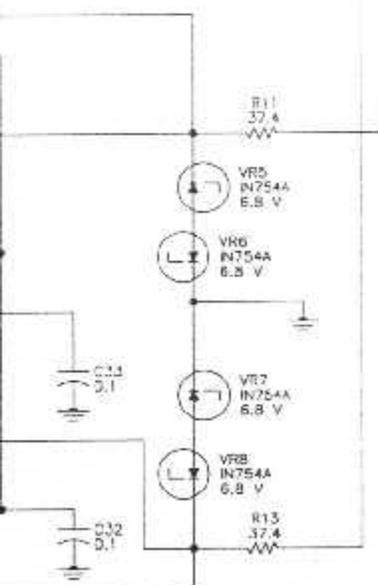
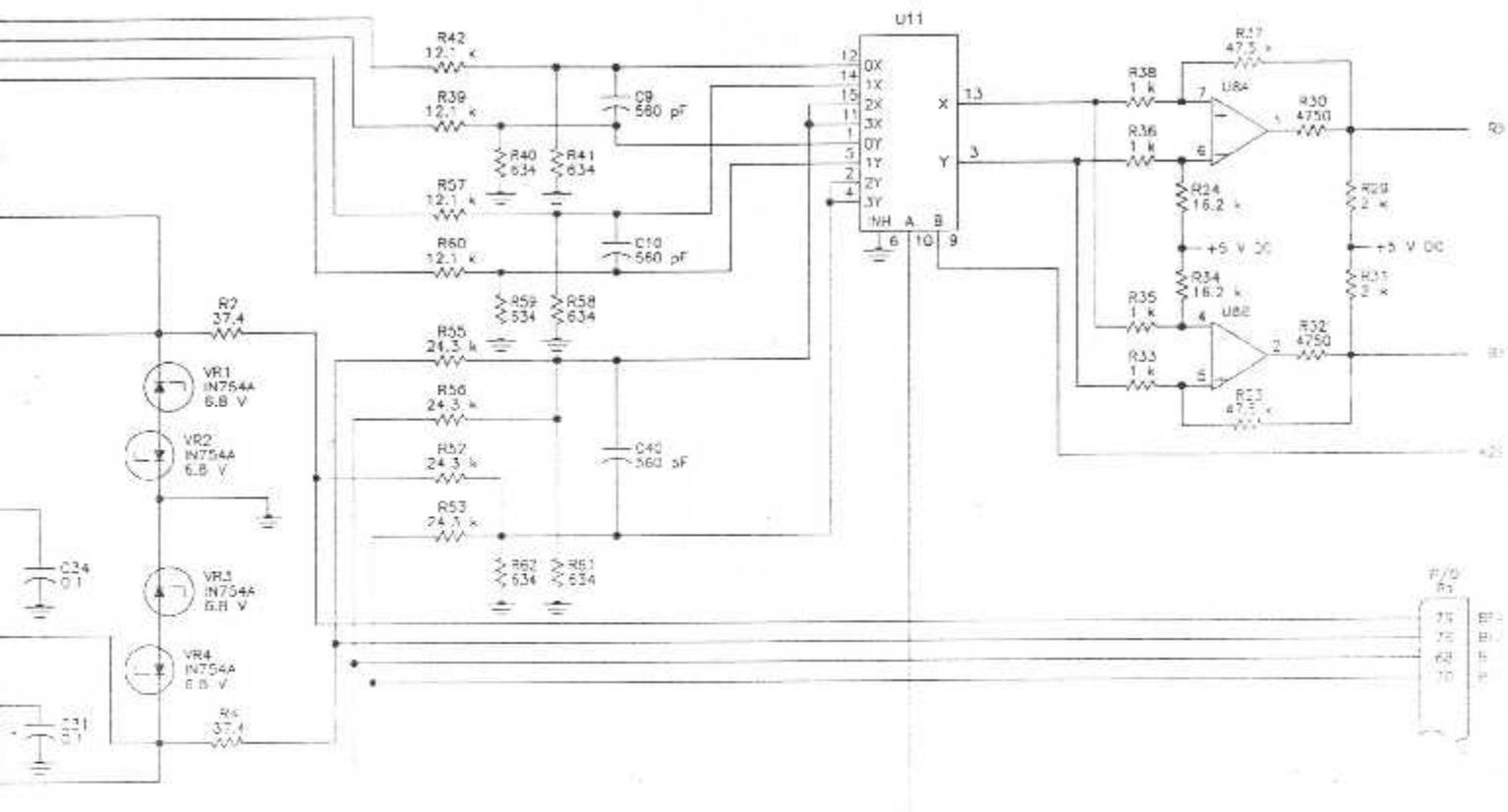
Use or disclosure of information on this page is subject to the restrictions in the proprietary notice of this document.

**ROCKWELL COLLINS AIR TRANSPORT SYSTEMS
COMPONENT MAINTENANCE MANUAL
ADF-700 ADF Receiver
PART NO 622-5222**



I/O A4 (CPN 646-7646-001, -003), Schematic Diagram
Figure 149 (Sheet 2)

34-53-70



NOTES:

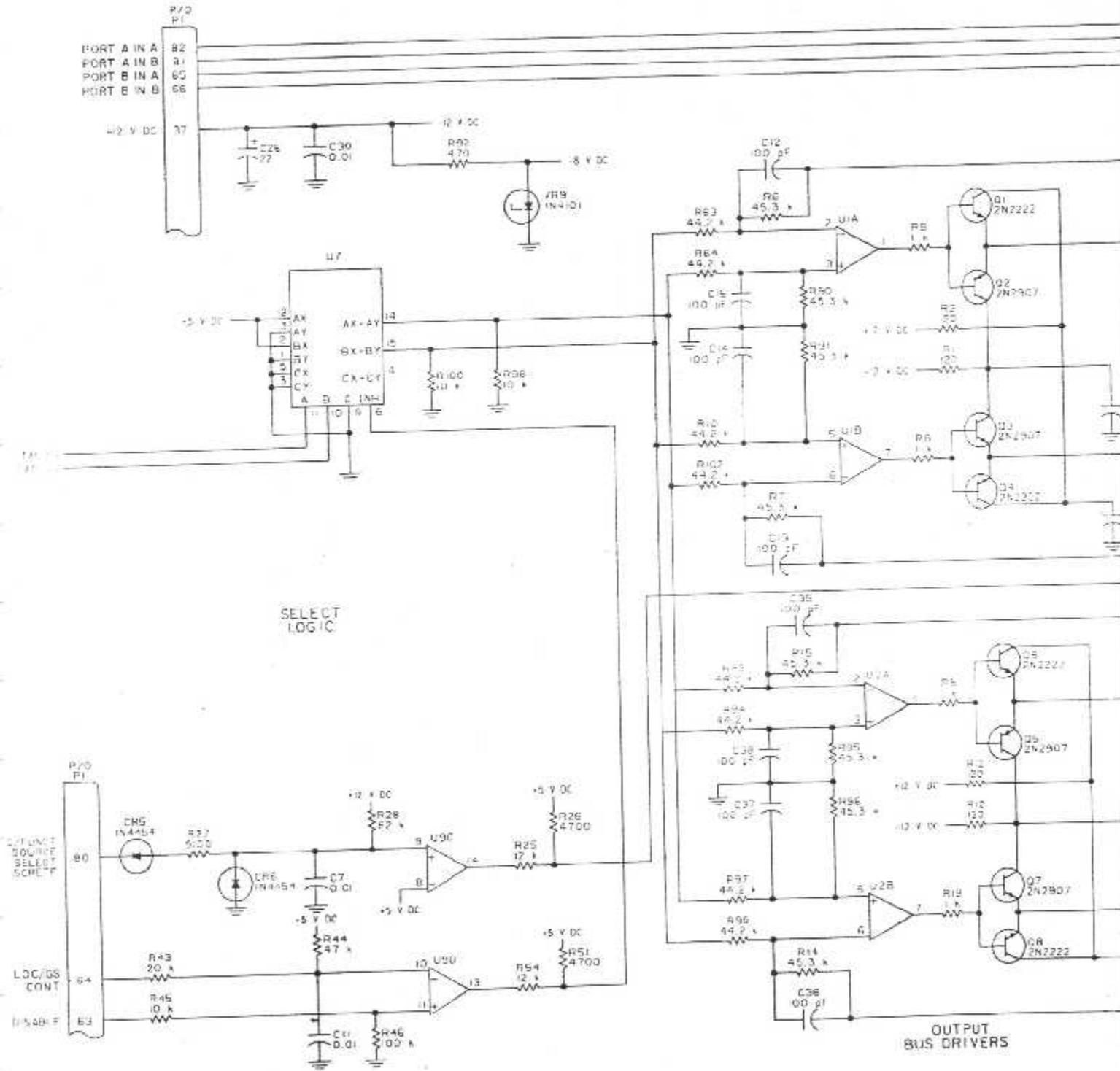
- ① UNLESS OTHERWISE SPECIFIED, RESISTANCE VALUES ARE IN OHMS AND CAPACITANCE VALUES ARE IN MICROFARADS.
- ② PARTIAL REFERENCE DESIGNATIONS ARE SHOWN FOR COMPLETE DESIGNATION. PREFIX WITH UNIT AND/OR ASSEMBLY DESIGNATION.

MICROCIRCUIT INFORMATION

| U NO. | TYPE | POWER | | | |
|-------|--------------|----------|---------|-----|------|
| | | +12 V DC | +5 V DC | GND | -5 V |
| U1 | 4558 | 8 | | | |
| U2 | 4558 | 8 | | | |
| U3 | 4053 | | 16 | 8 | 7 |
| U4 | MC1488 | 14 | | 7 | |
| U5 | MC1489 | | 14 | 7 | |
| U6 | 54138 | | 16 | 8 | |
| U7 | 54367 | | 16 | 8 | |
| U8 | LM139 | 3 | | | |
| U9 | LM139 | 3 | | 12 | |
| U10 | 54368 | | 16 | 8 | |
| U11 | 4052 | | 16 | 8 | 7 |
| U12 | 5410 | | 14 | 7 | |
| U13 | 54244 | | 20 | 10 | |
| U14 | LMRT | | 1 | 13 | |
| U15 | 8748H | | 40 | 20 | |
| U16 | 8155 | | 40 | 20 | |
| U17 | 835-8425-D10 | | 6 | 19 | |



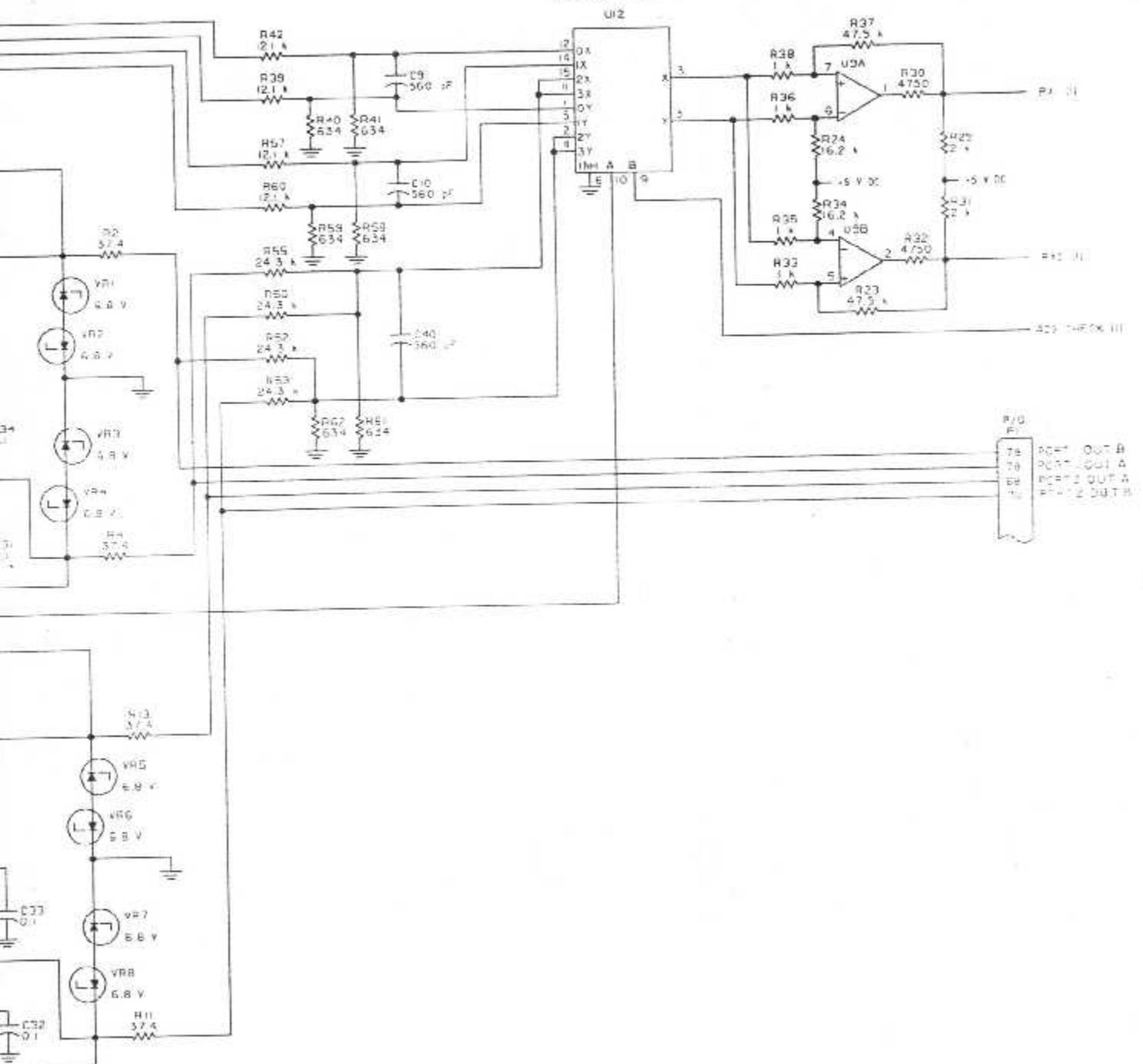
COMPONENT MAINTENANCE
MANUAL
COLLINS ILS-700
PART NO 622-5221-002



I/O Card A4, CPN 642-0836-002, -004 Only,
Schematic Diagram
Figure 130 (Sheet 2)

34-36-70
Pages 198.73/198.74
Oct 15/84

INPUT BUS RECEIVER



LM117/LM317A/LM317

3-Terminal Adjustable Regulator

General Description

The LM117 series of adjustable 3-terminal positive voltage regulators is capable of supplying in excess of 1.5A over a 1.2V to 37V output range. They are exceptionally easy to use and require only two external resistors to set the output voltage. Further, both line and load regulation are better than standard fixed regulators. Also, the LM117 is packaged in standard transistor packages which are easily mounted and handled.

In addition to higher performance than fixed regulators, the LM117 series offers full overload protection available only in IC's. Included on the chip are current limit, thermal overload protection and safe area protection. All overload protection circuitry remains fully functional even if the adjustment terminal is disconnected.

Normally, no capacitors are needed unless the device is situated more than 6 inches from the input filter capacitors in which case an input bypass is needed. An optional output capacitor can be added to improve transient response. The adjustment terminal can be bypassed to achieve very high ripple rejection ratios which are difficult to achieve with standard 3-terminal regulators.

Besides replacing fixed regulators, the LM117 is useful in a wide variety of other applications. Since the regulator is "floating" and sees only the input-to-output differential volt-

age, supplies of several hundred volts can be regulated as long as the maximum input to output differential is not exceeded, i.e., avoid short-circuiting the output.

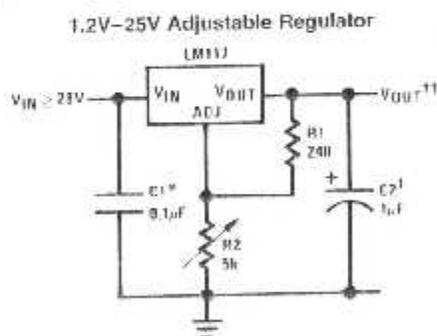
Also, it makes an especially simple adjustable switching regulator, a programmable output regulator, or by connecting a fixed resistor between the adjustment pin and output, the LM117 can be used as a precision current regulator. Supplies with electronic shutdown can be achieved by clamping the adjustment terminal to ground which programs the output to 1.2V where most loads draw little current.

For applications requiring greater output current, see LM150 series (3A) and LM138 series (5A) data sheets. For the negative complement, see LM137 series data sheet.

Features

- Guaranteed 1% output voltage tolerance (LM317A)
- Guaranteed max. 0.01%/V line regulation (LM317A)
- Guaranteed max. 0.3% load regulation (LM117)
- Guaranteed 1.5A output current
- Adjustable output down to 1.2V
- Current limit constant with temperature
- P+ Product Enhancement tested
- 80 dB ripple rejection
- Output is short-circuit protected

Typical Applications



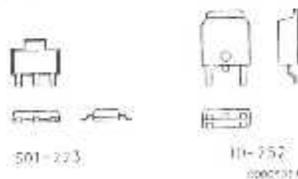
Full output current not available at high input-output voltages.
 *Needed if device is more than 6 inches from filter capacitors.
 †Optional—improves transient response. Output capacitors in the range of 1 μ F to 1000 μ F of aluminum or tantalum electrolytic are commonly used to provide improved output impedance and rejection of transients.

$$V_{OUT} = 1.25V \left(1 + \frac{R2}{R1} \right) + I_{ADJ} R2$$

LM117 Series Packages

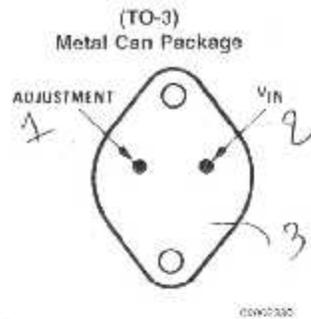
| Part Number Suffix | Package | Design Load Current |
|--------------------|---------|---------------------|
| K | TO-18 | 1.5A |
| H | TO-39 | 0.5A |
| T | TO-220 | 1.5A |
| E | LCC | 0.5A |
| S | TO-263 | 1.5A |
| FMP | SOT-223 | 1A |
| MDT | TO-252 | 0.5A |

SOT-223 vs. D-Pak (TO-252) Packages



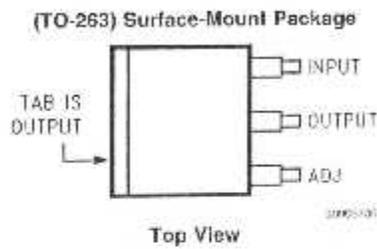
Scale 1:1

Connection Diagrams

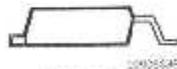


CASE IS OUTPUT

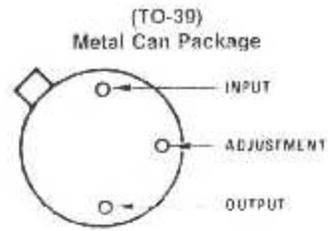
Bottom View
Steel Package
NS Package Number K02A or K02C



Top View

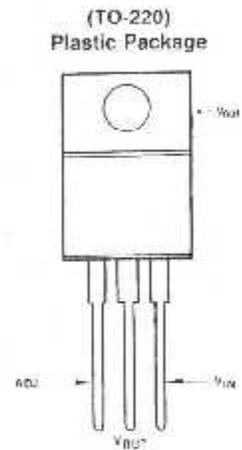


Side View
NS Package Number TS3B

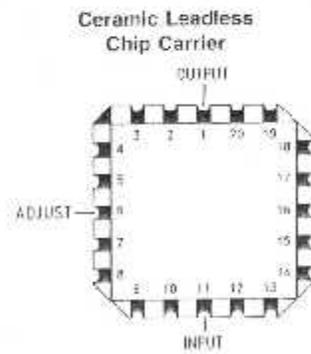


CASE IS OUTPUT

Bottom View
NS Package Number H03A

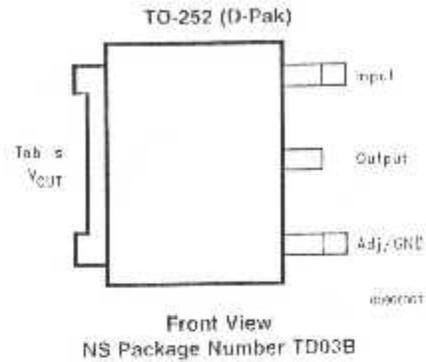
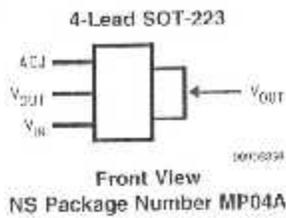


Front View
NS Package Number T03B



Top View
NS Package Number E20A

Connection Diagrams (Continued)



Ordering Information

| Package | Temperature Range | Part Number | Package Marking | Transport Media | NSC Drawing |
|----------------------|--|--------------|-----------------|--------------------------|-------------|
| Metal Can (TO-3) | $-55^{\circ}\text{C} \leq T_J \leq +150^{\circ}\text{C}$ | LM117K STEEL | LM117K STEEL P+ | 50 Per Bag | K02A |
| | $0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317K STEEL | LM317K STEEL P+ | 50 Per Bag | |
| | $-55^{\circ}\text{C} \leq T_J \leq +150^{\circ}\text{C}$ | LM117K/883 | LM117K/883 | 50 Per Bag | K02C |
| Metal Can (TO-39) | $-55^{\circ}\text{C} \leq T_J \leq +150^{\circ}\text{C}$ | LM117H | LM117H P+ | 500 Per Box | H03A |
| | $-55^{\circ}\text{C} \leq T_J \leq +150^{\circ}\text{C}$ | LM117H/883 | LM117H/883 | 20 Per Tray | |
| | $-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317AH | LM317AH P+ | 500 Per Box | |
| | $0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317H | LM317H P+ | 500 Per Box | |
| TO-220 3-Lead | $-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317AT | LM317A P+ | 45 Units/Rail | T03B |
| | $0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317T | LM317T P+ | 45 Units/Rail | |
| TO-263 3-Lead | $0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317S | LM317S P+ | 45 Units/Rail | TG3U |
| | | LM317SX | | 500 Units Tape and Reel | |
| LCC | $-55^{\circ}\text{C} \leq T_J \leq +150^{\circ}\text{C}$ | LM117E/883 | LM117E/883 | 50 Units/Rail | E20A |
| SOT-223 4-Lead | $0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317EMP | N01A | 1k Units Tape and Reel | MP04A |
| | | LM317EMPX | | 2k Units Tape and Reel | |
| | $-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317AEMP | N07A | 1k Units Tape and Reel | |
| | | LM317AEMPX | | 2k Units Tape and Reel | |
| D-Pak 3-Lead | $0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317MDT | LM317MDT | 75 Units/Rail | TD03B |
| | | LM317MDTX | | 2.5k Units Tape and Reel | |
| | $-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ | LM317AMD1 | LM317AMD1 | 75 Units/Rail | |
| | | LM317AMD1X | | 2.5k Units Tape and Reel | |

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

| | |
|--|--------------------|
| Power Dissipation | Internally Limited |
| Input-Output Voltage Differential | +40V, -0.3V |
| Storage Temperature | -65°C to +150°C |
| Lead Temperature | |
| Metal Package (Soldering, 10 seconds) | 300°C |
| Plastic Package (Soldering, 4 seconds) | 260°C |

ESD Tolerance (Note 5)

3 kV

Operating Temperature Range

| | |
|--------|---------------------------------|
| LM117 | -55°C ≤ T _J ≤ +150°C |
| LM317A | -40°C ≤ T _J ≤ +125°C |
| LM317 | 0°C ≤ T _J ≤ +125°C |

Preconditioning

Thermal Limit Burn-In All Devices 100%

Electrical Characteristics (Note 3)

Specifications with standard type face are for T_J = 25°C, and those with **boldface type** apply over full Operating Temperature Range. Unless otherwise specified, V_{IN} = V_{OUT} = 5V, and I_{OUT} = 10 mA.

| Parameter | Conditions | LM117 (Note 2) | | | Units | |
|--|---|----------------|-------------|-------------|------------|----|
| | | Min | Typ | Max | | |
| Reference Voltage | | | | | V | |
| | 3V ≤ (V _{IN} - V _{OUT}) ≤ 40V, 10 mA ≤ I _{OUT} ≤ I _{MAX} , P ≤ P _{MAX} | 1.20 | 1.25 | 1.30 | V | |
| Line Regulation | 3V ≤ (V _{IN} - V _{OUT}) ≤ 40V (Note 4) | | 0.01 | 0.02 | %/V | |
| | | | 0.02 | 0.05 | %/V | |
| Load Regulation | 10 mA ≤ I _{OUT} ≤ I _{MAX} (Note 4) | | 0.1 | 0.3 | % | |
| | | | 0.3 | 1 | % | |
| Thermal Regulation | 20 ms Pulse | | 0.03 | 0.07 | %/W | |
| Adjustment Pin Current | | | 50 | 100 | μA | |
| Adjustment Pin Current Change | 10 mA ≤ I _{OUT} ≤ I _{MAX} 3V ≤ (V _{IN} - V _{OUT}) ≤ 40V | | 0.2 | 5 | μA | |
| Temperature Stability | T _{MIN} ≤ T _J ≤ T _{MAX} | | 1 | | % | |
| Minimum Load Current | (V _{IN} - V _{OUT}) = 40V | | 3.5 | 5 | mA | |
| Current Limit | (V _{IN} - V _{OUT}) ≤ 15V | K Package | 1.5 | 2.2 | 3.4 | A |
| | | H Package | 0.5 | 0.8 | 1.8 | A |
| | (V _{IN} - V _{OUT}) = 40V | K Package | 0.3 | 0.4 | | A |
| | | H Package | 0.15 | 0.2 | | A |
| | | | | 0.003 | | % |
| | | | | 65 | | dB |
| RMS Output Noise, % of V _{OUT} | 10 Hz ≤ f ≤ 10 kHz | | | | | |
| Ripple Rejection Ratio | V _{OUT} = 10V, f = 120 Hz, C _{ADJ} = 0 μF | | | | | |
| | V _{OUT} = 10V, f = 120 Hz, C _{ADJ} = 10 μF | 66 | 80 | | dB | |
| Long-Term Stability | T _J = 125°C, 1000 hrs. | | 0.3 | 1 | % | |
| Thermal Resistance, Junction-to-Case | K Package | | 2.3 | 3 | °C/W | |
| | H Package | | 12 | 15 | °C/W | |
| | E Package | | | | °C/W | |
| Thermal Resistance, Junction-to-Ambient (No Heat Sink) | K Package | | 55 | | °C/W | |
| | H Package | | 140 | | °C/W | |
| | E Package | | | | °C/W | |

Electrical Characteristics (Note 3)

Specifications with standard type face are for $T_J = 25^\circ\text{C}$, and those with **boldface type** apply over full Operating Temperature Range. Unless otherwise specified, $V_{IN} - V_{OUT} = 5\text{V}$, and $I_{OUT} = 10\text{mA}$.

| Parameter | Conditions | LM317A | | | LM317 | | | Units | |
|--|--|--------------|--------------|--------------|-------------|-------------|-------------|--------------------|---|
| | | Min | Typ | Max | Min | Typ | Max | | |
| Reference Voltage | | 1.238 | 1.250 | 1.262 | | | | V | |
| | $3\text{V} < (V_{IN} - V_{OUT}) \leq 40\text{V}$, $10\text{mA} \leq I_{OUT} \leq I_{MAX}$, $P \leq P_{MAX}$ | 1.225 | 1.250 | 1.270 | 1.20 | 1.25 | 1.30 | V | |
| Line Regulation | $3\text{V} \leq (V_{IN} - V_{OUT}) \leq 40\text{V}$ (Note 4) | | 0.005 | 0.01 | | 0.01 | 0.04 | %/V | |
| | | | 0.01 | 0.02 | | 0.02 | 0.07 | %/V | |
| Load Regulation | $10\text{mA} \leq I_{OUT} \leq I_{MAX}$ (Note 4) | | 0.1 | 0.5 | | 0.1 | 0.5 | % | |
| | | | 0.3 | 1 | | 0.3 | 1.5 | % | |
| Thermal Regulation | 20 ms Pulse | | 0.04 | 0.07 | | 0.04 | 0.07 | %/W | |
| Adjustment Pin Current | | | 50 | 100 | | 50 | 100 | μA | |
| Adjustment Pin Current Change | $10\text{mA} \leq I_{OUT} \leq I_{MAX}$, $3\text{V} \leq (V_{IN} - V_{OUT}) \leq 40\text{V}$ | | 0.2 | 5 | | 0.2 | 5 | μA | |
| Temperature Stability | $T_{MIN} \leq T_J \leq T_{MAX}$ | | 1 | | | 1 | | % | |
| Minimum Load Current | $(V_{IN} - V_{OUT}) = 40\text{V}$ | | 3.5 | 10 | | 3.5 | 10 | mA | |
| Current Limit | $(V_{IN} - V_{OUT}) \leq 15\text{V}$ K, T, S Packages H Package MP Package | | 1.5 | 2.2 | 3.4 | 1.5 | 2.2 | 3.4 | A |
| | | | 0.5 | 0.8 | 1.8 | 0.5 | 0.8 | 1.8 | A |
| | | | 1.5 | 2.2 | 3.4 | 1.5 | 2.2 | 3.4 | A |
| | $(V_{IN} - V_{OUT}) = 40\text{V}$ K, T, S Packages H Package MP Package | | 0.15 | 0.4 | | 0.15 | 0.4 | | A |
| | | | 0.075 | 0.2 | | 0.075 | 0.2 | | A |
| | | | 0.55 | 0.4 | | 0.15 | 0.4 | | A |
| RMS Output Noise, % of V_{OUT} | $10\text{Hz} \leq f \leq 10\text{kHz}$ | | 0.003 | | | 0.003 | | % | |
| Ripple Rejection Ratio | $V_{OUT} = 10\text{V}$, $f = 120\text{Hz}$, $C_{ADJ} = 0\ \mu\text{F}$ | | 65 | | | 65 | | dB | |
| | $V_{OUT} = 10\text{V}$, $f = 120\text{Hz}$, $C_{ADJ} = 10\ \mu\text{F}$ | | 66 | 80 | | 66 | 80 | dB | |
| Long-Term Stability | $T_J = 125^\circ\text{C}$, 1000 hrs. | | 0.3 | 1 | | 0.3 | 1 | % | |
| Thermal Resistance, Junction-to-Case | K Package | | | | | 2.3 | 3 | $^\circ\text{C/W}$ | |
| | MDT Package | | | | | 5 | | $^\circ\text{C/W}$ | |
| | H Package | | 12 | 15 | | 12 | 15 | $^\circ\text{C/W}$ | |
| | T Package | | 4 | 5 | | 4 | | $^\circ\text{C/W}$ | |
| | MP Package | | 23.5 | | | 23.5 | | $^\circ\text{C/W}$ | |
| | | | | 35 | | | 35 | $^\circ\text{C/W}$ | |
| Thermal Resistance, Junction-to-Ambient (No Heat Sink) | K Package | | | | | 92 | | $^\circ\text{C/W}$ | |
| | MDT Package (Note 6) | | | | | 140 | | $^\circ\text{C/W}$ | |
| | H Package | | | | | 50 | | $^\circ\text{C/W}$ | |
| | T Package | | | | | 50 | | $^\circ\text{C/W}$ | |
| | S Package (Note 6) | | | | | 50 | | $^\circ\text{C/W}$ | |

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but do not guarantee specific performance limits. For guaranteed specifications and test conditions, see the Electrical Characteristics. The pin soldered specifications apply only for the test conditions listed.

Note 2: Refer to RETS1174 drawing for the LM117A, or the RETS1174K for the LM117A military specifications.

Note 3: Although power dissipation is internally limited, these specifications are applicable for maximum power dissipations of 2W for the TO-39 and SOT-223 and 20W for the TO-3, TO-220, and TO-963. I_{MAX} is 1.5A for the TO-3, TO-220, and TO-263 packages, 0.5A for the TO-39 package, and 1A for the SOT-223 package. All limits (i.e., the numbers in the Min. and Max. columns) are guaranteed to National's AOQL (Average Outgoing Quality Level).

Note 4: Regulator is measured at a constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are ignored under the specifications for thermal regulation.

Note 5: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Note 6: If the TO-263 or TO-252 packages are used, the thermal resistance can be reduced by increasing the PC board copper area (the ratio compared to the package). Using 0.1 square inches of copper area, θ_{JA} is 50 $^\circ\text{C/W}$; with 1 square inch of copper area, θ_{JA} is 37 $^\circ\text{C/W}$; and with 1.6 square inches of copper area, θ_{JA} is 32 $^\circ\text{C/W}$. If the SOT-223 package is used, the thermal resistance can be reduced by increasing the PC board copper area (see applications info for feedback).

LM120/LM320 Series 3-Terminal Negative Regulators

General Description

The LM120 series are three-terminal negative regulators with a fixed output voltage of $-5V$, $-12V$, and $-15V$, and up to 1.5A load current capability. Where other voltages are required, the LM137 and LM137HV series provide an output voltage range of $-1.2V$ to $-47V$.

The LM120 need only one external component—a compensation capacitor at the output, making them easy to apply. Worst case guarantees on output voltage deviation due to any combination of line, load or temperature variation assure satisfactory system operation.

Exceptional effort has been made to make the LM120 Series immune to overload conditions. The regulators have current limiting which is independent of temperature, combined with thermal overload protection. Internal current limit protects against momentary faults while thermal shutdown prevents junction temperatures from exceeding safe limits during prolonged overloads.

Although primarily intended for fixed output voltage applications, the LM120 Series may be programmed for higher output voltages with a simple resistive divider. The low quiescent drain current of the devices allows this technique to be used with good regulation.

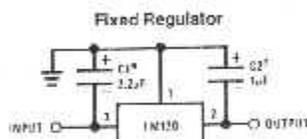
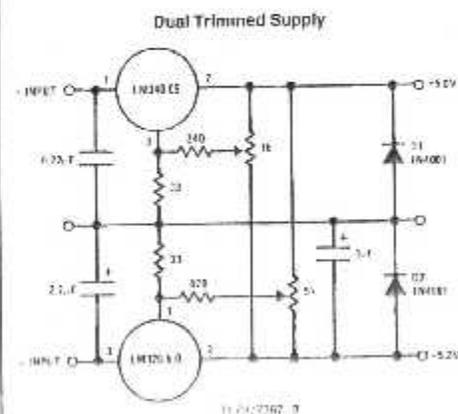
Features

- Preset output voltage error less than $\pm 0.5\%$
- Preset current limit
- Internal thermal shutdown
- Operates with input-output voltage differential down to 1V
- Excellent ripple rejection
- Low temperature drift
- Easily adjustable to higher output voltage

LM120 Series Packages and Power Capability

| Device | Package | Rated Power Dissipation | Design Load Current |
|-------------|------------|-------------------------|---------------------|
| LM120/LM320 | TO-3 (K) | 20W | 1.5A |
| | TO-39 (H) | 2W | 0.5A |
| LM320 | TO-220 (T) | 15W | 1.5A |
| LM320M | TO-202 (P) | 7.5W | 0.5A |

Typical Applications



*Required if regulator is separated from filter capacitor by more than 3". For value given, case for must be solid tantalum. 25 μF aluminum electrolytic may be substituted.

†Required for stability. For value given, case for must be solid tantalum. 25 μF aluminum electrolytic may be substituted. Value given may be increased without limit.

For output capacitance in excess of 100 μF , a high current diode from input to output (1N4001, etc.) will protect the regulator from momentary load shorts.

-5 Volt Regulators (Note 3)

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 5)

Input-Output Voltage Differential 25V

Junction Temperature See Note 1

Storage Temperature Range -65°C to +150°C

Lead Temperature (Soldering, 10 sec.) 300°C

Power Dissipation Internally Limited

Input Voltage -25V

260°C

Electrical Characteristics

| Parameter | Conditions (Note 1) | Metal Can Package | | | | | | | | | | Power Plastic Package | | | | | |
|---|---|-------------------|-------|-------------------|-------|--------------------|-------|--------------------|-------|---------------------|-------|-----------------------|-------|-------|-------|-------|--------------|
| | | LM120K-5.0 (TO-3) | | LM320K-5.0 (TO-3) | | LM120H-5.0 (TO-39) | | LM320H-5.0 (TO-39) | | LM320T-5.0 (TO-220) | | LM320T-5.0 (TO-220) | | Units | | | |
| | | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max | |
| Design Output Current (I _O) Device Dissipation (P _D) | | 1.5A 20W | | 1.5A 20W | | 0.5A 3W | | 0.5A 3W | | 0.5A 3W | | 1.5A 15W | | | | | |
| Output Voltage | T _A = 25°C, V _{IN} = 10V, I _{LOAD} = 0 mA | -5.1 | 5 | -4.9 | -5.2 | -5 | -4.8 | -5.1 | -5 | -4.9 | -5.2 | -5 | -4.8 | -5.2 | -5 | -4.8 | V |
| Line Regulation | T _A = 25°C, I _{LOAD} = 5 mA, V _{IN} ≤ V _{IN} ≤ V _{IN} MAX | 10 | 25 | 40 | 10 | 25 | 40 | 10 | 25 | 40 | 10 | 25 | 40 | 10 | 25 | 40 | mV |
| Input Voltage | | -25 | -7 | 25 | 7 | 25 | 7 | 25 | 7 | 25 | 7 | 25 | 7 | 25 | 7 | 25 | V |
| Ripple Rejection | f = 120 Hz | 54 | 64 | 84 | 54 | 64 | 84 | 54 | 64 | 84 | 54 | 64 | 84 | 54 | 64 | 84 | dB |
| Load Regulation, (Note 2) | T _A = 25°C, V _{IN} = 10V, 5 mA ≤ I _{LOAD} ≤ I _O | 50 | 75 | 100 | 50 | 75 | 100 | 50 | 75 | 100 | 50 | 75 | 100 | 50 | 75 | 100 | mV |
| Output Voltage (Note 1) | -7.5V ≤ V _{IN} ≤ V _{IN} MAX, 5 mA ≤ I _{LOAD} ≤ I _O , P _D ≤ P _D | -6.20 | -4.80 | 5.25 | -4.75 | -5.20 | -4.80 | -4.75 | -5.25 | -4.75 | -5.25 | -4.75 | -5.25 | -4.75 | -5.25 | -4.75 | V |
| Quiescent Current | V _{IN} ≤ V _{IN} ≤ V _{IN} MAX | 1 | 2 | 3 | 1 | 2 | 3 | 1 | 2 | 3 | 1 | 2 | 3 | 1 | 2 | 3 | mA |
| Quiescent Current Change | T _A = 25°C V _{IN} ≤ V _{IN} ≤ V _{IN} MAX 5 mA ≤ I _{LOAD} ≤ I _O | 0.1 | 0.4 | 0.7 | 0.1 | 0.4 | 0.7 | 0.1 | 0.4 | 0.7 | 0.1 | 0.4 | 0.7 | 0.1 | 0.4 | 0.7 | mA |
| Output Noise Voltage | T _A = 25°C, C _T = 1 μF, f _L = 5 mA, V _{IN} = 10V, 10 Hz ≤ f ≤ 100 kHz | 150 | 50 | 50 | 150 | 50 | 50 | 150 | 50 | 50 | 150 | 50 | 50 | 150 | 50 | 50 | μV |
| Long Term Stability | | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 | mV |
| Thermal Resistance junction to Case junction to Ambient | | | | | | | | | | | | | | | | | °C/W °C/W |

Note 1: This specification applies over -55°C ≤ T_A ≤ 125°C for the LM120 and 0°C ≤ T_A ≤ 125°C for the LM320.
 Note 2: Regulation is measured at constant ambient temperature. Changes in output voltage due to varying effects must be taken into account as necessary. To avoid constant junction temperature, low duty cycle pulse testing is used. The minimum load current has the same feedback, improving, and not load regulation. On all other tests, even though power dissipation is internally limited, electrical specifications apply only at 25°C.
 Note 3: For 5V 2-amp regulators, use LM320H-5.0.
 Note 4: Thermal resistance of package 85°C/W for 400 mW and for LM120H-5.0, 100°C/W for LM320H-5.0.
 Note 5: Refer to 1975-125-01 drawing for LM120K-5.0 and 1975-125-02 drawing for LM320K-5.0.

-12 Volt Regulators

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 4)

Power Dissipation Internally Limited
Input Voltage 35V

Input-Output Voltage Difference 30V

Junction Temperatures See Note 1

Storage Temperature Range -65°C to +150°C

Lead Temperature (Soldering, 10 sec.) 300°C

Electrical Characteristics

| Parameter | Metal Can Package | | | | | | | | | | | | Power Plastic Package | | | | | |
|---|---------------------|--|--------|--|------------------|--|--------|--|-------------------|--|---------|--|-----------------------|--|--------|--|-------|--|
| | LM120K-12 (TO-3) | | | | LM320K-12 (TO-3) | | | | LM120H-12 (TO-39) | | | | LM320H-12 (TO-220) | | | | | |
| | 1A 20W | | 1A 20W | | 1A 20W | | 1A 20W | | 0.2A 2W | | 0.2A 2W | | 1A 15W | | 1A 15W | | | |
| Design Output Current (I _O) Device Dissipation (P _D) | Conditions (Note 1) | | | | | | | | | | | | | | | | | |
| Output Voltage | -12.5 | | -12 | | -11.7 | | -12.4 | | -12 | | -11.5 | | -12.4 | | -12 | | -11.6 | |
| Line Regulation | - | | - | | - | | - | | - | | - | | - | | - | | - | |
| Load Regulation | - | | - | | - | | - | | - | | - | | - | | - | | - | |
| Dropout Voltage | - | | - | | - | | - | | - | | - | | - | | - | | - | |
| Ripple Rejection | 56 | | 80 | | 56 | | 80 | | 56 | | 80 | | 56 | | 80 | | 56 | |
| Load Regulation (Note 2) | - | | - | | - | | - | | - | | - | | - | | - | | - | |
| Output Voltage (Note 1) | - | | - | | - | | - | | - | | - | | - | | - | | - | |
| Quiescent Current | 2 | | 4 | | 2 | | 4 | | 2 | | 4 | | 2 | | 4 | | 2 | |
| Quiescent Current Change | 0.1 | | 0.4 | | 0.1 | | 0.4 | | 0.05 | | 0.4 | | 0.05 | | 0.4 | | 0.1 | |
| Output Noise Voltage | 400 | | 400 | | 400 | | 400 | | 400 | | 400 | | 400 | | 400 | | 400 | |
| Long Term Stability | 12 | | 120 | | 12 | | 120 | | 12 | | 120 | | 12 | | 120 | | 12 | |
| Thermal Resistance Junction to Case | 3 | | 35 | | 3 | | 35 | | 3 | | 35 | | 3 | | 35 | | 3 | |
| Thermal Resistance Junction to Ambient | 3 | | 35 | | 3 | | 35 | | 3 | | 35 | | 3 | | 35 | | 3 | |

Note 1: This specification applies to $T_A = 25^\circ\text{C}$, $T_C = -10^\circ\text{C}$ for the LM120K and $T_C = T_A = 25^\circ\text{C}$ for the LM320K.
 Note 2: Regulation is measured at constant ambient temperature. Changes in output voltage due to heating effects must be taken into account separately. To ensure operation, ambient temperature and duty cycle pulse testing is used. The LM120K/LM320K series uses low thermal resistance, improving the load load regulation. On all other parts, even though power dissipation is internally limited, electrical specifications apply only to 25°C.
 Note 3: The load resistance at which the output is 100 mV, in all cases, is 100 Ω. In some cases, the load resistance is 100 Ω. In some cases, the load resistance is 100 Ω.
 Note 4: Refer to JEDEC EIA-181-A for details on the LM120K-12 and LM320K-12 military specifications.

— 15 Volt Regulators

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 4)

Inlet-Output Voltage Differential

30V

Junction Temperatures

See Note 1

Storage Temperature Range

-55°C to +150°C

Lead Temperature (Soldering, 10 sec.)

300°C

Power Dissipation

Internally Limited

Inlet Voltage

LM120/LM200

0.6V

LM220T

0.5V

Electrical Characteristics

| Parameter | Order Numbers | Metal Can Package | | | | | | Power Plastic Package | | | | | |
|---|---|-------------------|-------|-------------------|-------|-------------------|-------|-----------------------|-------|--------|-------|---------|------|
| | | LM120K-15 (TO-3) | | LM120H-15 (TO-39) | | LM320H-15 (TO-39) | | LM320T-15 (TO-220) | | 1A 15W | | 0.2A 2W | |
| Design Output Current (I _O) | | 1A 20W | | 1A 20W | | 0.2A 2W | | 0.2A 2W | | 1A 15W | | 0.2A 2W | |
| Device Dissipation (P _D) | | 1A 20W | | 1A 20W | | 0.2A 2W | | 0.2A 2W | | 1A 15W | | 0.2A 2W | |
| Output Voltage | Conditions (Note 1) | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max |
| | T _J = 25°C, V _I = 20V, I _O = 5 mA | -15.3 | -15 | -14.7 | -15.4 | -15.3 | -15 | -14.7 | -15.4 | -15.5 | -15 | -14.5 | V |
| Line Regulation | V _I = 20V, I _O = 5 mA, V _{IN} ≤ V _{IN} (MAX) | 5 | 10 | 20 | 5 | 10 | 20 | 5 | 10 | 20 | 5 | 20 | mV |
| Load Regulation | I _O = 5 mA, V _I = 20V, V _{IN} ≤ V _{IN} (MAX) | -35 | -17 | -35 | -17 | -35 | -17 | -35 | -17 | -35 | -17 | -35 | V |
| Ripple Rejection | f = 120 Hz | 56 | 80 | 80 | 56 | 80 | 80 | 56 | 80 | 80 | 56 | 80 | dB |
| Load Regulation (Note 2) | T _J = 25°C, V _I = 20V, I _O = 5 mA, I _{OAD} ≤ I _O | 30 | 80 | 80 | 30 | 80 | 80 | 30 | 80 | 80 | 30 | 80 | mV |
| Output Voltage (Note 1) | V _I = 20V, V _I = V _{IN} (MAX), I _O = 5 mA, I _{OAD} ≤ I _O | -15.5 | -14.5 | -15.5 | -14.4 | -15.5 | -14.5 | -15.6 | -14.4 | -15.7 | -14.5 | -14.3 | V |
| Quiescent Current | V _I = V _{IN} (MAX) | 2 | 4 | 4 | 2 | 4 | 4 | 2 | 4 | 4 | 2 | 4 | mA |
| Quiescent Current Change | T _J = 25°C, V _I = V _{IN} (MAX), I _O = 5 mA, I _{OAD} ≤ I _O | 0.1 | 0.4 | 0.4 | 0.1 | 0.4 | 0.4 | 0.05 | 0.4 | 0.4 | 0.1 | 0.4 | mA |
| Output Noise Voltage | V _I = 20V, C _{IN} = 1 μF, I _O = 5 mA, V _N = 20V, 10 Hz ≤ f ≤ 100 kHz | 400 | 400 | 400 | 400 | 400 | 400 | 400 | 400 | 400 | 400 | 400 | μV |
| Long Term Stability | | 15 | 150 | 150 | 15 | 150 | 150 | 15 | 150 | 150 | 15 | 150 | mV |
| Thermal Resistance Junction to Case | | 3 | 35 | 35 | 3 | 35 | 35 | 3 | 35 | 35 | 3 | 35 | °C/W |
| Junction to Ambient | | 3 | 35 | 35 | 3 | 35 | 35 | 3 | 35 | 35 | 3 | 35 | °C/W |

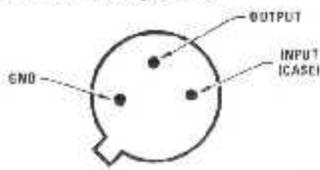
Note 1: The specification applies over -50°C to +125°C for the LM120 and TO-3, -55°C to +125°C for the LM200.

Note 2: Regulation is measured with output terminal capacitance. Changes in output voltage due to loading effects must be taken into account separately. To ensure consistent junction temperature low duty cycle pulse loading is used. On LM320/LM320T refer to the low normal feedback, ripple regulation and load regulation specifications. On all other parts, even though power dissipation is internally limited, electrical specifications apply only up to P_D.

Note 3: Thermal resistance of typical TO-3 is 35°C/W, TO-220 is 40°C/W, TO-18 is 40°C/W. For sizes not listed, refer to ambient, θ_{JA} typically 35°C/W junction to case.

Note 4: See MIL-STD-883C for test methods for MIL-MS-155, drawing for LM120K-15, drawing for LM320H-15, drawing for LM320T-15, drawing for LM320K-15, drawing for LM320H-15, drawing for LM320T-15, drawing for LM320K-15, drawing for LM320H-15, drawing for LM320T-15.

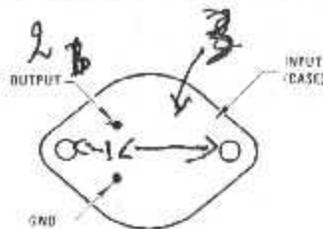
Connection Diagrams



Bottom View

TL0177267-13

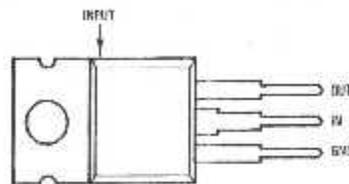
Metal Can Package TO-39 (H)
 Order Number LM120H-5.0, LM120H-12, LM120H-15,
 LM120H-5.0/883, LM120H-12/883, LM120H-15/883,
 LM320H-5.0, LM320H-12 or LM320H-15
 See NS Package Number 1103A



Bottom View

TL0177267-14

Steel Metal Can Package TO-9 (K)
 Order Number LM120K-5.0/883, LM120K-12/883,
 LM120K-15/883, LM320K-5.0, LM320K-12 or LM320K-15
 See NS Package Number K02A

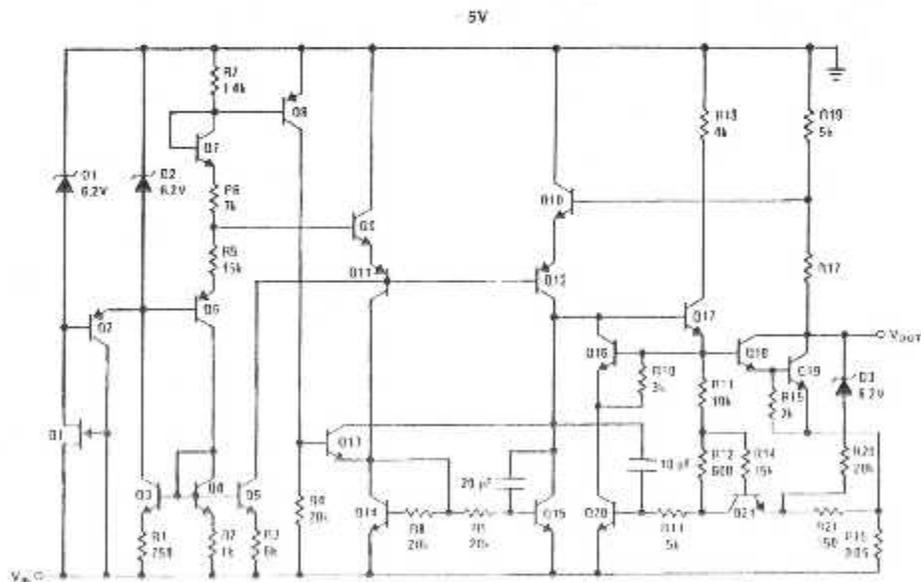


Front View

TL0177267-17

Power Package TO-220 (T)
 Order Number LM320T-5.0, LM320T-12 or LM320T-15
 See NS Package Number T03B

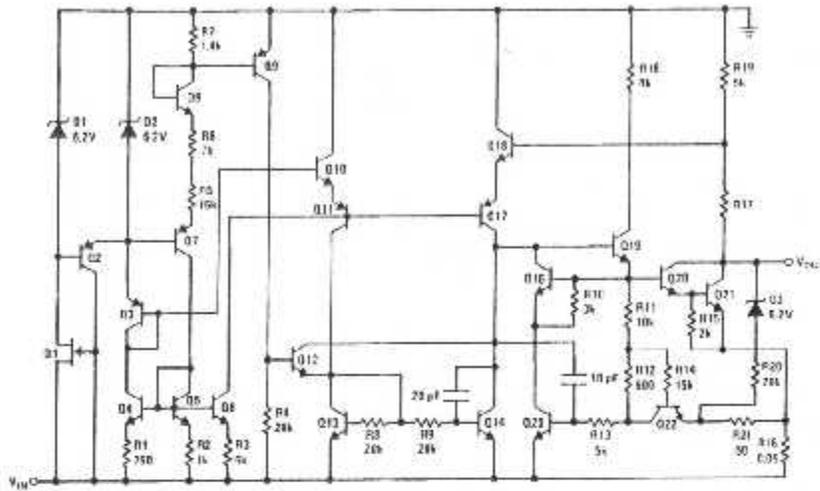
Schematic Diagrams



TL0177267-18

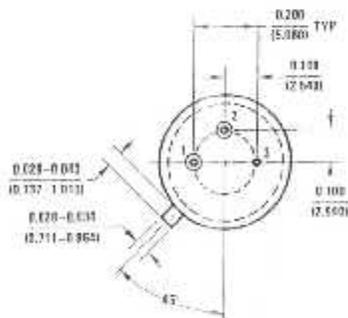
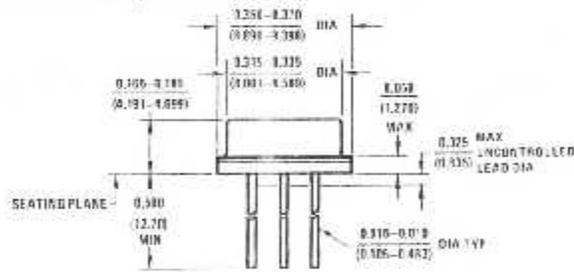
Schematic Diagrams (Continued)

17V and 15V



TL047951-10

Physical Dimensions inches (millimeters)

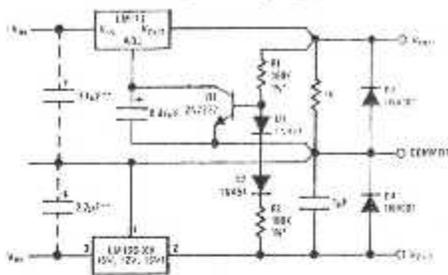


Metal Can Package (TO-39) (H)

Order Number LM120H-5.0, LM120H-12, LM120H-15, LM320H-5.0, LM320H-12 or LM320H-15
NS Package Number H03A

Typical Applications (Continued)

Wide Range Tracking Regulator

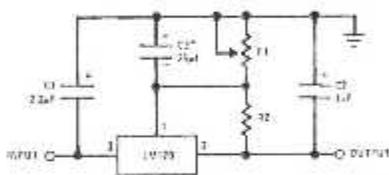


TL497702-7

*Resistor tolerance of R1 and R2 determines matching of (+) and (-) inputs.

**Necessary only if raw supply capacitors are more than 2" from regulators. An LM3090 array may substitute for Q1, Q1 and Q2 for better stability and tracking. In the array diode transistors Q5 and Q4 (in parallel) make up D2. Similarly, Q1 and Q2 become Q1 and Q3, replacing the 2N7222.

Variable Output



TL497702-8

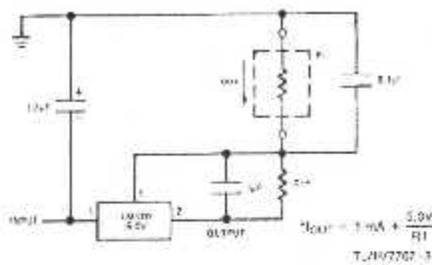
*Optional. Improves transient response and ripple rejection.

$$V_{OUT} = V_{REF} \frac{R1 + R2}{R2}$$

SELECT R2 AS FOLLOWS:

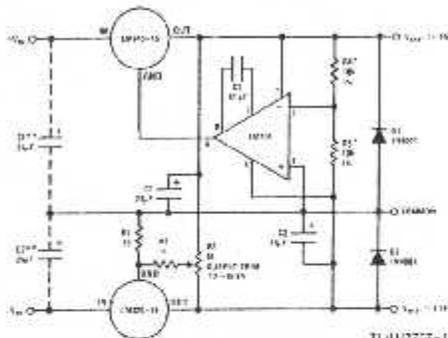
| | |
|----------|------|
| LM120-5 | 300Ω |
| LM120-12 | 700Ω |
| LM120-18 | 1k |

Current Source



TL497702-9

±15V, 1 Amp Tracking Regulators



TL497702-12

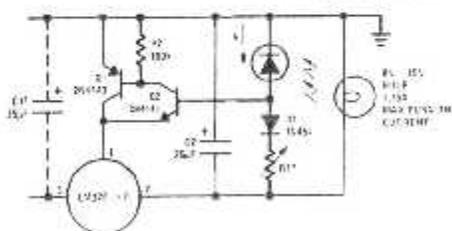
Performance (Typical)

| | | |
|---|-----------------|-----------------|
| Load Regulation @ $I_L = 1A$ | 10 mV | 1 mV |
| Output Ripple, $C_{IN} = 3000 \mu F$, $I_L = 1A$ | 100 μV /ms | 100 μV /ms |
| Temperature Stability | -50 mV | -50 mV |
| Output Noise 10 Hz < f < 10 kHz | 100 μV /ms | 150 μV /ms |

*Resistor tolerance of R1 and R2 determines matching of (+) and (-) outputs.

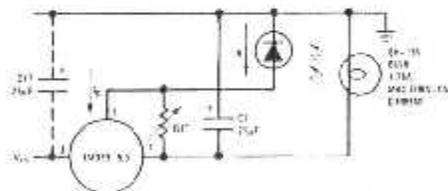
**Necessary only if raw supply filter capacitors are more than 2" from regulators.

Light Controllers Using Silicon Photo Cells



TL497702-13

*Light brightness increases until $I_L = 100 \mu A$ (set as low as 1 μA).
**Necessary only if raw supply filter capacitors are more than 2" from LM122.



TL497702-14

*Light brightness increases until $I_L = 100 \mu A$ (set as low as 1 μA).

**Necessary only if raw supply filter capacitors are more than 2" from LM122.

CD4013BC Dual D-Type Flip-Flop

General Description

The CD4013B dual D-type flip-flop is a monolithic complementary MOS (CMOS) integrated circuit constructed with N- and P-channel enhancement mode transistors. Each flip-flop has independent data, set, reset, and clock inputs and "Q" and "Q̄" outputs. These devices can be used for shift register applications, and by connecting "Q̄" output to the data input, for counter and toggle applications. The logic level present at the "D" input is transferred to the Q output during the positive-going transition of the clock pulse. Setting or resetting is independent of the clock and is accomplished by a high level on the set or reset line respectively.

Features

- Wide supply voltage range: 3.0V to 15V
- High noise immunity: 0.45 V_{DD} (typ.)
- Low power TTL: fan out of 2 driving 74L compatibility, or 1 driving 74LS

Applications

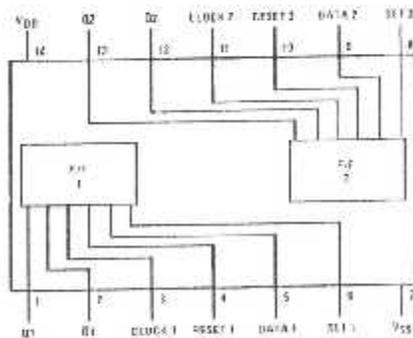
- Automotive
- Data terminals
- Instrumentation
- Medical electronics
- Alarm systems
- Industrial electronics
- Remote metering
- Computers

Ordering Code:

| Order Number | Package Number | Package Description |
|--------------|----------------|--|
| CD4013BCM | M14A | 14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow |
| CD4013BCSJ | M14D | 14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide |
| CD4013BCN | N14A | 14-Lead Plastic Dual-In-Line Package (DIP), JEDEC MS-001, 0.300" Wide |

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



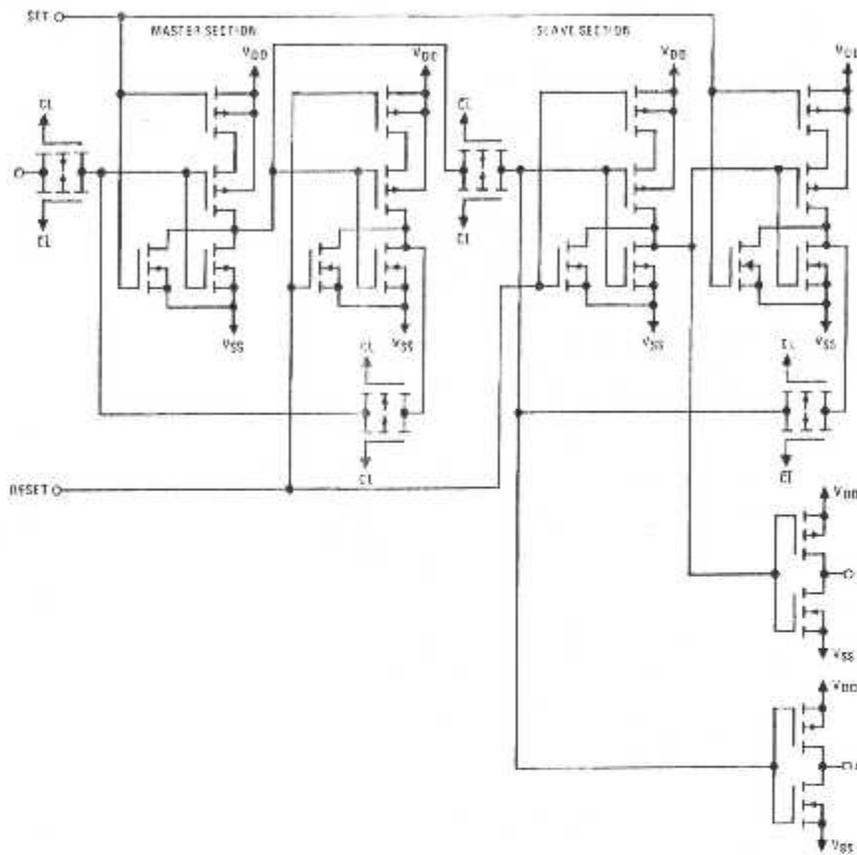
Top View

Truth Table

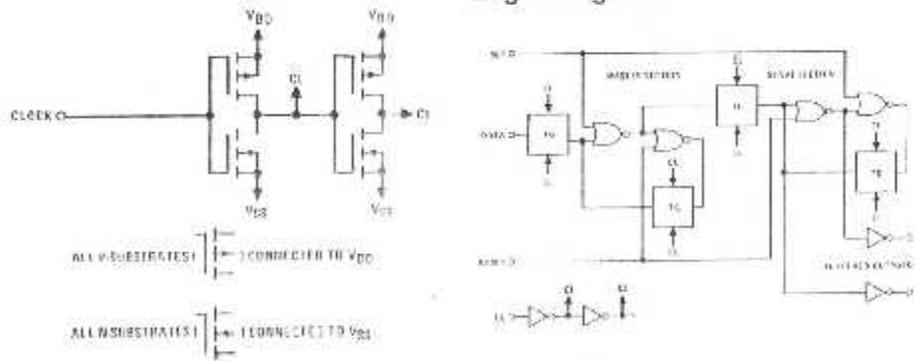
| CL (Note 1) | D | R | S | Q | Q̄ |
|----------------|---|---|---|---|----|
| — | 0 | 0 | 0 | 0 | 1 |
| — | 1 | 0 | 0 | 1 | 0 |
| — | x | 0 | 0 | Q | Q̄ |
| x | x | 1 | 0 | 0 | 1 |
| x | x | 0 | 1 | 1 | 0 |
| x | x | 1 | 1 | 1 | 1 |

No Change
x = Don't Care Code
Note 1: Level Change

Schematic Diagrams



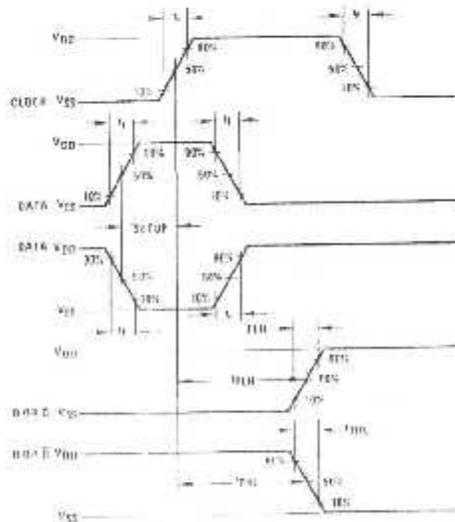
Logic Diagram



| AC Electrical Characteristics (Note 5) | | | | | | |
|---|-----------------------------------|--|-------------------|-------------------|-------------------|-------|
| T _A = 25°C, C _L = 50 pF, R _L = 200Ω unless otherwise noted | | | | | | |
| Symbol | Parameter | Conditions | Mn | Typ | Max | Units |
| CLOCK OPERATION | | | | | | |
| t _{PLH} , t _{PLH} | Propagation Delay Time | V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V | | 200 90 95 | 350 160 120 | ns |
| t _{PHL} , t _{PHL} | Transition Time | V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V | | 100 50 40 | 200 100 80 | ns |
| t _{WU} , t _{WU} | Minimum Clock Pulse Width | V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V | | 100 40 32 | 200 80 65 | ns |
| t _{RU} , t _{FD} | Maximum Clock Rise and Fall Time | V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V | | | 5 10 5 | ns |
| t _{SU} | Minimum Set Up Time | V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V | | 20 15 12 | 40 30 25 | ns |
| f _{CL} | Maximum Clock Frequency | V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V | 2.5 3.2 7.5 | 5 12.5 15.5 | | MHz |
| SET AND RESET OPERATION | | | | | | |
| t _{PLQ_S} , t _{PLQ_R} | Propagation Delay Time | V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V | | 150 65 45 | 300 130 90 | ns |
| t _{WSP} , t _{WRP} | Minimum Set and Reset Pulse Width | V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V | | 90 40 25 | 180 80 50 | ns |
| C _{IN} | Average Input Capacitance | Any Input | | 5 | 7.5 | pF |

Note 5: AC Parameters are guaranteed by DC specified tests

Switching Time Waveforms



Absolute Maximum Ratings (Note 2)

(Note 3)

| | |
|-------------------------------------|---|
| DC Supply Voltage (V_{DD}) | -0.5 V_{DD} to +18 V_{DD} |
| Input Voltage (V_{IN}) | -0.5 V_{DD} to V_{DD} +0.5 V_{DD} |
| Storage Temperature Range (T_S) | -65°C to +150°C |
| Power Dissipation (P_D) | |
| Dual In-Line | 700 mW |
| Small Outline | 500 mW |
| Lead Temperature (T_L) | |
| (Soldering, 10 seconds) | 250°C |

Recommended Operating Conditions (Note 3)

| | |
|---------------------------------------|---------------------------------|
| DC Supply Voltage (V_{DD}) | +3 V_{DD} to +15 V_{DD} |
| Input Voltage (V_{IN}) | 0 V_{DD} to V_{DD} V_{DD} |
| Operating Temperature Range (T_A) | -55°C to +125°C |

Note 2: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed, they are not meant to imply that the device should be operated at these limits. The tables of "Recommended Operating Conditions" and "Electrical Characteristics" provide conditions for actual device operation.

Note 3: V_{SS} = 0V unless otherwise specified.

DC Electrical Characteristics (Note 3)

| Symbol | Parameter | Conditions | -55°C | | +25°C | | | +125°C | | Units |
|----------|------------------------------------|---|-------|------|-------|-------|-------|--------|------|---------|
| | | | Min | Max | Min | Typ | Max | Min | Max | |
| I_{DD} | Quiescent Device Current | $V_{DD} = 5V, V_{IN} = V_{DD}$ or V_{SS} | | 1.0 | | | 1.0 | | 30 | μA |
| | | $V_{DD} = 10V, V_{IN} = V_{DD}$ or V_{SS} | | 2.0 | | | 2.0 | | 60 | |
| | | $V_{DD} = 15V, V_{IN} = V_{DD}$ or V_{SS} | | 4.0 | | | 4.0 | | 120 | |
| V_{OL} | LOW Level Output Voltage | $ I_{OL} < 1.0 \mu A$ | | | | | | | | V |
| | | $V_{DD} = 5V$ | | 0.05 | | | 0.05 | | 0.05 | |
| | | $V_{DD} = 10V$ | | 0.05 | | | 0.05 | | 0.05 | |
| | | $V_{DD} = 15V$ | | 0.05 | | | 0.05 | | 0.05 | |
| V_{OH} | HIGH Level Output Voltage | $ I_{OH} < 1.0 \mu A$ | | | | | | | | V |
| | | $V_{DD} = 5V$ | 4.95 | | 4.95 | | 4.95 | | | |
| | | $V_{DD} = 10V$ | 9.95 | | 9.95 | | 9.95 | | | |
| | | $V_{DD} = 15V$ | 14.95 | | 14.95 | | 14.95 | | | |
| V_{IL} | LOW Level Input Voltage | $ I_{IL} < 1.0 \mu A$ | | | | | | | | V |
| | | $V_{DD} = 5V, V_O = 0.5V$ or $1.5V$ | | 1.5 | | | 1.5 | | 1.5 | |
| | | $V_{DD} = 10V, V_O = 1.0V$ or $3.0V$ | | 3.0 | | | 3.0 | | 3.0 | |
| | | $V_{DD} = 15V, V_O = 1.5V$ or $13.5V$ | | 4.0 | | | 4.0 | | 4.0 | |
| V_{IH} | HIGH Level Input Voltage | $ I_{IH} < 1.0 \mu A$ | | | | | | | | V |
| | | $V_{DD} = 5V, V_O = 0.5V$ or $1.5V$ | 3.5 | | 3.5 | | 3.5 | | | |
| | | $V_{DD} = 10V, V_O = 1.0V$ or $3.0V$ | 7.0 | | 7.0 | | 7.0 | | | |
| | | $V_{DD} = 15V, V_O = 1.5V$ or $13.5V$ | 11.0 | | 11.0 | | 11.0 | | | |
| I_{OL} | LOW Level Output Current (Note 4) | $V_{DD} = 5V, V_O = 0.4V$ | 0.94 | | 0.51 | 0.89 | | 0.30 | | mA |
| | | $V_{DD} = 10V, V_O = 0.5V$ | 1.8 | | 1.1 | 2.25 | | 0.6 | | |
| | | $V_{DD} = 15V, V_O = 1.5V$ | 4.2 | | 3.4 | 6.6 | | 2.4 | | |
| I_{OH} | HIGH Level Output Current (Note 4) | $V_{DD} = 5V, V_O = 4.6V$ | -0.91 | | -0.51 | -0.88 | | -0.36 | | mA |
| | | $V_{DD} = 10V, V_O = 3.5V$ | -1.6 | | -1.1 | -2.25 | | -0.9 | | |
| | | $V_{DD} = 15V, V_O = 13.5V$ | -4.2 | | -3.4 | -6.6 | | -2.4 | | |
| I_{in} | Input Current | $V_{DD} = 15V, V_{IN} = 0V$ | | -0.1 | | -0.5 | 0.1 | | -0 | μA |
| | | $V_{DD} = 15V, V_{IN} = 15V$ | | 0.1 | | 10.5 | 0.1 | | 0 | |

Note 4: I_{OL} and I_{OH} are measured one or both at a time.

LM741 Operational Amplifier

General Description

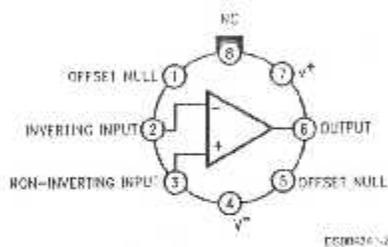
The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748 in most applications.

The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations.

The LM741C is identical to the LM741/LM741A except that the LM741C has their performance guaranteed over a 0°C to +70°C temperature range, instead of -55°C to +125°C.

Connection Diagrams

Metal Can Package

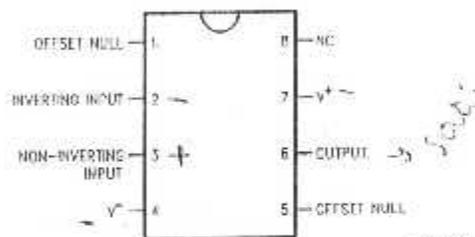


DS00931-2

Note 1: LM741H is available per JM38510/10101

Order Number LM741H, LM741H/883 (Note 1),
LM741AH/883 or LM741CH
See NS Package Number H08C

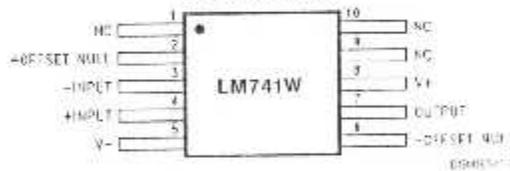
Dual-In-Line or S.O. Package



DS00931-1

Order Number LM741J, LM741J/883, LM741CN
See NS Package Number J08A, M08A or N08F

Ceramic Flatpak

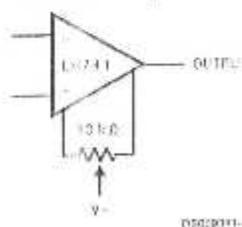


DS00931-3

Order Number LM741W/883
See NS Package Number W10A

Typical Application

Offset Nulling Circuit



DS00931-1

Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

(Note 7)

| | LM741A | LM741 | LM741C |
|-------------------------------|-----------------|-----------------|-----------------|
| Supply Voltage | ±22V | ±22V | ±18V |
| Power Dissipation (Note 3) | 500 mW | 500 mW | 500 mW |
| Differential Input Voltage | ±30V | ±30V | ±30V |
| Input Voltage (Note 4) | ±15V | ±15V | ±15V |
| Output Short Circuit Duration | Continuous | Continuous | Continuous |
| Operating Temperature Range | -55°C to +125°C | -55°C to +125°C | 0°C to +70°C |
| Storage Temperature Range | -65°C to +150°C | -65°C to +150°C | -65°C to +150°C |
| Junction Temperature | 150°C | 150°C | 100°C |
| Soldering Information | | | |
| N-Package (10 seconds) | 260°C | 260°C | 260°C |
| J- or H-Package (10 seconds) | 300°C | 300°C | 300°C |
| M-Package | | | |
| Vapor Phase (60 seconds) | 215°C | 215°C | 215°C |
| Infrared (15 seconds) | 215°C | 215°C | 215°C |

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

| ESD Tolerance (Note 8) | 400V | 400V | 480V |
|------------------------|------|------|------|
|------------------------|------|------|------|

Electrical Characteristics (Note 5)

| Parameter | Conditions | LM741A | | | LM741 | | | LM741C | | | Units |
|---------------------------------------|---|--------|-----|-------|-------|-----|-----|--------|-----|-----|------------------------------|
| | | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max | |
| Input Offset Voltage | $T_A = 25^\circ\text{C}$ $R_S \leq 10 \text{ k}\Omega$ $R_G \leq 50\Omega$ | | 0.8 | 3.0 | | 1.0 | 5.0 | | 2.0 | 6.0 | mV |
| | $T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 50\Omega$ $R_G \leq 10 \text{ k}\Omega$ | | | 4.0 | | | 6.0 | | | 7.5 | mV |
| | | | | 15 | | | | | | | $\mu\text{V}/^\circ\text{C}$ |
| Average Input Offset Voltage Drift | | | | 15 | | | | | | | $\mu\text{V}/^\circ\text{C}$ |
| Input Offset Voltage Adjustment Range | $T_A = 25^\circ\text{C}$, $V_G = \pm 20\text{V}$ | ±10 | | | | ±15 | | | ±15 | | mV |
| Input Offset Current | $T_A = 25^\circ\text{C}$ | | 3.0 | 30 | | 20 | 200 | | 20 | 200 | nA |
| | $T_{AMIN} \leq T_A \leq T_{AMAX}$ | | | 70 | | 85 | 500 | | | 300 | nA |
| Average Input Offset Current Drift | | | | 0.5 | | | | | | | nA/°C |
| Input Bias Current | $T_A = 25^\circ\text{C}$ | | 30 | 80 | | 80 | 500 | | 50 | 500 | nA |
| | $T_{AMIN} \leq T_A \leq T_{AMAX}$ | | | 0.210 | | | 1.5 | | | 0.8 | μA |
| Input Resistance | $T_A = 25^\circ\text{C}$, $V_G = \pm 20\text{V}$ | 1.0 | 6.0 | | 0.3 | 2.0 | | 0.3 | 2.0 | | M Ω |
| | $T_{AMIN} \leq T_A \leq T_{AMAX}$ $V_G = \pm 20\text{V}$ | 0.5 | | | | | | | | | M Ω |
| Input Voltage Range | $T_A = 25^\circ\text{C}$ | | | | | | | ±12 | ±13 | | V |
| | $T_{AMIN} \leq T_A \leq T_{AMAX}$ | | | | | ±12 | ±13 | | | | V |

Electrical Characteristics (Note 5) (Continued)

| Parameter | Conditions | LM741A | | | LM741 | | | LM741C | | | Units |
|--------------------------------|--|-----------|------|------------|----------------------|----------------------|-----------|----------------------|----------------------|-----|----------------------|
| | | Min | Typ | Max | Min | Typ | Max | Min | Typ | Max | |
| Large Signal Voltage Gain | $T_A = 25^\circ\text{C}$, $R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}$, $V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}$, $V_O = \pm 10\text{V}$ | 50 | | | 50 | 200 | | 20 | 200 | | V/mV V/mV |
| | $T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}$, $V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}$, $V_O = \pm 10\text{V}$ | 32 | | | 25 | | | 15 | | | V/mV V/mV V/mV |
| | $V_S = \pm 5\text{V}$, $V_O = \pm 2\text{V}$ | 10 | | | | | | | | | |
| Output Voltage Swing | $V_{ST} = \pm 20\text{V}$ $R_L > 10\text{ k}\Omega$ | ± 15 | | | | | | | | | V |
| | $R_L \geq 2\text{ k}\Omega$ | ± 15 | | | | | | | | | V |
| | $V_S = \pm 15\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$ | | | | ± 12 ± 10 | ± 14 ± 13 | | ± 12 ± 10 | ± 14 ± 13 | | V V |
| Output Short Circuit Current | $T_A = 25^\circ\text{C}$ | 10 | 25 | 35 | | 25 | | | 25 | | mA |
| | $T_{AMIN} \leq T_A \leq T_{AMAX}$ | 10 | | 40 | | | | | | | mA |
| Common-Mode Rejection Ratio | $T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 10\text{ k}\Omega$, $V_{CM} = \pm 12\text{V}$ | | | | 70 | 90 | | 70 | 90 | | dB |
| | $R_S \leq 50\Omega$, $V_{CM} = \pm 12\text{V}$ | 83 | 95 | | | | | | | | dB |
| Supply Voltage Rejection Ratio | $T_{AMIN} \leq T_A \leq T_{AMAX}$ $V_B = \pm 20\text{V}$ to $V_B = \pm 5\text{V}$ | | | | | | | | | | dB |
| | $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$ | 86 | 96 | | 77 | 96 | | 77 | 96 | | dB |
| Transient Response | $T_A = 25^\circ\text{C}$, Unity Gain | Rise Time | 0.25 | 0.8 | | 0.3 | | | 0.3 | | μs |
| | | Overshoot | 6.0 | 20 | | 5 | | | 5 | | % |
| Bandwidth (Note 6) | $T_A = 25^\circ\text{C}$ | 0.437 | 1.5 | | | | | | | | MHz |
| Slow Rate | $T_A = 25^\circ\text{C}$, Unity Gain | 0.3 | 0.7 | | | 0.5 | | | 0.5 | | V/ μs |
| Supply Current | $T_A = 25^\circ\text{C}$ | | | | | 1.7 | 2.8 | | 1.7 | 2.8 | mA |
| Power Consumption | $T_A = 25^\circ\text{C}$ $V_S = \pm 20\text{V}$ $V_S = \pm 15\text{V}$ | | 80 | 150 | | 50 | 85 | | 50 | 85 | mW mW |
| | $V_{ST} = \pm 20\text{V}$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$ | | | 165 135 | | | | | | | mW mW |
| LM741 | $V_S = \pm 15\text{V}$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$ | | | | | 60 45 | 100 75 | | | | mW mW |

Note 2: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

Electrical Characteristics (Note 5) (Continued)

Note 3: For operation at elevated temperatures, these devices must be derated based on thermal resistance, and T_j max (listed under 'Absolute Maximum Ratings'). $T_j = T_A + (\theta_{JA} P_D)$.

| Thermal Resistance | Cerdip (J) | DIP (N) | HO8 (H) | SO-8 (M) |
|-------------------------------------|------------|---------|---------|----------|
| θ_{JA} (Junction to Ambient) | 100°C/W | 100°C/W | 170°C/W | 195°C/W |
| θ_{JC} (Junction to Case) | N/A | N/A | 25°C/W | N/A |

Note 4: For supply voltages less than $\pm 15V$, the absolute maximum input voltage is equal to the supply voltage.

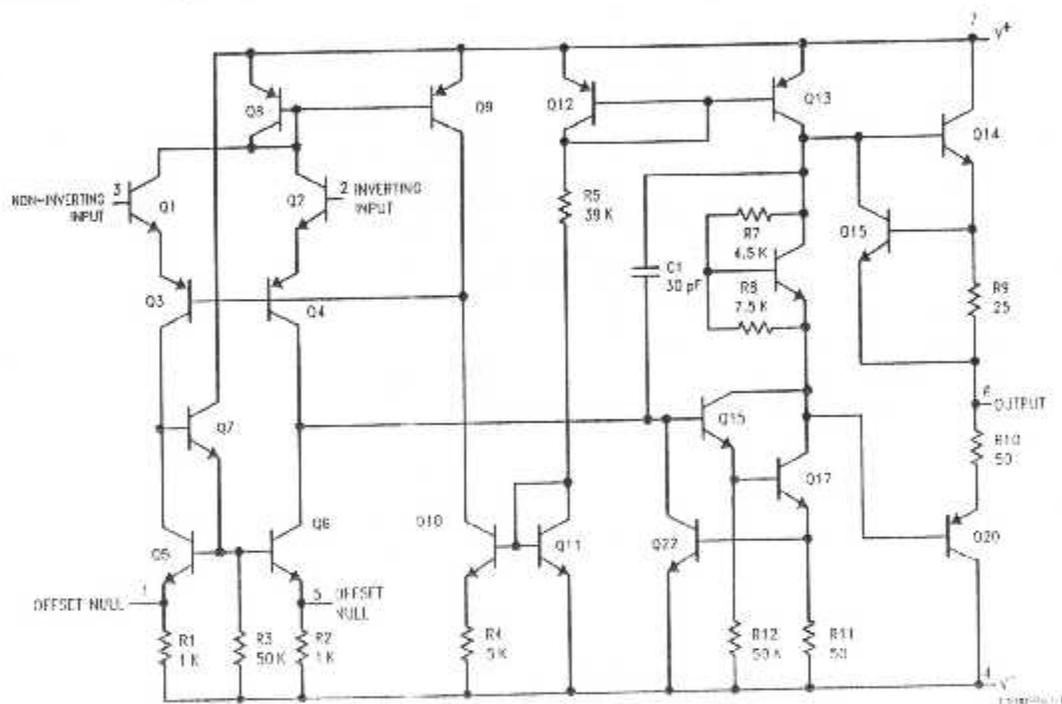
Note 5: Unless otherwise specified, these specifications apply for $V_{CC} = \pm 15V$, $-55^\circ C \leq T_A \leq 125^\circ C$ (LM741/LM741A). For the LM741C/LM741C, these specifications are limited to $0^\circ C \leq T_A \leq 170^\circ C$.

Note 6: Calculated value from: BW (MHz) = $0.05/\text{Rise Time}(\mu s)$.

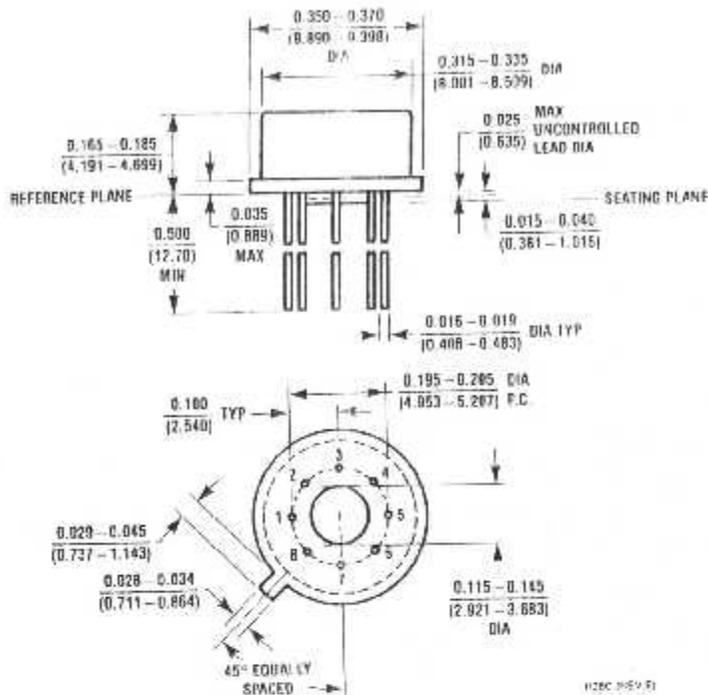
Note 7: For military specifications see RETS741X for LM741 and RETS741AX for LM741A.

Note 8: Human body model, 1.5 k Ω in series with 100 pF.

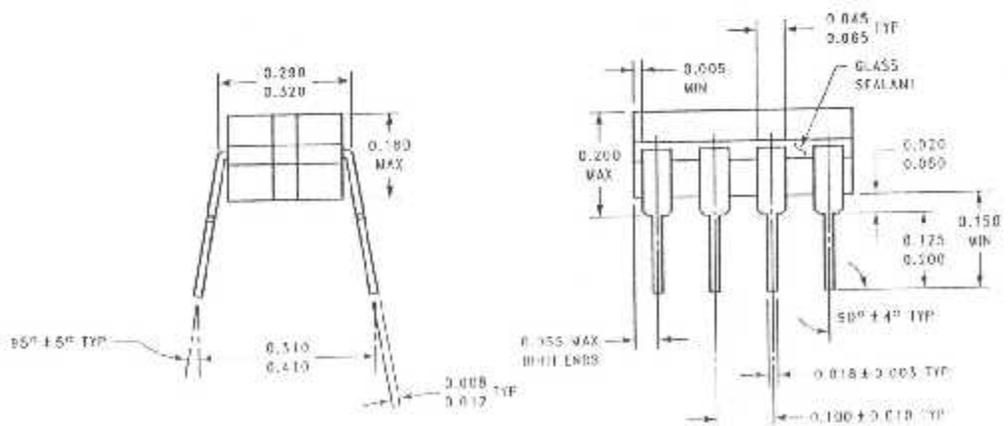
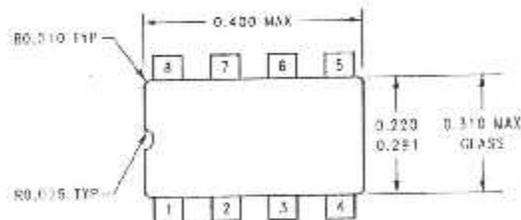
Schematic Diagram



Physical Dimensions inches (millimeters) unless otherwise noted

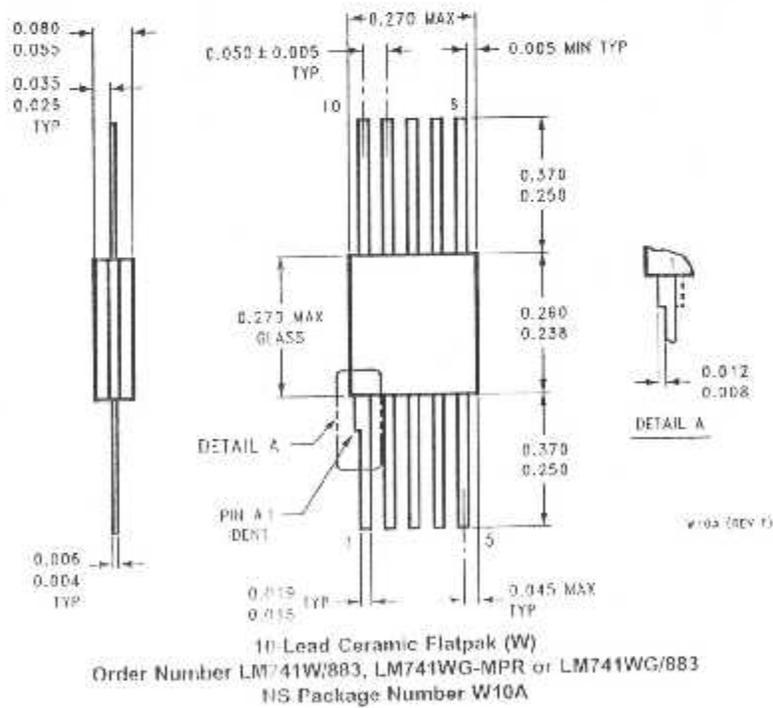
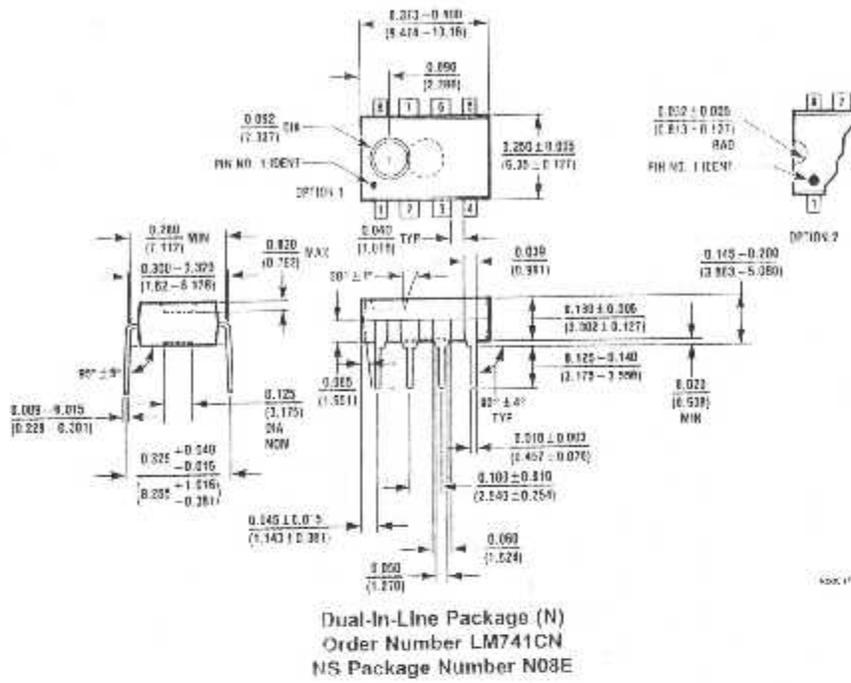


Metal Can Package (H)
 Order Number LM741H, LM741H/883, LM741AH/883, LM741AH-MIL or LM741CH
 NS Package Number H08C



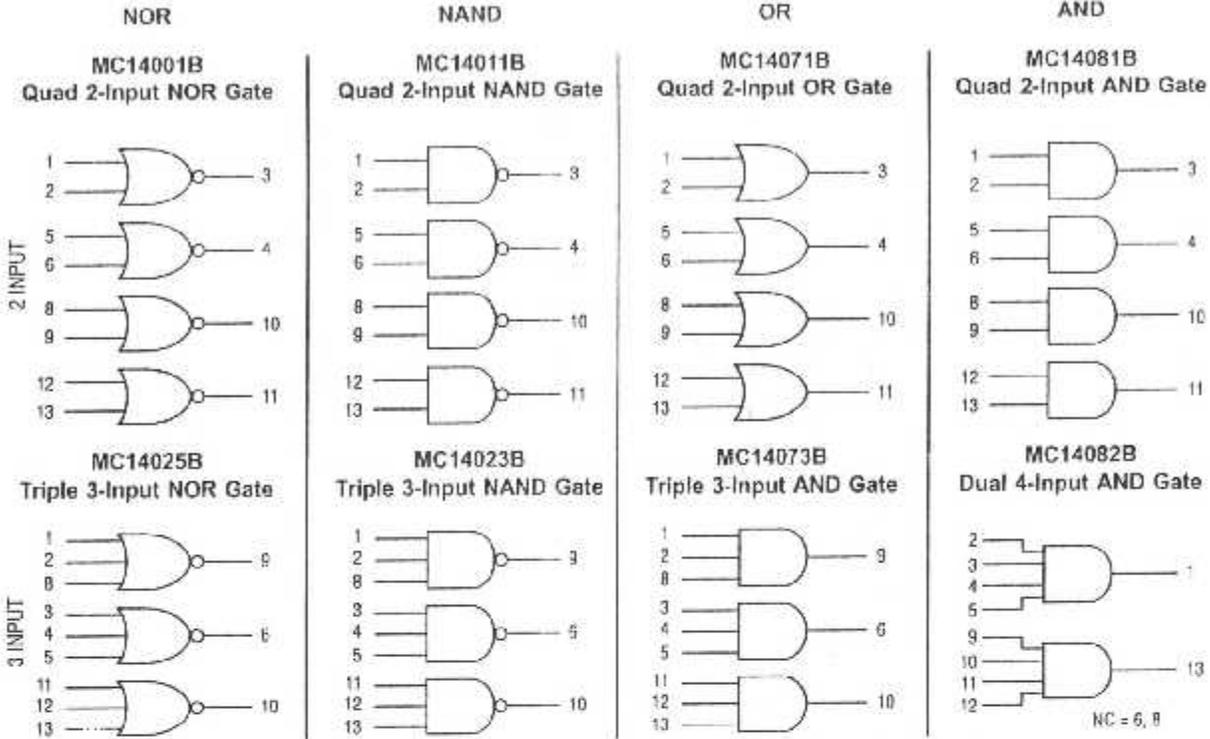
Ceramic Dual-In-Line Package (J)
 Order Number LM741J/883
 NS Package Number J08A

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



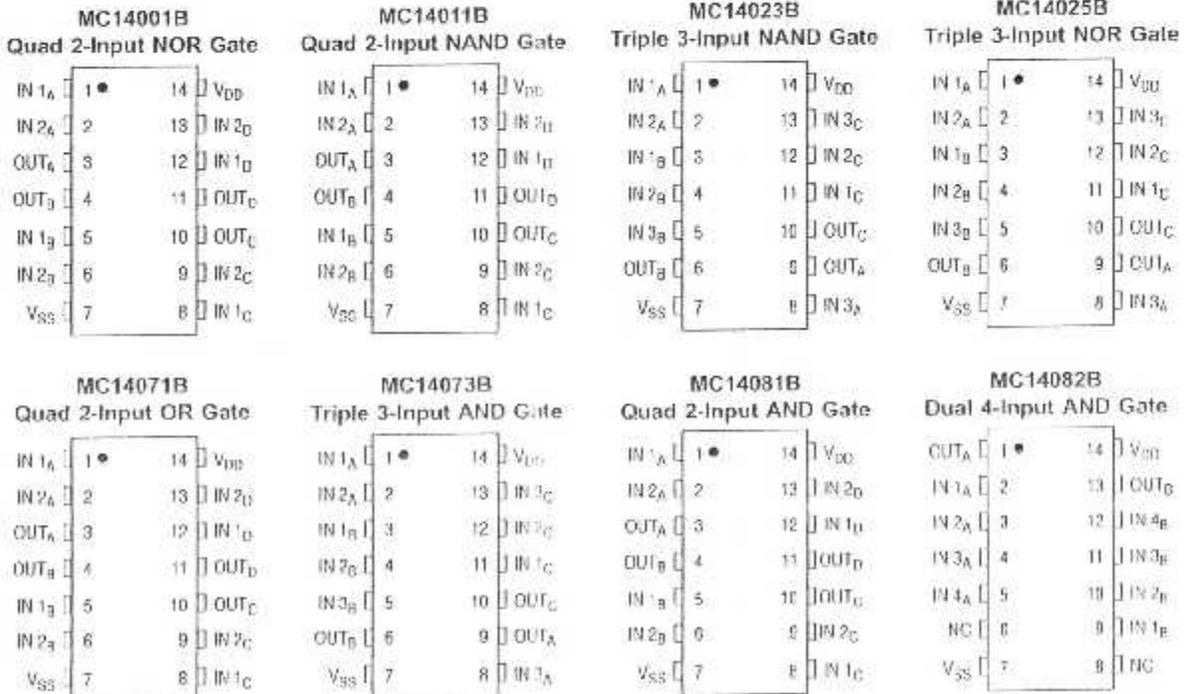
MC14001B Series

LOGIC DIAGRAMS



V_{DD} = PIN 14
V_{SS} = PIN 7
FOR ALL DEVICES

PIN ASSIGNMENTS



NC = NO CONNECTION

MC14001B Series

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

| Characteristic | Symbol | V _{DD} Vdc | - 55°C | | 25°C | | | 125°C | | Unit | |
|---|---|------------------------|--|-------|-------|--------------------|------|-------|-------|-------|-------|
| | | | Min | Max | Min | Typ ⁽³⁾ | Max | Min | Max | | |
| Output Voltage V _{in} = V _{DD} or 0 | "0" Level V _{OL} | 5.0 | — | 0.05 | — | 0 | 0.05 | — | 0.05 | Vdc | |
| | | 10 | — | 0.05 | — | 0 | 0.05 | — | 0.05 | | |
| | | 15 | — | 0.05 | — | 0 | 0.05 | — | 0.05 | | |
| | "1" Level V _{in} = 0 or V _{DD} | V _{OH} | 5.0 | 4.95 | — | 4.95 | 5.0 | — | 4.95 | — | Vdc |
| | | | 10 | 9.95 | — | 9.95 | 10 | — | 9.95 | — | |
| | | | 15 | 14.95 | — | 14.95 | 15 | — | 14.95 | — | |
| Input Voltage (V _O = 4.5 or 0.5 Vdc) (V _O = 9.0 or 1.0 Vdc) (V _O = 13.5 or 1.5 Vdc) | "0" Level V _{IL} | 5.0 | — | 1.5 | — | 2.25 | 1.5 | — | 1.5 | Vdc | |
| | | 10 | — | 3.0 | — | 4.50 | 3.0 | — | 3.0 | | |
| | | 15 | — | 4.0 | — | 6.75 | 4.0 | — | 4.0 | | |
| | "1" Level (V _O = 0.5 or 4.5 Vdc) (V _O = 1.0 or 9.0 Vdc) (V _O = 1.5 or 13.5 Vdc) | V _{IH} | 5.0 | 3.5 | — | 3.5 | 2.75 | — | 3.5 | — | Vdc |
| | | | 10 | 7.0 | — | 7.0 | 5.50 | — | 7.0 | — | |
| | | | 15 | 11 | — | 11 | 8.25 | — | 11 | — | |
| Output Drive Current (V _{OH} = 2.5 Vdc) (V _{OH} = 4.6 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc) | Source I _{OH} | 5.0 | -3.0 | — | -2.4 | -4.2 | — | -1.7 | — | mAdc | |
| | | 5.0 | -0.64 | — | -0.51 | -0.88 | — | -0.36 | — | | |
| | | 10 | -1.6 | — | -1.3 | -2.25 | — | -0.9 | — | | |
| | | 15 | -4.2 | — | -3.4 | -8.8 | — | -2.4 | — | | |
| | Sink I _{OL} | 5.0 | 0.64 | — | 0.51 | 0.68 | — | 0.36 | — | mAdc | |
| | | 10 | 1.6 | — | 1.3 | 2.25 | — | 0.9 | — | | |
| 15 | 4.2 | — | 3.4 | 8.8 | — | 2.4 | — | — | | | |
| Input Current I _{in} | I _{in} | 15 | — | ±0.1 | — | ±0.00001 | ±0.1 | — | ±1.0 | μA dc | |
| Input Capacitance (V _{in} = 0) C _{in} | C _{in} | — | — | — | — | 5.0 | 7.5 | — | — | pF | |
| Quiescent Current (Per Package) I _{DD} | I _{DD} | 5.0 | — | 0.25 | — | 0.0005 | 0.25 | — | 7.5 | μA dc | |
| | | 10 | — | 0.5 | — | 0.0010 | 0.5 | — | 15 | | |
| | | 15 | — | 1.0 | — | 0.0015 | 1.0 | — | 30 | | |
| Total Supply Current ⁽⁴⁾⁽⁵⁾ (Dynamic plus Quiescent, Per Gate, C _L = 50 pF) I _T | I _T | 5.0 | $I_T = (0.3 \mu\text{A/kHz}) f + I_{DD} \cdot N$ $I_T = (0.6 \mu\text{A/kHz}) f + I_{DD} \cdot N$ $I_T = (0.9 \mu\text{A/kHz}) f + I_{DD} \cdot N$ | | | | | | | | μA dc |

3. Data labelled "typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

4. The formulas given are for the typical characteristics only at 25°C.

5. To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50 \text{ pF}) + (C_L - 50) Vfk$$

where: I_T is in μA (per package), C_L in pF, V = (V_{DD} - V_{SS}) in volts, f in kHz is input frequency, and k = 0.001 x the number of exercised gates per package.

MC14001B Series

B-SERIES GATE SWITCHING TIMES

SWITCHING CHARACTERISTICS ⁽⁶⁾ ($C_L = 50 \text{ pF}$, $T_A = 25^\circ\text{C}$)

| Characteristic | Symbol | V_{DD} Vdc | Min | Typ ⁽⁷⁾ | Max | Unit |
|---|--------------------|---|---|---|--|------|
| Output Rise Time, All B-Series Gates $t_{TLH} = (1.35 \text{ ns/pF}) C_L + 33 \text{ ns}$ $t_{TLH} = (0.60 \text{ ns/pF}) C_L + 20 \text{ ns}$ $t_{TLH} = (0.40 \text{ ns/pF}) C_L + 20 \text{ ns}$ | t_{TLH} | 5.0 10 15 | — — — | 100 50 40 | 200 100 80 | ns |
| Output Fall Time, All B-Series Gates $t_{THL} = (1.35 \text{ ns/pF}) C_L + 33 \text{ ns}$ $t_{THL} = (0.60 \text{ ns/pF}) C_L + 20 \text{ ns}$ $t_{THL} = (0.40 \text{ ns/pF}) C_L + 20 \text{ ns}$ | t_{THL} | 5.0 10 15 | — — — | 100 50 40 | 200 100 80 | ns |
| Propagation Delay Time MC14001B, MC14011B only $t_{PLH}, t_{PHL} = (0.90 \text{ ns/pF}) C_L + 80 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.36 \text{ ns/pF}) C_L + 32 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.26 \text{ ns/pF}) C_L + 27 \text{ ns}$ All Other 2, 3, and 4 Input Gates $t_{PLH}, t_{PHL} = (0.90 \text{ ns/pF}) C_L + 115 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.36 \text{ ns/pF}) C_L + 47 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.26 \text{ ns/pF}) C_L + 37 \text{ ns}$ 8-Input Gates (MC14068B, MC14078B) $t_{PLH}, t_{PHL} = (0.90 \text{ ns/pF}) C_L + 155 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.36 \text{ ns/pF}) C_L + 62 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.26 \text{ ns/pF}) C_L + 47 \text{ ns}$ | t_{PLH}, t_{PHL} | 5.0 10 15 5.0 10 15 5.0 10 15 | — — — — — — — — — | 125 50 40 160 65 50 200 80 60 | 250 100 80 300 130 100 350 150 110 | ns |

6. The formulas given are for the typical characteristics only at 25°C.

7. Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

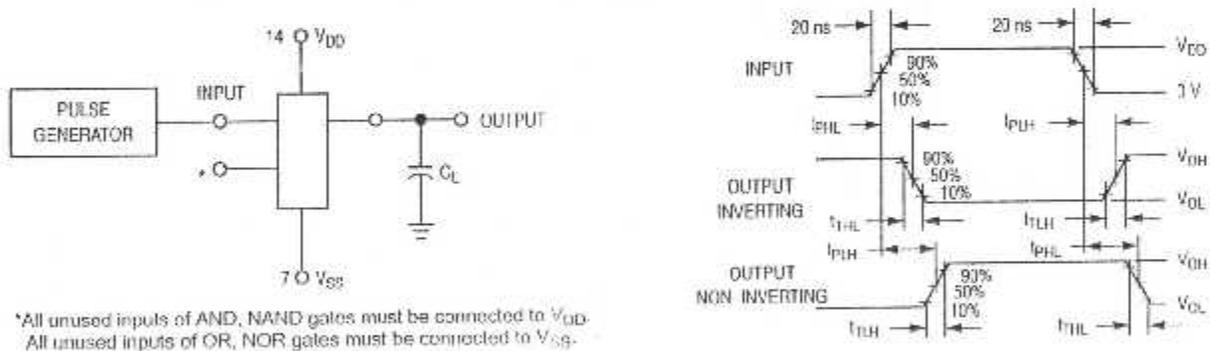
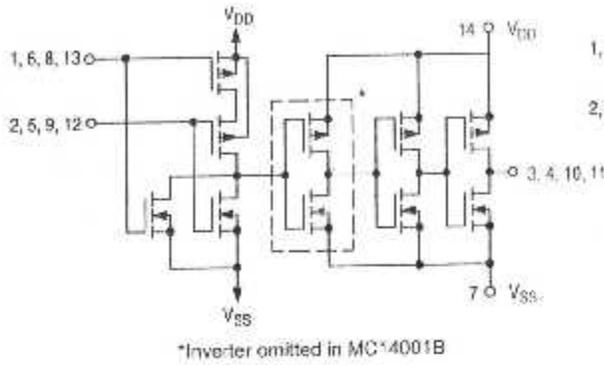


Figure 1. Switching Time Test Circuit and Waveforms

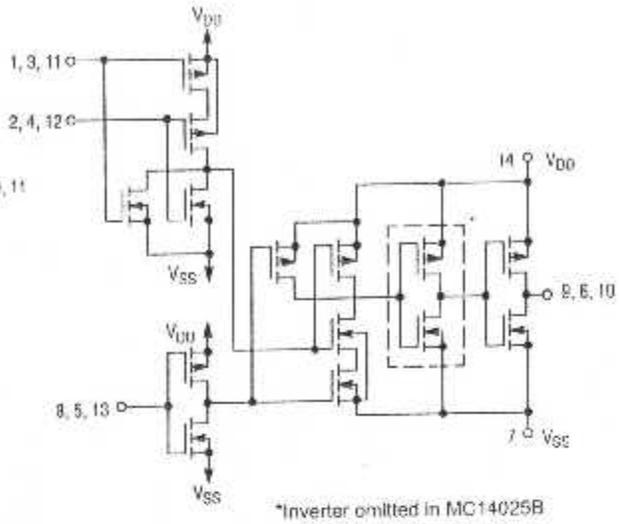
MC14001B Series

CIRCUIT SCHEMATIC NOR, OR GATES

MC14001B, MC14071B
One of Four Gates Shown

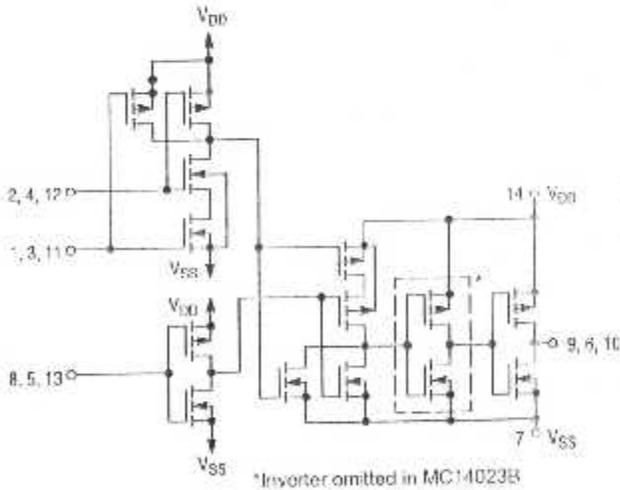


MC14025B
One of Three Gates Shown

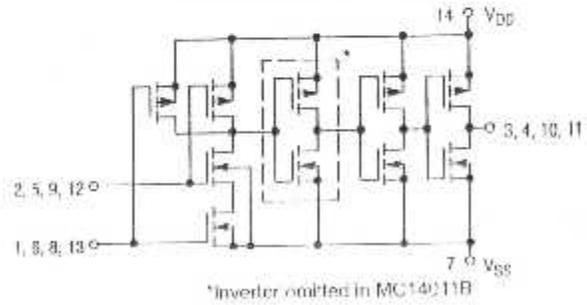


CIRCUIT SCHEMATIC NAND, AND GATES

MC14023B, MC14073B
One of Three Gates Shown



MC14011B, MC14081B
One of Four Gates Shown



BIBLIOGRAPHIE

Manuels :

- CMM : Component Maintenance Manuel (Rockwell Collins) Air Algérie
- AMM : Aircraft Maintenance Manuel (Rockwell Collins) Air Algérie

Les ouvrages :

- Techniques des impulsions par (Louis-Frédéric Dorval), McGraw-Hill - 1993.
- Les semi-conducteurs (Eyrolles) A.Fouillé - 1991 -
- Electronique de base Berti édition par Tayeb Chérif Rachid - 1980 .

Les thèses :

- Etude et réalisation d'un banc d'essai du régulateur des glaces chauffantes présenté par MEDJOUR CHOUAIB et DAHLAL MOURAD de la promos 2002-2003.
- Etude et réalisation d'une alimentation stabilisée par : LOUNISI KARIM ET TOU HEMI YOUNES de la promos 2001-2002
- Etude de la boîte de commande VOR/DME par ADEL YOUSFI et MOUNIR EL GHALI de la promos 2001-2002.

Les sites web :

- www.fairchildsemi.com
- www.national.com
- www.condoreng.com
- www.google.com