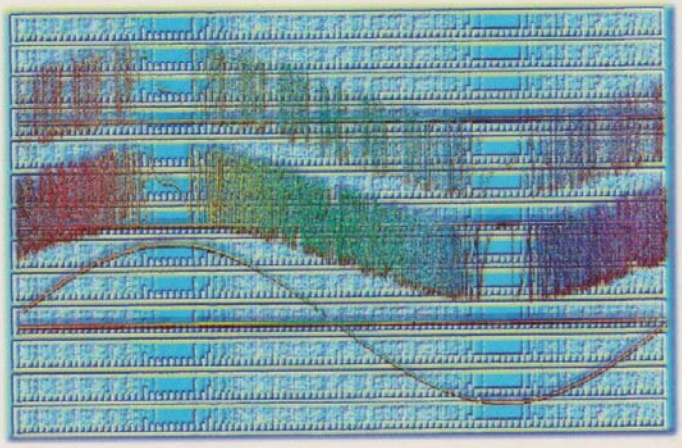
Yannick Hervé

2e et 3e CYCLES • ÉCOLES D'INGÉNIEURS

VHDL-AMS

Applications et enjeux industriels

Cours et exercices corrigés



Préface de Alain Vachoux

DUNOD

2-005-378-1

VHDL - AMS

Applications et enjeux industriels

Cours et exercices corrigés

جامعة البليدة
المكتبة المركزية

Yannick Hervé
Maître de conférences
à l'université Louis-Pasteur de Strasbourg

Préface de
Alain Vachoux

DUNOD

Table des matières

AVANT-PROPOS IX

CHAPITRE 1 • BESOINS INDUSTRIELS ET NAISSANCE D'UN STANDARD 1

1.1 Introduction : les défis de l'électronique moderne 1

1.2 L'industrie électronique 4

1.2.1 Le processus de conception 4

1.2.2 Le flot de conception CI 6

1.2.3 Méthodologie générale : les grandes tendances 7

1.3 Les nouveaux besoins 12

1.4 L'importance d'un standard 13

1.5 Historique 14

1.6 Qu'est ce qu'un « Langage de Description de Matériel » (HDL) ? 15

1.7 Les limitations des outils existants 16

1.8 Quelques outils en 2001 17

1.9 VHDL-AMS : possibilités et limitations 17

1.10 VHDL-AMS : avantages et inconvénients 18

1.10.1 Avantages commerciaux 18

1.10.2 Avantages techniques 18

1.10.3 Inconvénients 18

© Dunod – La photocopie non autorisée est un délit.

PRÉLIMINAIRE AUX CHAPITRES 2 ET 3 21

CHAPITRE 2 • **LES BASES DE VHDL-AMS** 23

2.1 Structure d'un modèle 23

2.2 Prise en charge par les simulateurs 26

2.3 Structuration en bibliothèque 27

2.4 Identificateurs et littéraux 27

2.5 Typage fort 28

2.5.1 Déclarations des scalaires 29
2.5.2 Déclaration des composites 30
2.5.3 Déclarations des fichiers et des pointeurs 31
2.5.4 Types prédéfinis par la norme 31
2.5.5 Sous-types 32
2.5.6 Initialisation des objets 33
2.5.7 Agrégats, Expressions qualifiées, Conversions de types 34

2.6 Les 6 classes d'objets 35

2.6.1 Constantes 36
2.6.2 Variables 37
2.6.3 Signaux 38
2.6.4 Terminaux 38
2.6.5 Quantités 39

2.7 Sémantique de connexion 40

2.7.1 Connexion de type « event driven » 41
2.7.2 Connexions de type « signal flow » 42
2.7.3 Connexions de type conservatif 42
2.7.4 Connexions hybrides 44

2.8 Opérateurs 44

2.9 Instructions du langage 45

2.9.1 Instructions séquentielles 45
2.9.2 Instructions concurrentes 51
2.9.3 Instructions simultanées 54
2.9.4 Instanciation de composants 57

2.10 Notion d'attributs prédéfinis 58

2.11 Synchronisation des noyaux 59

2.12 Critère de solvabilité 60

2.13 Zones de déclaration et de visibilité des objets 61

2.14 Premiers exemples 63

2.14.1 Modèle numérique combinatoire : Porte NAND 63
2.14.2 Modèle numérique séquentiel : Bascule D 64

2.14.3 Modèles analogique simple : Résistance, Condensateur, Inductance 64
2.14.4 RLC série, RLC parallèle 65
2.14.5 Générateur sinus idéal 67
2.14.6 Diode paramétrée [DAC] 67
2.14.7 Diode paramétrée [DAC] : modèle électrothermique 68

EXERCICES 69

CHAPITRE 3 • **FONCTIONS AVANCÉES DE VHDL-AMS** 85

3.1 Ce qui reste à éclaircir 85
3.2 `Alias`, `attribut` utilisateur 86
3.3 `Group` 87
3.4 `Block` 87
3.5 `Generate` 88
3.6 Sous-programmes : fonction et procédure 89
3.7 Domaine d'analyse et quantité source 90
3.8 `Postponed` 92
3.9 `Tolerance` 92
3.10 Compléments sur la déclaration des signaux et signaux résolus 93
3.10.1 Signaux résolus 93
3.10.2 Compléments sur la déclaration des signaux 95
3.11 Paquetage 96
3.12 `Configuration` 96
3.12.1 Configuration comme une unité de conception 97
3.12.2 Configuration embarquée dans l'architecture 99
3.13 Les attributs du VHDL-AMS 100
3.13.1 La liste exhaustive 100
3.13.2 Détails de quelques attributs importants 103
3.14 Les paquetages standards et utiles 105
3.15 Utilisation des modèles VHDL-AMS par un simulateur 106
3.15.1 Compilation, élaboration, simulation, exploitation 106
3.15.2 Cycles de simulation 106
3.15.3 Conditions initiales 107
3.16 Grammaire BNF interactive 109
3.17 Des exemples plus avancés 110
3.17.1 Modèle piloté par FSM : comparateur avec hystérésis [DAC] 110
3.17.2 Modèle analogique discontinu : thyristor idéal 112
3.17.3 Ligne de transmission 112

3.17.4 Transistor bipolaire 113
3.17.5 Boucle à verrouillage de phase 1 115
3.17.6 Boucle à verrouillage de phase 2 117

EXERCICES 122

CHAPITRE 4 • UTILISATION INDUSTRIELLE 139

4.1 Bonnes méthodes et habitudes 139
4.1.1 Modularisation 141
4.1.2 Tests 141
4.1.3 GENERIC, CONFIGURATION, GENERATE 142

4.2 Testbenches avancés 144

4.3 Utilisation industrielle 147
4.3.1 Intellectual property 147
4.3.2 Liaison avec la fabrication 147
4.3.3 Synthèse logique et VHDL'93 147

4.4 Limitations, pièges et erreurs 148
4.4.1 Équations aux dimensions 148
4.4.2 Équations aux dérivées partielles 148
4.4.3 Sémantique de connexion 148
4.4.4 Erreurs très communes 148
4.4.5 Relations avec l'algorithme de simulation 152
4.4.6 Manque de WAIT 153
4.4.7 Discontinuité : piège du seuil 153
4.4.8 Test des quantités et Manque de BREAK 157

4.5 Erreurs méthodologiques, faux gains de temps 157

4.6 Applications avancées 159
4.6.1 Détecteur de particules et son électronique 159
4.6.2 N-corps 170
4.6.3 Automate cellulaire 171
4.6.4 Réseaux de plots résistifs 173
4.6.5 Résolution d'équations aux dérivées partielles 174
4.6.6 Convertisseur analogique-numérique de type Delta-Sigma 175
4.6.7 Exemple d'étude d'un système intégré 177

CHAPITRE 5 • CONCLUSION 183

Considérations prospectives 183
Conclusion 184

ANNEXE A • **GLOSSAIRE** 185

ANNEXE B • **OUTILS ET UTILITAIRES** 189

Les outils 189

Les outils intégrés dans un environnement industriel 189
Les outils indépendants d'un environnement de CAO 190
Les outils universitaires 190

Les utilitaires 190

Utilitaires permettant de fabriquer des environnements 190
Utilitaires universitaires 190

Le site WEB du livre : www-ensps.u-strasbg.fr/vhdl-ams 190

Les outils de Mentor-Graphics et de Dolphin 191

ADV-MS de ANACAD (version v1.1_1.1) 191
SMASH-AMS (version 4.9.12) 193

ANNEXE C • **NIVEAUX D'ABSTRACTION** 195

ANNEXE D • **MOTS-CLÉS, GRAMMAIRE ET ATTRIBUTS DE VHDL-AMS** 197

Mots-clés 197

Grammaire VHDL-AMS 198

Conventions d'écriture 198
Liste des règles d'instructions (constructions terminées par ;) : 199
La grammaire (284 règles) 200

Les 55 attributs 214

ANNEXE E • **PAQUETAGES** 215

Contenu des quelques paquetages standards et de service 215

Library STD 216
Library IEEE 216
Library DISCIPLINES 218

Corps du paquetage du problème des N-CORPS 219

BIBLIOGRAPHIE 223

INDEX 225

...ut – La photocopie non autorisée est un délit.