

وزارة التعليم العالي و البحث العلمي

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE SCIENTIFIQUE

جامعة سعد دحلب البليدة

Université SAAD DAHLEB de BLIDA



Faculté des sciences de l'ingénieur
Département d'électronique

كلية الهندسة
دائرة الإلكترونيك

Projet de fin d'études

En vue de l'obtention du diplôme de MASTER en Génie électrique
Option

Traitement de l'information et systèmes électroniques TISE

**Implémentation d'un contrôleur de charge-décharge
d'une batterie solaire à base de carte FPGA**

Présenté par :

Mr. Boukhalfa Imad Eddine.

Mr. Cherif Taki Eddine

Proposé et Dirigé par :

Mr. Kabir yacine

Co-promoteur:

Mr. CHOUDER Aissa

Session: Juin 2011

Dédicaces

Tout d'abord, nous remercions dieu de tout puissant de nous avoir aidés à surmonter tous les dures épreuves et moments pour obtenir à la fin de ce projet.

Je dédie ce modeste travail

A mes parents qui m'ont toujours soutenu et encouragé pour aller de l'avant et qui m'ont donné amour et patience infini, et sans qui, je ne serais jamais arrivé où je suis aujourd'hui.

***Ma mère** qui me disait toujours mon fils, prend bien soin de ta prière et tes études.*

***Mon père** qui est toujours l'exemple du travail et du sérieux.*

A tous mes frères et mes sœurs avec qui j'ai partagé tout les événements de ma vie et qui je remercie pour ses sacrifices et son soutien moral.

*A mes chers enseignants pour leurs aides particulièrement **Dr. CHOUDER Aissa***

A toutes mes amies.

A mes collègues avec qui j'ai passé un temps formidable.

*A L'ensemble du personnel de la société **VENUS unité ATLAS.***

BOUKHALFA Imad eddine

Dédicaces

Je dédie ce modeste travail avec tous le respect et l'amour à ma très chère mère qui ma toujours soutenu et encouragé pour aller à l'avant et qui ma donné de l'amour et de patience infinie

A mon chère frère HAMZA et mes belles sœurs HIBA, AMIRA et HALA.

A mes amies de groupe bni hawa AIACH, ABDO, MAHMOUD, FARID et mon cousin ISMAIL.

A mes amies NABIL, BILLEL, HAMZA, HAKIM, MOUSTAPHA, RABAT, TAKI, 3MARA, NABIL, HAMZA, HAMOUDA, OUSSAMA, ANNANE, FATHI et RAEUF.

A mes amies ASSIA, AICHA et FATMA.

A mes collègues de groupe Master TISE et Master AUTOMATIQUE.

A mes chers enseignants qui nous ont enseigné avec cœur.

A tous la famille CHERIF et aux gens de L' ARBAA.

CHERIF Taki Eddine

ملخص

تهدف دراستنا هذه إلى تعريف و تفصيل لمختلف مراحل برمجة الدارات المبرمجة باستخدام بطاقة التطوير سبارتان 3. كتطبيق لهذه الدراسة اخترنا برمجة المعلمات لجهاز الطاقة الشمسية، وايضا تركيز العمل على منظم التعبنة و التفريغ لبطارية الرصاص 12. الدارة المبرمجة تسيطر على هذا المنظم، تسمح بحماية البطارية من الحمل الزائد و من عمق التصريف. و بهذا نبين المزايا التي تقدمها دارات FPGA. بفضل اختصار وقت برمجتها، قلة تكاليفها و مرونة استعمالها .

كلمات مفتاحية : دارة FPGA، لغة البرمجة VHDL، كهروضوئي، بطارية الرصاص

Résumé

Ce mémoire présente les différentes étapes nécessaires à la programmation d'un circuit FPGA en utilisant la carte Spartan 3E. Nous avons choisi comme application, l'implémentation sur FPGA des paramètres d'une installation photovoltaïque, et aussi le travail de mise au point d'un régulateur de charge/décharge pour une batterie en plomb 12V, ce régulateur piloté par la Spartan 3E, permet la protection de la batterie contre les phénomènes de surcharge, décharge profonde. On démontre ainsi l'avantage apporté par les circuits FPGA grâce à leur fiable temps de développement, leur fiable cout et leur flexibilité de fonctionnement.

Mot clés : Circuit FPGA, Langage VHDL, Photovoltaïque et la Batterie en Plomb.

Abstract

This memory presents the different steps necessary to the programming of FPGA circuits by using the development kit "spartan 3E". We chose like application the Implementation on FPGA the parameters of a photovoltaic system, and also the work of developing a charge/discharge controller battery lead 12V, the regulator controlled by the Spartan 3E, allows the protection of battery against overcharging , deep cycle. It shows the advantage provided by the FPGAs due to their reliable time of development, reliable cost and flexibility

Keywords: FPGA circuit, VHDL language, photovoltaic system and Battery lead.

SOMMAIRE
LISTE DES FIGURES & TABLEAUX
NOTATION ET SYMBOLES
INTRODUCTION GENERALE
CHAPITRE I

Génération et conversion photovoltaïque de l'énergie solaire

1. Introduction.....	5
2. Notions préliminaires sur le rayonnement solaire.....	5
2.1 Paramètre du rayonnement solaire régissant le fonctionnement des cellules.....	5
2.2. Les électrons dans la matière.....	7
2.3. Le semi-conducteur.....	8
2.4. Zone utile du spectre solaire.....	9
3. Les cellules photovoltaïques ou photopiles	9
3.1. Principe de fonctionnement.....	10
3.2. Les différents types des cellules solaires	11
3.2.1. Les cellules mono cristallines	11
3.2.2. Les cellules poly-cristallines	11
3.2.3. Les cellules amorphes	11
3.3. Modèle idéal d'une cellule photovoltaïque	11
3.4. Caractéristique $I=F(V)$ d'une cellule photovoltaïque.....	12
3.5. Modèle réel d'une cellule photovoltaïque.....	13
3.6. Paramètres des cellules photovoltaïques	15
3.6.1. Courant de court-circuit, I_{cc}	15
3.6.2. Tension à circuit ouvert, V_{co}	15
3.6.3. Puissance maximale	15
3.6.4. Facteur de forme	16
3.6.5. Le rendement, η	16
3.7. Les paramètres qui influent sur la caractéristique $I=f(V)$	16
3.7.1. Influence des résistances série et shunt sur la caractéristique	16
3.7.2. Influence de l'éclairement	17
3.7.3. Influence de la température	18

3.7.4. Influence de facteur de qualité	19
4. Système photovoltaïque autonome.....	20
4.1. Les panneaux photovoltaïques.....	20
4.1.1. Association série.....	20
4.1.2. Association parallèle	21
4.1.3. Association mixtes (Série + Parallèle)	22
4.1.4. Rendement de générateur photovoltaïque	22
4.2. Système de régulation de charge.....	23
4.3. Onduleur.....	23
4.4. Batterie d'accumulateur.....	24
5. Potentiel solaire en Algérie.....	24
6. Conclusion.....	26

CHAPITRE II

Développement d'un projet sur un circuit FPGA

1. Introduction	27
2. Circuit FPGA.....	27
3. Architecture des circuits FPGA.....	28
3.1. Circuit Configurable.....	29
3.2. Réseau mémoire SRAM.....	29
3.3. CLB (Configurable Logic Bloc).....	31
3.4. Les IOB (Input Output Bloc)	34
4. Les différents types d'interconnexions	35
4.1. Les interconnexions à usage général	35
4.2. Les interconnexions directes	36
4.3. Les longues lignes.....	37
4.4. Performances des interconnexions	37
5. Langage de description VHDL	38
6. Etapes nécessaires au développement d'un projet sur FPGA	39
6.1. Saisie du texte VHDL	40
6.2. Vérification des erreurs.....	41
6.3. Synthèse	42
6.4. Simulation	43
6.5. Optimisation, Placement ET Routage.....	43

7. Conclusion	44
---------------------	----

CHAPITRE III

Conception et Réalisation

1. Introduction.....	45
2. Description de la station <i>HSE80-10</i>	46
2.1. Un Panneau solaire	46
2.2. Un pupitre de commandes comprenant.....	47
3. Convertisseur analogique numérique (CAN 0804).....	47
4. Acquisition des différents paramètres de la station solaire.....	49
4.1. Acquisition des tensions.....	49
4.2. Acquisition du courant.....	50
4.2.1. Principe de l'effet Hall.....	50
4.2.2. Capteur de courant à effet Hall.....	51
5. Régulateur de contrôle de Charge/Décharge de la Batterie.....	54
5.1. Les batteries	55
5.1.1. Introduction	55
5.1.2. Constitution	56
5.1.3. Les batteries d'accumulateur.....	57
5.2. Les relais	58
5.2.1. Les relais électromécanique	59
5.2.2. Commande de relais	59
5.3. Diode anti-retour	60
5.4. Contrôle de Charge/Décharge.....	61
5.5. Algorithme de contrôle proposé	61
6. Conclusion	62

CHAPITRE VI

Mise en œuvre et implémentation

1. Introduction.....	63
2. Présentation de kit de développement Xilinx Spartan 3E.....	64
3. Description des programmes écrit en VHDL	65
3.1. Calcule des paramètres du champ photovoltaïque.....	66
3.1.1. Multiplieurs dédiés.....	66

3.1.2. Décalage à droite	66
3.1.3. Multiplexeur	66
3.1.4. Résultats de simulation.....	67
3.1.5. Interprétation des résultats	68
3.2. Contrôle de l'état de charge/décharge de la batterie.....	68
3.2.1. Résultats de la simulation	69
3.2.2. Interprétation des résultats	70
4. Implémentation	70
4.1. Synthèse.....	72
4.2. Mapping.....	74
4.3. Routage	74
4.4. Assignement des pins.....	75
5. Conclusion.....	76

Conclusion Générale

Depuis le début du siècle, la consommation énergétique mondiale est en très forte croissance dans toutes les régions du monde. Il semble que tendanciellement, les consommations d'énergie vont continuer à augmenter, sous l'effet de la croissance économique d'une part, et de l'augmentation de la consommation d'électricité par habitant d'autre part, quels que soient les cas de figures envisagés. On parle périodiquement de diverses solutions techniques permettant de "continuer à vivre comme maintenant" sans que cela n'aggrave nos émissions de gaz à effet de serre, en attendant tranquillement que l'efficacité énergétique permette de diminuer les émissions. Mais il est important de savoir que l'on ne peut pas filtrer l'atmosphère pour en retirer le gaz déjà émis. La technique ne peut donc rien sur ce plan, et ne nous évitera pas un réchauffement programmé et inévitable d'au moins 1°C en un siècle. Souvent, la révolution des énergies renouvelables est avancée comme un dénouement à tous nos problèmes de production d'énergie électrique. Mais il serait plus raisonnable de voir ces nouvelles solutions techniques comme un simple frein au réchauffement climatique à condition que notre consommation énergétique ne continue pas d'augmenter exponentiellement. Cela éviterait ainsi de reproduire les mêmes erreurs du passé en pensant à des solutions "miracles" qui seraient inépuisables et sans impact sur notre mode vie ou sur l'environnement.

Presque toutes les énergies renouvelables sont des dérivées de l'énergie solaire : le vent, le rayonnement solaire, la force de l'eau sont des produits directs ou indirects de l'activité solaire. Le Soleil envoie chaque année à la surface de la Terre à peu près 10 000 fois plus d'énergie que la planète en consomme. Il est donc légitime d'essayer d'en tirer profit. L'énergie photovoltaïque, basée sur la conversion du rayonnement électromagnétique solaire en électricité, représente l'une des ressources énergétiques renouvelables à part entière. Même si cette ressource est maintenant de mieux en mieux reconnue en tant que source potentielle d'énergie, cela n'a pas été facile face aux nombreux préjugés existants sur ce sujet. On a reproché par exemple à l'énergie solaire d'être intermittente (jour, nuit, saison), de ne pas être fiable et de dépenser plus d'énergie pour la conception d'un panneau solaire qu'il ne peut en fournir durant toute sa durée de vie. Ces affirmations sont en passe d'être aujourd'hui dénigrées par les progrès techniques accomplis sur le traitement de l'énergie. Actuellement, la plupart des panneaux photovoltaïques produisent largement plus d'énergie au cours de leur vie que l'énergie nécessaire à leur production [2]

L'Algérie, de par sa situation géographique (Afrique du Nord) et sa superficie de 2.4 millions de Km², bénéficie d'un gisement naturel solaire élevé, estimé à plus de 5 Milliards de GWh et d'une durée moyenne d'ensoleillement de plus de 2 600 heures/an pour les régions côtières, et pouvant dépasser les 3 500 heures/an pour le sud. Ce potentiel solaire constitue une opportunité pour le développement des énergies renouvelables dans le pays afin de contribuer d'une manière générale à la protection de l'environnement et à la réduction de la part des énergies fossiles dans le bilan énergétique. [4]

De ce fait, et afin d'impulser l'utilisation des énergies renouvelables et de répondre aux besoins des populations situées dans des zones enclavées où leur raccordement au réseau électrique n'est pas possible pour des raisons économiques, le ministère de l'énergie et des mines, dans le cadre du programme de l'électrification rurale, a confié à la compagnie Algérienne de l'Electricité et du Gaz, SONELGAZ, la réalisation d'un projet portant sur l'alimentation en énergie photovoltaïque d'une partie des dites populations.

Sur la partie matériaux, beaucoup d'équipes de recherche travaillent depuis de nombreuses années pour obtenir des rendements élevés associés à des prix de réalisation bas et une tenue des performances en vieillissement sur des durées importantes (10 à 30 ans).

Sur la partie système de conversion lui-même, les recherches se résument en deux points : [1]

- Le développement d'un modèle mathématique exacte qui représente la cellule photovoltaïque réelle, et qui reflète l'influence des différentes conditions atmosphériques sur les paramètres de la cellule solaire.
- Le développement d'une méthode d'optimisation efficace qui est apte de déterminer le point de puissance maximale de la caractéristique $I(V)$ de la cellule pour n'importe quelle condition d'éclairement et de la température, et quel que soit la nature de changement de ces conditions rapide ou lent.

L'énergie solaire photovoltaïque provient de la transformation directe d'une partie du rayonnement solaire en énergie électrique. Cette conversion d'énergie s'effectue par le biais d'une cellule dite photovoltaïque (PV) basée sur un phénomène physique appelé effet photovoltaïque qui consiste à produire une force électromotrice lorsque la surface de cette cellule est exposée à la lumière. La tension générée peut varier en fonction du matériau utilisé pour la fabrication de la cellule. L'association de plusieurs cellules PV en série/parallèle donnent lieu à un générateur photovoltaïque (GPV) qui a une caractéristique courant-tension ($I-V$) non linéaire présentant un point de puissance maximale.

La caractéristique I-V du GPV dépend du niveau d'éclairement et de la température de la cellule ainsi que du vieillissement de l'ensemble. De plus, son point de fonctionnement du GPV dépend directement de la charge qu'il alimente. Afin d'extraire en chaque instant le maximum de puissance disponible aux bornes du GPV, nous introduisons un étage d'adaptation entre le générateur et la charge pour coupler les deux éléments le plus parfaitement possible. [1].

L'utilisation de sources d'énergie renouvelables induit le concept de stockage d'électricité en raison de la disponibilité intermittente de telles ressources. L'utilisation du stockage d'électricité est très diversifiée : les applications portables, celles liées au transport dans le sens le plus large du terme et les applications stationnaires connectées ou non au réseau. En particulier, les sites géographiquement isolés et non raccordés au réseau intégrant une source renouvelable telle que l'énergie solaire sont généralement alimentés par un système comprenant un champ photovoltaïque, un groupe électrogène et un stockage batteries pour assurer la continuité de la production lorsque l'énergie solaire ne suffit pas [3].

Le type de stockage généralement utilisé dans ces systèmes est la batterie au plomb. La maturité dont cette technologie fait preuve et son faible coût en sont les raisons principales. L'utilisation de ces batteries à l'échelle saisonnière est inenvisageable. Elles ne peuvent rester longtemps inutilisées sans conséquences néfastes sur leur durée de vie. Leur fonctionnement journalier (décharge et recharge complètes sur quelques jours) permet d'installer une faible capacité de stockage. Mais l'état de charge maximal des batteries est atteint d'autant plus rapidement que cette capacité installée est faible. Afin de protéger les batteries contre une recharge excessive, on doit les déconnecter de l'installation. Il est alors impossible d'utiliser la totalité de la ressource renouvelable. Finalement, le dimensionnement du champ photovoltaïque est surestimé par rapport aux besoins réels de l'utilisateur final [3].

La technologie FPGA (*Field-Programmable Gate Array*) continue de gagner du terrain depuis leur invention par Xilinx en 1984, les FPGA sont partis d'un simple rôle d'«interfaçage d'appoint » pour arriver à véritablement remplacer les ASIC (circuits intégrés à application spécifique) et les processeurs personnalisés dans des applications de contrôle et de traitement de signaux [1]. Au niveau le plus élevé, un FPGA est un circuit en silicium reprogrammable. À l'aide de blocs logiques préconstruits et de ressources de routage programmables, vous pouvez configurer ce circuit afin de mettre en œuvre des fonctionnalités matérielles personnalisées, sans avoir jamais besoin d'utiliser une maquette ou un fer à souder. Il vous

suffit de développer des tâches de traitement numérique par logiciel et de les compiler sous forme de fichier de configuration ou de flux de bits contenant des informations sur la manière dont les composants doivent être reliés. En outre, les FPGA sont totalement reconfigurables.

Le but poursuivi dans le cadre de cette mémoire est de réaliser un système électronique qui va calculer les paramètres d'un système photovoltaïque et réalisé aussi un régulateur solaire. Le rôle principale du régulateur solaire est le contrôle continu de l'état de charge de la batterie afin d'assurer sa protection contre les surcharges et les décharges excessives.

La programmation de la partie commande et de l'algorithme de contrôle, se fait par le langage VHDL. Ce dernier est un langage de description matériel destiné à représenter le comportement ainsi que l'architecture de systèmes électroniques numériques

Ce mémoire est structuré en quatre chapitres principaux qui se résument dans ce qui suit :

Le premier chapitre donne un aperçu théorique sur le générateur photovoltaïque où l'on présentera un modèle de la cellule et du module photovoltaïque. Les influences des différents paramètres électriques et climatiques sur le comportement du générateur PV.

Dans le deuxième chapitre, on aborde les circuits FPGA et on s'intéresse à leur architecture et leurs caractéristiques. On fait une définition de langage de description VHDL. On explique aussi les différentes étapes nécessaires pour développer un projet sur circuit FPGA.

La réalisation de la partie puissance et les caractéristiques principales des composants choisis, ainsi l'algorithme de contrôle de l'état de charge de la batterie, sont étudiés au troisième chapitre.

Le dernier chapitre est consacré à l'explication des programmes VHDL, à la visualisation et l'interprétation des résultats obtenus par simulation.

I.1. Introduction

Ce chapitre présente les bases indispensables à la compréhension du sujet, nous abordons ainsi en premier lieu quelque notion sur le rayonnement solaire et son application dans le domaine photovoltaïques. Nous décrivons ensuite le fonctionnement des cellules photovoltaïques, leurs caractéristiques principales et les limites du modèle théorique. Pour finir, nous nous attarderons sur le panneau et les convertisseurs.

I.2. Notions préliminaires sur le rayonnement solaire

Le développement, l'optimisation et la caractérisation des cellules photovoltaïques impliquent une certaine connaissance de la source d'énergie utilisée, le soleil. La surface de celui-ci se comporte comme un corps noir à la température d'environ 5800 K, ceci conduit à un pic d'émission situé à une longueur d'onde de 0.5 μm pour une puissance d'environ 60 MW/m^2 , soit un total de $9.5 \cdot 10^{25} \text{W}$. On tenant compte de la surface apparente de soleil et de la distance entre celui-ci et la terre, cela conduit à un éclairage moyen dans l'année de $1.36 \text{ kW}/\text{m}^2$ hors atmosphère. [9]

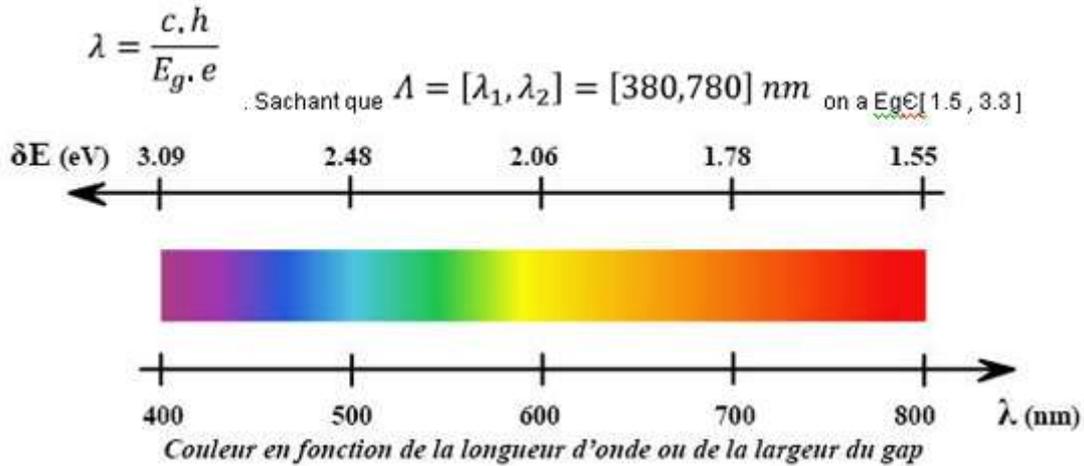
I.2.1 Paramètre du rayonnement solaire régissant le fonctionnement des cellules

La figure (I.1) présente la gamme de rayonnement électromagnétique entourant le spectre visible ainsi que les longueurs d'ondes correspondantes.

A chaque longueur d'onde λ peut être associé un photon d'énergie $E_{ph} = h\nu$, où h est la constante de Planck ($h = 6,62 \cdot 10^{-34} \text{ Js}$) et ν la fréquence correspondant à la longueur d'onde λ ($\lambda = c/\nu$, c étant la vitesse de propagation de la lumière $= 3 \cdot 10^8 \text{ ms}^{-1}$).

On a une relation qui permet de passer de la longueur d'onde λ (en μm) à l'énergie E_{ph} du photon associé [5] :

$$E_{ph} (eV) = \frac{1.24}{\lambda(\mu\text{m})} \quad (\text{I.1})$$



Figure(I.1) : Rayonnement solaire

Sur cette figure (I.1) est notée une valeur particulière de λ correspondant à $1,1 \mu\text{m}$ soit une énergie de $1,12 \text{ eV}$. Nous reviendrons sur ces valeurs lorsque nous traiterons des cellules au silicium par la suite.

Hors atmosphère, l'amplitude et la distribution spectrale du rayonnement solaire sont parfaitement définies. Il n'en est pas de même au niveau du sol, ou en raison de multiples paramètres atmosphériques, cette amplitude et cette distribution spectrale peuvent varier dans des très grandes proportions [5].

Nous verrons ultérieurement que la cellule photovoltaïque n'est sensible que dans un domaine bien précis de longueur d'onde. Il est donc nécessaire de définir un spectre standard, appelé spectre de référence, qui puisse être adopté au niveau international pour que des mesures comparatives soient possibles [5] [6]. Le spectre présenté sur la figure (I.2) a été retenu par la C.E.N. Il donne en fonction de la longueur d'onde l'irradiance spectrale, c'est-à-dire la puissance associée au rayonnement par tranche de longueur d'onde et par unité de surface. Cette grandeur est exprimée en $\text{Wm}^{-2}\mu\text{m}^{-1}$.

L'intégration de cette irradiance spectrale sur toutes les longueurs d'onde donne l'irradiance de ce rayonnement de référence exprimée en Wm^{-2} . Ce spectre de référence correspond à la traversée par le rayonnement solaire d'une couche atmosphérique de référence (spectre A.M. 1,5). Il est à noter que dans la pratique le spectre que l'on enregistre au sol varie sans cesse et peut s'écarter notablement de ce spectre de référence [5] [6] [8].

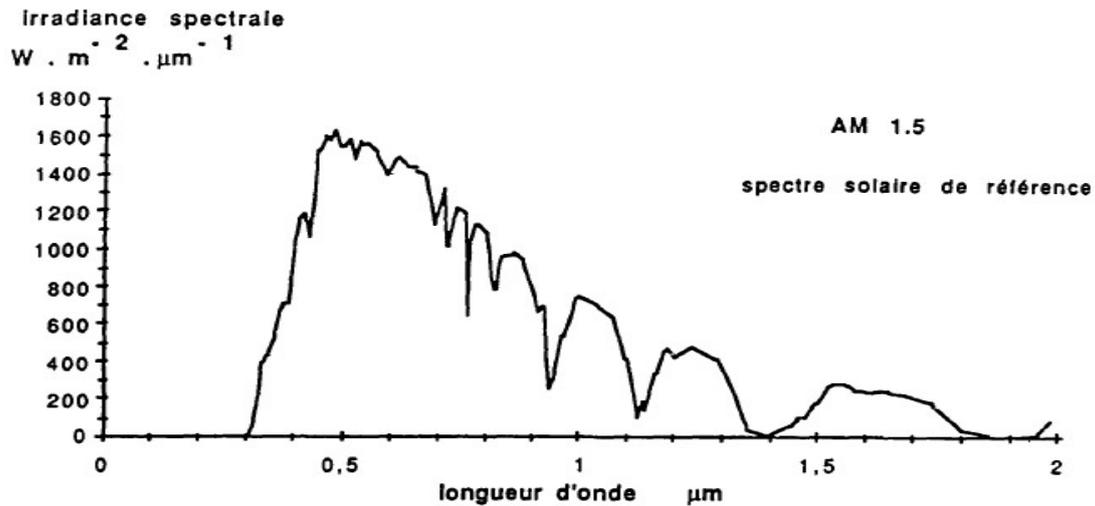


Figure (I.2) : Spectre de référence

On constate sur la figure (I.2) que le spectre solaire de référence s'étale de 0,3 μm à environ 2 μm , la plus grande partie de l'énergie se situant vers les faibles longueurs d'onde. Chaque fois que l'on désirera comparer les performances des convertisseurs photovoltaïques il sera nécessaire de se ramener à ce spectre de référence.

I.2.2. Les électrons dans la matière

Dans un atome isolé les électrons ne peuvent pas avoir n'importe quelle énergie autour du noyau et se distribuent sur des niveaux énergétiques parfaitement définies par les règles de la mécanique quantique (principe d'exclusion de Pauli) [5] [11].

La figure (I.3) présente cette structure électronique pour les trois grandes familles de matériaux : les métaux, les isolants et les semi-conducteurs. Nous nous intéressons aux électrons les plus externes pour ces atomes composant le solide. En verticale est portée l'énergie des électrons dans le solide, l'origine étant prise de façon arbitraire au niveau E_0 qui est le « niveau de vide » (lorsqu'un électron possède cette énergie, il peut être extrait du solide). Les valeurs les plus négatives de l'énergie correspondent aux électrons les plus « liés ». Mais, comme dans un atome isolé, les électrons du solide ne peuvent pas prendre n'importe quelle énergie et l'on observe sur la figure (I.3) une alternance de bandes d'énergies autorisées (bande permise B.P.) et de niveaux énergétiques interdits (bande interdite B.I.).

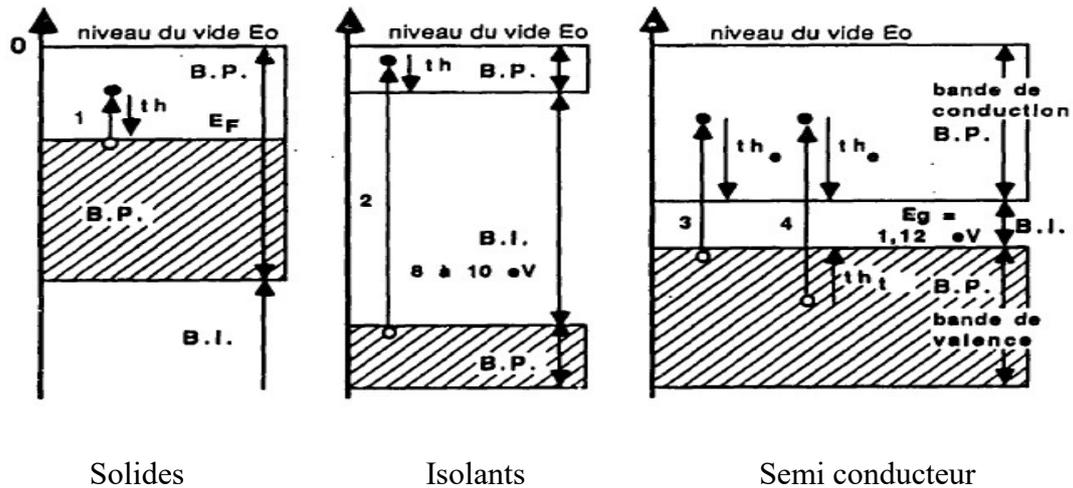


Figure (I.3) : Les 3 grandes familles de matériau

Les « largeurs » énergétiques de ces bandes sont exprimées en (eV) et les bandes permises correspondent à un certain nombre de « places » possibles pour les électrons par (cm³) de matériau. Toutes les bandes permises ne sont pas entièrement remplies d'électrons, et les zones hachurées correspondent aux niveaux énergétiques effectivement occupés par les électrons à base température. Les propriétés électriques des matériaux sont directement liées à leur structure de bande, et la figue (I.3) va nous permettre d'expliquer pour quoi seul un semi-conducteur peut permettre la conversion photovoltaïque du rayonnement solaire.

I.2.3. Le semi-conducteur

Dans un semi conducteur, la concentration en charge libre est très faible par rapport aux métaux. Pour qu'un électron lié à son atome (bande de valence) devienne libre dans un semi-conducteur et participe à la conduction du courant, il faut lui fournir une énergie minimum pour qu'il puisse atteindre les niveaux énergétiques supérieurs (bande de conduction). C'est l'énergie de « bande de gap », E_g , (eV). Pour le silicium tous les photons d'énergie E_{ph} supérieur à 1,12 eV, soit de longueur d'onde λ inférieur à 1,1 μm pourront fournir de l'énergie à un électron de la bande de valence (bande permise) [14].

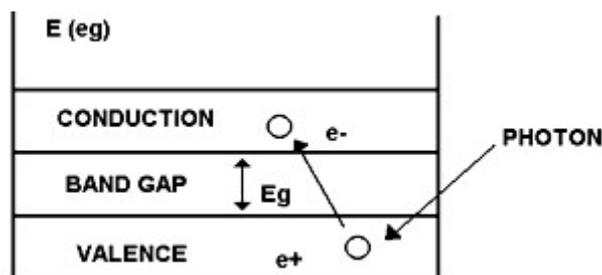


Schéma explicatif du phénomène

I.2.4. Zone utile du spectre solaire

L'analyse des transitions électroniques possibles dans le semi-conducteur montre que les photons du spectre solaire (figure I.2) ne vont pas être tous utilisables pour la génération de paires électron-trou. Si $E_{ph} < E_g$ le photon n'est pas absorbé par le semi-conducteur qui est donc transparent pour cette longueur d'onde. Si $E_{ph} > E_g$ le photon est absorbé mais une partie de l'énergie est perdue par thermalisation [9]. La figure (I.4) résume ceci sur le spectre de référence en montrant, sous forme d'aires, les pourcentages correspondant aux non absorbé (I) (environ 20%), et aux pertes de thermalisation (II) (environ 32%). La zone utile du spectre pour le silicium est la zone (III) (environ 48%) mais nous verrons ultérieurement que l'énergie correspondante ne pourra pas être totalement transformée en énergie électrique. Nous constatons également que la cellule photovoltaïque ne « répond » donc que dans un domaine limité de longueur d'onde : de 0,4 μm à 1,1 μm pour les cellules industrielles au silicium. [9]

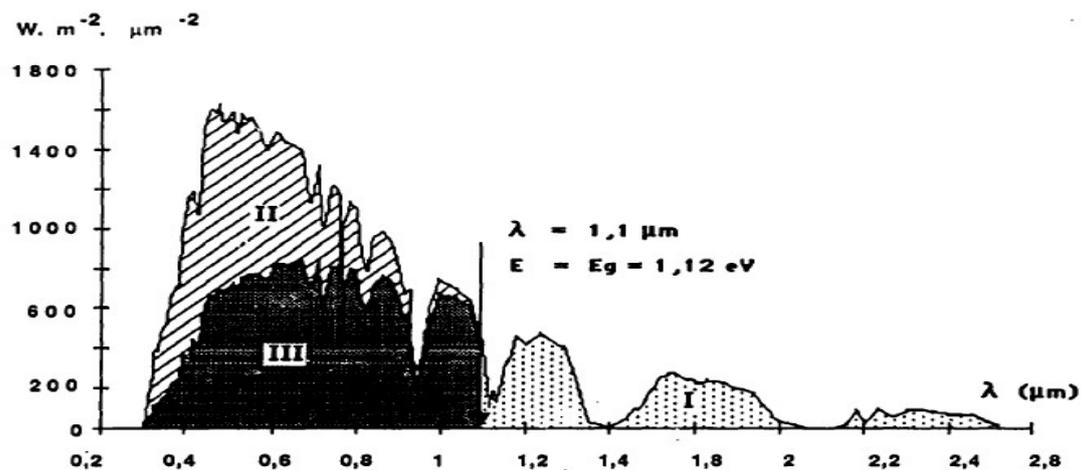


Figure (I.4) : Zone utile de spectre solaire

I.3. Les cellules photovoltaïques ou photopiles

Les cellules photovoltaïques ou photopiles sont des composants électroniques à semi conducteur qui transforment directement la lumière solaire en électricité. Elles sont réalisées à l'aide de matériaux semi conducteur utilisés en tranches fines ou en dépôts sur un substrat.

Les matériaux les plus connus sont : [14]

- le silicium
- le sulfure de cadmium (Cols)
- l'arséniure de gallium (AsGa)
- le tellure de cadmium (CdTe)

➤ le germanium (Ge)

Toutefois, le matériau le plus couramment utilisé est le silicium pur obtenu à partir de la silice (quartz ou sable) par transformations chimiques et métallurgiques [15].

I.3.1. Principe de fonctionnement

L'effet photovoltaïque utilisé dans les cellules solaires permet de convertir directement l'énergie lumineuse des rayons solaires en électricité par le biais de la production et du transport dans un matériau semi-conducteur de charges électriques positives et négatives sous l'effet de la lumière. Ce matériau comporte deux parties, l'une présentant un excès d'électrons et l'autre un déficit en électrons, dites respectivement dopée de type N et dopée de type P. Lorsque la première est mise en contact avec la seconde, les électrons en excès dans le matériau N diffusent dans le matériau P. La zone initialement dopée N devient chargée positivement, et la zone initialement dopée *p* chargée négativement [11].

Il se crée donc entre elles un champ électrique qui tend à repousser les électrons dans la zone N et les trous vers la zone P. Une jonction (dite PN) a été formée. En ajoutant des contacts métalliques sur les zones N et P, une diode est obtenue. Lorsque la jonction est éclairée, les photons d'énergie égale ou supérieure à la largeur de la bande interdite communiquent leur énergie aux atomes, chacun fait passer un électron de la bande de valence dans la bande de conduction et laisse aussi un trou capable de se mouvoir, engendrant ainsi une paire électron-trou. Si une charge est placée aux bornes de la cellule, les électrons de la zone N rejoignent les trous de la zone P *via* la connexion extérieure, donnant naissance à une différence de potentiel: le courant électrique circule (figure I.5). [16]

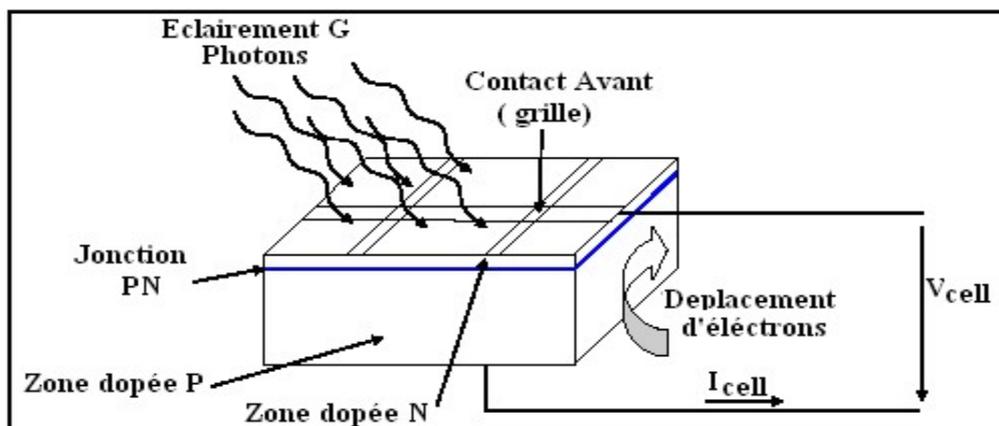


Figure (I.5) : Principe de fonctionnement d'une cellule solaire

I.3.2. Les différents types des cellules solaires

Il existe 03 types principaux de cellules :

I.3.2.1. Les cellules mono cristallines

Les cellules mono cristallines qui s'approchent du modèle théorique : ces cellules sont effectivement composées d'un seul cristal divisé en deux couches. [9]

Ces cellules souffrent néanmoins des inconvénients :

- un taux de rendement de 15% et jusqu'à 24% en labo [15].
- Méthode de production laborieuse et difficile et donc très chère.
- Il faut une très grande quantité d'énergie pour obtenir un cristal pur

I.3.2.2. Les cellules poly-cristallines

Ces cellules sont composées d'un agglomérat de cristaux. Elles aussi proviennent du sciage de blocs de cristaux, mais ces blocs sont coulés et sont dès lors hétérogènes [17]

Les cellules poly-cristallines sont caractérisées par :

- Cout de production moines élevé
- Procédé moins gourmand en énergie [9].
- Rendement de 13% et jusqu'à 20% en labo [15].

I.3.2.3. Les cellules amorphes

Le silicium amorphe, apparu en 1976. Sa structure atomique est désordonnée, non cristallisée, mais il possède un coefficient d'absorption supérieur à celui du silicium cristallin.

Ces cellules sont caractérisées par :

- Il perd beaucoup d'énergie en mobilité des charges électriques (rendement de conversion faible). [17].
- Fonctionnent sous très faible éclairément.

I.3.3. Modèle idéal d'une cellule photovoltaïque

Une photopile éclairée génère une photo courant I_{ph} directement proportionnel au flux lumineux : [5]

$$I_{ph} = K * \Phi \quad (I.2)$$

Cependant à l'obscurité la cellule n'est plus un composant actif elle se comporte alors comme une diode. Si elle est soumise à un circuit extérieur, la tension et le courant répondant

à l'équation de la diode, alors la cellule photovoltaïque peut être étudiée à partir du circuit donné par la figure (I.6) composé d'un générateur à courant et d'une diode en parallèle [18]

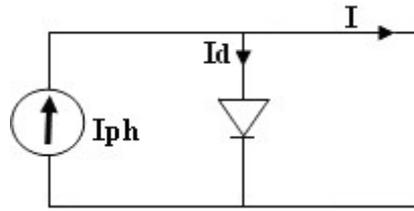


Figure (I.6) : Schéma électrique idéal d'une cellule photovoltaïque

Donc le courant aux bornes de la cellule est : [1]

$$I = I_{ph} - I_d$$

I_{ph} : photo courant

I_d : courant traversant la diode

Dans l'obscurité et dans le cas idéal, la courbe obéit à l'équation de Shacklely suivante :

$$I_d = I_s \left[\exp\left(\frac{V}{U_t}\right) - 1 \right] \quad (1.3)$$

$$\text{avec} \quad U_t = \frac{K \cdot T}{q} \quad (1.4)$$

Q : charge de l'électron ($1,9 \cdot 10^{-19}$ coul)

K : la constante de Boltzmann

U_t : tension thermique

I_s : courant de saturation

V : tension à la borne de la diode

T : température absolue (Kelvin)

I.3.4. Caractéristique $I=F(V)$ d'une cellule photovoltaïque

Si une impédance de charge, non nulle et non infinie, est placée aux bornes de la cellule, on se trouve dans un cas intermédiaire entre le court-circuit et le circuit ouvert. La photo

courant va se distribuer entre cette charge extérieure (courant I) et la diode (courant I_d). Il en résultera une tension de travail (de polarisation) « V » inférieur à V_{co}

La caractéristique courant-tension de la cellule photovoltaïque se met alors sous la forme [15]

$$I(V) = I_{ph} - I_d(V)$$

Soit :

$$I(V) = I_{ph} - I_s \left[\exp\left(\frac{V}{UT}\right) - 1 \right]$$

La figure (I.7) donne cette caractéristique théorique pour une cellule en Si mono cristallin de 100 mm de diamètre à 25 C et sous l'irradiance de référence de 1KWm^{-2}

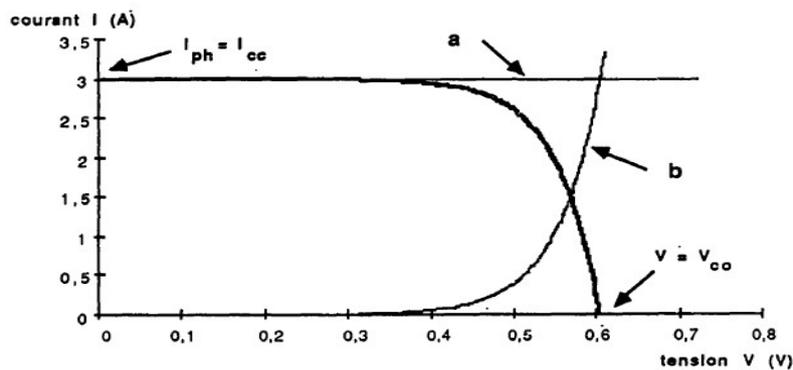


Figure (I.7) : Caractéristique $I = f(V)$ [5, 1, 17]

I.3.5. Modèle réel d'une cellule photovoltaïque

Dans le cas d'une cellule photovoltaïque réelle, d'autres paramètres tenant compte des effets résistifs, des recombinaisons, des fuites vers les bords doivent être pris en considération.

La figure (I.8) présente le schéma équivalent d'une cellule photovoltaïque, il correspond à un générateur de courant I_{ph} en parallèle sur une diode et deux résistances parasites R_s et R_{sh} sont introduites dans ce schéma ; elles vont influencer sur la caractéristiques I-V de la cellule :

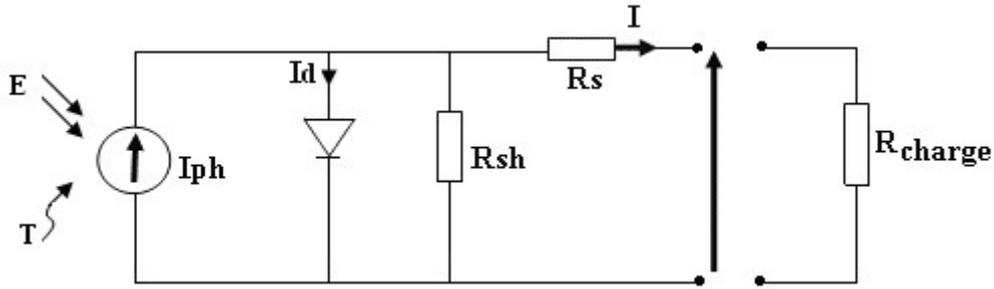


Figure (I.8) : schéma équivalent d'une cellule PV réelle

- R_s est une résistance série liée à la résistivité volumique et à l'impédance des électrodes et des matériaux. La pente de la courbe courant-tension au point V_{oc} représente l'inverse de la résistance série ($1/R_s$) (dans le cas où l'illumination est suffisante pour que $V_{oc} \gg KT/q$) [2]
- R_{sh} est une résistance Shunt liée aux effets de bord et aux recombinaisons volumiques. La pente de la courbe courant-tension au point I_{cc} représente l'inverse de la résistance Shunt ($1/R_{sh}$) (en supposant que $R_{sh} \gg R_s$) [20].

La photo courant I_{ph} crée dans la structure par une partie de rayonnement absorbé (ce courant est pratiquement le courant de court circuit de la cellule).

- Le courant direct I_d d'obscurité de la jonction.
- Le courant I généré par la cellule et fourni à la charge.
- Le courant I_p correspond au courant des connexions parallèles.

$$I = I_{ph} - I_d - I_p \tag{I.5}$$

Et selon le schéma équivalent d'une cellule solaire dans la figure précédente

$$I = I_{ph} - I_d - \left(\frac{V + I \cdot R_s}{R_{sh}} \right) \tag{I.6}$$

Alors l'équation complète de la cellule photovoltaïque est :

$$I = I_{ph} - I_s \left[\exp \left(\frac{V + R_s \cdot I}{A \cdot U_t} \right) - 1 \right] - \left(\frac{V + R_s \cdot I}{R_{sh}} \right) \tag{I.7}$$

I.3.6. Paramètres des cellules photovoltaïques

Selon les caractéristiques courant-tension, on a extrait les différents paramètres des cellules photovoltaïques (I_{cc} , V_{co} , P_{max} , A , ff , η), permettent de comparer différentes cellules éclairées dans des conditions identiques.

I.3.6.1. Courant de court-circuit, I_{cc} :

Il s'agit de courant qui circule à travers la jonction sans application de la tension (en prenant $V = 0$). Il croît avec l'intensité d'illumination de la cellule et dépend de la surface éclairée, de la longueur d'onde du rayonnement, de la mobilité des porteurs et de la température. [9]

I.3.6.2. Tension à circuit ouvert, V_{co} :

La tension de circuit ouvert V_{co} , est la tension mesurée lorsqu'aucun courant ne circule dans le dispositif photovoltaïque. Elle dépend essentiellement du type de cellule solaire et de la résistance Shunt [10] ; elle décroît avec la température et varie peu avec l'intensité lumineuse.

I.3.6.3. Puissance maximale :

La puissance fournie au circuit extérieur par une cellule photovoltaïque sous éclairage dépend de la résistance de charge. Cette puissance est maximale (notée P_{max}) pour un point de fonctionnement $P_M (I_M, V_M)$ de la courbe courant-tension (courant compris entre 0 et I_{cc} et la tension compris entre 0 et V_{co})

Donc la puissance fournie par la cellule est donnée par le produit ($V.I$) c.à.d.

$$P = V \left[I_{ph} - I_s \left[\exp\left(\frac{V}{AUt}\right) - 1 \right] \right] \quad (I.8)$$

Cette puissance est maximale en point définit par

$$\frac{\partial P}{\partial V} = \frac{\partial I}{\partial V} + 1 = 0; \quad \text{soit :} \quad (I.9)$$

$$I_{ph} - I_s \left(\exp\left(\frac{V}{AUt}\right) - 1 \right) - V \cdot I_s \left(\frac{1}{AUt} \right) \exp\left(\frac{V}{AUt}\right) = 0 \quad (I.10)$$

La tension V_{max} et le courant I_{max} correspondant au maximum de puissance sont alors données par :

$$\left(1 + \frac{V_{max}}{AUt}\right) \exp\left(\frac{V_{max}}{AUt}\right) = 1 + \frac{I_{ph}}{I_s} \quad (I.11)$$

Donc

$$I_{max} = I_s \cdot \frac{V_{max}}{AUt} \exp\left(\frac{V_{max}}{AUt}\right) \quad (I.12)$$

Le produit ($V_{max} \cdot I_{max}$) donne la puissance maximale qui représente 80% du produit ($V_{co} \cdot I_{cc}$) [20].

I.3.6.4. Facteur de forme

On appelle facteur de forme ff (filling factor), le rapport entre la valeur maximale de la puissance pouvant être extraite ($P_{max} = V_{max} \cdot I_{max}$) au produit $I_{cc} \cdot V_{co}$. [14].

$$FF = \frac{P_{max}}{V_{co} \cdot I_{cc}} \quad (I.13)$$

Pour une cellule de fabrication industrielle, le facteur de forme est de l'ordre de 70% [12]

I.3.6.5. Le rendement, η

Le rendement, η des cellules PV désigne le rendement de conversion en puissance, il est défini comme étant le rapport entre la puissance maximale délivrée par la cellule et la puissance de rayonnement solaire incident, P_{in} [20].

$$\eta = \frac{P_{max}}{P_{in}} \quad (I.14)$$

I.3.7. Les paramètres qui influent sur la caractéristique $I=f(V)$

I.3.7.1. Influence des résistances série et shunt sur la caractéristique

La figure (I.9) Montre l'influence de la résistance série. La tension de circuit ouvert n'est pas modifiée, mais la caractéristique se déforme très rapidement.

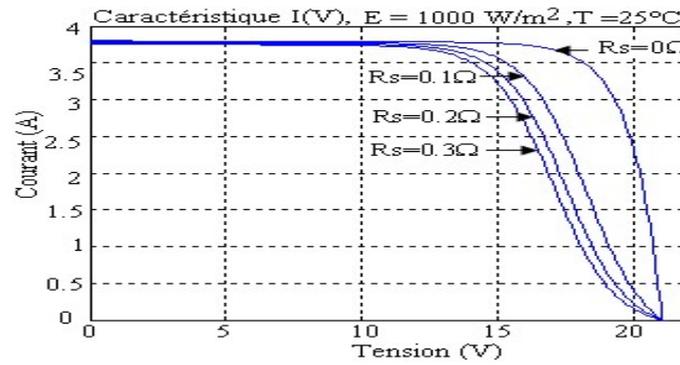


Figure (I.9) : influence de la résistance série

La figure (I.10) présente l'influence de la résistance shunt. La tension de circuit ouvert est diminuée et la zone basse tension présente une pente. [12].

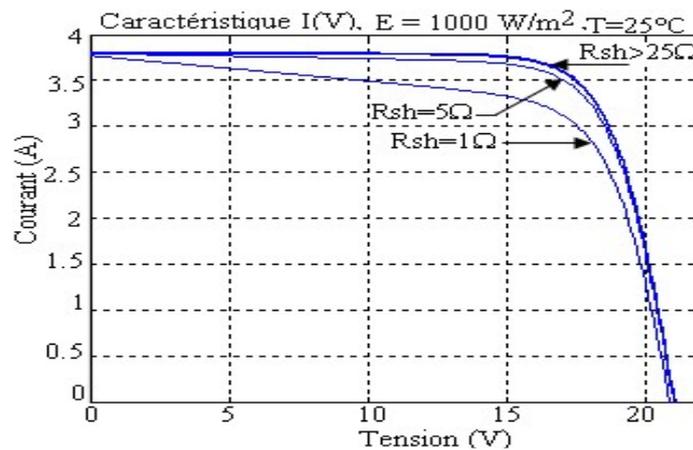


Figure (I.10) : influence de la résistance shunt

Il faut noter que ces résistances série et shunt sont liées à la technologie d'élaboration des jonctions et des électrodes. Il faut minimiser R_s et faire en sorte que R_{sh} ne soit pas trop faible. [13].

I.3.7.2. Influence de l'éclairement

La puissance délivrée par un générateur PV dépend de l'irradiance reçue [5]. La figure (I.11) représente la caractéristique courant-tension d'un module PV solaire en fonction de l'éclairement à une température et une vitesse de circulation de l'air ambiant constant.

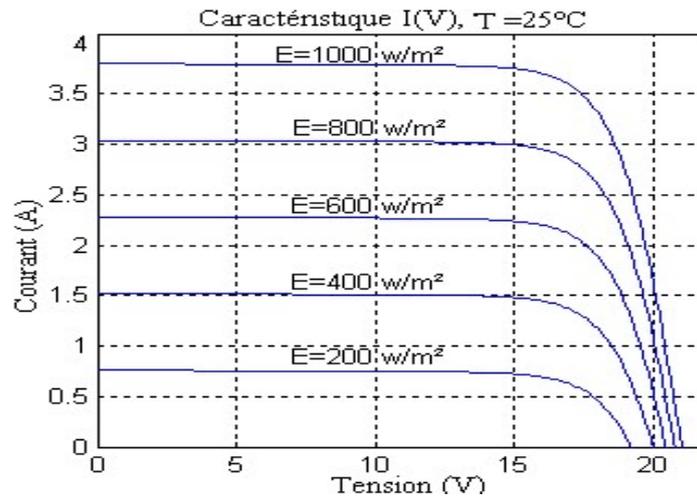


Figure (I.11) : l'influence de l'éclairement

On remarque que la tension V_{max} correspondant à la puissance maximale ne varie que très peu en fonction de l'éclairement, contrairement au courant I_{max} qui augmente fortement avec l'éclairement.

I.3.7.3. Influence de la température

La température est un paramètre très important dans le comportement des cellules photovoltaïques par ce que plus de 85% de l'énergie incidente devra être dissipée en chaleur. Ceci conduit sous rayonnement à une température de fonctionnement de la cellule qui peut être relativement élevée si cette énergie non convertie en électricité n'est pas évacuée. [15]. En plus les propriétés électriques d'un semi-conducteur sont très sensibles à la température. [17]

En revanche le courant de la diode I_D augmente très rapidement avec la température. Il en résulte une diminution de la tension de circuit ouvert qui décale le point de puissance maximale vers les faibles tensions, cette diminution est de l'ordre de 2mV par degré [6]. Ce processus conduit aux courbes présentées sur la figure (I.12) : l'augmentation de la température de travail se traduit au total par une diminution de la puissance.

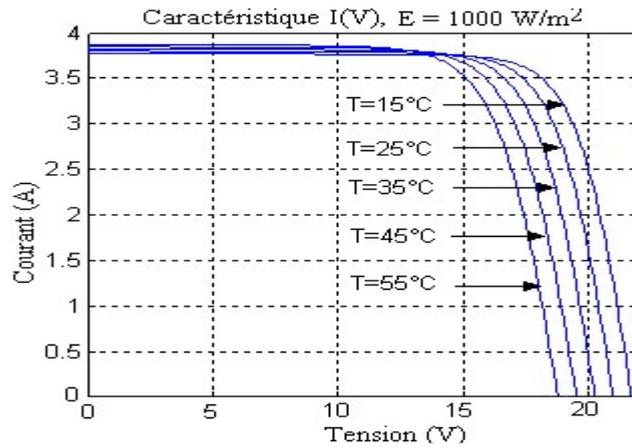


Figure (I.12) : influence de la température

I.3.7.4. Influence de facteur de qualité

L'augmentation du facteur de qualité de la diode influe inversement sur le point de puissance maximale et cela se traduit par une baisse de puissance au niveau de la zone de fonctionnement. [6]

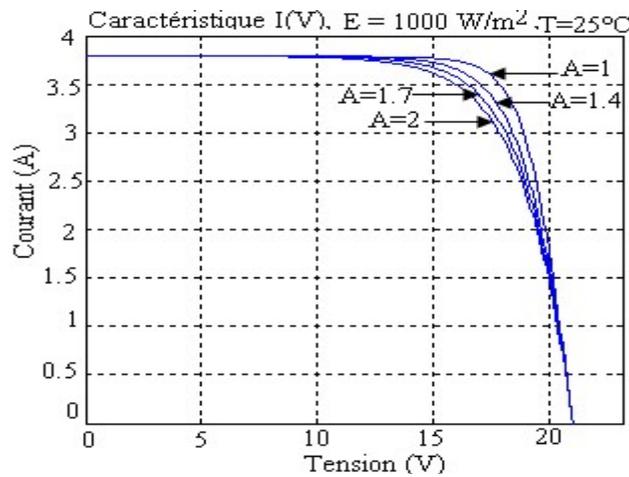


Figure (I.13) : influence de facteur de qualité

I.4. Système photovoltaïque autonome

Un système photovoltaïque est constitué généralement d'un générateur PV délivrant une énergie électrique, d'une charge à consommation et de batterie de stockage. La figure (I.14) illustre un schéma simplifié d'un système PV

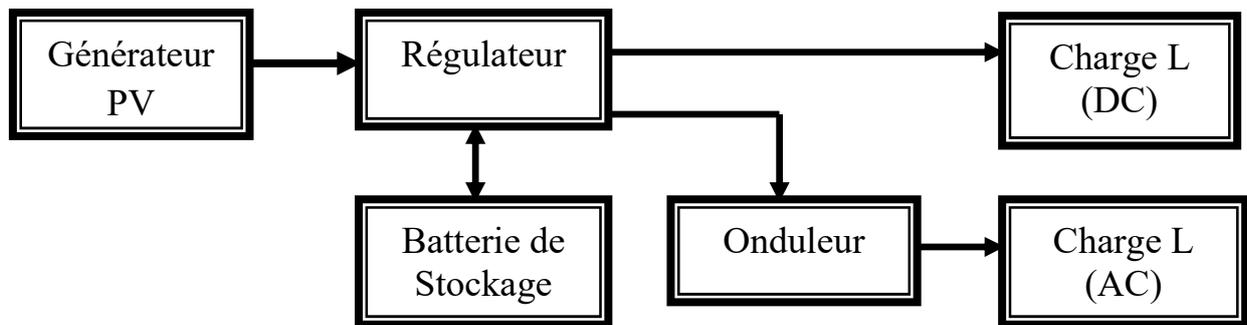


Figure (I.14) : Système photovoltaïque autonome

I.4.1. Les panneaux photovoltaïques:

Dans des conditions d'ensoleillement standard (1000 W/m² ; 25C⁰ ; AM 1.5), la puissance délivrée par une cellule silicium de 150 cm² est d'environ 2.3Wc sous une tension de 0.5V. Une cellule PV élémentaire constitue donc un générateur électrique de faible puissance insuffisante en tant que telle pour la plupart des applications domestiques ou industrielles [2]. Les générateurs PV sont de ce fait réalisés par association en série et/ou en parallèle d'un grand nombre de cellules élémentaires [1].

I.4.1.1. Association série

Une association série de N_s cellules en série permet d'augmenter la tension du générateur PV. Les cellules sont alors traversées par le même courant et la caractéristique résultant du groupement série est obtenue par addition des tensions élémentaires de chaque cellule, figure (I.15) ; l'équation (I.15) résume les caractéristiques électriques d'une association série de ns cellules.

$$V_{CONs} = N_s * V_{co} \quad \text{avec} \quad I_{cc} = I_{ccN_s} \quad (I.15)$$

L'association série permet ainsi d'augmenter la tension de l'ensemble et donc d'accroître la puissance de l'ensemble. Les panneaux commerciaux constitués de cellules de première génération sont habituellement réalisés en associant 36 cellules en série ($V = 0.6V \cdot 36 = 21.6V$) afin d'obtenir une tension optimale du panneau V_{opt} proche de celle d'une tension de batterie de 12V.

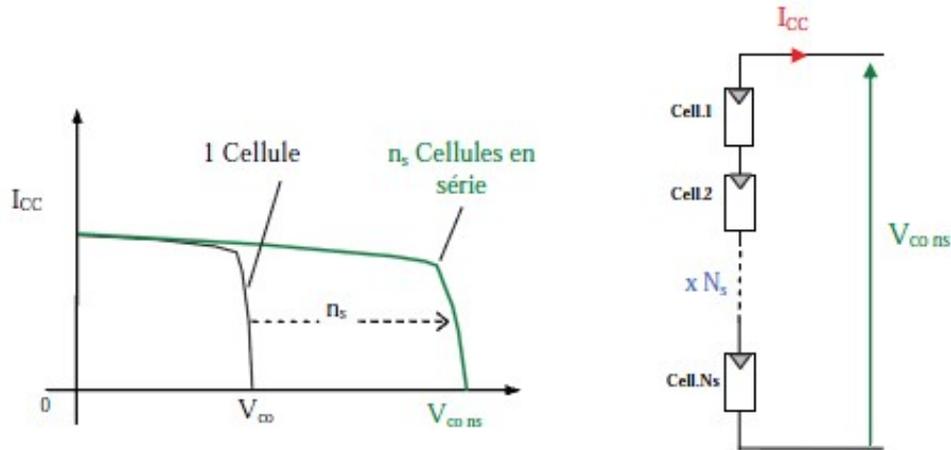


Figure (I.15) : Caractéristiques électriques d'association série

I.4.1.2. Association parallèle

D'autre part, une association parallèle de N_p cellules est possible et permet d'accroître le courant de sortie du générateur ainsi créé dans un groupement des cellules identiques. Connectées en parallèles, les cellules sont soumises à la même tension et la caractéristique résultant du groupement est obtenue par addition des courants, figure (I.15). L'équation (I.14) résume à son tour les caractéristiques électriques d'une association parallèle de N_p cellules

$$I_{CC N_p} = N_p * I_{CC} \quad \text{avec} \quad V_{CO N_p} = V_{CO} \quad (I.16)$$

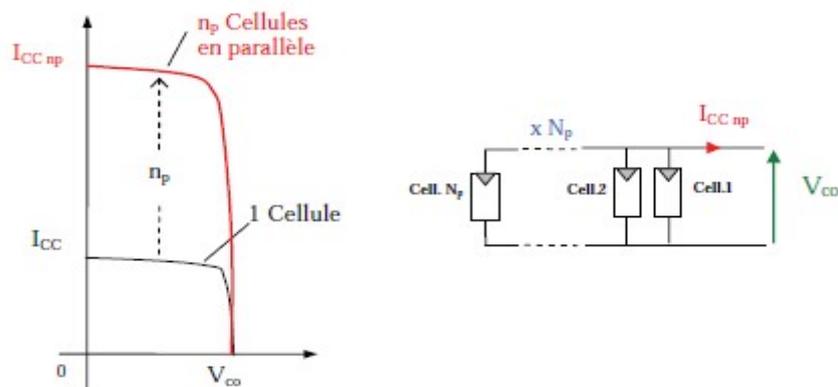


Figure (I.16) : Caractéristiques électriques d'association parallèle

I. 4.1.3 Association mixtes (Série + Parallèle)

Pour avoir une satisfaction en courant et en tension, on est obligé d'utiliser un groupement de cellules mixtes c'est-à-dire (série-parallèle). [8]

La figure (I.19) résume cette association :

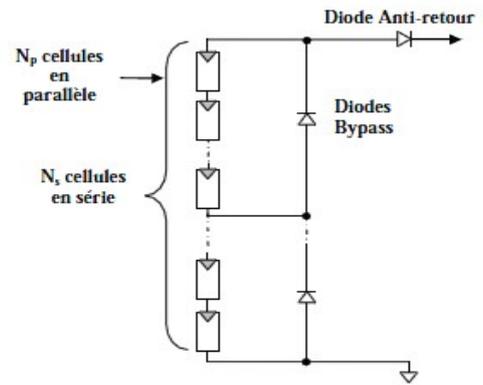
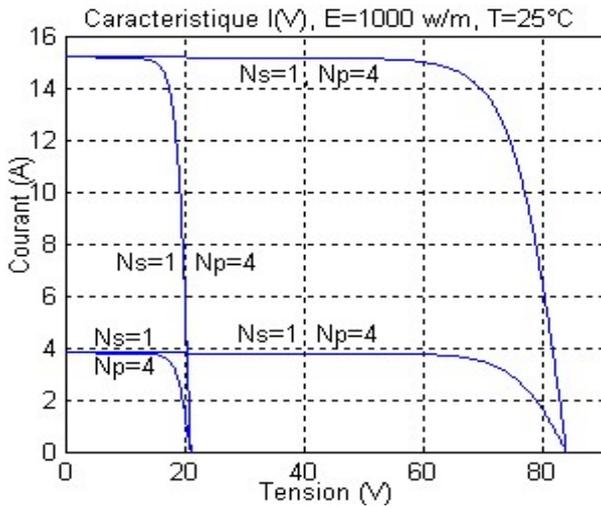


Figure (I.17) : Caractéristiques électriques d'association série/parallèle

I.4.1.4. Rendement de générateur photovoltaïque :

Le rendement η_g de conversion du générateur photovoltaïque est donné par la relation suivante :

$$\eta_g = \frac{P_s}{P_e} \tag{I.17}$$

Avec :

P_e : la puissance d'entrée du champ PV est donnée par :

$$P_e = E \cdot N_s \cdot N_p \cdot S \tag{I.18}$$

Avec :

E : Irradiation solaire sur le plan incliné du module photovoltaïque (W/m²).

S : Surface du module photovoltaïque (m²).

N_s : Nombre de module en série.

N_p : Nombre de module en parallèle.

P_s : la puissance à la sortie du champ photovoltaïque est donnée par :

$$P_s = I \cdot V$$

V : La tension aux bornes du champ photovoltaïque (V).

I : Le courant aux bornes du champ photovoltaïque (A).

Le rendement maximum de générateur photovoltaïque est :

$$\eta_{max} = \frac{I_{max} \cdot V_{max}}{E \cdot N_s \cdot N_p \cdot S} \quad (I.19)$$

I.4.2. Système de régulation de charge

Les systèmes de régulation de charge sont des éléments d'un système photovoltaïque, ils ont pour but la charge et la décharge d'une batterie afin d'en maximiser la durée de vie. Leur rôle principale est de réduire le courant lorsque la batterie est presque entièrement chargée, afin d'empêcher la surcharge et la décharge profonde. Lorsqu'une batterie se rapproche d'un état de charge complète, des petites bulles commencent à se former sur les électrodes positives, à partir de ce moment, il vaut mieux atteindre l'état de charge complète.

Les différents types de régulateurs se distinguent essentiellement par la manière dont ils empêchent la surcharge

On peut citer à titre d'exemple

- Système autorégulant avec diode de blocage
- Régulateur parallèle
- Régulateur série
- Régulateur séquentiel (pour courant fort)

I.4.3. Onduleur

L'onduleur est un appareil permettant de transformer le courant continu en courant alternatif et d'alimenter les appareils à courant alternatifs à partir de l'énergie solaire stockée dans la batterie. Certains onduleurs ont la particularité d'être réversible ; c'est-à-dire qu'ils sont aussi capable de transformer le courant alternatif provenant d'une autre source alternative (groupe électrogène, réseau, turbine hydroélectrique) en courant continu pour charger la batterie. Si cela n'est pas le cas on ajoute un chargeur indépendant

I.4.4. Batterie d'accumulateur

L'énergie électrique est une énergie qui ne peut être stockée qu'en faibles quantités, dans les systèmes isolés, des batteries sont souvent utilisées pour garantir l'équilibre production/consommation [21], et pour lisser les variations de la puissance

Une étude plus élaborée sur les batteries utilisées dans les systèmes photovoltaïques ainsi qu'une description fonctionnelle est décrite au chapitre III.

I.5. Potentiel solaire en Algérie

La situation géométrique de l'Algérie lui permet de disposer d'un des gisements solaires les plus élevés au monde. La durée d'insolation sur la quasi-totalité du territoire national dépasse les 2000 heures annuellement et peut atteindre les 3900 heures (hauts plateaux et Sahara).

L'énergie reçue quotidiennement sur une surface horizontale de 1m^2 est de l'ordre de 5kW sur la majeure partie du territoire national, soit près de $1700\text{ kWh/m}^2/\text{an}$ au Nord et $2263\text{ kWh/m}^2/\text{an}$ au sud du pays [4], comme montré par le tableau (I.1).

Régions	Régions côtières	Haut plateaux	Sahara
Superficie (%)	4	10	86
Durée moyenne d'ensoleillement (h)	2650	3000	3500
Energie moyenne reçue ($\text{kWh/m}^2/\text{an}$)	1700	1900	2650

Tableau (I.1) : Potentiel solaire en Algérie

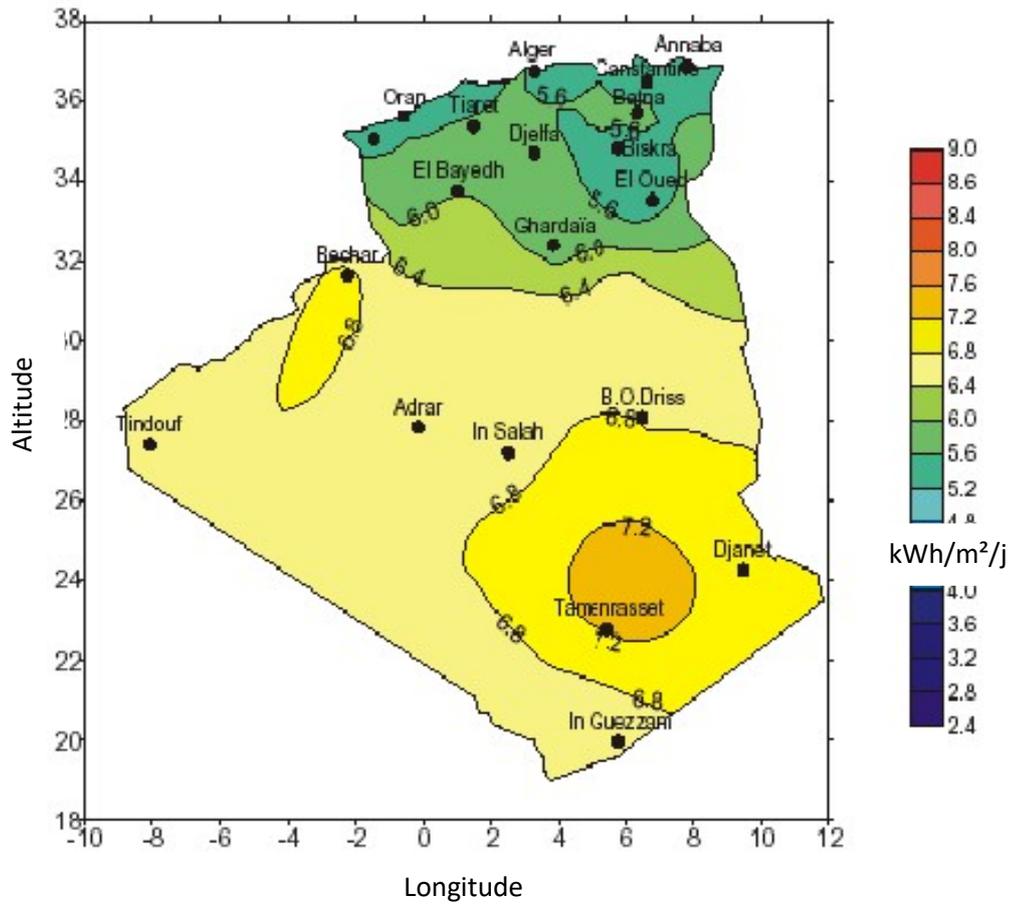


Figure (I.18) : Distribution de l'irradiation solaire en Algérie

La figure (I.18) représente la distribution du gisement solaire en Algérie. Ce gisement solaire dépasse les 5 milliards de GWh/an.

I.6. Conclusion

Dans ce chapitre, nous avons décrit la nécessité d'étudier le rayonnement solaire et la caractéristique du modèle de la photopile. Nous avons présenté les différentes zones de fonctionnement, l'influence des différents paramètres climatiques et autres sur les caractéristiques $I(V)$. Ainsi la synthèse d'assemblage des panneaux soit en série, parallèle ou mixte.

Enfin, nous avons également présenté le potentiel et le gisement solaire en Algérie. L'abondance de l'ensoleillement dans notre pays montre l'importance d'installer des systèmes photovoltaïques.

Notre travail sera basé sur l'implémentation des paramètres PV et le contrôle de la charge de la batterie sur une carte FPGA, le prochain chapitre va nous introduire le développement du projet sur une carte FPGA.

II.1. Introduction

Les progrès technologiques continus dans le domaine de la microélectronique ont permis de nous offrir plusieurs alternatives concernant le choix de la plateforme matérielle qui accueillera le système d'exploitation temps réel pour lequel on aurait opté.

En effet, depuis l'apparition des circuits logiques programmables vers la fin des années 80, et leur évolution spectaculaire en matière de performances, de capacités d'intégration, et de logiciels de programmation, ils n'ont cessé d'être sollicités pour de nombreuses applications dans divers domaines.

Ces circuits, et plus spécialement les circuits de type FPGA sont devenus alors, la solution matérielle idéale pour de nombreux systèmes embarqués, qui souffraient jusque là des coûts de réalisation élevés et de conception bien figée que leur infligeaient les microcontrôleurs.

Dans ce chapitre, nous allons d'abord faire une description des circuits FPGA, ensuite on va introduire les étapes nécessaires au développement d'un projet sur un circuit FPGA, de la programmation jusqu'au chargement sur la carte.

II.2. Circuit FPGA

Les FPGA (Field Programmable Gate Array) sont des circuits à architecture programmable qui ont été inventés par la société XILINX en 1985. Ils sont entièrement reconfigurables et ne demandent donc pas de fabrication spéciale en usine, ni de systèmes de développement coûteux; ceci permet de les reprogrammer à volonté afin d'accélérer notablement certaines phases de calculs. Un autre avantage de ces circuits est leur grande souplesse qui permet de les réutiliser à volonté dans des algorithmes différents en un temps très court (quelques millisecondes).

De nombreuses familles de circuits programmables et reprogrammables sont apparues depuis les années 70 avec des noms très divers suivant les constructeurs. La figure (II.1) donne une classification possible des circuits numériques en précisant où se situent les circuits FPGA dans cette classification.

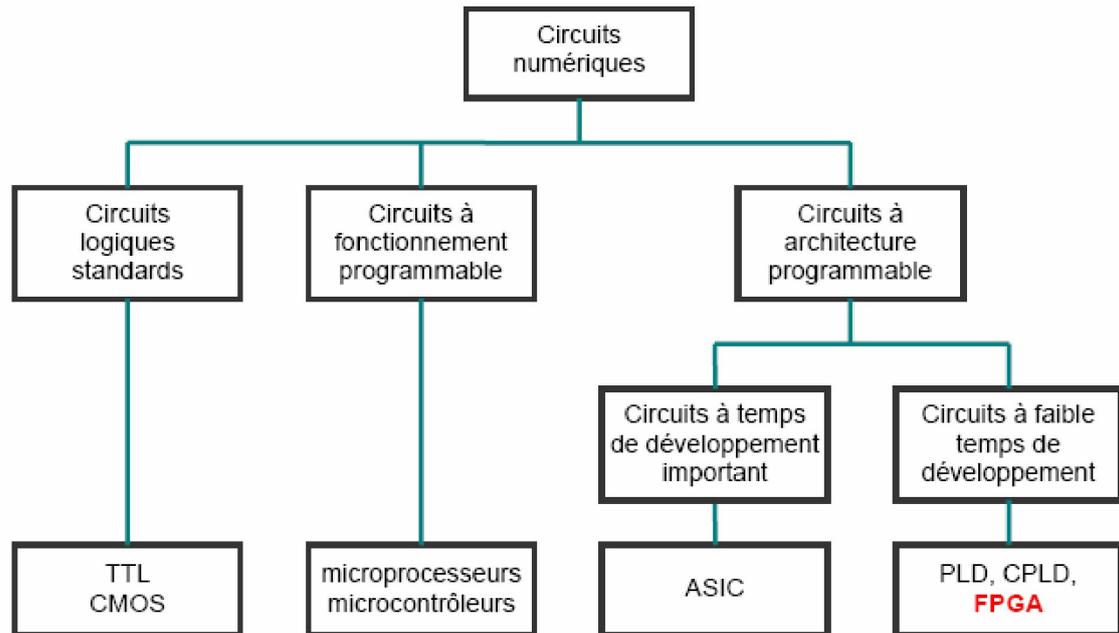


Figure (II.1) : Classification des circuits numériques

La partie “**Field Programmable**” du nom de FPGA se rapporte au fait que sa programmation aura lieu "sur place" (par opposition aux dispositifs dont la fonctionnalité interne est câblée par le constructeur). Ceci peut signifier que les FPGAs peuvent être configurés dans un laboratoire, ou par un utilisateur par un simple système électronique. Si un dispositif est capable d'être programmé sans l'extraire de son environnement, il est désigné sous le nom (*in-system programmable*) (ISP) [23].

II.3. Architecture des circuits FPGA

Les circuits FPGA possèdent une structure matricielle de deux types de blocs (ou cellules). Des blocs d'entrées/sorties et des blocs logiques programmables. Le passage d'un bloc logique à un autre se fait par un routage programmable. Certains circuits FPGA intègrent également des mémoires RAM, des multiplieurs et même des noyaux de processeurs.

Actuellement deux fabricants mondiaux se disputent le marché mondial des FPGA : Xilinx et Altera. De nombreux autres fabricants, de moindre envergure, proposent également leurs propres produits avec des technologies et des principes organisationnels différents. Dans ce qui suit, on va faire une description de l'architecture utilisée par Xilinx, car c'est sur des circuits Xilinx qu'on va implémenter nos programmes.

L'architecture retenue par Xilinx se présente sous forme de deux couches :

- 1-une couche appelée circuit configurable.
- 2 -une couches réseau memoires SRAM (Static Read Only Memory).

II.3.1. Circuit Configurable

La couche dite « circuit configurable » est constituée d'une matrice de blocs logiques configurables (CLB) permettant de réaliser des fonctions combinatoires et des fonctions séquentielles. Tout autour de ces blocs logiques configurables, nous trouvons des blocs d'entrées/sorties (IOB) dont le rôle est de gérer les entrées-sorties réalisant l'interface avec les modules extérieurs figure (II.2).

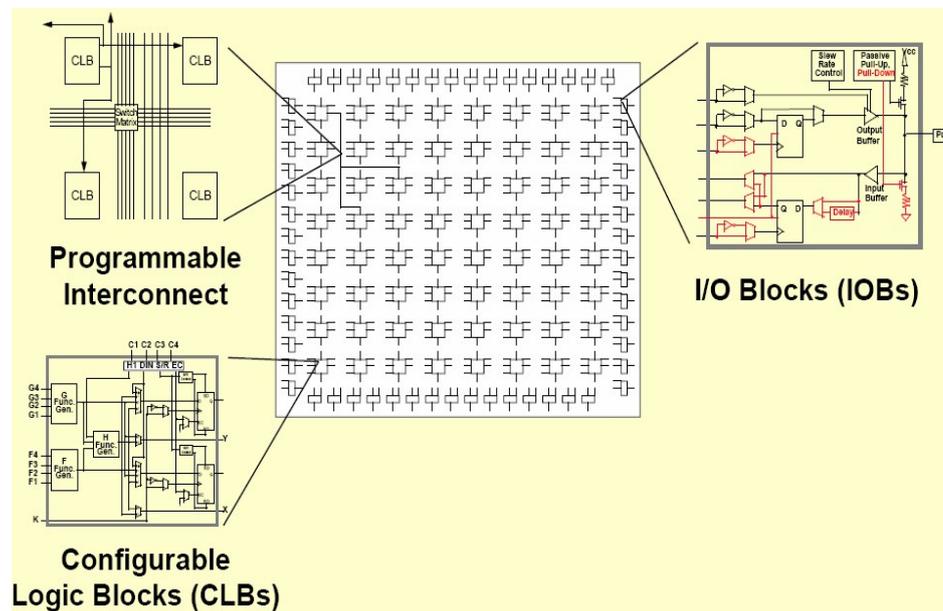


Figure (II.2) : Architecture interne du circuit FPGA

II.3.2. Réseau mémoire SRAM

La programmation du circuit FPGA, appelé aussi LCA (Logic Cells Arrays), consistera en l'application d'un potentiel adéquat sur la grille de certains transistors à effet de champ servant à interconnecter les éléments des CLB et des IOB, afin de réaliser les fonctions souhaitées et d'assurer la propagation des signaux. Ces potentiels sont tout simplement mémorisés dans le réseau mémoire SRAM (figure II.3).

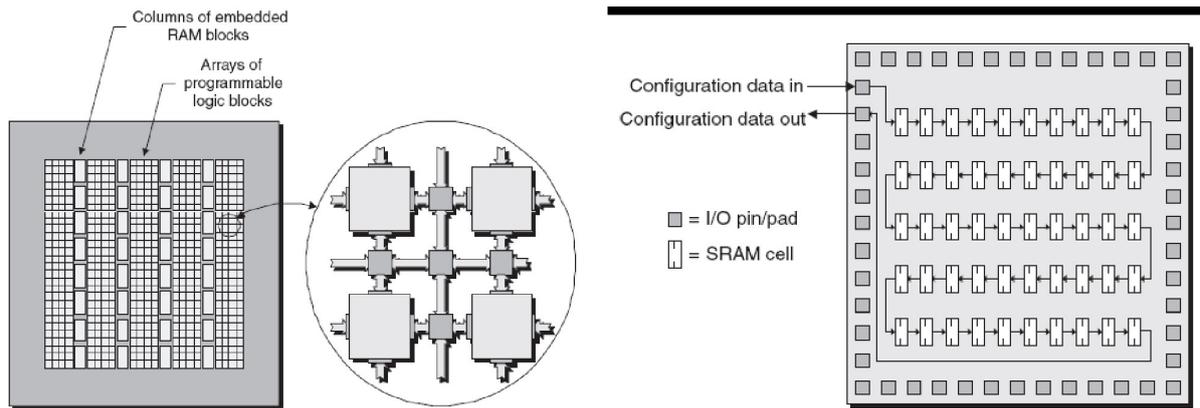


Figure (II.3) : Situation du réseau SRAM

La programmation d'un circuit FPGA est volatile, la configuration du circuit est donc mémorisée sur la couche réseau SRAM et stockée dans une ROM externe. Un dispositif interne permet à chaque mise sous tension de charger la SRAM interne (figure II.4) à partir de la ROM. Ainsi on conçoit aisément qu'un même circuit puisse être exploité successivement avec des ROM différentes puisque sa programmation interne n'est jamais définitive. On voit tout le parti que l'on peut tirer de cette souplesse en particulier lors d'une phase de mise au point. Une erreur n'est pas rédhibitoire, mais peut aisément être réparée.

La mise au point d'une configuration s'effectue en deux temps : Une première étape purement logicielle va consister à dessiner puis simuler logiquement le circuit fini. Dans la seconde étape, on effectuera une simulation matérielle en configurant un circuit réel. On pourra alors vérifier si le fonctionnement réel correspond bien à l'attente du concepteur, et si besoin est identifier les anomalies liées généralement à des temps de transit réels légèrement différents de ceux supposés lors de la simulation logicielle, ce qui peut conduire à des états instables voire même erronés.

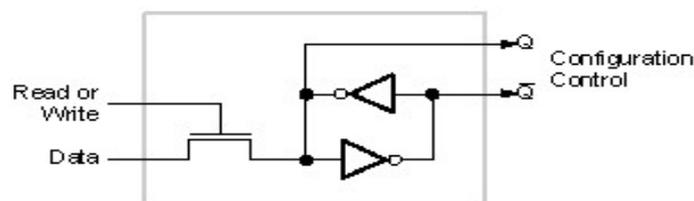


Figure (II.4) : Structure d'une cellule SRAM

Les circuits FPGA du fabricant Xilinx utilisent deux types de cellules de base : les cellules d'entrées/sorties appelés IOB (Input Output Bloc), et les cellules logiques appelées

CLB (Configurable Logic Bloc). Ces différentes cellules sont reliées entre elles par un réseau d'interconnexions configurable. On décrit dans ce qui suit chacun de ces composants.

III.3.3. CLB (Configurable Logic Bloc)

Les blocs logiques configurables sont les éléments déterminants des performances du circuit FPGA (figure II.5). Chaque CLB est un bloc de logique combinatoire composé de générateurs de fonctions à quatre entrées (LUT) et d'un bloc de mémorisation/synchronisation composé de bascules D. Quatre autres entrées permettent d'effectuer les connexions internes entre les différents éléments du CLB.

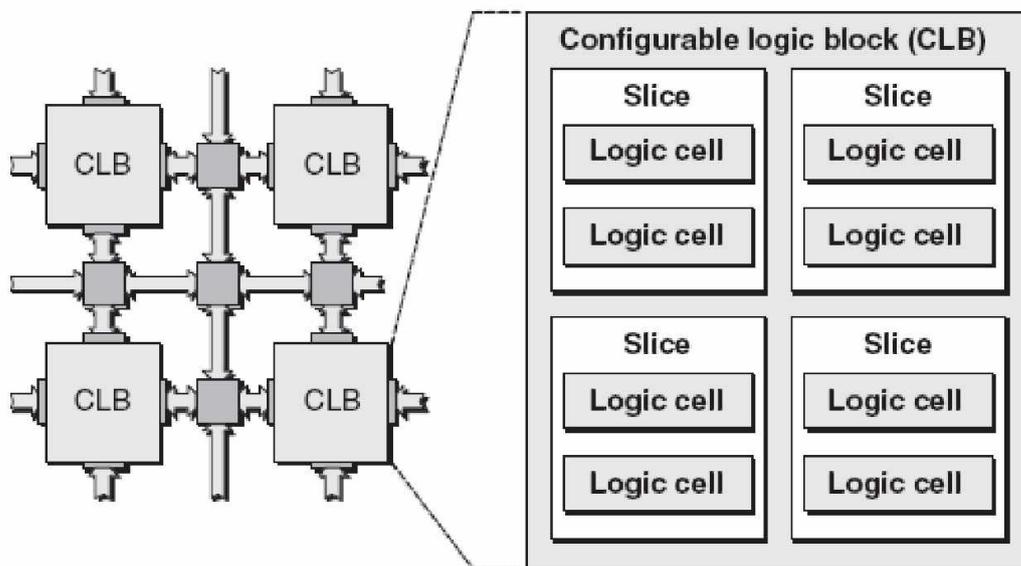


Figure (II.5) : Bloc CLB

La LUT (Look Up Table) est un élément qui dispose de quatre entrées, il existe donc $2^4 = 16$ combinaisons différentes de ces entrées. L'idée consiste à mémoriser la sortie correspondant à chaque combinaison d'entrée dans une petite table de 16 bits, la LUT devient ainsi un petit bloc générateur de fonctions. La figure (II.6) montre le schéma simplifié d'un CLB de la famille XC4000 de Xilinx.

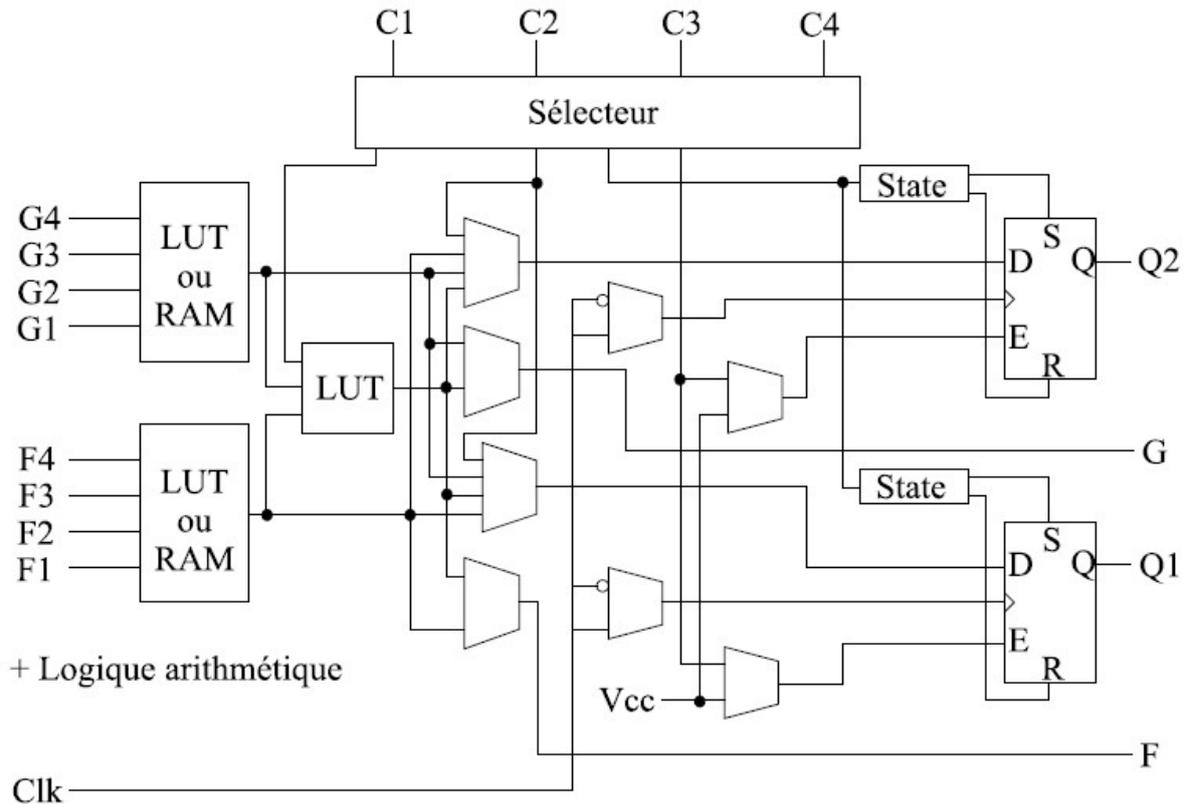


Figure (II.6) : Schéma d'une cellule logique (XC4000 de Xilinx)

Dans cette famille, la cellule de base contient deux LUT à 4 entrées qui peuvent réaliser deux fonctions quelconques à 4 entrées. Une troisième LUT peut réaliser une fonction quelconque à 3 entrées à partir des sorties des deux premières LUT (F' et G' qui deviennent H2 et H3) et d'une troisième variable d'entrée H1 sortant du bloc « sélecteur ». Le bloc sélecteur contient 4 signaux de contrôle : 3 signaux dédiés pour les registres : une donnée "Din", un signal de validation "Ec" et une remise à un ou à zéro asynchrone "S/R", et le 4ème signal représente l'entrée H1 de la LUT à 3 entrées.

Les signaux des générateurs de fonction peuvent sortir du CLB, soit par la sortie X pour les fonctions F' et G', soit Y pour les fonctions G' et H'. Ainsi un CLB peut être utilisé pour réaliser :

- deux fonctions indépendantes à 4 entrées indépendantes.
- ou une seule fonction à 5 variables.
- ou deux fonctions, une à 4 variables et une autre à 5 variables.

Les sorties de ces blocs logiques peuvent être appliquées à des bascules au nombre de deux ou directement à la sortie du CLB (sorties X et Y). Chaque bascule présente deux modes de fonctionnement : un mode « flip-flop » avec comme donnée à mémoriser, soit l'une des

fonctions F', G', H' ; soit l'entrée directe Din. La donnée peut être mémorisée sur un front montant ou descendant de l'horloge (Clk). Les sorties de ces deux bascules correspondent aux sorties du CLB X₀ et Y₀.

Un mode dit de « verrouillage » exploite l'entrée S/R qui peut être programmée soit en mode SET, mise à 1 de la bascule, soit en Reset, mise à zéro de la bascule. Ces deux entrées coexistent avec une autre entrée, qui n'est pas représentée sur la figure(II.6), et qui est appelée le global Set/Reset. Cette entrée initialise le circuit FPGA à chaque mise sous tension, à chaque configuration, en commandant toutes les bascules au même instant soit à '1', soit à '0'. Elle agit également lors d'un niveau actif sur le fil RESET lequel peut être connecté à n'importe quelle entrée du circuit FPGA.

L'idée de cette architecture consiste à pouvoir modifier le contenu des mémoires des LUT en cours de fonctionnement. En effet, les LUT ne sont rien d'autre que des petites RAM qui étaient configurées au démarrage ; on peut alors les utiliser comme des petites mémoires de 16x1 bits. Un mode optionnel des CLB est donc la configuration en mémoire RAM de 16x2 bits ou 32x1 bit. Les entrées F1 à F4 et G1 à G4 deviennent des lignes d'adresses sélectionnant une cellule mémoire particulière. La fonctionnalité des signaux de contrôle est modifiée dans cette configuration : les lignes H1, Din et S/R deviennent respectivement les deux données D₀ et D₁ d'entrée (RAM 16x2bits) et le signal de validation d'écriture WE. Le contenu de la cellule mémoire (D₀ et D₁) est accessible aux sorties des générateurs de fonctions F' et G'. Ces données peuvent sortir du CLB à travers ses sorties X et Y ou alors en passant par les deux bascules.

L'intégration de fonctions à nombreuses variables diminue le nombre de CLB nécessaires et les délais de propagation des signaux ; par conséquent, elle augmente la densité et la vitesse du circuit. Le plus large circuit de cette famille (le circuit XC40250) dispose d'un réseau de 92x92 cellules de base et est équivalent à environ 250.000 portes logiques.

L'architecture des cellules logiques est toujours basée sur des LUT à 4 entrées configurables également en petites mémoires RAM 16 bits. De plus, de la logique a été ajoutée pour permettre la synthèse de plus larges LUT comme une combinaison des LUT existantes. Le plus large circuit de cette famille (le circuit XCV3200E) contient un réseau de 104x156 cellules logiques et est équivalent à environ 4 millions de portes logiques.

II.3.4. Les IOB (Input Output Bloc)

Ces blocs d'entrée/sortie permettent l'interface entre les broches du composant FPGA et la logique interne développée à l'intérieur du composant. Ils sont présents sur toute la périphérie du circuit FPGA. Chaque bloc IOB contrôle une broche du composant et il peut être défini en entrée, en sortie, en signal bidirectionnel ou être inutilisé (état haute impédance). La figure (II.7) présente la structure de ces blocs.

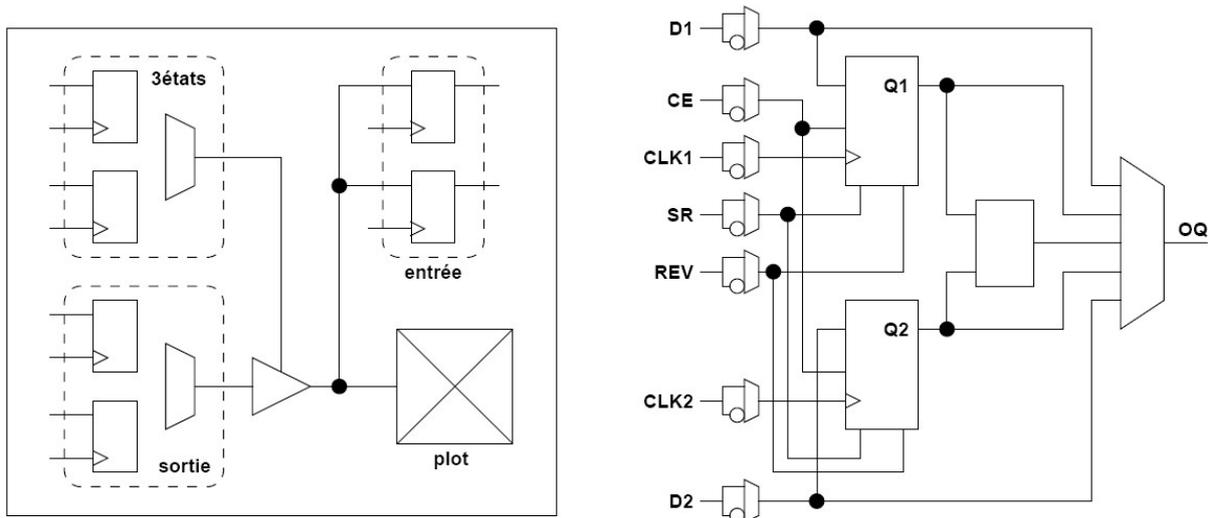


Figure (II.7) : Schéma d'un bloc d'entrée/sortie (IOB)

• Configuration en entrée

Premièrement, le signal d'entrée traverse un buffer qui, selon sa programmation, peut détecter soit des seuils TTL soit des seuils CMOS. Il peut être routé directement sur une entrée directe de la logique du circuit FPGA ou sur une entrée synchronisée. Cette synchronisation est réalisée à l'aide d'une bascule de type D, le changement d'état peut se faire sur un front montant ou descendant. De plus, cette entrée peut être retardée de quelques nanosecondes pour compenser le retard pris par le signal d'horloge lors de son passage par l'amplificateur. Le choix de la configuration de l'entrée s'effectue grâce à un multiplexeur (program controlled multiplexer). Un bit positionné dans une case mémoire commande ce dernier.

• Configuration en sortie

Nous distinguons les possibilités suivantes :

- inversion ou non du signal avant son application à l'IOB ;
- synchronisation du signal sur des fronts montants ou descendants d'horloge ;

- mise en place d'un "pull-up" ou "pull-down" dans le but de limiter la consommation des entrées sorties inutilisées ;
- signaux en logique trois états ou deux états. Le contrôle de mise en haute impédance et la réalisation des lignes bidirectionnelles sont commandés par le signal de commande « Out Enable », lequel peut être inversé ou non.

Chaque sortie peut délivrer un courant de 12mA. Ainsi toutes ces possibilités permettent au concepteur de connecter au mieux une architecture avec les périphériques extérieurs.

II.4. Les différents types d'interconnexions

Les connexions internes dans les circuits FPGA sont composées de segments métallisés. Parallèlement à ces lignes, nous trouvons des matrices programmables réparties sur la totalité du circuit, horizontalement et verticalement entre les divers CLB. Elles permettent les connexions entre les diverses lignes, celles-ci sont assurées par des transistors MOS dont l'état est contrôlé par des cellules de mémoire vive ou RAM (Random Access Memory). Le rôle de ces interconnexions est de relier avec un maximum d'efficacité les blocs logiques et les blocs d'entrées/sorties afin que le taux d'utilisation dans un circuit donné soit le plus élevé possible. Pour parvenir à cet objectif, Xilinx propose trois sortes d'interconnexions selon la longueur et la destination des liaisons. Nous disposons :

- d'interconnexions à usage général,
- d'interconnexions directes,
- de longues lignes

II.4.1. Les interconnexions à usage général

Ce système fonctionne en une grille de cinq segments métalliques verticaux et quatre segments horizontaux positionnés entre les rangées et les colonnes des CLB et des IOB.

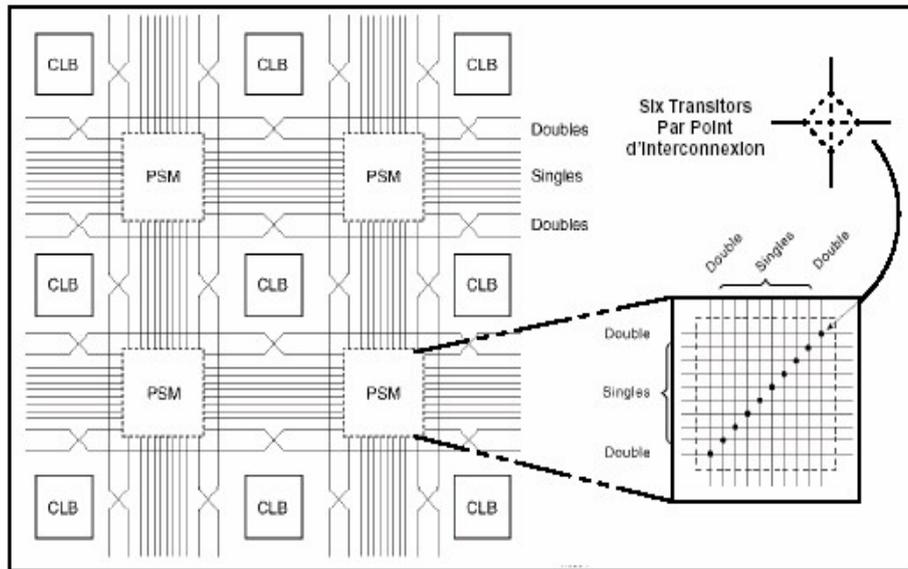


Figure (II.8) : Connexions à usage général et détail d'une matrice de commutation

Des aiguilleurs appelés aussi « matrices de commutation » (switch matrix) sont situés à chaque intersection. Leur rôle est de raccorder les segments entre eux selon diverses configurations, ils assurent ainsi la communication des signaux d'une voie vers l'autre. Ces interconnexions sont utilisées pour relier un CLB à n'importe quel autre CLB. Pour éviter que les signaux traversant les grandes lignes ne soient affaiblis, nous trouvons généralement des buffers implantés en haut et à droite de chaque matrice de commutation.

II.4.2. Les interconnexions directes

Ces interconnexions permettent l'établissement de liaisons entre les CLB et les IOB avec un maximum d'efficacité en termes de vitesse et d'occupation du circuit. De plus, il est possible de connecter directement certaines entrées d'un CLB aux sorties d'un autre [23].

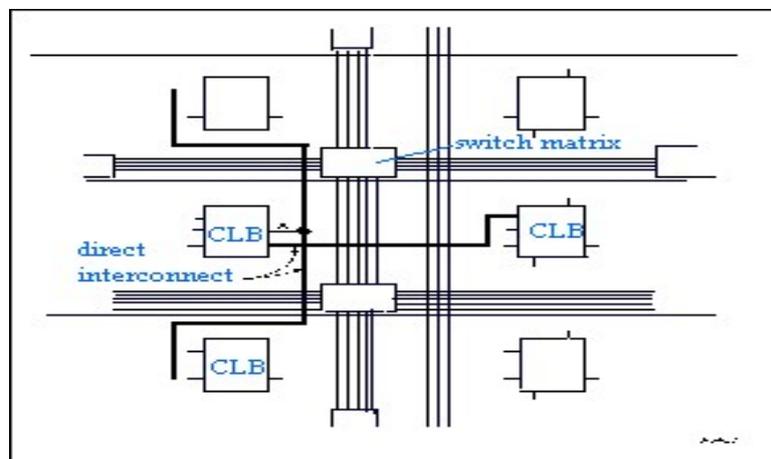


Figure (II.9) : Les interconnexions directes

Pour chaque bloc logique configurable, la sortie X peut être connectée directement aux entrées C ou D du CLB situé au-dessus et les entrées A ou B du CLB situé au-dessous. Quant à la sortie Y, elle peut être connectée à l'entrée B du CLB placé immédiatement à sa droite. Pour chaque bloc logique adjacent à un bloc entrée/sortie, les connexions sont possibles avec les entrées I ou les sorties O suivant leur position sur le circuit.

II.4.3. Les longues lignes

Les longues lignes sont de longs segments métallisés parcourant toute la longueur et la largeur du composant, elles permettent éventuellement de transmettre avec un minimum de retard les signaux entre les différents éléments dans le but d'assurer un synchronisme aussi parfait que possible. De plus, ces longues lignes permettent d'éviter la multiplicité des points d'interconnexion [22].

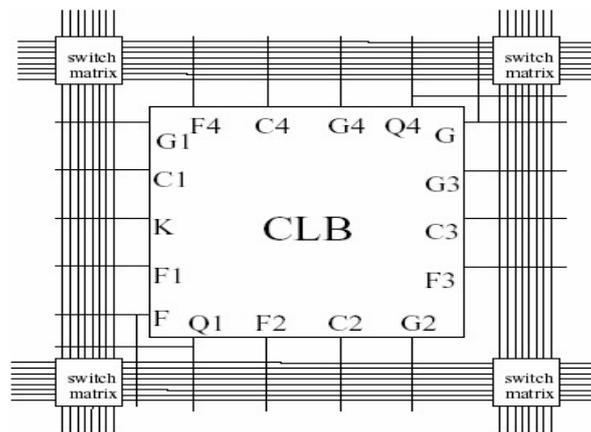


Figure (II.10) : Les longues lignes

II.4.4. Performances des interconnexions

Les performances des interconnexions dépendent du type de connexions utilisées. Pour les interconnexions à usage général, les délais générés dépendent du nombre de segments et de la quantité d'aiguilleurs employés. Le délai de propagation de signaux utilisant les connexions directes est minimum pour une connectique de bloc à bloc. Quant aux segments utilisés pour les longues lignes, ils possèdent une faible résistance mais une capacité importante. De plus, si on utilise un aiguilleur, sa résistance s'ajoute à celle existante [22].

II.5. Langage de description VHDL

Auparavant pour décrire le fonctionnement d'un circuit électronique programmable, les techniciens et les ingénieurs utilisaient des langages de bas niveau (ABEL, PALASM, ORCAD/PLD,..) ou plus simplement un outil de saisie de schémas. Actuellement la densité de fonctions logiques (portes et bascules) intégrées dans les PLD (Programmable Logic Device) est telle (plusieurs milliers voire millions de portes) qu'il n'est plus possible d'utiliser les outils d'hier pour développer les circuits d'aujourd'hui.

Les sociétés de développement et les ingénieurs ont voulu s'affranchir des contraintes technologiques des circuits. Ils ont donc créé des langages dits de haut niveau à savoir VHDL et VERILOG. Ces deux langages font abstraction des contraintes technologiques des circuits PLD. Ils permettent au code écrit d'être portable, c'est à dire qu'une description écrite pour un circuit peut être facilement utilisée pour un autre circuit.

Il faut avoir à l'esprit que ces langages dits de haut niveau permettent de matérialiser les structures électroniques d'un circuit. En effet les instructions écrites dans ces langages se traduisent par une configuration logique de portes et de bascules qui est intégrée à l'intérieur des circuits PLD. C'est pour cela qu'on préfère parler de description VHDL ou VERILOG que de langage. Dans ce qui suit, on s'intéressera uniquement au VHDL et aux fonctionnalités de base de celui-ci lors des phases de conception ou synthèse.

L'abréviation VHDL signifie VHSIC (Very High Speed Integrated Circuit) Hardware Description Language. Ce langage a été développé dans les années 80 par le DoD (Department of Defense) des Etats-Unis ; l'objectif était de disposer d'un langage commun avec les fournisseurs pour décrire les circuits complexes. En 1987, une première version du langage est standardisée par l'IEEE (Institute of Electrical and Electronics Engineers) sous la dénomination IEEE Std. 1076-1987 (VHDL 87). Une évolution du VHDL est normalisée en 1993 (IEEE Std. 1076-1993 ou VHDL-93) ; cette nouvelle version supprime quelques ambiguïtés de la version 87, et surtout met à disposition de nouvelles commandes. Actuellement, tous les outils dignes de ce nom supportent le VHDL-93. En 1997, de nouvelles librairies ont été normalisées de manière à ajouter des fonctions pour la synthèse (conception) de circuits logiques programmables PLD, et plus particulièrement les FPGA. La dernière révision est celle de 2002 (IEEE Std. 1076-2002 ou VHDL-2002).

Le VHDL est un langage permettant de faire :

- **La spécification** : le langage VHDL est très bien adapté à la modélisation des systèmes numériques complexes grâce à son niveau élevé d'abstraction. Le partitionnement

en plusieurs sous ensembles permet de subdiviser un modèle complexe en plusieurs éléments prêts à être développés séparément [24].

- **La simulation** : la notion du temps, présente dans le langage, permet son utilisation pour décrire des fichiers de simulation (Test-Bench). Le modèle comportemental avec les fichiers de simulation peuvent constituer, ensemble, un cahier de charges. Les fichiers de simulation peuvent également être utilisés avec un banc de tests de production [25] [26].

- **La synthèse logique** : les logiciels de synthèse permettent de traduire la description VHDL en logique. Il est ainsi possible d'intégrer la description dans un composant programmable (CPLD, FPGA) ou dans un circuit ASIC [27].

- **La preuve formelle** : le langage permet de prouver formellement que 2 descriptions sont parfaitement identiques au niveau de leur fonctionnalité [27].

II.6. Etapes nécessaires au développement d'un projet sur FPGA

Le développement en VHDL nécessite l'utilisation de deux outils : le simulateur et le synthétiseur. Le premier va nous permettre de simuler notre description VHDL avec un fichier de simulation appelé « test-bench » ; cet outil interprète directement le langage VHDL et il comprend l'ensemble du langage. L'objectif du synthétiseur est très différent : il doit traduire le comportement décrit en VHDL en fonctions logiques de bases, celles-ci dépendent de la technologie choisie ; cette étape est nommée « synthèse ». L'intégration finale dans le circuit cible est réalisée par l'outil de placement et routage. Celui-ci est fourni par le fabricant de la technologie choisie.

Avec les outils actuels, il est possible de disposer de fichiers VHDL à chaque étape. Le même fichier de simulation (test-bench) est ainsi utilisable pour vérifier le fonctionnement de la description à chaque étape de la procédure de développement. La figure (II.11) donne les différentes étapes nécessaires au développement d'un projet sur circuit FPGA.

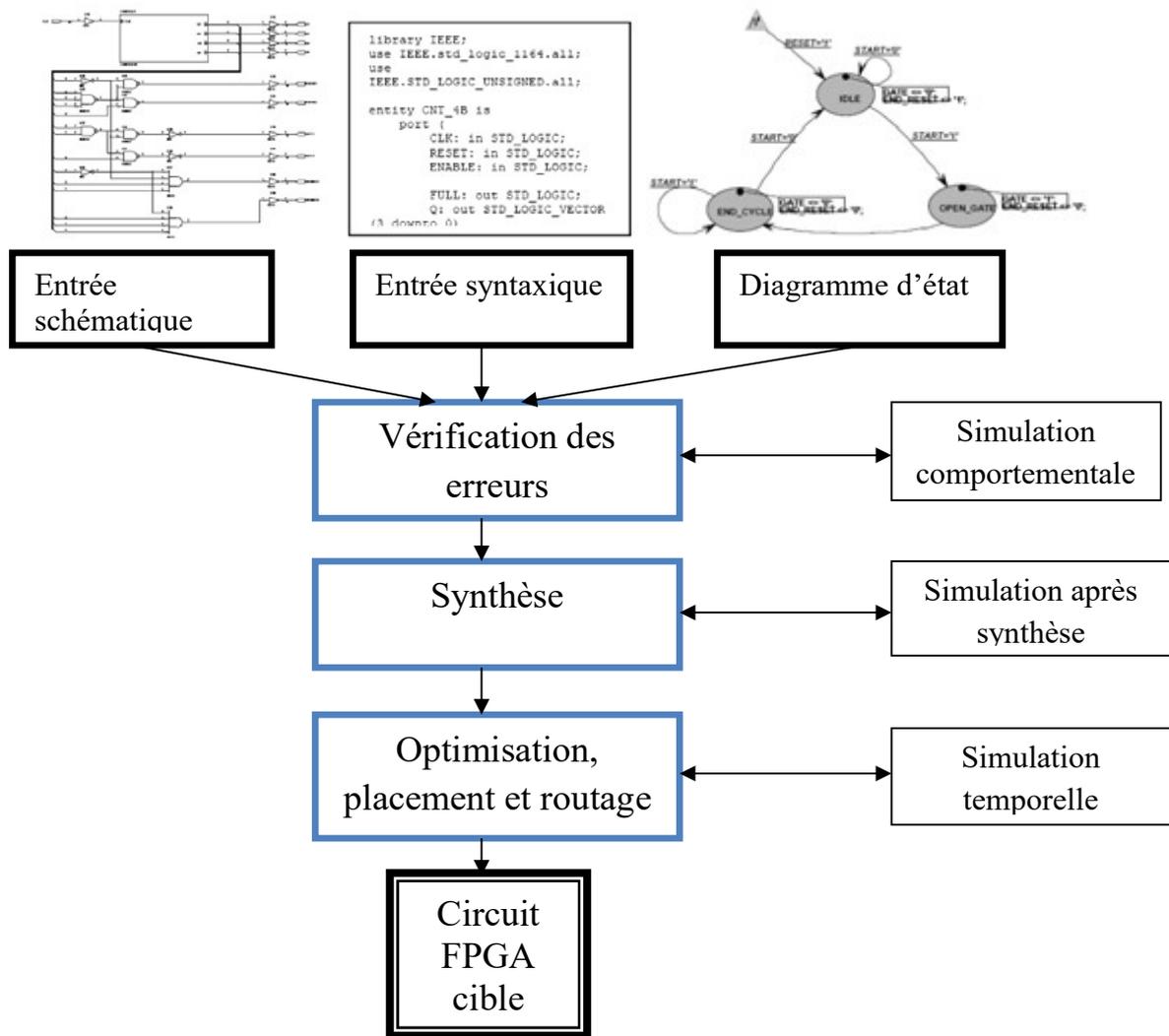


Figure (II.11) : Organisation fonctionnelle de développement d'un projet sur une carte FPGA

II.6.1. Saisie du texte VHDL

La saisie de texte VHDL se fait sur le logiciel < Xilinx ISE 9.2 Project Navigator>. Ce logiciel propose une palette d'outils permettant d'effectuer toutes les étapes nécessaires au développement d'un projet sur circuit FPGA, il possède également des outils permettant de mettre au point une entrée schématique ou de créer des diagrammes d'états, qui peuvent être utilisés comme entrée au lieu d'un texte VHDL [26].

La figure (II.12) montre comment se présente le logiciel « Xilinx ISE 9.2 Project Navigator ». La saisie de texte se fait sur la partie droite de l'écran, en voit en haut à gauche la hiérarchie du projet, et en bas à gauche les nombreux outils nécessaires tout au long du développement du projet.

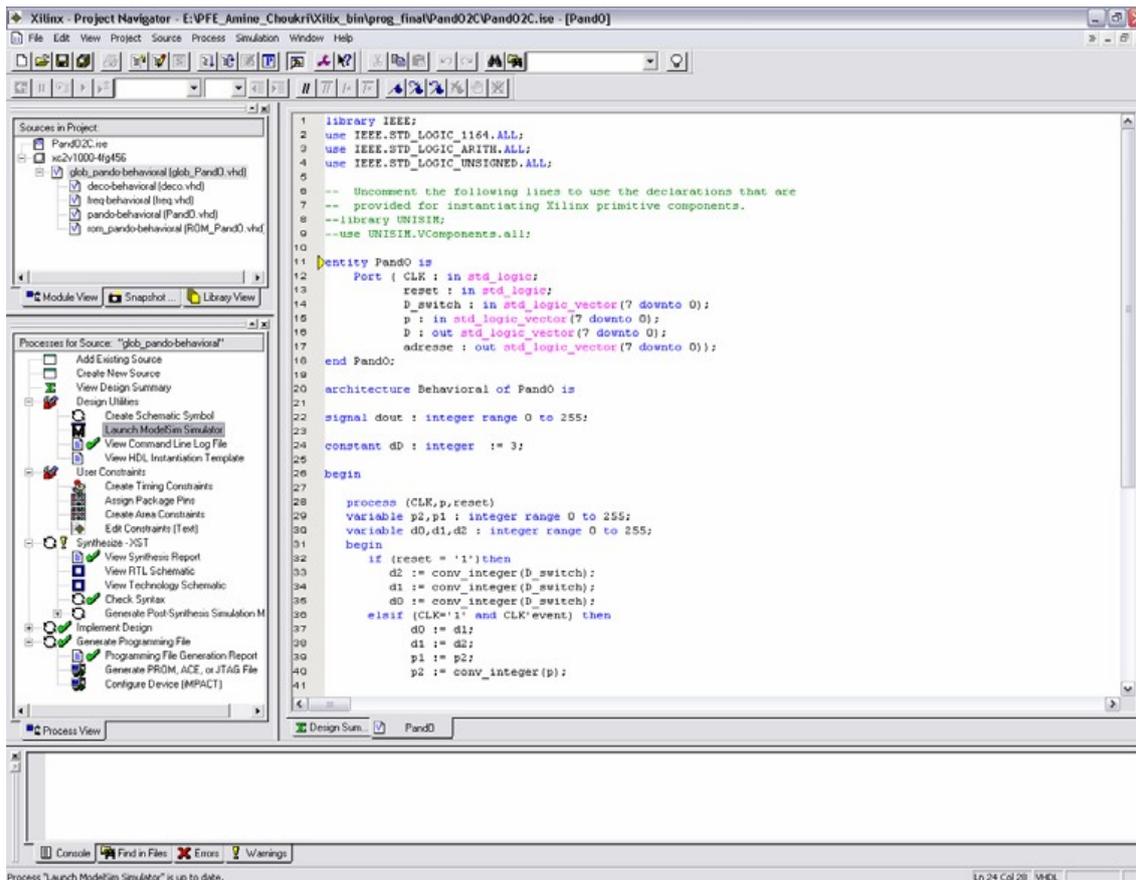


Figure (II.12) : Logiciel « Xilinx ISE 9.2 Project Navigator »

Il faut commencer par créer un projet, ensuite inclure des fichiers sources dans lesquels il faut saisir le texte VHDL désiré, on peut inclure autant de sources qu'on veut dans un projet.

II.6.2. Vérification des erreurs

Cette étape est effectuée en appuyant sur le bouton « check syntax ». Elle permet de vérifier les erreurs de syntaxe de VHDL et afficher les différentes alarmes (Warnings) liées au programme, par exemple des signaux déclarés mais non utilisés dans le programme, s'il y a des erreurs dans le programme, il ne peut pas être synthétisé, mais la présence d'alarmes n'empêche pas de poursuivre normalement les autres étapes de développement [27].

Cette étape permet donc de valider la syntaxe du programme et de générer le « netlist », qui est un fichier contenant la description de l'application sous forme d'équations logiques.

II.6.3. Synthèse

La synthèse permet de réaliser l'implémentation physique d'un projet. Le synthétiseur a pour rôle de convertir le projet, en fonction de type de circuit FPGA cible utilisé, en portes logiques et bascules de base. L'outil « View RTL Schematic » permet de visualiser les schémas électriques équivalents générés par le synthétiseur, figure (II.13).

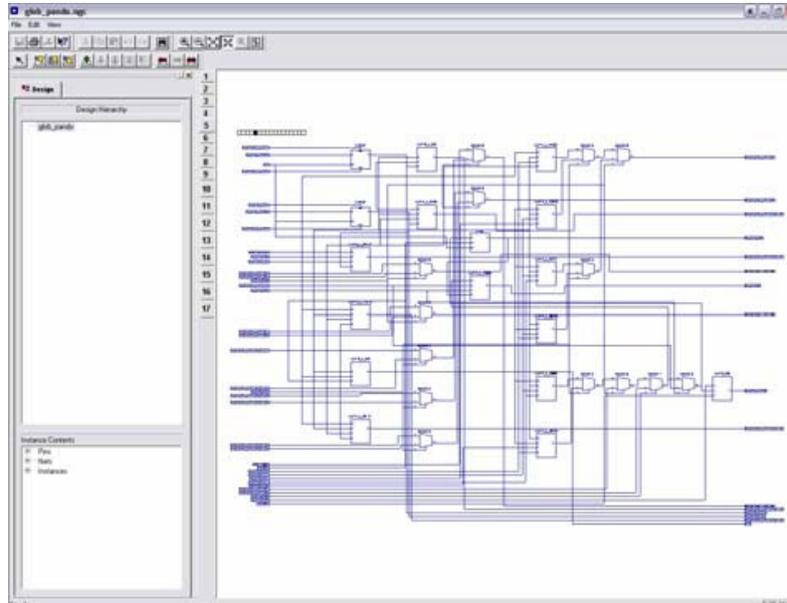


Figure (II.13): L'outil « View RTL Schematic »

De plus, le synthétiseur permet à l'utilisateur d'imposer des contraintes de technologie (User constraints) : par exemple fixer la vitesse de fonctionnement (Create Timing Constraints), délimiter la zone du circuit FPGA dans laquelle le routage doit se faire (Create Area Constraints) ou affecter les broches d'entrées/sorties (Assign Package Pins).

La figure (II.14) montre un aperçu de l'outil d'assignation des broches d'entrées/sorties.

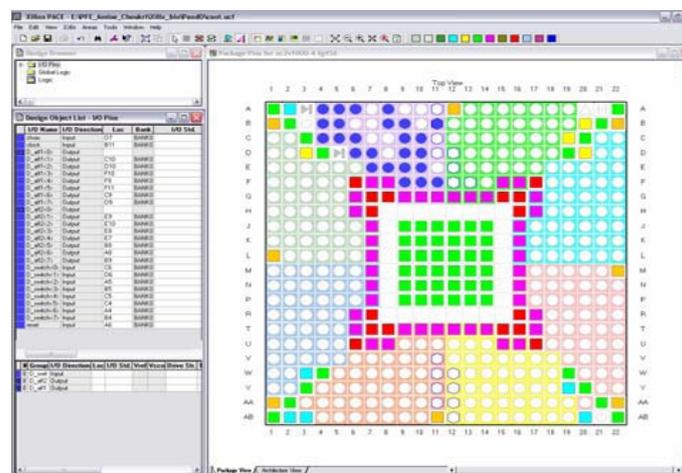


Figure (II.14): L'outil d'affectation des broches d'entrées/sorties

II.6.4. Simulation

Le simulateur utilisé est le « Model Sim Simulator », figure (II.15). La simulation permet de vérifier le comportement d'un design avant ou après implémentation dans le composant cible. Elle représente une étape essentielle qui nous fera gagner du temps lors de la mise au point sur la carte. Il faut juste noter qu'un projet peut être simulé même s'il n'est pas synthétisable.

Lors de l'étape simulation comportementale, on valide l'application indépendamment de l'architecture et des temps de propagation de futur circuit cible. La phase de simulation après synthèse valide l'application sur l'architecture du circuit cible, et enfin la simulation temporelle prend en compte les temps de propagation des signaux à l'intérieur du circuit FPGA cible.



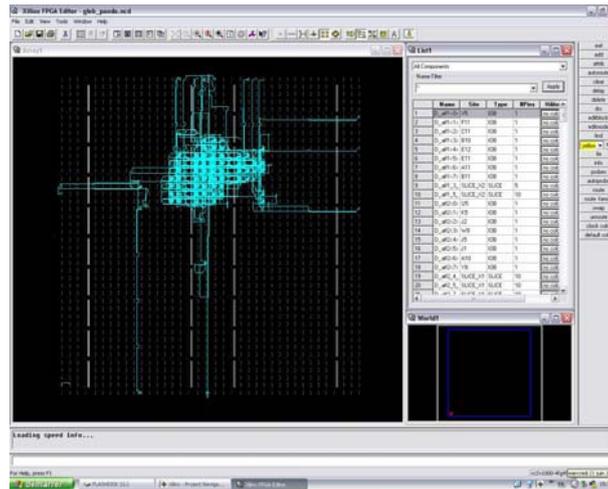


Figure (II.16): L'outil « FPGA Editor »

II.7. Conclusion

A travers ce chapitre, nous avons essayé de donner en premier lieu les descriptions et caractéristiques essentielles des FPGA en abordant leur architecture et configurations, en second lieu nous nous sommes intéressés à l'un des langages de développement de ces derniers qu'est le VHDL.

A partir de cette étude nous avons jugé les circuits FPGA performants vu les nombreux avantages qu'ils présentent :

1^{er} avantage : la souplesse de programmation qui permet l'emploi conjoint d'outils de schématique aussi bien que l'exploitation d'un langage de haut niveau tel VHDL. Ce qui permet de multiplier les essais, d'optimiser de diverses manières l'architecture développée, de vérifier à divers niveaux de simulation la fonctionnalité de cette architecture.

2^{ème} avantage : Le second avantage est évidemment la nouvelle possibilité de reconfiguration dynamique partielle ou totale d'un circuit ce qui permet une meilleure exploitation du composant, une réduction de surface de silicium employé et donc du coût, L'un des points forts de la reconfiguration dynamique est effectivement de permettre de reconfigurer en temps réel en quelques microsecondes tout ou partie du circuit.

III.1. Introduction

Le but de ce chapitre est partagé en deux parties :

1^{er} partie : est de faire une conception d'un système d'acquisition des différents paramètres d'une installation photovoltaïque sur une carte FPGA (Spartan 3E). Ces paramètres vont nous aider à contrôler le fonctionnement de cette installation, ces paramètres sont :

- La tension délivrée par le panneau solaire "Vp".
- La tension aux bornes de la batterie de stockage "Vbat".
- Le courant délivré par le panneau solaire "Ip".
- Le courant à l'entrée de la charge "Ib".

2eme partie : Cette partie présente le travail de mise au point d'un régulateur de charge/décharge pour une batterie au plomb installée dans notre système photovoltaïque. Le régulateur est piloté par une carte FPGA (SPARTAN 3E) qui va commander deux relais électromécaniques, l'un est installé avant la batterie et l'autre après la batterie, ces régulateurs permettent la protection de la batterie contre les phénomènes de surcharge, de décharge profonde, ceci grâce à un algorithme qui compare la tension aux bornes de la batterie à des seuils prééglés.

La figure (III.1) montre le synoptique pour les deux parties :

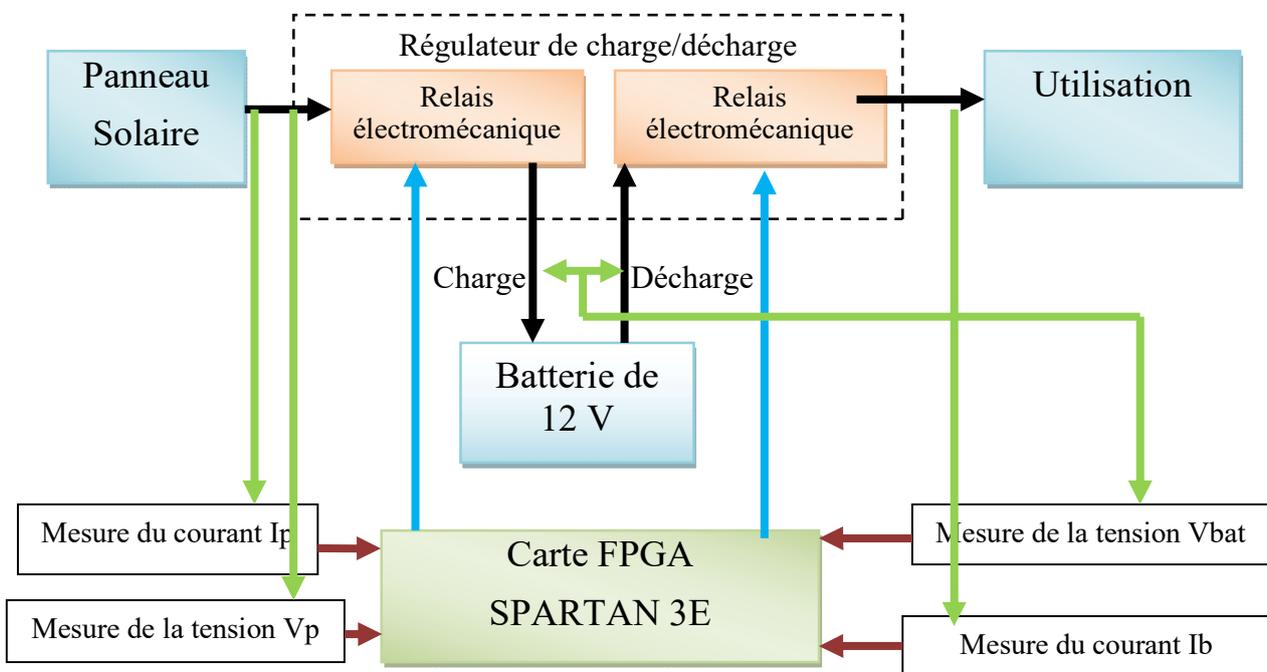


Figure (III.1) : Synoptique du travail réalisé

Nous avons réalisé l'expérimentation sur une mini-centrale de production d'énergie électrique à base de panneau solaire photovoltaïque **HSE80-10** au département de physique de l'université de Boumerdes (AHMED BOUGARA)

III.2. Description de la station **HSE80-10**

La version HSE80-10 de ce produit représente une mini-centrale de production d'énergie électrique continue à 12V et alternative (220V-50Hz). Ce produit a été dimensionné pour contenir les éléments de la chaîne de conversion et de stockage. Il met en œuvre une chaîne complète de production, stockage et distribution d'énergie électrique photovoltaïque. Ce banc d'essai représente un support idéal pour la réalisation de projets d'études autour du photovoltaïque

La HSE80-10 comprend les modules suivants :

III.2.1. Un Panneau solaire :

- ❖ à base de cellules solaires au silicium poly-cristallin
- ❖ monté sur support mobile avec angle d'inclinaison réglable

Les caractéristiques électriques de ce panneau sont montrées au tableau suivant :



Figure (III.2) : Banc didactique d'étude d'énergie solaire photovoltaïque HSE80⁽¹⁾

HSE80 : Didactic Hitex Solar Energy System 80W



Electro-optical characteristics				
Parameters	Symbol	Min.	Typ.	Unit
Open circuit voltage	V_{oc}	-	21.3	V
Maximum power voltage	V_{pm}	-	17.1	V
Short circuit current	I_{sc}	-	5.31	A
Maximum power current	I_{pm}	-	4.67	A
Maximum power	P_m	76.0	80.0	W
Encapsulated solar cell efficiency	η_c	-	14.0	%
Module efficiency	η_m	-	12.6	%

Figure (III.3) : Description électrique de *HSE80-10*

III.2.2. Un pupitre de commandes comprenant :

1. Etage d'entrée panneau
2. Etage de la régulation de charge
3. Etage de stockage
4. Etage sortie DC
5. Etage convertisseur DC-AC

Remarque

Les signaux à acquérir dans notre système (courants et tensions) sont de type analogique, et malheureusement la carte FPGA disponible ne dispose pas de convertisseurs analogique numériques (CAN), ainsi nous sommes dans l'obligation de réaliser un CAN.

III.3. Le Convertisseur analogique numérique (CAN 0804)

La conversion des niveaux de tension en nombre numérique est importante dans l'interface entre des processeurs numériques (ordinateurs, ligne de transmission, etc.) et le monde réel. Le circuit intégré ADC 0804 (brochage est dans la figure (III.4) et la fiche des données est en Annexe 3) contient une complète 8 bits A/N, et le circuit l'interface nécessaire avec un microprocesseur.

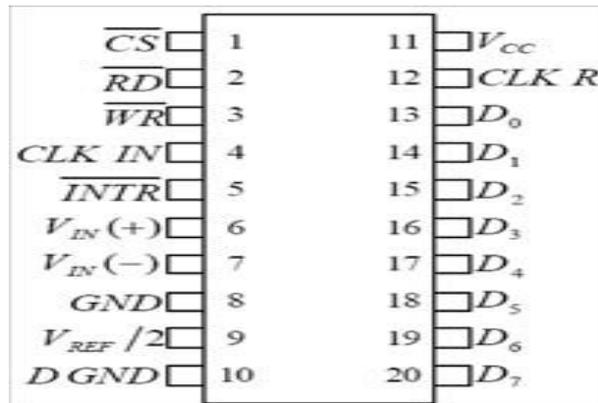
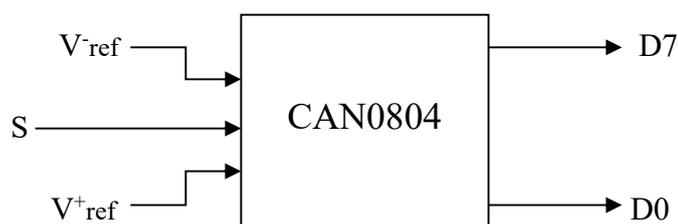


Figure (III.4) : CAN 0804

- 1- \overline{CS} (chip select) : active l'ADC quand un '0' est à cette entrée, ceci est très important lorsque l'ADC est connecté à un bus de donnée informatique
- 2- \overline{RD} : Un '0' à cette entrée provoque le résultat numérique à appliquer aux broches de sortie si la puce est activée.
- 3- \overline{WR} : Un '0' à cette entrée va déclencher le processus de conversion si la puce est activée.
- 4- CLK_{IN} : Entrée de circuit de déclenchement du générateur d'horloge, il peut être utilisé avec un signal d'horloge externe.
- 5- \overline{INTR} : Un '0' sur cette sortie marque la fin d'un processus de conversion.
- 6/7- Entrées différentielles : la différence de tension entre ces entrées est convertie en un nombre de 8 bits.
- 8- la masse.
- 9- tension de référence : il détermine le coefficient de corrélation entre l'entrée analogique et la sortie numérique, le nombre numérique maximale est 2^{8-1} , correspond à deux fois la tension de pin 9
- 10 - motif distinct pour le générateur d'horloge
- 11-18 : sorties numériques tels que la broche 11 correspond à MSB (Most significant Bit = 2^7) et la broche 18 est LSB (Least Significant Bit = 2^0)
- 19- $CLKR$: sortie de circuit de déclenchement du générateur d'horloge ; un retour d'information de la sortie de déclenchement à l'entrée par un circuit RC causes du générateur d'horloge à osciller
- 20- V_{CC} : tension d'alimentation positive.



V^-_{ref} : tension de référence minimale représentant la valeur 00000000 = 0 à la sortie.

V^+_{ref} : tension de référence maximale représentant la valeur 1111 1111=256 à la sortie.

III.4. Acquisition des différents paramètres de la station solaire

En énergie solaire, le plus important est d'avoir le maximum de puissance possible, c'est pour cette raison qu'il est préférable d'utiliser des procédés de mesures ne consommant pas beaucoup d'énergie

III.4.1. Acquisition des tensions

La tension de sortie des panneaux solaires V_p peut atteindre 21 V et la tension aux bornes de la batterie V_{bat} peut atteindre 14V, mais nous avons commencé par une valeur de 24V pour la mesure de sécurité alors pour l'acquisition de ces deux tensions, deux capteurs sont utilisés pour diminuer ces deux tensions à 5 V.

Ces deux capteurs sont tout simplement 2 diviseurs de tension réalisés par deux résistances, on relie pour cela la liaison entre les deux résistances pour chaque diviseur à un convertisseur analogique numérique (CAN 0804) après dans la carte FPGA.

Avec :

$$V1 = Vp \frac{R2}{R1 + R2} \quad (III. 1)$$

$$V2 = Vbat \frac{R4}{R3 + R4} \quad (III. 2)$$

On remplace chaque tension par sa valeur, on trouve :

$$5 = 21 \frac{R2}{R1 + R2} \quad (III. 3)$$

$$5 = 24 \frac{R4}{R3 + R4} \quad (III. 4)$$

Alors on trouve le rapport :

$$\frac{R1}{R2} = \frac{16}{5}$$

$$\frac{R3}{R4} = \frac{19}{5}$$

On peut voir sur la figure suivante le schéma électrique de la carte de mesure de la tension

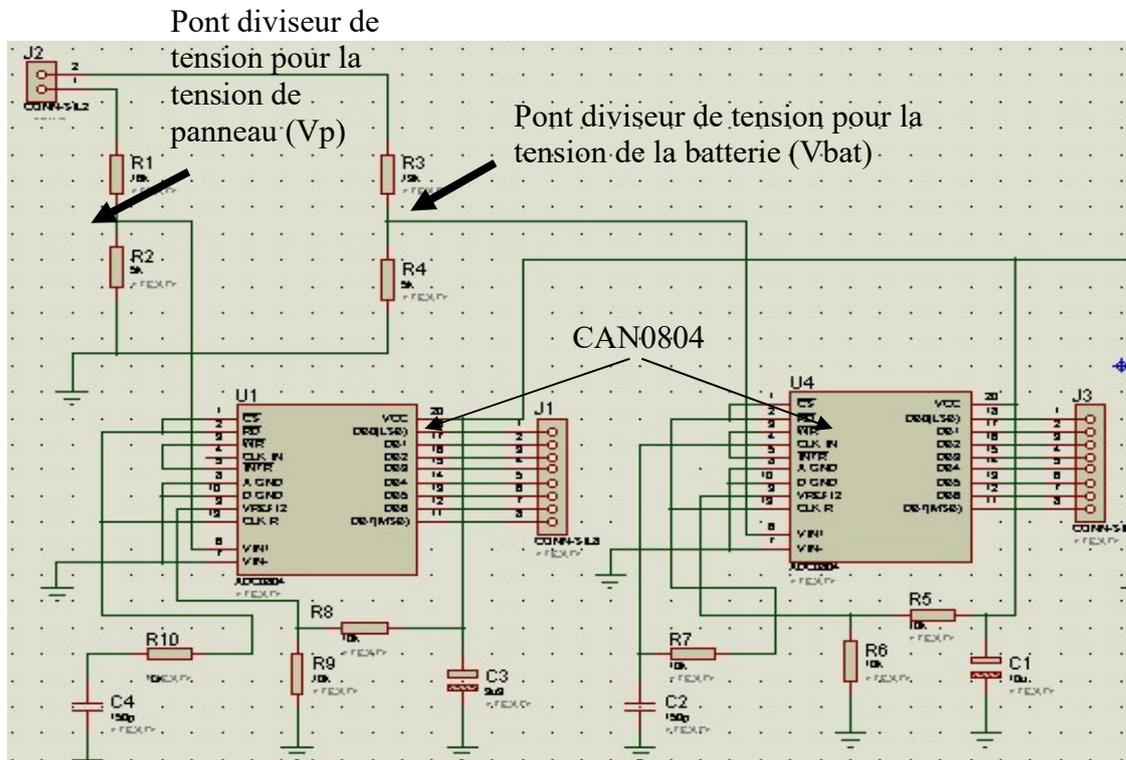


Figure (III.5) : Schéma électrique de mesure des tensions

III.4.2. Acquisition du courant

Il est aujourd'hui possible de mesurer le courant électrique au moyen d'une quinzaine de conception ou technologies différentes avec isolation galvanique ou non. Dans la plus part des cas, on fait appel à des technologies à isolation galvanique, qui mesurent indirectement le courant en détectant le champ magnétique qui lui est associé.

Dans ce qui suit nous présentons une des technologies de mesure à base de l'effet Hall.

III.4.2.1. Principe de l'effet Hall

Si un champ magnétique d'induction B est appliqué perpendiculairement au sens de passage du courant à mesurer, une tension V_h apparaît sur ces surfaces latérales, cette tension est connue sous le nom de tension de Hall, du nom de celui qui l'a mise en évidence « Edwin Hall ». Quand le courant d'excitation du dispositif de Hall est maintenu constant, le champ magnétique B est

directement proportionnel au courant circulant dans le conducteur. La tension de sortie de Hall V_H est donc représentative de ce courant.

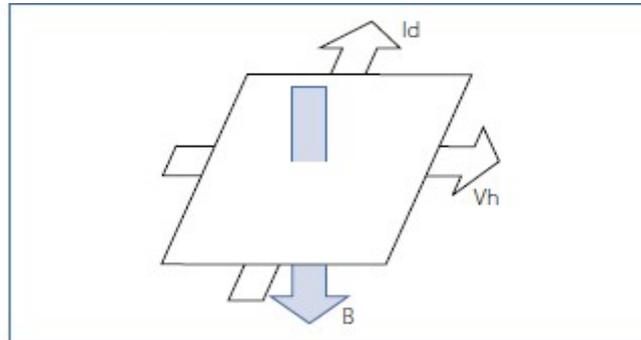


Figure (III.6) : Principe d'effet Hall

III.4.2.2. Capteur de courant à effet Hall

Le capteur à effet Hall comporte un circuit magnétique traversé par un champ magnétique B qui est produit par le courant à mesurer I_p . Un semi-conducteur, appelé cellule de Hall, est disposé dans l'entrefer du circuit magnétique. Voir l'ANNEXE 2 pour plus de détails.

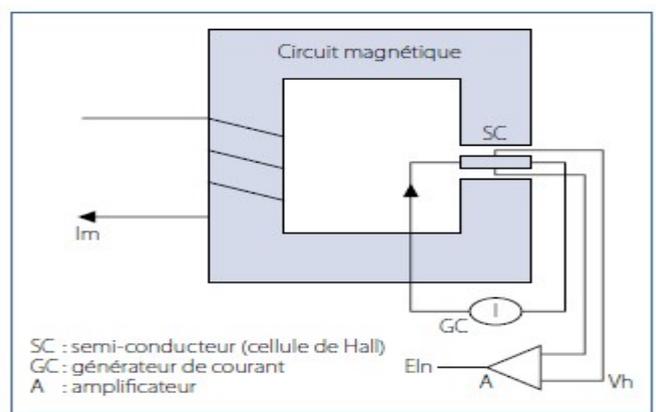


Figure (III.7) : Capteur à effet Hall

L'acquisition du courant de sortie du panneau solaire I_p et le courant à l'entrée de la charge I_b est réalisée par un capteur à effet Hall LTS 25_NP qui délivre une tension proportionnel au courant traversant le conducteur



Figure (III.8) : Capteur à effet Hall LTS 25_NP

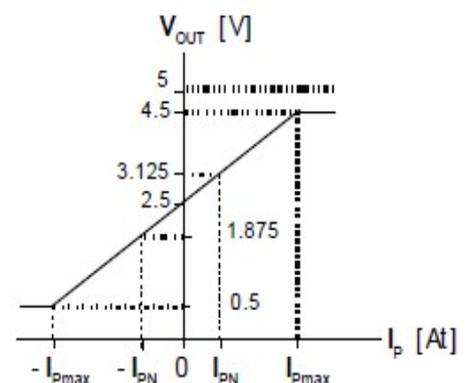
La documentation technique définit le rapport entre la tension et le courant par la relation suivant :

$$V_{out} = 2.5 + \left(0.625 \frac{I_p}{I_{pn}}\right) \quad (III.5)$$

Avec : $V_{out} = 2.5V$ si $I_p = 0$;

$V_{out} = 3.125V$ si $I_p = I_{PN}$;

$V_{out} = 4.5 V$ si $I_p = I_{Pmax}$



- V_{out} : la tension sortie de capteur (volts).
- I_p : le courant primaire qu'on doit le trouver.
- I_{PN} : le courant primaire nominal.

Le capteur LTS 25-NP possède 9 broches dont 6 sont associées à la configuration du nombre de spires du capteur afin d'adapter l'intensité du courant qui va circuler dans la boucle fermée. Il existe trois configurations possibles pour le nombre de spires qu'il faut utiliser et qui sont affichées ci- dessous. Les trois autres broches du capteur sont : la sortie OUT, la masse et l'alimentation 5 volts.

D'après la fiche technique de notre panneau solaire, la puissance délivrée par le panneau est de 90 W et la tension maximale qu'on peut avoir est de 18 V, la valeur du courant est autour de 4.5 A, alors on utilise la configuration 3 :

Nombre de spires primaires	Courant primaire efficace nominal I_{PN} [A]	Tension de sortie nominale V_{OUT} [V]	Résistance primaire R_P [$m\Omega$]	Inductance d'insertion primaire L_P [μH]	Raccordement recommandé
1	± 25	2.5 ± 0.625	0.18	0.013	
2	± 12	2.5 ± 0.600	0.81	0.05	
3	± 8	2.5 ± 0.600	1.62	0.12	

Fig

re (III.9) : Configuration de capteur effet Hall LTS 25-NP

A la sortie de nôtres capteurs, on réalise le même convertisseur qu'on a fait à l'acquisition des tensions, mais la seule différence est dans les tensions de références :

Les valeurs de V_{ref} et de V^+_{ref} sont respectivement 2.5 V et 4.5V, alors notre schéma de câblage est représenter par la figure suivante :

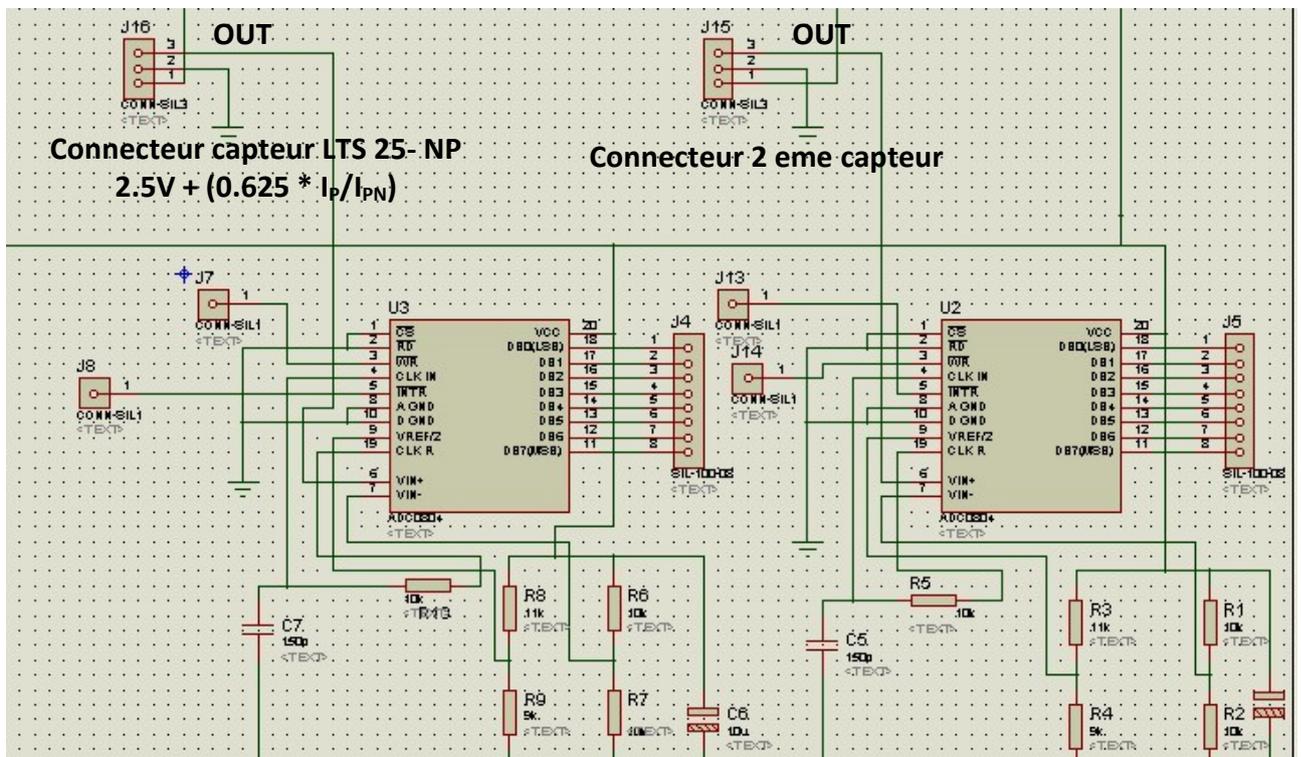


Figure (III.10) : Schéma électrique de mesure de courant

III.5. Régulateur de contrôle de Charge/Décharge de la Batterie

Le régulateur est l'élément central (Nœud) du système photovoltaïque autonome : il contrôle le flux d'énergie et représente moins de 5 % du coût total mais influence fortement le prix du KWh final.

Le régulateur est un appareil complètement autonome, qui réalise toutes les opérations de mesure et correction de la charge/décharge de manière automatique, il permet de protéger la batterie contre la surcharge (de la part de panneau solaire), et de la décharge profonde (de la part du récepteur). Cette protection assure une meilleure durée de vie, donc empêche le vieillissement prématuré de la batterie, chose qui est importante puisque la batterie a une durée de vie inférieure à la photo-générateur (5 ans au lieu de 20 ans). Ces appareils sont dotés d'un limiteur de charge pour réduire l'intensité de courant au maximum. Le régulateur doit également assurer la surveillance et la sécurité de l'installation (surcharge, décharge profonde, température de congélation, alarme, fusibles, inversion de polarité). Dans certains cas, il peut réaliser une adaptation d'impédance (MPPT). [31]

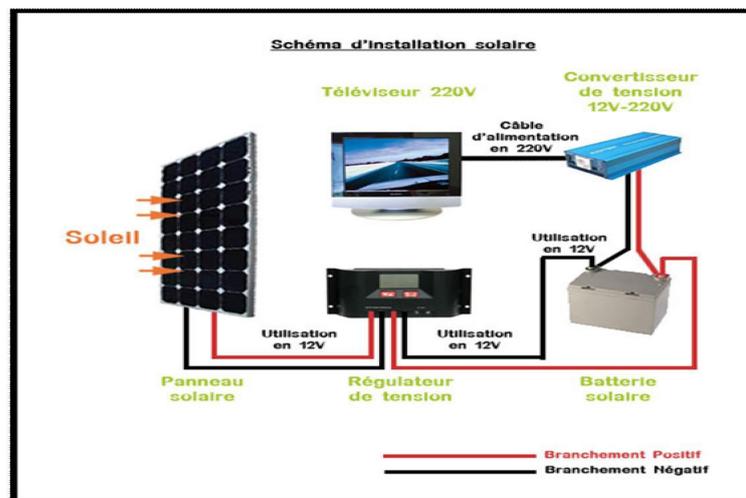


Figure (III.11) : Le régulateur dans le système photovoltaïque

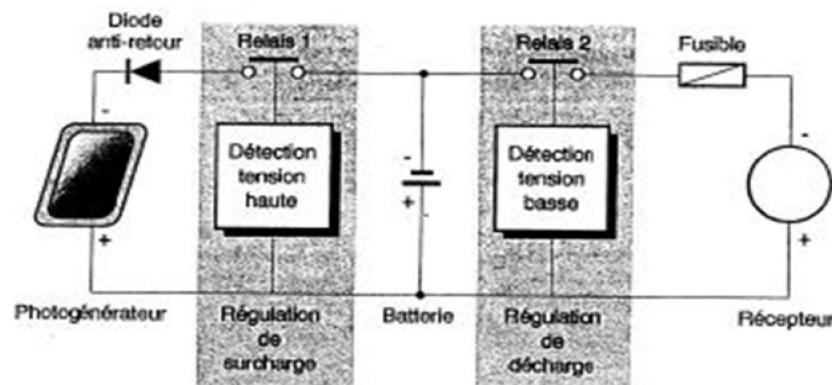
Les régulateurs de charge des systèmes PV peuvent se caractériser selon 03 groupes principaux :

- Les régulateurs série qui incorporent un interrupteur entre le générateur et l'accumulateur afin d'arrêter la charge.
- Les régulateurs shunt, l'interrupteur court-circuite le générateur solaire en fin de charge.
- Les régulateurs MPPT⁽²⁾, recherchent le point de puissance maximum, utilisent un circuit électronique spécial permettant de soutirer en permanence du champ de capteur sa puissance maximale.

A ces types de circuits, on ajoute en générale un régulateur de décharge pour empêcher les décharges profondes de la batterie et l'utilisation au point de congélation. Les régulateurs sont généralement développés autour d'un composant spécialisé. En général leur type de fonctionnement est du type charge rapide, détection V_{BAT} et, ou charge permanente.

Dans cette partie, le régulateur contrôle l'état de charge/décharge de la batterie en fonction de la tension aux bornes de la batterie.

Nous introduisons d'abord la définition des batteries d'accumulateurs avec définition des différents composants qui permettent de réaliser notre schéma (relais électromécanique, diode anti-retour) (figure III.12) et l'algorithme principal de contrôle de charge/décharge.



Figure(III.12) : Fonctionnement d'un régulateur charge/décharge

III.5.1. Les batteries

III.5.1.1. Introduction

Les batteries sert à stocker l'énergie produit par le champ de modules PV. Il y a nécessité de stocker chaque fois que la demande énergétique est déclarée dans le temps vis-à-vis de l'apport énergétique solaire. En effet, la demande énergétique est fonction de la charge à alimenter, les appareils utilisés fonctionnent soit en continu, soit à la demande; de plus, l'apport énergétique solaire est périodique (alternance jour/nuit, été/hiver) et aléatoire (conditions météorologiques). Ce décalage entre la demande et l'apport énergétique nécessite un stockage de l'électricité. Le système tampon utilisé le plus couramment pour les systèmes photovoltaïques est la batterie d'accumulateurs électrochimiques.

Une batterie utilisée dans un système PV doit remplir certaines conditions : par exemple un nombre important de charges et de décharges sans altération, une faible autodécharge, un rendement électrique élevé et une maintenance légère.

Dans un système photovoltaïque, la batterie remplit trois fonctions importantes :

- **Autonomie** : Une batterie permet de répondre aux besoins de la charge en tout temps, même la nuit ou par temps nuageux.
- **Courant de surcharge** : Une batterie permet de fournir un courant de surcharge pendant quelques instants. Ceci est nécessaire pour faire démarrer les moteurs et les appareils requérant un courant de démarrage de 3 à 5 fois supérieur au courant d'utilisation.
- **Stabilisation de la tension** : Une batterie permet de fournir une tension constante, en éliminant les écarts de tension de champ PV et en permettant aux appareils un fonctionnement à une tension optimisée.

III.5.1.2. Constitution

La batterie est un ensemble de cellules électrochimiques capables de stocker de l'énergie électrique sous forme chimique (pendant la charge), puis de la restituer par la suite (pendant la décharge) grâce à la réversibilité des réactions mises en jeu. Ces réactions consistent en des oxydations et des réductions (oxydoréductions en abrégé, soit perte ou gain d'un ou plusieurs électrons) au niveau des électrodes. Le courant circule sous forme d'ions dans l'électrolyte et sous forme d'électrons dans le circuit raccordé à la batterie. (Figure III.13)

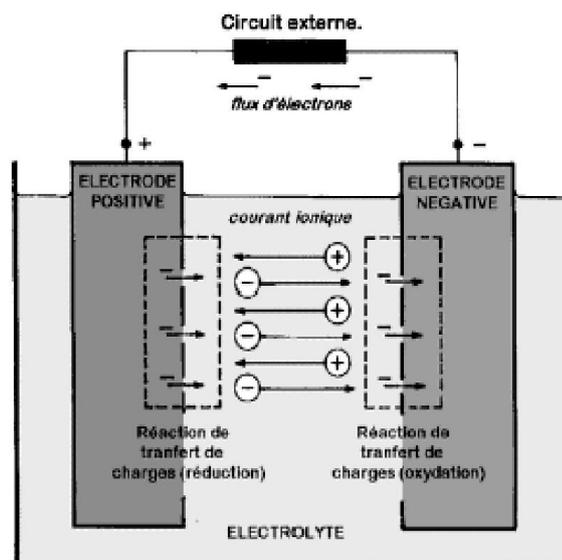


Figure (III.13) : Le courant circule sous forme d'ions dans l'électrolyte et sous forme d'électrons dans le circuit

Le type des batteries utilisées le plus couramment dans les systèmes photovoltaïques sont les batteries avec accumulateur au plomb acide (Pb-acide). La batterie au plomb acide est utilisée depuis plus de 150 ans pour fournir le courant de démarrage des voitures et l'électricité des systèmes d'urgence entre autres.

III.5.1.3. Les batteries d'accumulateur

L'énergie photovoltaïque est stockée dans un accumulateur ou batterie d'accumulateurs qui est constitué de plusieurs éléments en série. Chaque élément est un compartiment qui contient la solution électrolytique dans laquelle trempent des électrodes appelées plaques, elles sont de deux types ; des plaques positives et les plaques négatives.

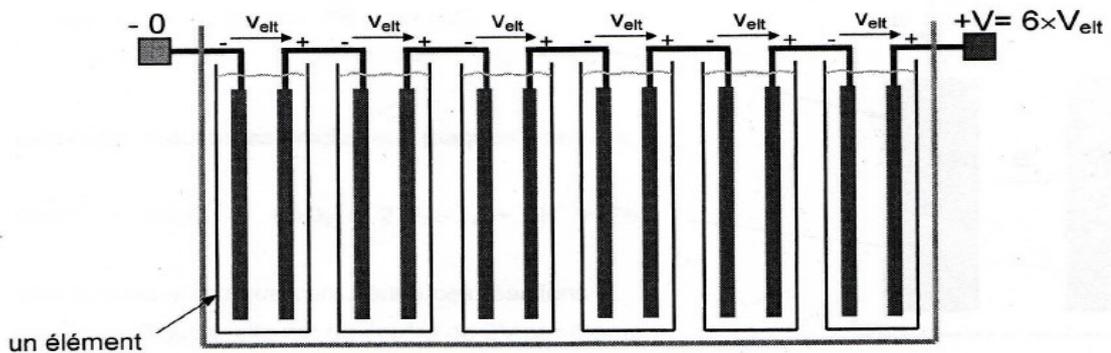


Figure (III.14) : Batterie d'accumulateur

La tension d'un accumulateur est égale à la somme des tensions de tous les éléments. La tension d'un élément V_{elt} est d'environ égale à 2 V.

Voyons le fonctionnement d'un élément au plomb en charge. Pendant la charge, les modules font circuler un courant électrique entrant par la borne positive, ce courant circule dans tous les éléments en série. Il y a transformation d'énergie électrique en énergie chimique stockée dans chaque élément.

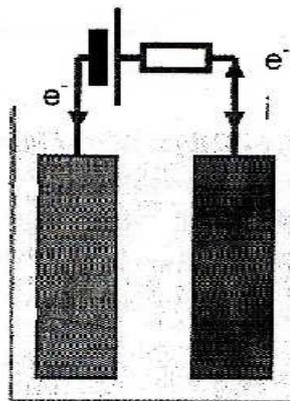


Figure (III.15) : Élément au plomb

Voici la courbe de charge d'un élément :

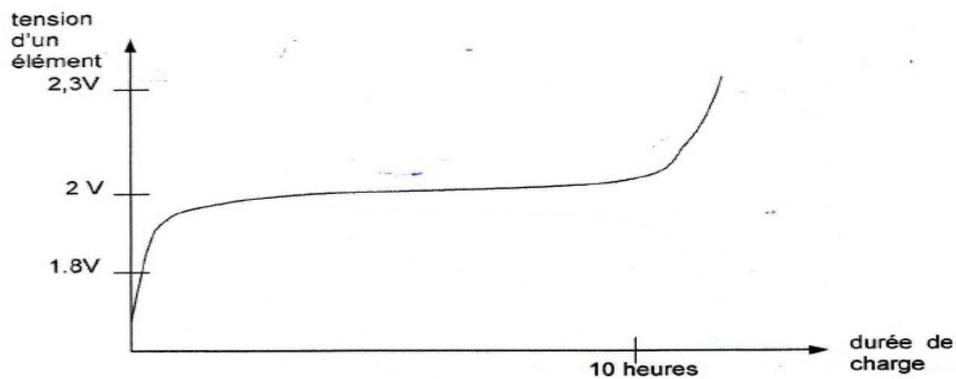


Figure (III.16) : Courbe de charge d'un élément

On peut constater que la charge dépasse le seuil de tension de charge qui est de 2 V. Par exemple, une batterie de 12V peut atteindre une tension en charge complète de 14 V environ.

Donc, il faut prendre en compte ce phénomène pour la programmation.

Voyons le fonctionnement d'un élément en décharge. Il y a décharge lorsque celui-ci débite un courant électrique dans un circuit récepteur, l'énergie chimique qui était stockée dans les éléments est transformée en énergie électrique. Le courant circule dans un récepteur sous l'effet de la force électromotrice des éléments en série.

Voici la courbe de décharge d'un élément :

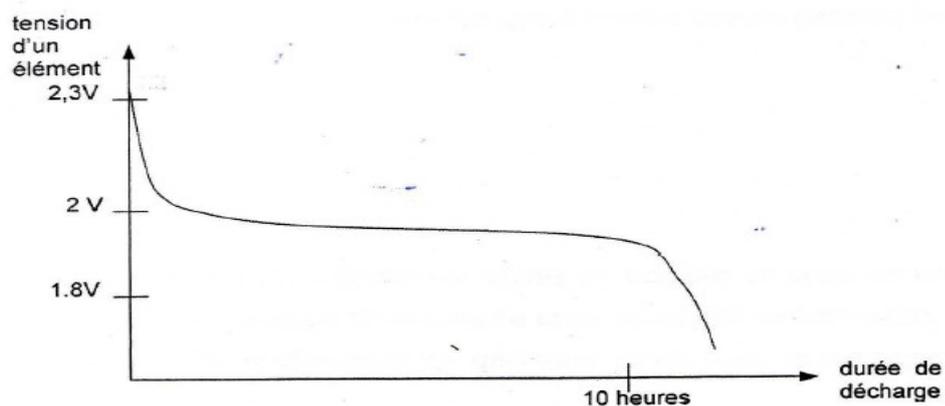


Figure (III.17) : Courbe de décharge d'un élément

III.5.2. Les relais

Les relais sont des appareils dans lequel un phénomène électrique (courant ou tension) contrôle la commutation On / Off d'un élément mécanique (on se trouve alors en présence d'un relais électromécanique) ou d'un élément électronique .C'est en quelque sorte un interrupteur que l'on peut actionner à distance, et où la fonction de coupure est dissociée de la fonction de commande. La tension et le courant de commande (partie "Commande"), ainsi que le pouvoir de commutation (partie "Puissance") dépendent du relais, il faut choisir ces paramètres en fonction de l'application désirée.

III.5.2.1. Les relais électromécanique

Un relai électromécanique est doté d'un bobinage en guise d'organe de commande. La tension appliquée à ce bobinage va créer un courant, ce courant produisant un champ électromagnétique à l'extrémité de la bobine (il ne s'agit ni plus ni moins que d'un électro-aimant). Ce champ magnétique va être capable de faire déplacer un élément mécanique métallique monté sur un axe mobile, qui déplacera alors des contacts mécaniques.

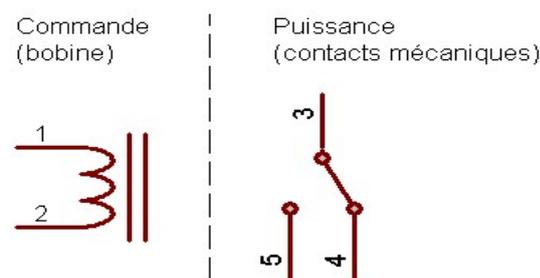


Figure (III.18) : Relai électromécanique

III.5.2.2. Commande d'un relais

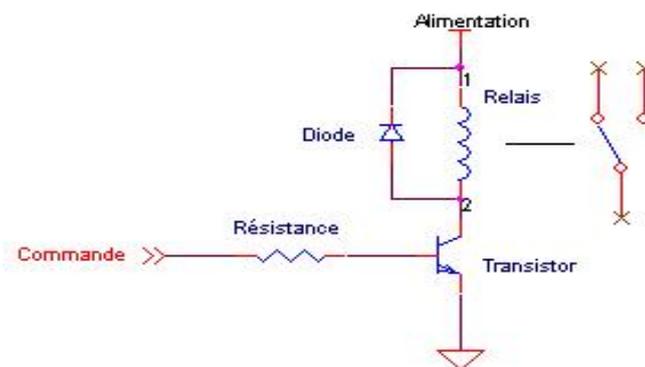


Figure (III.19) : Commande d'un relai électromécanique

On applique un signal de commande sur la base du transistor via la résistance.

Le transistor fonctionne alors comme un interrupteur qui relie la bobine du relais à la masse. Cette dernière est ainsi parcourue par un courant, le relais est actionné.

La diode placée en parallèle de la bobine permet d'éviter de détruire le transistor lors de l'ouverture de ce dernier. On l'appelle généralement "la diode de roue libre" : cette diode est très importante et ne doit pas être négligée.

III.5.3. Diode anti-retour

Le courant circule naturellement du point de tension le plus fort vers le plus faible. Lorsque la batterie est en période de charge ou déjà chargée, la tension de la batterie a tendance à dépasser la tension délivrée par le photogénérateur. Le courant passerait alors de la batterie vers le photogénérateur et cela pourrait l'endommager. C'est pourquoi on met une diode qui bloque le passage du courant. Cette diode empêche la décharge de la batterie lorsque l'ensoleillement est faible. La diode est placée entre le panneau et la batterie comme on peut le voir sur la Figure (III.19) Les bandes sur la diode doivent être du côté de la batterie d'après la notice des panneaux solaires.

Les diodes anti-retour sont aussi utilisées lors de la mise en parallèle de plusieurs photogénérateurs pour éviter qu'ils débitent les uns dans les autres s'ils ont une puissance inégale.

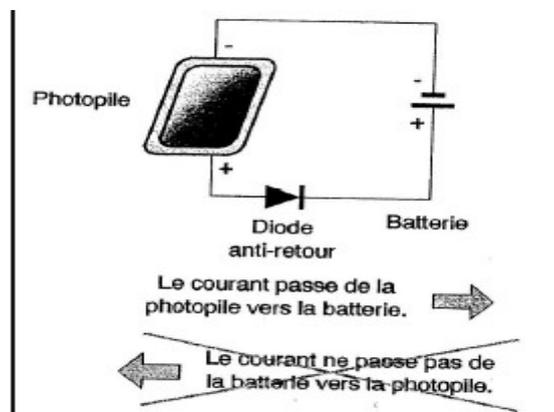


Figure (III.20) : Diode anti-retour

La notice des panneaux solaires précise qu'ils sont suggérés d'utiliser une diode anti-retour pour chaque panneau solaire. [31]

Alors le schéma de câblage de notre régulateur est donné dans la figure suivante

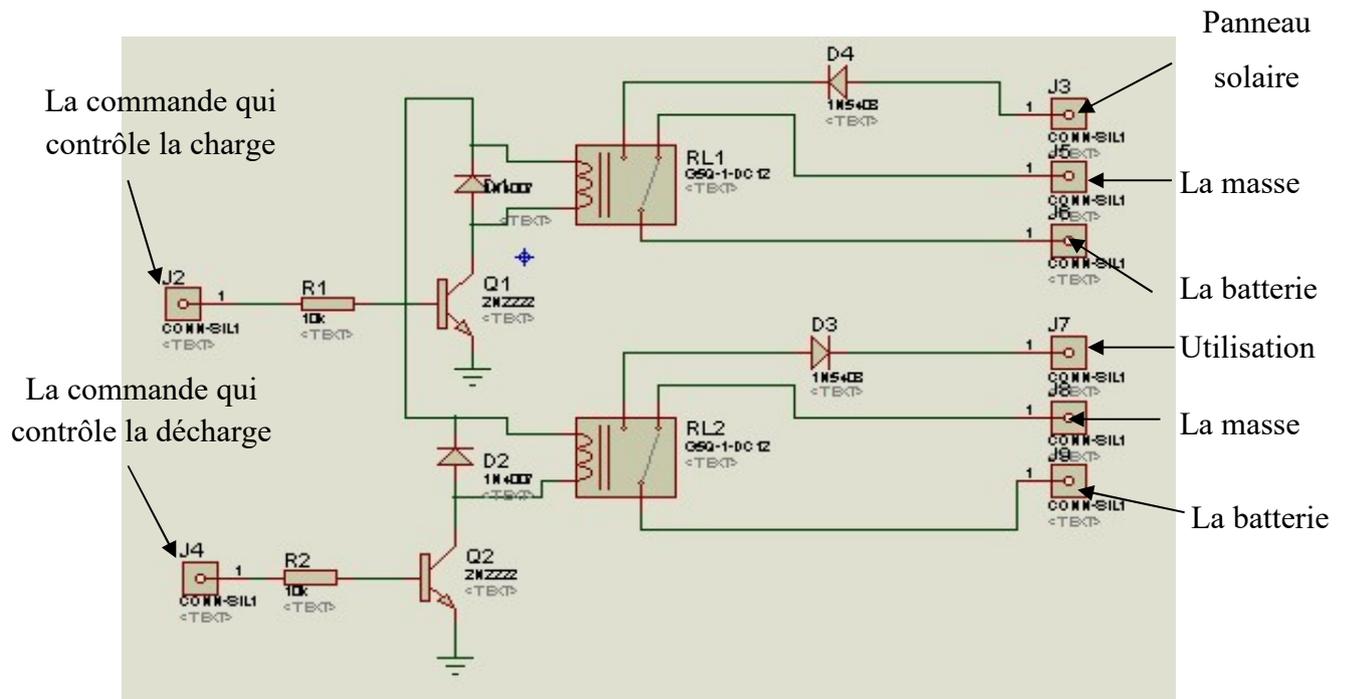


Figure (III.21) : Schéma de câblage du régulateur proposé

III.5.4. Contrôle de Charge/Décharge

Les systèmes de régulation de charge/décharge sont des éléments d'un système photovoltaïque qui ont pour but de contrôler la charge et la décharge d'une batterie afin d'en maximiser la durée de vie. Son rôle principal est de couper ou réduire le courant lorsque la batterie est presque entièrement chargée ou déchargée.

La tension aux bornes de la batterie V_{BAT} est l'indication sur laquelle s'appliquera le régulateur pour assurer sa fonction. Le régulateur mesure en permanence cette tension et la compare à quatre seuils de tension pré-réglés.

III.5.5. Algorithme de contrôle proposé

Durant la charge, le relai du bloc commande de charge se comporte comme un court-circuit et tout le courant du générateur PV est utilisé pour charger la batterie. Une fois que sa tension atteint la tension de régulation (Voltage Regulation setpoint) :

$$V_R = 13.6\text{Volts (2.3V/élt)}$$

La carte FPGA va agir sur le relai pour couper le courant de charge et maintenir en conséquence la tension batterie en deçà de la tension V_R . Cette opération permet au régulateur de protéger la batterie contre les phénomènes de surcharge. La charge de batterie est de nouveau activée lorsque sa tension chute au-dessous de la valeur (Voltage Regulation Reconnect setpoint) :

$$V_{RR} = 12.9\text{Volts (entre 2.15V et 2.18V par élément) [32]}$$

Le régulateur de charge conçu protège aussi la batterie contre les décharges profondes. Dès que la tension de la batterie atteint une valeur trop faible (Low Voltage Disconnect setpoint) évaluée par la valeur suivante :

$$V_{LVD} = 9.6\text{Volts (1.6V/élt)}$$

La carte FPGA va agir sur le relais du bloc de limitation de décharge pour déconnecter l'utilisation de la batterie et arrêter en conséquence sa décharge. L'établissement de cette connexion est réalisé automatiquement lorsque la batterie a repris un niveau de tension correct (Low Voltage Reconnect setpoint) : $V_{LVR} = 11.4\text{V (entre 1.9V et 1.95V par élément) [32]}$

Autorisant de nouveau le fonctionnement de l'utilisation. Notons que les seuils de tensions V_R et V_{LVD} correspond à ceux de la référence (Annexe 3) de la batterie. Et les deux seuils de tensions V_{RR} et V_{LVR} sont les tensions d'hystérésis ou la charge est flottante.

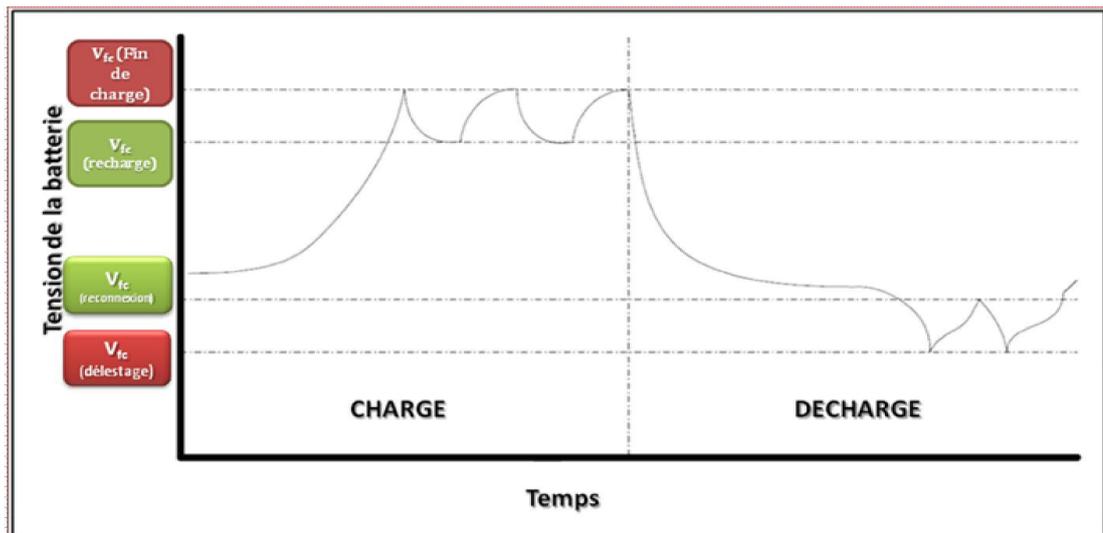


Figure (III.22) : Régulation de la tension dans le régulateur [31]

III.6. Conclusion

Le cout total d'un système photovoltaïque autonome peut être réduit par un contrôle approprié de la charge et de la décharge de la batterie. Dans ce chapitre, nous avons vu la mise en œuvre d'un régulateur de charge/décharge pour batterie de 12V après avoir calculé les paramètres de la station solaire. Ce régulateur, conçu autour de la carte Spartan 3E s'appuie sur des comparaisons de la tension de batterie avec quatre seuils, cette partie sera présentée dans le chapitre suivant.

VI.1. Introduction

Le but final de notre projet est de concevoir un système permettant de contrôler les paramètres d'une station solaire photovoltaïque décrite dans le chapitre III. Le cœur de ce travail réside dans le programme à implémenter dans la carte FPGA pour gérer l'acquisition et le contrôle du régulateur..

Dans une première étape on programme des fonctions qui calculent les paramètres d'une station solaire (tensions, courants) et dans l'étape suivante, on réalise un programme qui va contrôler l'état de charge de la batterie à partir des paramètres de première étape, et pour tester notre commande on utilise la carte de développement Spartan 3E de Xilinx et avant de passer d'une étape à une autre nous effectuons une simulation via le logiciel ISE 9.2 et le modèle SIM de Xilinx

VI.2. Présentation du kit de développement Xilinx Spartan 3E

La carte de développement Spartan 3E de Digilent met de l'avant le FPGA spartan 3E (XC3S500E) DE Xilinx et ces caractéristiques uniques. Cette carte offre un environnement de conception très adaptée pour le prototypage d'applications variées dont celle des systèmes numériques à usage générale et des systèmes embarqués. Cette carte est bien adaptée pour les applications de traitement d'informations en générale.

La carte Spartan 3E regroupe entre autre un FPGA XC3S500E Spartan 3E, un CPLD CoolRunner II, une mémoire PROM de 4 Mbit, une mémoire flash sérielle de 16 Mbit, une mémoire flash parallèle de 128 Mbit, une mémoire SDRAM DDR de 512 Mbit, un écran LCD, un port PS/2, un port VGA, une prise Ethernet 10/100, deux ports RS-232, un port de configuration USB, deux convertisseurs de données, un oscillateur à 50MHz, un connecteur d'expansion Hirose FX 2 permettant 40 entrées/sorties génériques, des DEL, des boutons poussoirs et des commutateurs.

La carte supporte trois modes de configurations à la mise sous tension, soit le mode Master-Slave utilisant le PROM 4 Mbit, un mode SPI utilisant la mémoire flash sérielle et un mode BPI utilisant la mémoire flash parallèle. La carte peut aussi être programmée directement à l'aide d'un port JTAG lorsqu'elle est sous tension.

La figure (VI.1) donne une vue d'ensemble de la carte spartan 3E et ces principaux modules

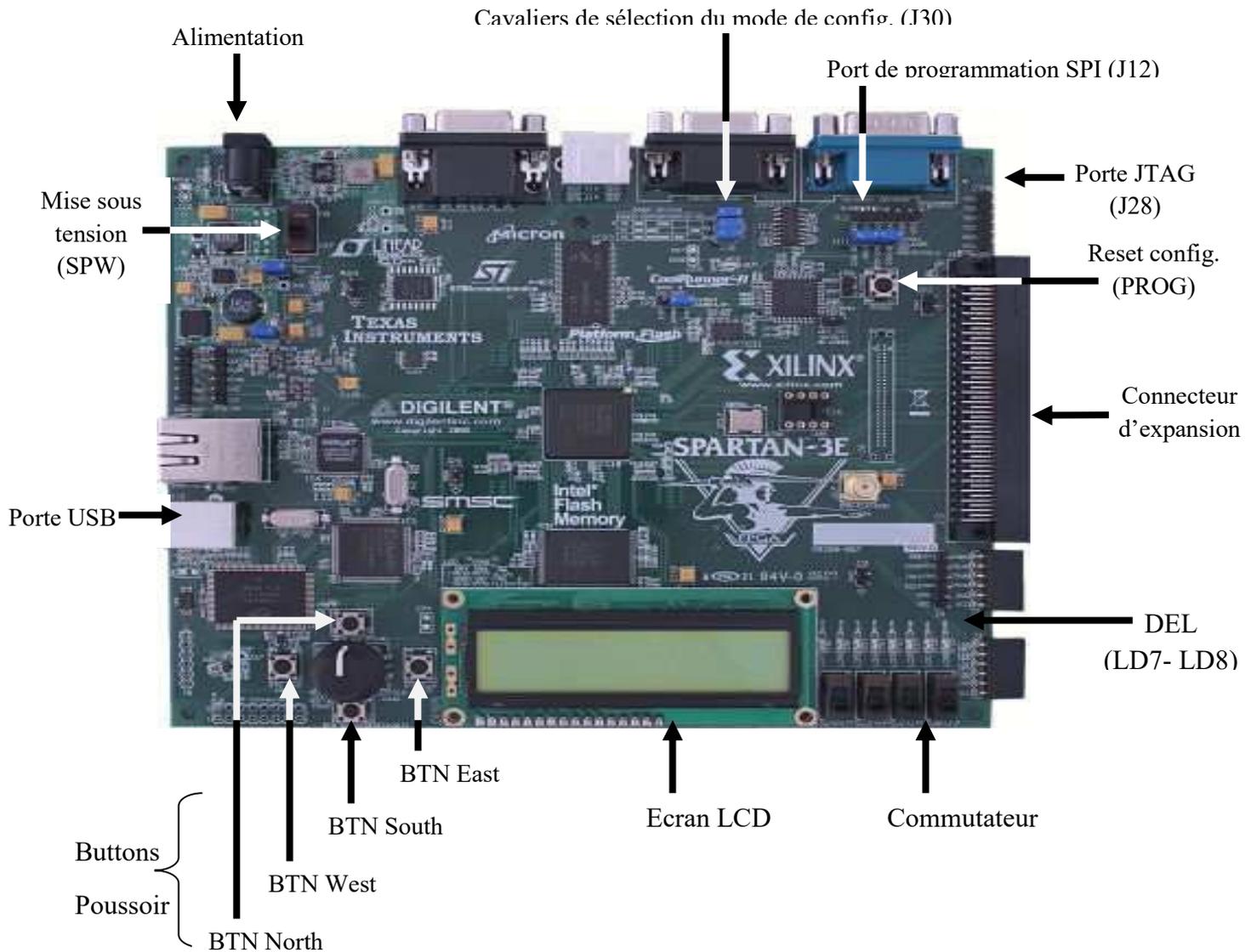


Figure (VI.1) : La carte Spartan 3E et ces principaux modules embarqués

VI.3. Description des programmes écrit en VHDL

Dans cette partie, on fait une description générale des programmes qu'on a écrits en VHDL et on les illustre par des schémas simplifiés. On explique le rôle de chaque bloc dans le programme et la relation existante entre les différents blocs. Notons juste qu'on a utilisé un codage binaire des entrées sur 8 bits par le convertisseur CAN 0804, le schéma de câblage pour ce convertisseur est donné par la figure (VI.2) :

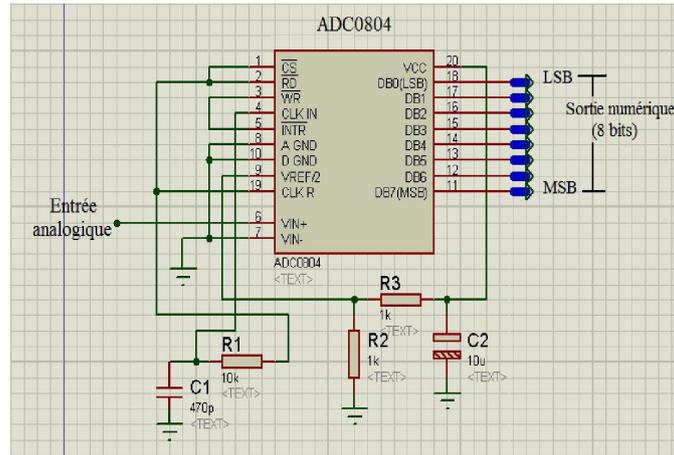


Figure (VI.2) : Circuit de conversion Analogique/Numérique

La fréquence du signal d'horloge est donnée par $f_{clk} = 1/1.1R_1C_1$ (voir l'annexe 2 plus de détails), ce montage assure une conversion du signal analogique en un mot équivalent à 8 bits.

VI.3.1. Calcul des paramètres du champ photovoltaïque

Pour calculer les paramètres (tension délivrée par le panneau, la tension aux bornes de la batterie, le courant délivré par le panneau et le courant à l'entrée de l'utilisation) respectivement (V_p , V_{bat} , I_p et I_b), on utilise les équations suivants décrit au chapitre III :

$$V1 = Vp \frac{R2}{R1 + R2}$$

$$V2 = Vbat \frac{R4}{R3 + R4}$$

$$Vout1 = 2.5 + \left(0.625 \frac{I_p}{I_{pn}}\right)$$

$$Vout2 = 2.5 + \left(0.625 \frac{I_b}{I_{pn}}\right)$$

Les paramètres $V1$, $V2$, $Vout1$ et $Vout2$ sont les entrées qui vont attaquer notre carte FPGA, mais il faut prendre en considération que ces entrées analogiques sont converties en signaux numériques par notre convertisseur CAN 0804. Les entrées vus précédemment vont être changés à ($V1_D$, $V2_D$, $Vout_D$ et $Vout_D$) par apport à l'équation du convertisseur :

$$D = 255 * \left[\frac{A - V_{ref-}}{V_{ref+} - V_{ref-}} \right]$$

Ces équations sont des équations mathématiques qui nous mène à effectuer des opérations de multiplication, division (décalage à droite) et multiplixage (4-1)

VI.3.1.1. Multiplieurs dédiés

Il existe aujourd'hui dans les circuits FPGA des multiplieurs câblés prêt à l'emploi. Associé à chaque Bloc de mémoires RAM, on trouve un multiplieur $18 \times 18 = 36$ bits signé en complément à 2 (ou $17 \times 17 = 34$ non signé). On les utilise surtout pour effectuer des opérations de traitement du signal, mais ils peuvent aussi être utilisés avec profit pour réaliser des opérations logiques (comme un décalage en un coup d'horloge par exemple).

VI.3.1.2. Décalage à droite

Un registre à décalage est un registre de taille fixe dans lequel les bits sont décalés à chaque coup d'horloge (dans le cas d'un système synchrone sur l'horloge)

Un registre à décalage est en générale constitué d'un chainage de bascules synchronisées sur l'horloge, la sortie d'une bascule est reliée à l'entrée de la suivante :

IPO (*Serial In - Parallel Out*)

SISO (*Serial In - Serial Out*)

PISO (*Parallel In - Serial Out*)

PIPO (*Parallel In - Parallel Out*)

Les entrées ou sorties en parallèle permettent de récupérer plusieurs bits en même temps. Signalons également l'existence de registres à décalage réversibles, c.à.d. de registres ou le décalage s'effectue vers la droite ou vers la gauche en fonction de niveau logique appliqué à l'entrée « sens de décalage »

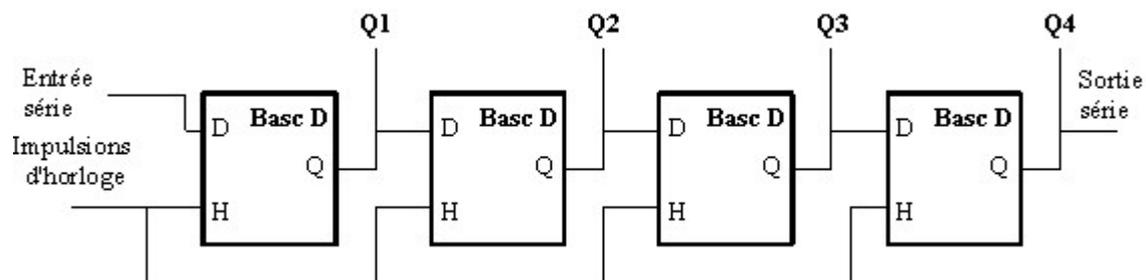
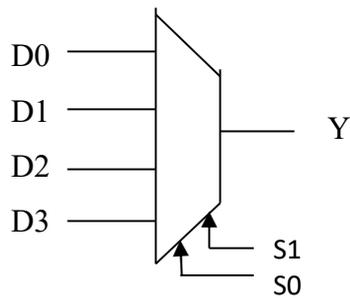


Figure (VI.3) : Registre à décalage

VI.3.1.3. Multiplexeur

Un multiplexeur (MUX) est un circuit qui dirige l'un des nombreux signaux numériques à une seule sortie. Nous pouvons également dire qu'un multiplexeur est un dispositif de commutation un des plusieurs signaux à une sortie sous le contrôle d'un autre

ensemble d'entrées binaires. Les entrées qui déterminent le signal qui est dirigé vers la sortie sont appelées entrées de sélections



En générale, le multiplexeur avec n entrées de sélection $\Rightarrow m = 2^n$ entrées

Un multiplexeur peut également être représenté dans un langage de description de matériel tel que VHDL, plusieurs différentes description VHDL peuvent être utilisées pour définir un multiplexeur.

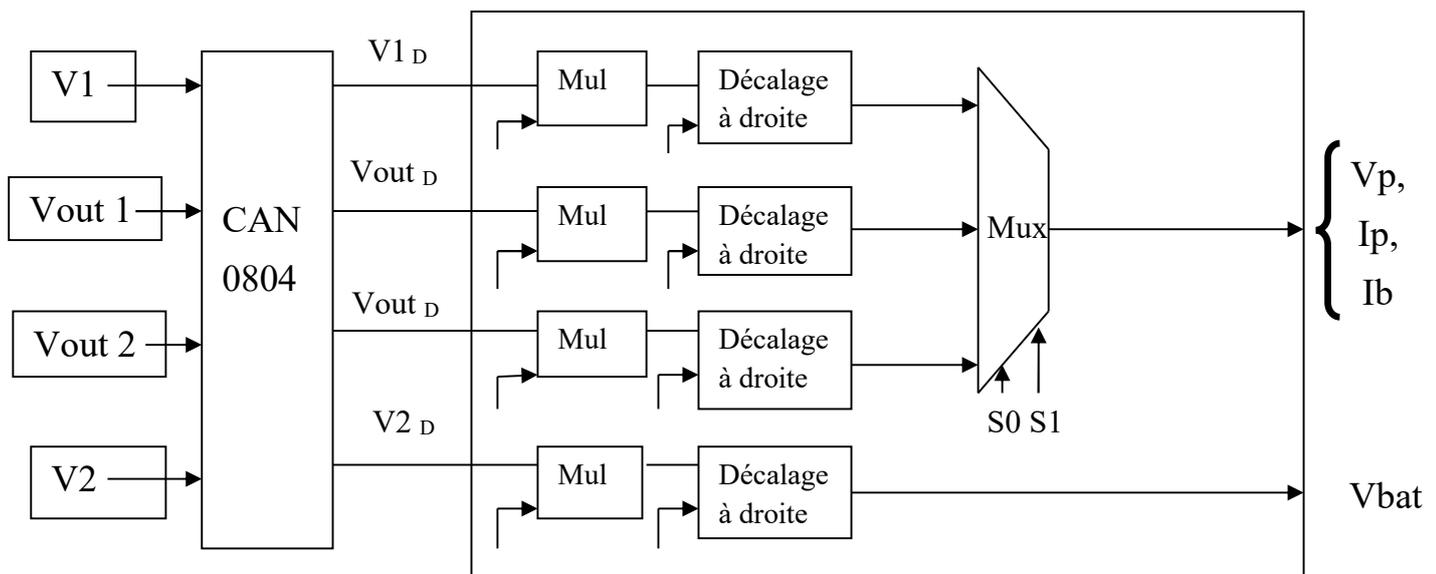


Figure (VI.4) : Organigramme montre les opérations effectuées dans la programmation pour l'acquisition des paramètres photovoltaïques

VI.3.1.4. Résultats de simulation

Une fois le programme est établi, nous passons à la simulation par le modèle « Test Bench Wave Form » pour tester les fonctions qui calculent les paramètres du champ PV, qui nous donne les chronogrammes représentés par la figure (VI.5)

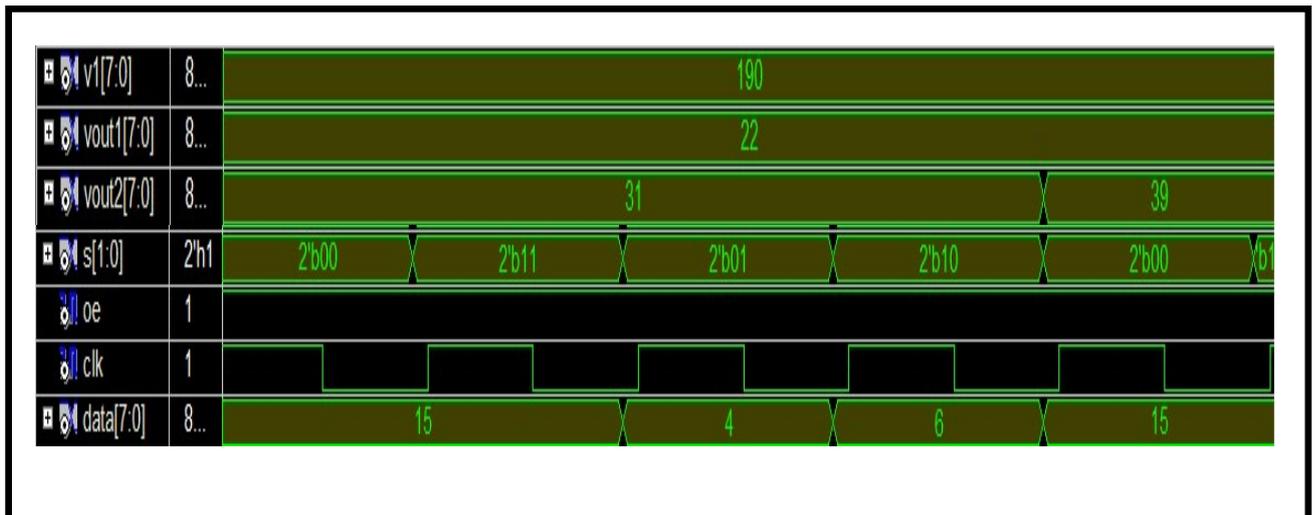


Figure (VI.5) : Résultats de la simulation

VI.3.1.5. Interprétation des résultats

A partir des résultats obtenus, on voit que les valeurs du signal de sortie « Data » changent par rapport au signal d'entrée S (entrée de Sélection)

- S = '00' Data = 15 = Vp
- S = '11' Data garde la valeur précédente (15V)
- S = '01' Data = 4 = Ip
- S = '10' Data = 6 = Ib
- S = '00' Data = 15 = Vp

Et ainsi de suite si les valeurs des entrées restent constantes, si non les valeurs doivent être différents

VI.3.2. Contrôle de l'état de charge/décharge de la batterie

La tension aux bornes de la batterie Vbat est l'indication sur laquelle s'appliquera le régulateur pour assurer sa fonction de contrôle. Dans la description VHDL, la tension Vbat est de type bidirectionnel (Inout). La carte mesure en permanence cette tension et la compare à quatre seuils de tension pré-réglés.

L'organigramme associé à l'algorithme de contrôle proposé est décrit dans la figure (VI.6). Le programme intégré à la carte FPGA gère les opérations de protection de la batterie contre les phénomènes de surcharge et de décharge profonde, en premier lieu, les deux signaux de commandes sont :

- OUTP1 : le signal qui va contrôler On/Off de bloc de charge

- OUTF2 : le signal qui va contrôler On/Off de bloc de limitation de décharge

Les quatre seuils V_{LVD} , V_{LVR} , V_{RR} , et V_R se présentent toujours dans un ordre croissant, ce qui justifie l'utilisation d'une mise en cascade des procédures de contrôle.

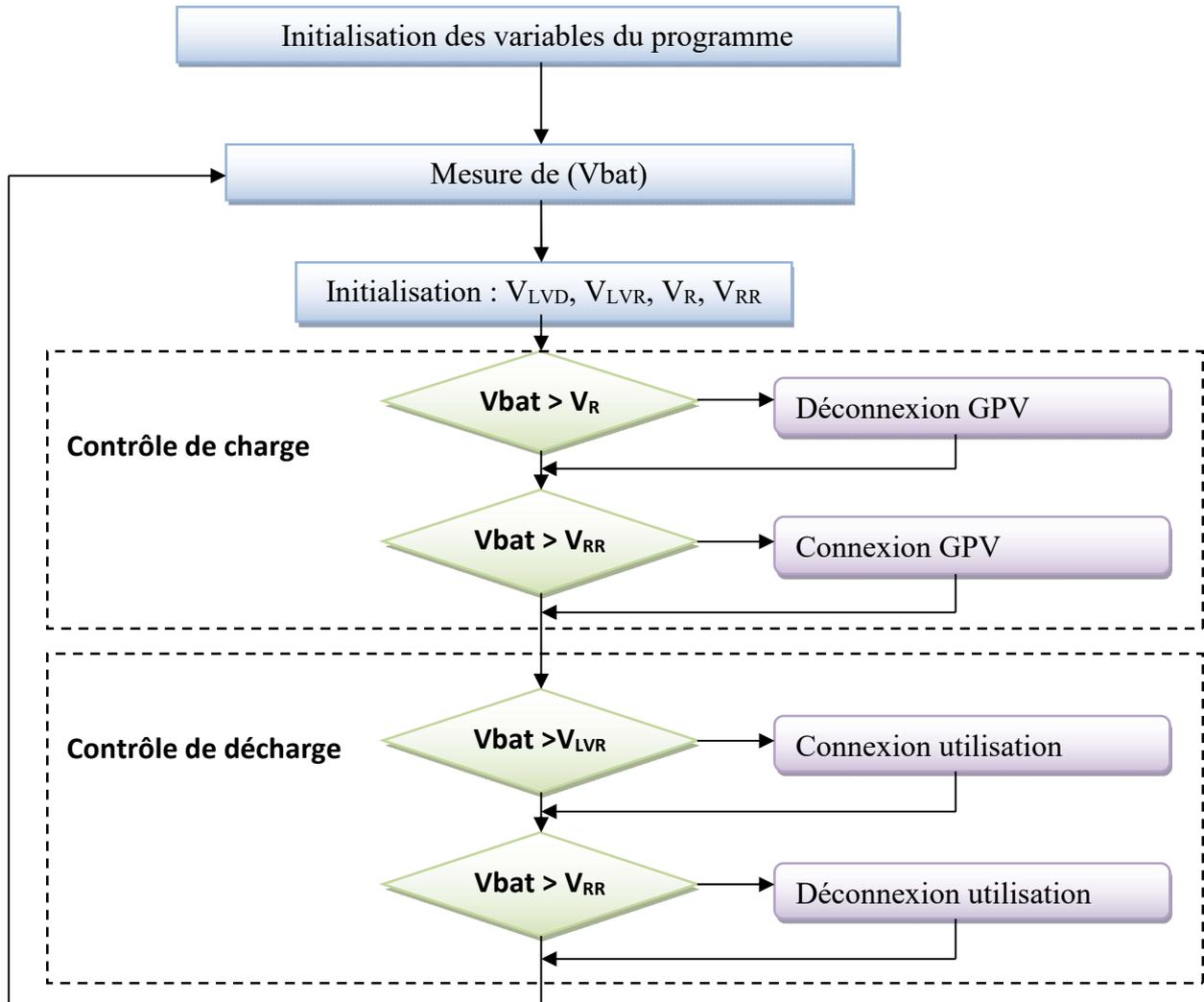


Figure (VI.6) : Organigramme associé à l'algorithme de contrôle proposé

VI.3.2.1. Résultats de la simulation

Une fois le programme est établi, nous passons à la simulation par le modèle de « Test Bench Wave Form » qui nous donne les chronogrammes représentés par la figure (VI.7)

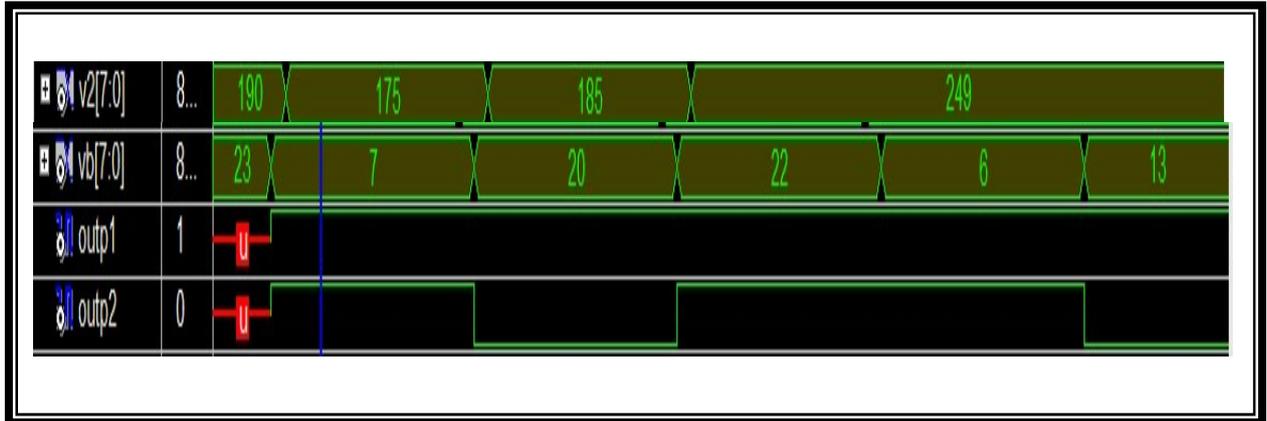


Figure (VI.7) : Résultats de simulation

VI.3.2.2. Interprétation des résultats

A partir des résultats obtenus, on voit que les signaux de commandes (OUTP1 et OUTP2) changent par rapport au signal Vbat mesuré :

Vbat (Volt)	OUTP1	OUTP2	Etat de connexion
23	1	1	Connexion GPV et Utilisation
7	1	0	Connexion GPV et Déconnexion Utilisation
20	1	1	Connexion GPV et Utilisation
22	1	1	Connexion GPV et Utilisation
6	1	0	Connexion GPV et Déconnexion Utilisation

Tableau (VI.1) : Résultats de simulation

VI.4. Implémentation

Les PLD sont des circuits spécifiques dont les puces (cellules) sont déjà implantées, alors durant l'étape de l'implémentation, il faut résoudre les problèmes du placement de la logique dans les cellules de base puis des interconnexions. L'implémentation est réalisé une fois la saisie de la conception est terminée comme illustré sur la figure (VI.8). La conception peut être faite, soit graphiquement (schématique), soit sous forme de programme en langage de description matériel (VHDL, équation booléennes, ...). Les étapes de l'implémentation sont :

a. La synthèse : c'est l'opération qui permet de créer une netlist (EDIF ou NGC) à partir d'une description de haut niveau écrite en VHDL (ou en Verilog). C'est la transformation d'une description abstraite en une description physique. Une netlist est un schéma sous forme texte. Elle répertorie toutes les fonctions logiques de base de la conception (les primitives) ainsi que leurs interconnexions [32].

b. La translation : c'est l'étape qui consiste à établir une netlist sans hiérarchie interne (à plat) et incorporant les contraintes à partir de la netlist précédente.

c. L'optimisation : l'étape d'optimisation reprend la netlist pour éliminer les portes inutiles et la logique redondante.

d. Le partitionnement : une fois la conception est optimisée, elle est partitionnée en blocs logiques pouvant être implémentés dans les cellules de base du circuit spécifique.

e. Le placement-routage : le placement détermine la position de chaque bloc logique partitionné à l'intérieur du circuit spécifique. Les algorithmes de placement fonctionnent par itérations. Ils essaient de réaliser le meilleur placement possible, c'est-à-dire qu'ils regroupent dans une même zone du circuit une fonction nécessitant plusieurs cellules de base. Ceci afin de limiter les temps de propagation. Cependant, le résultat du placement n'est pas toujours idéal, par exemple dans le cas des FPGA, il est souvent nécessaire de placer manuellement une partie de la conception (c'est le « Floor planning »). Une fois la phase de placement terminée, l'étape de routage doit être effectuée. Elle utilise les ressources de routage du circuit pour réaliser les interconnexions entre les différentes cellules et les broches d'entrée/sortie [32]. Après l'étape de placement-routage, l'implémentation est terminée.

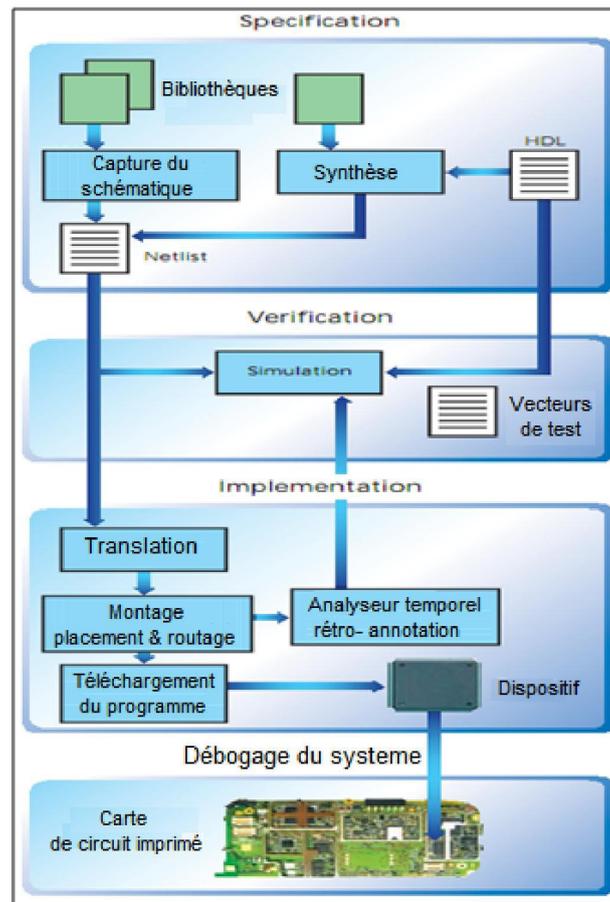


Figure (VI.8) : Organigramme de conception (design flow) des PLD

VI.4.1. Synthèse

La synthèse est l'opération qui consiste à partir de fichier texte, de traduire le programme en une représentation schématique plus détaillé de ce système, voir figure (VI.9) On constate sur cette figure, 4 entrées vectorielle (V1, V2, Vout1 et Vout2) de 8 bits, et une autre entrée de 2 bits (entrées de sélection(S)) pour le multiplexeur qui nous aide à afficher la sortie qu'on veut avoir et deux horloges clk_in et out_enable synchronisant le traitement; les sorties (DATA, Vbat) de 8 bits, permettent d'afficher les paramètres du champ photovoltaïque, appart que la sortie (Vbat) est une porte de type (Inout), qui va contrôler les deux valeurs de sorties (OUTP1, OUTP2) qui vont agir sur la partie commande de régulateur.

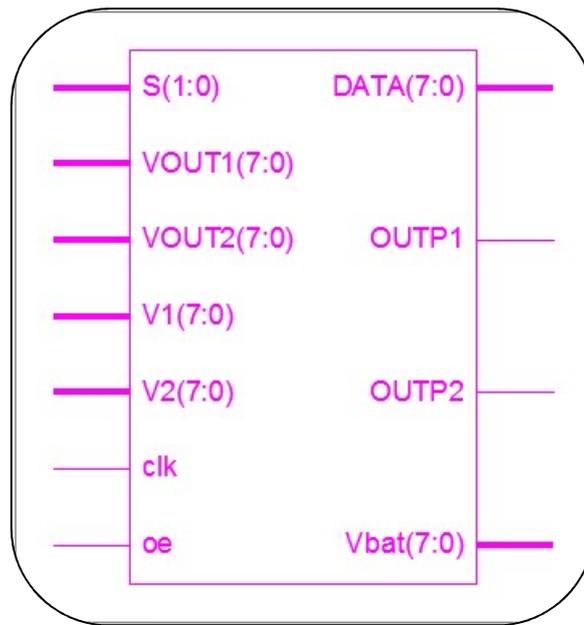


Figure (VI.9) : Représentation schématique du système

Pendant l'étape de synthèse, le synthétiseur convertit le programmes VHDL en portes logiques et bascules de base c'est-à-dire en structure électronique. L'outil « View RTL Schematic » permet de visualiser le schéma généré par le synthétiseur figure (VI.10)

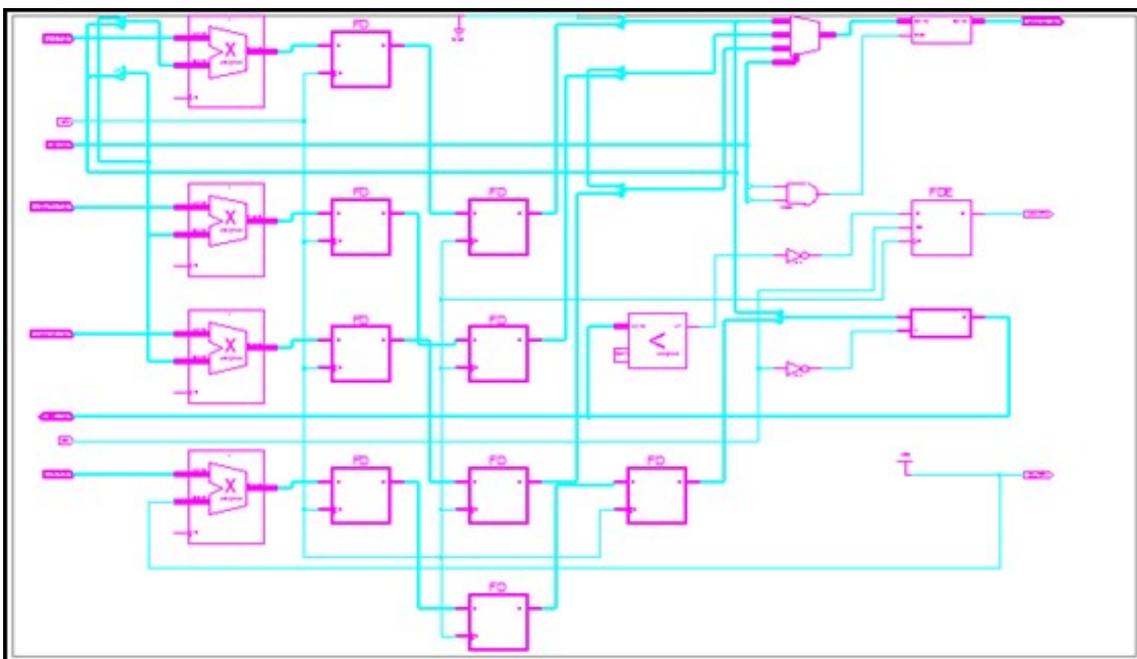


Figure (VI.10) : Structure électronique de notre système

VI.4.2. Mapping

L'utilisation du mapping permet de visualiser l'emplacement de notre système dans la carte Spartan 3E (Figure VI.11). Les points bleus sur ce map montrent les éléments occupés dans la carte.

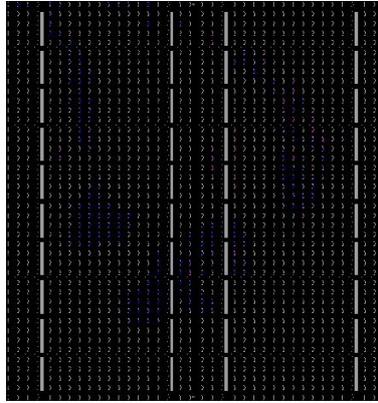


Figure (VI.11) : Mapping

VI.4.3. Routage

Le routage consiste à relier les différents blocs du système grâce aux signaux intermédiaire assignés dans les codes sources VHDL du système. La figure (VI.12) représente les interconnexions entre les blocs du système implémenté.

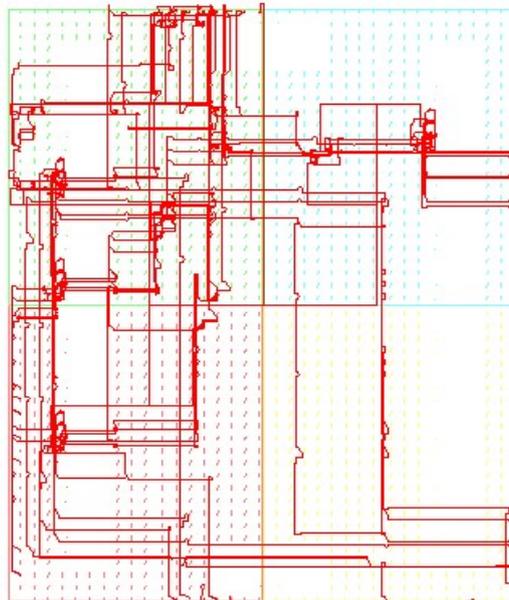


Figure (VI.12) : Routage des blocs logiques

Après le placement et le routage on peut voir le système représenté par les blocs logiques placés et interconnectés comme indiqué dans la figure (VI.13)

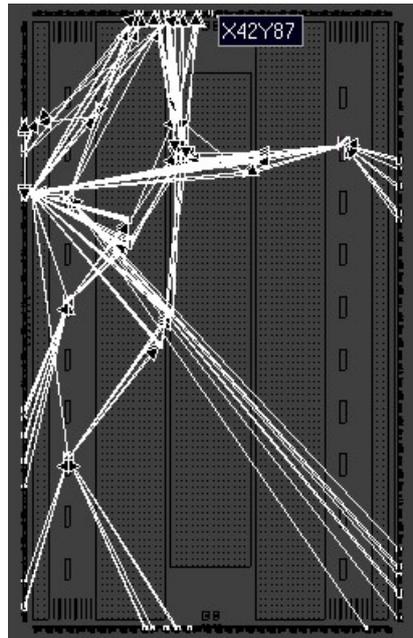


Figure (VI.13) : Le système implémenté sur FPGA

VI.4.4. Assignement des pins

Pour connecter la carte aux différents périphériques, on doit spécifier le chemin d'accès de chaque pin d'entrée et de sortie. Le package FPGA contient 52 signaux d'entrée/sortie, ils ont des extensions sur la carte Spartan 3E avec des connecteurs ou des ports pour pouvoir les définir par l'utilisateur. Pour notre cas, nous utilisons les têtes d'expansions Hirose 100-pin FX2 Connector, J3 (43 I/O connections, high-performance) figure (VI.14)

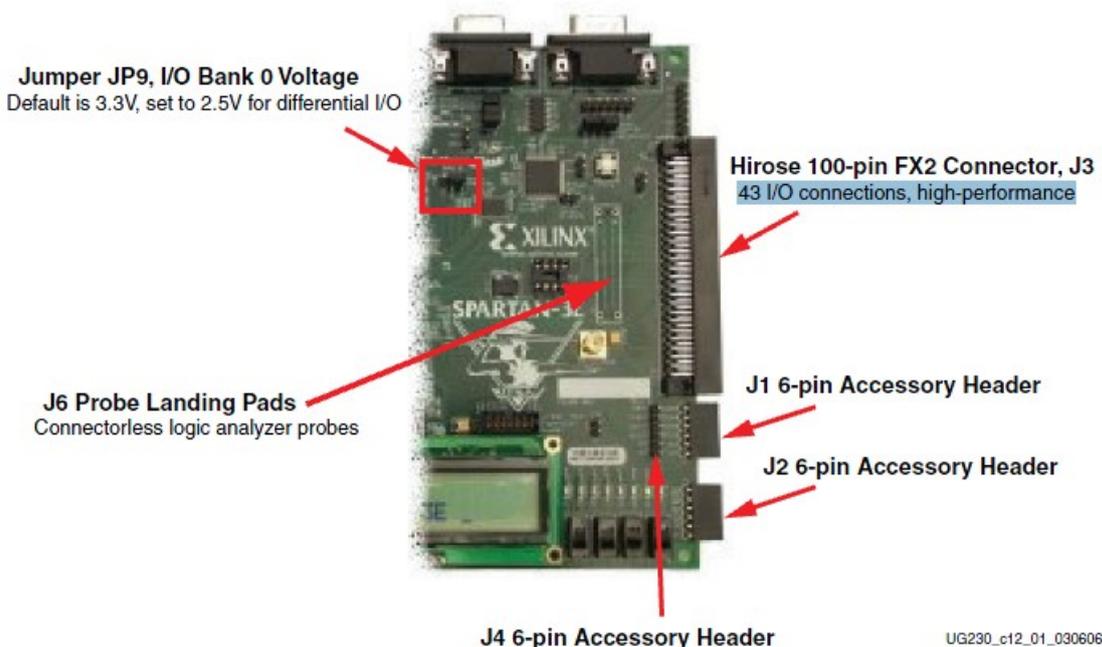


Figure (VI.14) : Têtes d'expansions

Chaque expansion possède 43 pins et chaque pin à son adresse qui le définit sur le circuit FPGA. La figure (VI.15) représente l'architecture du circuit FPGA XC3S500 où les zones colorés en bleu sont les pins que nous avons assigné comme des entrées et des sorties.

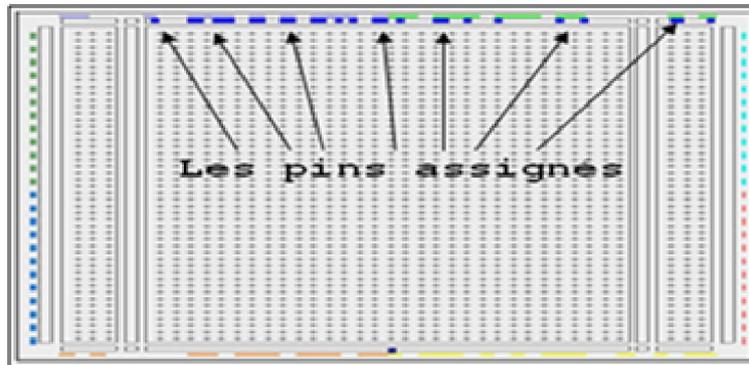


Figure (VI.15) : Les pins spécifiés sur le FPGA

On peut représenter aussi le taux de notre utilisation des pins entrées/sorties du FPGA par le schéma suivant. Les zones à rayures sont les pins que nous avons assignés.

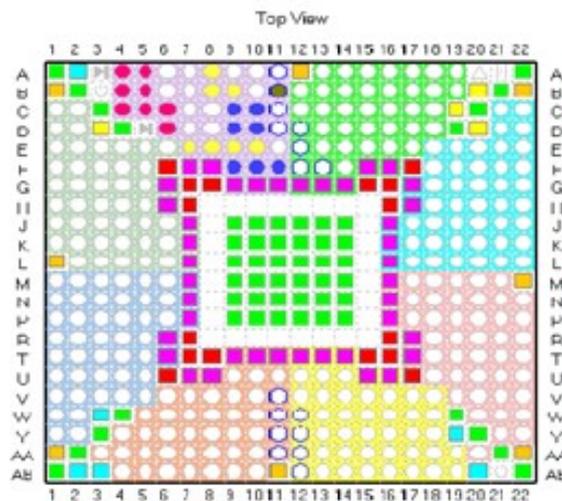


Figure (VI.16) : Taux d'utilisation des pins

VI.5. Conclusion

Dans ce chapitre, nous avons décrit le système réalisé pour l'implémentation des paramètres, tout en expliquant l'établissement de ce dernier et sa simulation via le simulateur intégré du Xilinx Ise WebPack. Nous avons aussi présentés les étapes d'implémentation de ce système et les résultats des tests effectués.

Les résultats obtenus pour différentes entrées montrent la réussite de l'implémentation.

Conclusion générale

Les énergies renouvelables constituent une excellent alternatives aux énergies fossiles et nucléaires vue leurs différentes avantages ; épuisables, non polluantes et décentralisées

Parmi ces énergies renouvelables, l'énergie solaire photovoltaïque connaît un intérêt grandissant ces dernières années, le cout total d'un système photovoltaïque autonome peut être réduit par un contrôle approprié de la charge et de la décharge de la batterie. Il était nécessaire de s'adresser aux systèmes photovoltaïques par l'étude et le développement de dispositif numérique et de processeurs de plus en plus performances. La technologie de FPGA présente un exemple pertinent de ce développement.

L'objectif de notre projet est d'utiliser cette technologie pour calculer et acquière les différents paramètres de l'installation HSE80-10 et comprendre comment fonctionne ce système et réalisé un régulateur de charge/décharge piloté par FPGA pour protégé la batterie contre les phénomènes de surcharge et de décharge profonde.

Dans ce mémoire nous avons étudié en premier lieu les différents composants d'un système photovoltaïque après on à introduire les différentes familles des circuits logiques programmables et essentiellement les FPGA. Nous avons aussi présenté le langage de description matériel VHDL, en suite la partie conception ; dans cette partie on a fait les calcules. Enfin nous avons procédé à son implémentation sur le kit de développement de Xilinx Spartan 3E contenant le circuit FPGA XC3S500.

Cependant, on peut dire que notre travail nous à permet d'améliorer nos capacités en programmation et simulation, de mémé il nous à permet d'enrichir nos connaissances dans le domaine photovoltaïques et le domaine des circuits intégré et les circuits programmables.

-
- [1] **BOUDEN abdelmalek** « *Analyse optimisée de système de pompage photovoltaïque* ». Mémoire de magister, université Mentouri de Constantine, 2008.
- [2] **M. PETIBON Stéphane.** « *Nouvelles architectures distribuées de gestion de conversion de l'énergie pour les applications photovoltaïques* ». Thèse de doctorat. Université de Toulouse, 2009.
- [3] **Julien LABBE.** « *L'hydrogène électrolytique comme moyen de stockage d'électricité pour systèmes photovoltaïques isolés* ». Thèse de doctorat. Ecole des Mines de Paris. 2006.
- [4] « le photovoltaïque en ALGERIE, expériences d'aujourd'hui et perspectives de demain », article, Montréal CANADA. 2010.
- [5] **B. EQUAR.** « *Energie solaire photovoltaïque ; physique et technologie de la conversion photovoltaïque* », livre, 1997.
- [6] **ALAIN Ricaud** « *Photopiles Solaires ; De la conversion photovoltaïque aux filières, matériaux et procédés* ». Livre, 1995.
- [7] **M. PETBON** « *Nouvelles architectures distribuées de gestion de conversion de l'énergie pour les applications photovoltaïques* ». Thèse de doctorat, université de TOULOUSE, 2009.
- [8] **Roushanak RADBEH** « *Réalisation et caractérisation de cellules solaires organiques à couches composites polymères incluant des nanotubes de carbones* ». Thèse de doctorat, université de LIMOGES, 2008.
- [9] **Nichiporuk Oleksiy** « *Simulation, fabrication et analyse de cellules photovoltaïques à contacte arrière inter digités* ». Thèse de doctorat, l'institut national des sciences appliquées de LYON.
- [10] **Chaurd Philippe** « *Bilan thermique d'une maison solaire : méthode de calcul rapide* ». Livre 1977.
- [11] **Palz Wolfgang** « *L'électricité Solaire : les énergies nouvelles* ». Livre, 1981.
- [12] **Bernard Roger** « *Le rayonnement solaire : conversion thermique* ». Livre, 1980.
- [13] **Lemmini** « *Simulation des performances d'un réfrigérateur solaire à absorption* », article, 1998.
- [14] « *la cellule photovoltaïque* ». Article, Centre de recherche de développement de l'ECAM.
- [15] **B. Nouhou** "conception technico-économique d'un système de pompage autonome photovoltaïque-aérogénérateur " mémoire de maîtrise de sciences appliquées en génie électrique, 1999.

-
- [16] **M. Angel Cid Pastor** "*conception et réalisation de modules photovoltaïques électroniques*". Thèse présentée en vue de doctorat, l'institut national des sciences appliquées de Toulouse, septembre 2006.
- [17] **R. Maouedj** "*application de l'énergie photovoltaïque au pompage hydraulique sur les sites de Tlemcen et de bouzareah* ». Mémoire de Magister, Université d'Abou Bekr Belkaïd, Tlemcen, 2005.
- [18] **A. Labouret, M. Viloz** "*Energie solaire Photovoltaïque* " Le manuel du professionnel, paris, 2003.
- [19] **A. Lauger J-A. Roger** technique et documentation « les photopiles solaires », année 1981.
- [20] **A. Saadi** "*Etude comparative entre les techniques d'optimisation des systèmes de pompage photovoltaïque*", mémoire de magister en électrotechnique, université Mohammed Khider, Biskra, 2001.
- [21] **I. VECHIU** " *modélisation et analyse de l'intégration des énergies renouvelables dans un réseau autonome* », Thèse de doctorat, université de HAVRE, 2005
- [22] **C. GUEX, E. MESSERLI** : « *circuits programmables et langage de conception, une évolution en parallèle* », janvier 1998, école d'ingénieur de CANTON de VAUD, SUISSE
- [23] **D. RABASTE** : " *stage de programmation des CPLD et des FPGA en VHDL sous MAX_PLUS II* ", IUFM d'AIX-MARSEILLE, Mars 2002
- [24] **Clive "Max" Maxfield**. "*The Design Warrior's Guide to FPGAs*" Newnes .USA Linacre House, Jordan Hill, Oxford .2004.
- [25] **A. TISSERAND, I. L. ARENAIRE** : " *Introduction aux circuits FPGA* ", CAN (ACISI) LYON, 23-24 septembre 2003
- [26] **S. BROWN, Z. VRANESIC** : " *FUNDAMENTAIS OF DIGITAL LOGIC WITH VHDL DESIGN* ", second edition, Mc, Graw Hill, 2005.
- [27] " [http : // proxoctutor.free.fr /architecture. htm](http://proxoctutor.free.fr/architecture.htm) ", site internet consulté le 20/04/2008
- [28] **F. VERPIER**: " *les circuits FPGA. Concepts de base, architecture et applications* ", thèse de doctorat, université de Corgy-Poontaine, ,2004
- [29] **Henrik Schulze** . "*Theory and Applications of OFDM and CDMA*". Edition John Wiley & Sons Ltd, Chichester, West Sussex PO19 8SQ, England 2005. [31]
- [30] **Anne Labouret, Michel Viloz**, " *Energie solaire photovoltaïque* " 4eme édition, DUNOD, Paris, 2009.
- [31] **Merrouche Walid** " *Développement d'un régulateur intelligent pour un système photovoltaïque de faible puissance* ", Mémoire de Magister. Ecole National Polytechnique, ALGER 2010.

[32] **C.ALEXANDRE**, «*Polycopié de cours : Conception numérique en VHDL* »,
Conservatoire National des Arts et Métiers, FRANCE, Version du 12/07/2010.
www.xilinx.com

LISTE DES FIGURES & TABLEAUX

CHAPITRE I

Figure 1	Rayonnement solaire.....	6
Figure 2	Spectre de référence.....	7
Figure 3	Les 3 grandes familles de matériau.....	8
Figure 4	Zone utile de spectre solaire.....	9
Figure 5	Principe de fonctionnement d'une cellule solaire.....	10
Figure 6	Schéma électrique idéal d'une cellule photovoltaïque	12
Figure 7	Caractéristique $I = f(V)$	13
Figure 8	Schéma équivalent d'une cellule PV réelle.....	14
Figure 9	Les trois zones de caractéristiques $I=f(V)$	17
Figure 10	Influence de la résistance série.....	17
Figure 11	Influence de la résistance shunt	18
Figure 12	L'influence de l'éclairement.....	19
Figure 13	Influence de la température	19
Figure 14	Influence de facteur de qualité.....	20
Figure 15	Caractéristiques électriques d'association série.....	21
Figure 16	Caractéristiques électriques d'association parelle.....	21
Figure 17	Caractéristiques électriques d'association série/parallèle	22
Figure 18	Distribution de l'irradiation solaire en Algérie.....	25
Tableau 1	Potentiel solaire en Algérie.....	24

CHAPITRE II

Figure 1	Classification des circuits numériques.....	28
Figure 2	Architecture interne du circuit FPGA.....	29

Figure 3	Situation du réseau SRAM	30
Figure 4	Structure d'une cellule SRAM	30
Figure 5	Bloc CLB	31
Figure 6	Schéma d'une cellule logique (XC4000 de Xilinx)	32
Figure 7	Schéma d'un bloc d'entrée/sortie (IOB)	34
Figure 8	Connexions à usage général et détail d'une matrice de commutation	36
Figure 9	Les interconnexions directes.....	36
Figure 10	Les longues lignes	37
Figure 11	Organisation fonctionnelle de développement d'un projet sur une carte FPGA.....	40
Figure 12	Logiciel « Xilinx ISE 9.2 Project Navigator »	41
Figure 13	L'outil « View RTL Schematic »	42
Figure 14	L'outil d'affectation des broches d'entrées/sorties.....	42
Figure 15	Model Sim Simulator	43
Figure 16	L'outil « FPGA Editor »	44

CHAPITRE III

Figure 1	Synoptique du travail réalisé.....	45
Figure 2	Banc didactique d'étude d'énergie solaire photovoltaïque HSE80 ⁽¹⁾	46
Figure 3	Description électrique de HSE80-10.....	47
Figure 4	CAN 0804.....	48
Figure 5	Schéma électrique de mesure des tensions.....	50
Figure 6	Principe d'effet hall	51
Figure 7	Capteur à effet hall.....	51
Figure 8	Capteur à effet Hall LTS 25_NP.....	52
Figure 9	Configuration de capteur effet hall LTS 25-NP.....	53
Figure 10	Schéma électrique de mesure de courant.....	53
Figure 11	Le régulateur dans le système photovoltaïque.....	54
Figure 12	Le courant circule sous forme d'ions dans l'électrolyte et sous forme d'électrons dans le circuit.....	55

Figure 13	Fonctionnement d'un régulateur charge/décharge.....	56
Figure 14	Batterie d'accumulateur.....	57
Figure 15	Elément au plomb	57
Figure 16	Courbe de charge d'un élément.....	58
Figure 17	Courbe de décharge d'un élément.....	58
Figure 18	Relai électromécanique.....	59
Figure 19	Commande d'un relai électromécanique.....	59
Figure 20	Diode anti-retour	60
Figure 21	Schéma de câblage de notre régulateur.....	61
Figure 22	Régulation de la tension dans notre régulateur.....	62

CHAPITRE VI

Figure 1	La carte Spartan 3E et ces principaux modules embarqués.....	64
Figure 2	Circuit de conversion Analogique/Numérique.....	65
Figure 3	Registre à décalage.....	66
Figure 4	Organigramme détaillé de langage de description VHDL pour l'acquisition des paramètres.....	67
Figure 5	Résultats de la simulation	68
Figure 6	Organigramme associé à l'algorithme de contrôle proposé.....	69
Figure 7	Résultats de simulation.....	70
Figure 8	Organigramme de conception (désigne flow) des PLD	72
Figure 9	Représentation schématique du système.....	73
Figure 10	Structure électronique de notre système	73
Figure 11	Mapping.....	74
Figure 12	Routage des blocs logiques.....	74
Figure 13	Le système implémenté sur FPGA.....	75
Figure 14	Têtes d'expansions.....	75
Figure 15	Les pins spécifiés sur le FPGA.....	76
Figure 16	Taux d'utilisation des pins.....	76
Tableau 1	Résultats de simulation.....	70

LISTE DES PARAMETRES

λ	[μm] : Longueur d'onde.
E_{ph}	[eV] : Photon d'énergie.
h	[js] : Constante de Planck.
ν	[Hz] : Fréquence de lumineuse.
c	[m/s] : Vitesse de la lumière.
E	[W/m ²] : Irradiance solaire.
E_g	[eV] : Energie de bande de gap.
I_{ph}	[A] : Photo courant.
I_d	[A]: Courant traversant la diode.
Φ	[Kw/m ²] : Flux lumineux.
K	[j/K] : Constante de Poltzman.
U_T	[V] : Tension thermique.
V	[V] : Tension à la borne de la cellule.
I_s	[A] : Courant de saturation.
T	[C0] : Température absolue.
I	[A] : Courant de la cellule.
R_s	[Ω] : Résistance série.
R_{sh}	[Ω] : Résistance Shunt.
I_{cc}	[A] : Courant de court-circuit.
V_{co}	[V] : Tension de circuit ouvert.
P_{max}	[W] : Puissance maximale.
I_{max}	[A] : Courant de la puissance maximale.
V_{max}	[V] : Tension de la puissance maximale.
ff	[%] : Facteur de forme.
η	[%] : Rendement d'une cellule solaire.
η_g	[%] : Rendement de générateur photovoltaïque.
P_{in}	[W] : Puissance de rayonnement solaire incident.
S	[m ²] : Surface du module photovoltaïque.
N_s	[] : Nombre des modules solaires en séries.
N_p	[] : Nombre des modules solaires en parallèles.

V_{ref}^-	[V] : Tension de référence minimale
V_{ref}^+	[V]: Tension de référence maximale.
V_p	[V] : Tension délivrée par le panneau solaire.
V_{bat}	[V] : Tension aux bornes de la batterie.
V_h	[V] : Tension de Hall.
V_{out}	[V] : La tension sortie du capteur.
I_p	[A] : Courant délivré par le panneau solaire.
I_{pn}	[A] : Courant nominale.
V_{elt}	[V] : Tension d'un élément d'une batterie.
V_R	[V] : Voltage Regulation setpoint.
V_{RR}	[V] : Voltage Regulation Reconnect setpoint.
V_{LVD}	[V] : Low Voltage Disconnect setpoint.
V_{LVR}	[V] : Low Voltage Reconnect setpoint.

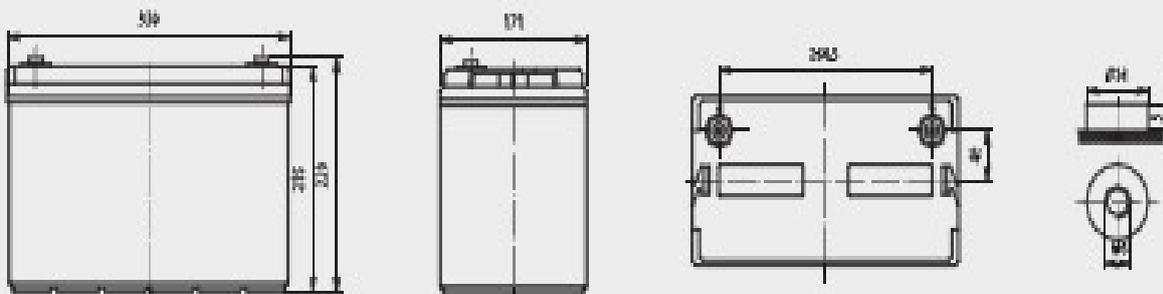
Annexes

Annexe1

Specifications	Nominal Voltage: 12 V				
	Rated Capacity (25 °C)	20hr Rate (1,60V/cell)	10hr Rate (1,40V/cell)	5hr Rate (1,20V/cell)	1hr Rate (1,04V/cell)
Dimensions (mm)	Length	Width	Height	Overall Height	Weight
A Weight (kg)	330mm	171mm	215mm	220mm	32 kg
Number / Type of Terminals: 2 / M8					

Technical Characteristics

Design Life at 20°C	10-12 years
Eurobat Classification	High Performance
Internal Resistance (Fully charged - 25°C)	5 mΩ
Short-circuit current	2100 A
Max Charging Current	30 A
Min safe end Discharge Voltage	1,80 V/cell
Self discharge per month at 20°C	3%
Recommended Charging Voltage at 20°C	Stand-by use (Voc): 2,25 to 2,30 Cycle use (Voc): 2,40 to 2,50
Container Material	ABS-UL94 HB
Electrolyte Type	Sulfuric Acid
Type of plates / Alloy	Flat plates / Lead-Calcium-Th alloy
Type of Separator	Absorbent Glass Mat
Valve Type / Operational Pressure	Rubber / 1-3 psi (70-200 mbar)
Operating Temperature Range	-20 to + 50°C
Storage time at 20°C	9 months



Annexe 2

Current Transducer LTS 25-NP

For the electronic measurement of currents : DC, AC, pulsed, mixed, with a galvanic isolation between the primary circuit (high power) and the secondary circuit (electronic circuit).



Electrical data

I_{PN}	Primary nominal current (mA)	25	At
I_{PM}	Primary current, measuring range	0 ... ± 80	At
V_{OUT}	Output voltage (Analog) @ $I_P = 0$	2.5 ± (0.625 · I_{PM}/I_{PN})	V
G	Sensitivity	25	mV/A
N_s	Number of secondary turns (± 0.1 %)	2000	
R_L	Load resistance	≥ 2	kΩ
R_m	Internal measuring resistance (± 0.5 %)	50	Ω
TCR_m	Temperature coefficient of R_m	< 50	ppm/K
V_C	Supply voltage (± 5 %)	5	V
I_C	Current consumption @ $V_C = 5$ V	Typ 28 + $I_P^2/(N_s^2 \cdot R_m)$	mA

Accuracy - Dynamic performance data

X	Accuracy @ $I_{PM}, T_A = 25^\circ\text{C}$	± 0.2	%
	Accuracy with R_m @ $I_{PM}, T_A = 25^\circ\text{C}$	± 0.7	%
S_L	Linearity error	< 0.1	%
TCV_{OUT}	Temperature coefficient of V_{OUT} @ $I_P = 0$	-10°C ... +85°C	Typ 50 Maxi 100 ppm/K
TCG	Temperature coefficient of G	-40°C ... -10°C	150 ppm/K
		-40°C ... +85°C	50 ¹⁾ ppm/K
V_{OFF}	Magnetic offset voltage @ $I_P = 0$		
	after an overload of	3 × I_{PM}	± 0.5 mV
		5 × I_{PM}	± 2.0 mV
		10 × I_{PM}	± 2.0 mV
t_r	Reaction time @ 10 % of I_{PM}	< 100	ns
t_s	Response time to 90 % of I_{PM} step	< 400	ns
d/dt	dI/dt accurately followed	> 80	A/μs
BW	Frequency bandwidth (0 ... -0.5 dB)	DC ... 100	kHz
	(-0.5 ... 1 dB)	DC ... 200	kHz

General data

T_o	Ambient operating temperature	-40 ... +85	°C
T_s	Ambient storage temperature	-40 ... +100	°C
	Insulating material group	III a	
m	Mass	10	g
	Standards ²⁾	EN 50178 1997	
		IEC 60950-1 2001	

Notes: ¹⁾ Absolute value @ $T_A = 25^\circ\text{C}$, $2.475 < V_{OUT} < 2.525$

²⁾ $I_P = I_P/N_s$

³⁾ Only due to TCR_m

⁴⁾ Specification according to IEC 61000-4-3 are not guaranteed between 180 and 300 MHz

$$I_{PN} = 25 \text{ At}$$

Features

- Closed loop (compensated) multi-range current transducer using the Hall effect
- Unipolar voltage supply
- Isolated plastic case recognized according to UL 94-V0
- Compact design for PCB mounting
- Incorporated measuring resistance
- Extended measuring range

Advantages

- Excellent accuracy
- Very good linearity
- Very low temperature drift
- Optimized response time
- Wide frequency bandwidth
- No insertion losses
- High immunity to external interference
- Current overload capability

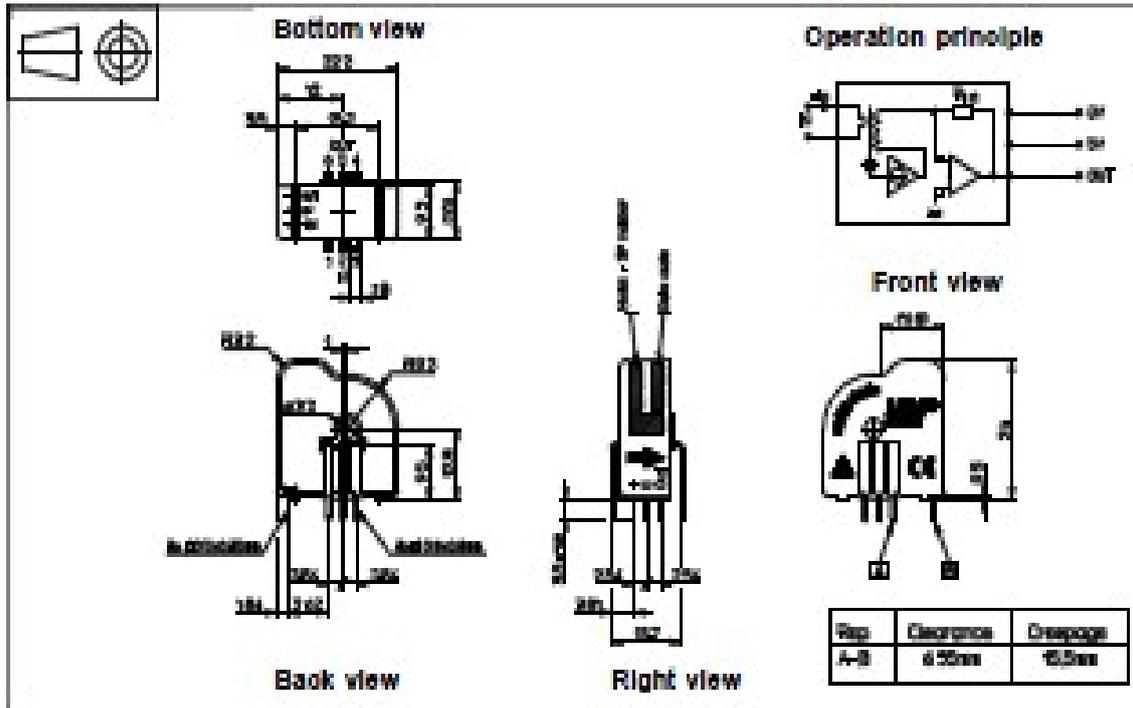
Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Switched Mode Power Supplies (SMPS)
- Power supplies for welding applications

Application domain

- Industrial

Copyright protected.



Number of primary turns	Primary nominal current I_{pn} [A]	Nominal output voltage V_{out} [V]	Primary resistance R_p [mΩ]	Primary insertion inductance L_p [μH]	Recommended connections
1	± 25	2.5 ± 0.625	0.58	0.013	
2	± 12	2.5 ± 0.600	0.81	0.05	
3	± 8	2.5 ± 0.600	1.62	0.12	

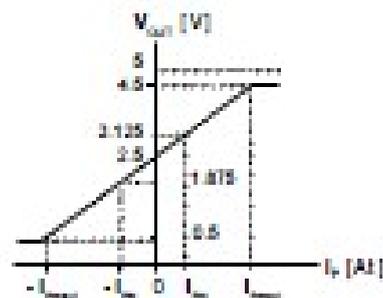
Mechanical characteristics

- General tolerance: ± 0.2 mm
- Fastening & connection of primary: 5 pins 0.8 x 0.8 mm
Recommended PCB hole: 1.3 mm
- Fastening & connection of secondary: 3 pins 0.5 x 0.25 mm
Recommended PCB hole: 0.8 mm
- Additional primary through-hole: Ø 3.2 mm

Remarks

- V_{out} is positive when I_p flows from terminals 1, 2, 3 to terminals 5, 5, 4.
- Temperature of the primary jumper should not exceed 100°C.

Output Voltage - Primary Current



ADC0803, ADC0804

Functional Diagram

