

الجمهورية الجزائرية الديمقراطية الشعبية  
République Algérienne démocratique et populaire  
وزارة التعليم العالي و البحث العلمي  
Ministère de l'enseignement supérieur et de la  
recherche scientifique  
جامعة سعد دحلب البليدة  
Université SAAD DAHLAB de BLIDA  
كلية التكنولوجيا  
Faculté de Technologie  
قسم الإلكترونيك  
Département d'Électronique



# Mémoire de Master

**Filière :** Électronique

**Spécialité :** Micro-électronique

## Simulation du transistor JFET

**Présenté par :**

KHEMICHE Ayoub

KARDIENNE Mazen

**Promoteur :**

Mr. BELLA MOURAD

Année Universitaire 2020-2021

## REMERCEMENTS

Nous remercions tout d'abord dieu qui nous a procuré courage, volonté et patience pour réaliser ce présent travail.

Nous souhaitons assurer l'expression de notre gratitude et nos sincères remerciements à notre promoteur Mr. Bella Mourad pour son encadrement, sa disponibilité et le suivie qu'il nous a accordé durant la conception de la rédaction de ce mémoire.

Nos vifs remerciements vont aussi aux membres de jury pour l'intérêt qu'ils ont porté à notre recherche, et l'honneur qu'ils ont fait en acceptant d'examiner notre travail.

Nous remercions aussi tous les membres de notre famille, nos amis et tous ceux qui ont participé à la réalisation de ce mémoire ainsi que l'ensemble des enseignants qui ont contribué à notre formation. Enfin, on ne remerciera jamais assez nos parents, puisque ce travail n'est que le fruit de leur bonne éducation et leur soutien.

On aurait souhaité assurer chacun en particulier de notre reconnaissance, mais ces quelques lignes n'auraient pas suffi.

MERCI

## Table des matières.

Introduction générale.....	1
----------------------------	---

---

### CHAPITRE I :

#### ÉTAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

---

<b>I.1 : Introduction.....</b>	<b>3</b>
<b>I.2 : Historique.....</b>	<b>3</b>
<b>I.3 Evolution du transistor JFET.....</b>	<b>3</b>
<b>I.4 Le Transistor à Effets de Champ à Jonction (JFET).....</b>	<b>4</b>
<b>I.4.1 Structure .....</b>	<b>4</b>
<b>I.5 Les familles du transistor JFET.....</b>	<b>5</b>
<b>I.5.1 Transistor à Effet de Champ A Grille Isolée (MOSFET).....</b>	<b>5</b>
<b>I.5.2 Transistor à Effets de Champ à Contact Schottky (MESFET) .....</b>	<b>6</b>
<b>I.5.3 Le Transistor à Effet de Champ HEMT.....</b>	<b>7</b>
<b>I.6 Principe de fonctionnement du JFET .....</b>	<b>8</b>
<b>I.7 Régime de fonctionnement du transistor JFET.....</b>	<b>10</b>
<b>I.8 Les caractéristiques du transistor JFET .....</b>	<b>12</b>
<b>I.8.1 Les caractéristiques type N.....</b>	<b>12</b>
<b>I.8.2 Les caractéristiques type P.....</b>	<b>13</b>
<b>I.9.1 Les avantages de transistor JFET .....</b>	<b>14</b>
<b>I.9.2 Les inconvénients de transistor JFET.....</b>	<b>14</b>
<b>I.10 Conclusion.....</b>	<b>15</b>

## CHAPITRE II :

### LE LOGICIEL ATLAS TCAD SILVACO.

---

II.1 Introduction.....	16
II.2 Présentation de TCAD-SILVACO.....	16
II.2.1 Présentation du logiciel ATLAS-SILVACO.....	16
II.2.2 Deckbuild.....	18
II.3 Ordres de commandes d'Atlas .....	19
II.4 Spécification de la structure .....	21
II.4.1 Mesh.....	21
II.4.2 Région.....	21
II.4.3 Electrodes .....	22
II.4.4 DOPING :.....	23
II.5 Spécification des modèles de couches.....	24
II.5.1 Matrial.....	24
II.5.2 Models .....	25
II.5.3 Contact.....	25
II.5.4 Interface.....	25
II.6 Spécification des solutions.....	25
II.6.1 Method .....	25
II.6.2 LOG.....	25
II.6.3 SOLVE .....	26
II.6.4 LOAD.....	26
II.6.5 SAVE .....	26
II.7 Analyse des résultats.....	26
II.7.1 EXTRACT .....	26
II.7.2 tonyplot.....	26
II.8 Conclusion .....	27

CHAPITRE III :  
RESULTATS ET DISCUSSIONS

---

III .1 Introduction.....	28
III.2 Présentation du dispositif simulé.....	28
III.3 Les paramètres géométriques.....	29
III .4 Les étapes de programmations.....	29
III .4.1- Construction de la structure.....	30
III .4.2- Spécification des matériaux et des modèles.....	36
III .4.3- Sélection des Méthodes numériques.....	38
III .4.4- Sélection des paramètres à extraire.....	38
III .4.5 Analyse des résultats.....	39
III.5 simulation des caractéristiques électriques du transistor JFET a canal N .....	39
III.5.1 Caractéristiques d'entrée ( $I_d-V_{gs}$ ).....	39
III.5.2 Les caractéristiques du transfert de sorties ( $I_d-V_{ds}$ ).....	40
III.6 :L'Influence de paramètre géométrique.....	41
III.6.1 : Effet de la variation de la longueur du canal (L) sur le courant de drain ( $I_d$ ).....	41
III.6.2: Effet de la variation de la longueur de la grille ( $L_g$ ) sur le courant de drain ( $I_d$ )....	42
III.6.3 : Etude de l'effet de la variation de concentration $N_D$ sur le courant $I_d$ .....	44
<b>III.7 Conclusion.....</b>	<b>45</b>
Conclusion général .....	46

---

**La liste des figures**

---

Figure I-1 Représentation symbolique du transistor JFET.....	4
Figure I-2 Structure d'un transistor JFET à canal N et canal P.....	5
Figure I-3: Coupe schématique d'un transistor MOSFET à canal N .....	6
Figure I-4 Structure de base d'un TEC (MESFET).....	6
Figure I-5: Structure d'un transistor HEMT.....	8

Figure I-6: Principiel de fonctionnement du JFET.....	8
Figure I -7: Régime de fonctionnement du transistor JFET.....	10
Figure I-8 schéma de caractéristique statique montrant les trois régimes de fonctionnement en statique direct.....	12
Figure I-9 : Caractéristiques du JFET canal N.....	12
Figure I-10 : JFET canal P structure et caractéristiques .....	13
Figure II.1: Entrées et sorties d'Atlas.....	18
Figure II.2 : la command Deckbuild.....	19
Figure II.3 : Ordre des groupes des commandes d'Atlas (Les commandes fondamentales afférentes).....	20
Figure II.4.1 : un maillage.....	21
Figure II.4.2 : les déférentes régions.....	22
Figure II.4.3 : les électrodes.....	23
Figure II.4.4 : dopage do la structure.....	24
Figure III.1 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D) représentera l'état final de maillage.....	29
Figure III.2 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D).....	31
Figure III.3 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D) représenter le maillage.....	32
Figure III.4 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D) représenter les régions .....	33
Figure III.5 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D) représenter les électrodes .....	34
Figure III.6 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D) représenter le dopage.....	36
Figure III.7 : Structure JFET.....	37

Figure III.8 : Caractéristiques d'entrée du JFET canal N simulé (Id-Vgd).....	39
Figure III.9 : Caractéristiques de sortie du JFET canal N simulé (ID-VDS).....	40.
Figure III.10 la caractéristique d'entrée (Id-Vgs) pour les différent la longueur du canal L(1um,1.5um,1.9um).....	41
Figure III.11 la caractéristique de sortie (Id-Vds) pour les différent la longueur du canal L(1um,1.5um,1.9um).....	42
Figure III.12 la caractéristique d'entrée (Id-Vgs) pour les différent la longueur du canal Lg(0.8um,0.85um,1.3um).....	43
Figure III.13 la caractéristique de sortie (Id-Vds) pour les différent la longueur du canal Lg(0.8um,0.85um,1.3um).....	43
III.14 : Etude de l'effet de la variation de concentration $N_D$ sur Id-Vgs.....	44
III.15 : III.14 : Etude de l'effet de la variation de concentration $N_D$ sur Id-Vds.....	45

### **La liste des tableaux**

---

Table III.1:les Paramètres géométriques du transistor JFET définis lors des simulations...29
Table III.2 : les Paramètres physique du transistor JFET définis lors des simulations 2-D..35



# Introduction générale

## Introduction générale

Depuis les années 1950, le transistor à effet de champ, en tant que brique de base des circuits intégrés, est le moteur principal de l'industrie du semi-conducteur. Son architecture et son principe de fonctionnement sont restés pratiquement inchangés à ce jour, mais ses dimensions physiques n'ont cessé de décroître. Cependant, depuis le début des années 2000, la réduction de la taille des composants ne suffit plus à garantir de meilleures performances tout en réduisant le coût de fabrication. L'industrie des semi-conducteurs est dans une période clef de son essor, passant du monde de la microélectronique à celui de la nanoélectronique. Afin de poursuivre l'augmentation des performances des dispositifs tout en maintenant l'architecture classique, plusieurs solutions ont été envisagées au cours de cette évolution. Les contraintes, même non intentionnelles, peuvent induire des effets indésirables qui ne peuvent malheureusement plus être négligés et altérant le bon fonctionnement des dispositifs menant au dysfonctionnement des circuits. Par contre, leur contrôle permet d'augmenter la vitesse de fonctionnement des transistors.

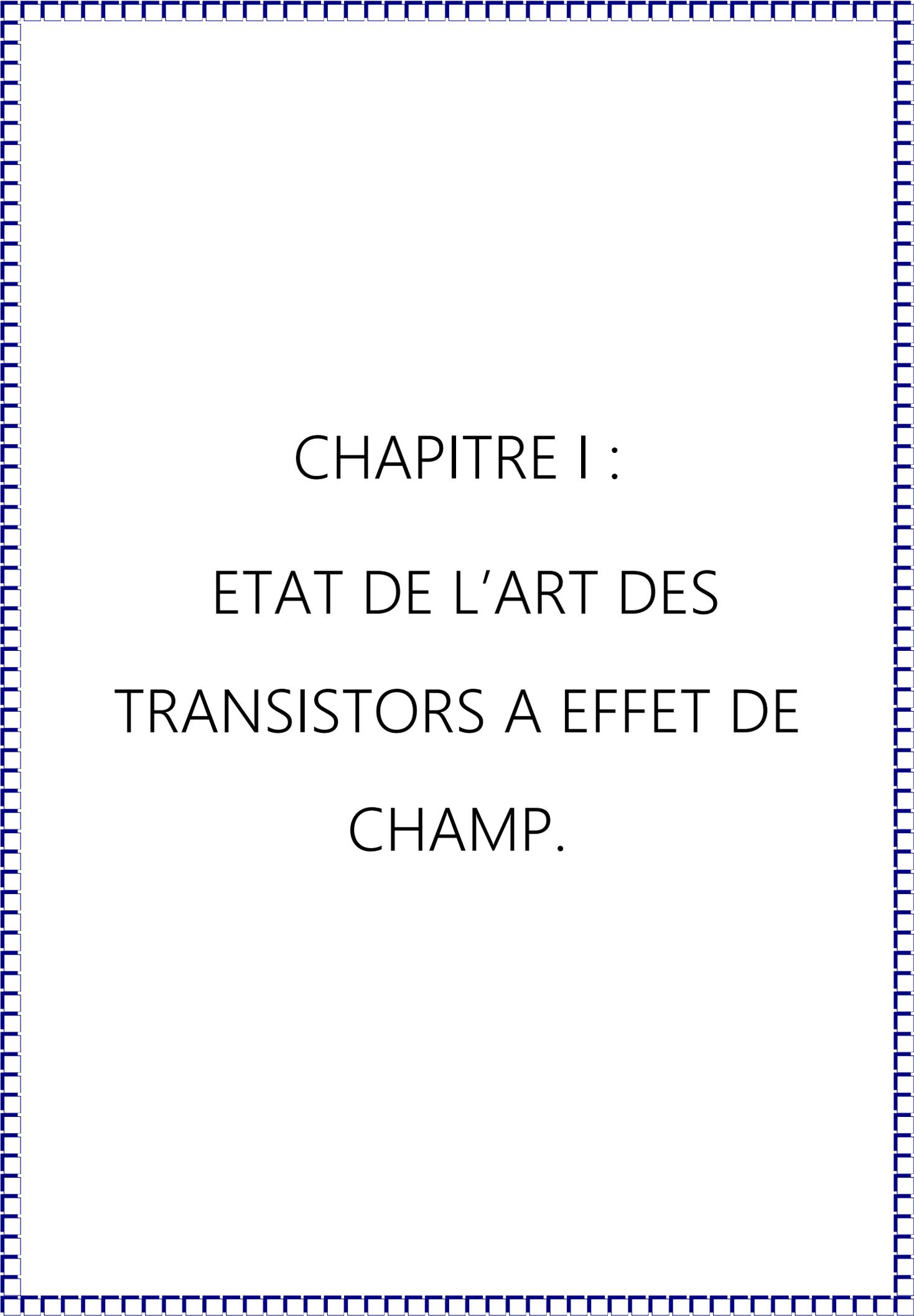
Le transistor est un composant électronique qui est utilisé dans la plupart des circuits électroniques (circuits logiques, amplificateur, stabilisateur de tension, modulation de signal, etc.) aussi bien en basse qu'en haute tension. Un transistor est un dispositif semi-conducteur à trois électrodes actives, qui permet de contrôler un courant ou une tension sur l'électrode de sortie (*le collecteur* pour le transistor bipolaire et *le drain* sur un transistor à effet de champ) grâce à une électrode d'entrée (*la base* sur un transistor bipolaire et *la grille* pour un transistor à effet de champ).

Le transistor à effet de champ est d'utiliser un champ électrique pour contrôler la forme et donc la conductivité d'un « canal » dans un matériau semi-conducteur. Il existe plusieurs types de transistors à effet de champ notamment : JFET, MOSFE, MESFET, MODFET, HEMT ou HFUT..... etc.

Dans notre travail, nous avons décidé de parler du transistor JFET car il n'a pas fait face à grand-chose dans le domaine pour occuper d'autres types sur la plupart des domaines comme

MOSFET et MESFET, En conséquence, nous avons traité toutes les caractéristiques du transistor JFET en termes de propriétés physiques, de conductivité, de mobilité électronique et de trou. En plus des dimensions du substrat inclus les dimensions du grille, draine et source. Pour cela, la simulation numérique bidimensionnelle ATLAS SILVACO, est utilisée pour définir les modèles qui décrivent les spécificités de ce composant. Ce mémoire se décompose en trois chapitres : Tout d'abord dans le premier chapitre nous avons présenté, en général, les transistors à effet champ, et en particulier le transistor JFET avec toutes ses propriétés physiques, types et domaines de travail, en plus de ses avantages et inconvénients. Dans le deuxième chapitre, nous avons présenté le logiciel Atlas TCAD-Silvaco avec chacun des différents panneaux de commande lui faisant face et le reste utilisé pour fabriquer la structure souhaitée.

Dans le dernier chapitre, nous avons présenté les résultats obtenus avec leur discussion et de déterminer les caractéristiques électriques, avec l'influence des différents paramètres physiques.



CHAPITRE I :  
ETAT DE L'ART DES  
TRANSISTORS A EFFET DE  
CHAMP.

# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

---

## CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP.

### I.1 : Introduction

Les transistors jouent sans aucun doute un rôle majeur dans le progrès technologique, Il représente l'essentiel des activités microélectroniques modernes. Le but dans ce chapitre est de montrer les différents transistors à effet de champ avec son caractéristique. Ces types des composants électroniques comprennent différentes formes de transistors à effet de champ, JFET (Junction Field Effect Transistor) , MOSFET(Metal Oxyde Semi-conductor Field Effect Transistor), MESFET(Metal Semi-conductor Field Effect Transistor), et leurs dérivés HEMT(High Electron Mobility Transistor), transistor à effet de champ utilise la tension sur l'entrée du transistor, appelée la base, afin de Contrôlez le courant qui le traverse. Cette dépendance est basée sur l'influence des champs électriques Produit par la base (d'où le nom transistor à effet de champ).

Par conséquent dans les transistors a l'effet de champ est un transistor commandé en tension.

### I .2 : Historique [1]

Le concept de semi-conductrice triode en tant que structure similaire à un transistor à effet de champ à jonction (JFET) a été proposé pour la première fois par Jules Lilienfeld dans trois publications de brevets vers 1925, suivi d'un brevet.

Oskar Heil a fait une proposition similaire en 1935. Cependant, un dispositif véritablement fonctionnel est encore insaisissable pendant encore 25 ans, principalement parce qu'il est difficile de développer une surface semi-conductrice propre. Après ces années, les efforts conjoints de nombreux chercheurs des Bell Labs, dont Atalla, Bardeen, Brattain, Brown, Derick, Frosch, Gibney, Hoerni, Kahng, Ligenza, Shockley, Spitzer et Warner, ont lentement contribué au développement de l'appareil. .réaliser.

### I.3 Evolution du transistor JFET

L'étude de l' effet d'un champ électrique sur la conductivité des semi-conducteurs constituait une part importante du travail menant à l' invention du transistor bipolaire par William Shockley en 1947. Shockley proposa le transistor à effet de champ à jonction ou JFET en 1951, mais les premiers essais de fabrication échouèrent parce qu'on ne pouvait obtenir une surface stable. Le procédé planar et la passivation au dioxyde de silicium ( $\text{SiO}_2$ )



# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

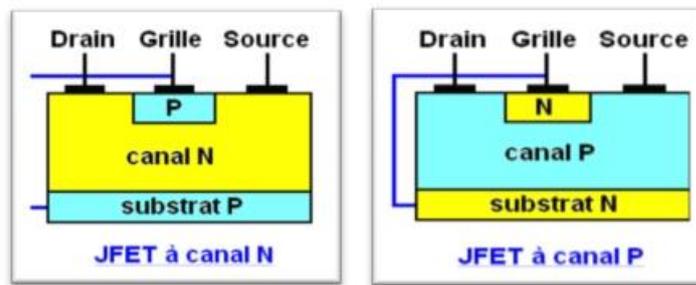


Figure I-2 Structure d'un transistor JFET à canal N et canal P

## I.5 Les familles du transistor JFET [5].

Historiquement, Le transistor à effet de champ (TEC) est un des composants majeurs utilisés dans les dispositifs électroniques. Le principe de fonctionnement a été décrit pour la première fois par W. Shockley en 1952. Il proposait un nouveau type de composant semi-conducteur ayant la particularité d'être unipolaire (un seul type de porteurs intervenant dans le fonctionnement).

Le principe de ce composant était basé sur l'existence d'un canal conducteur dont la conductance pouvait être modulée par application d'un champ électrique perpendiculaire à la direction du courant. Sur ce principe, il a été imaginé différentes structures de transistors à effet de champ correspondant à différents contacts de grille. Les principales sont :

### I.5.1 Transistor à Effet de Champ A Grille Isolée (MOSFET)

MOSFET est un composant de structure similaire à MESFET. La différence est que le MOSFET est caractérisé par le dépôt d'une couche d'oxyde isolante entre la grille et le substrat pour former un condensateur MOS (metal oxyde semi-conducteur). Le principe de fonctionnement des transistors MOSFET repose sur les effets de champ, notamment la modulation électrostatique de la densité de charges mobiles dans les semi-conducteurs. La modulation est provoquée par le champ électrique perpendiculaire à la direction de déplacement de ces charges. La structure est divisée en trois parties principales : l'électrode de grille (G) qui contrôle l'intensité du champ électrique vertical et la densité de charge mobile, et la source (S) et le drain (D) séparés par un canal de conduction conduisent le courant selon le niveau de la charge mobile qui en est remplie. , Les transistors suivants sont considérés comme de type n. [6]

# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

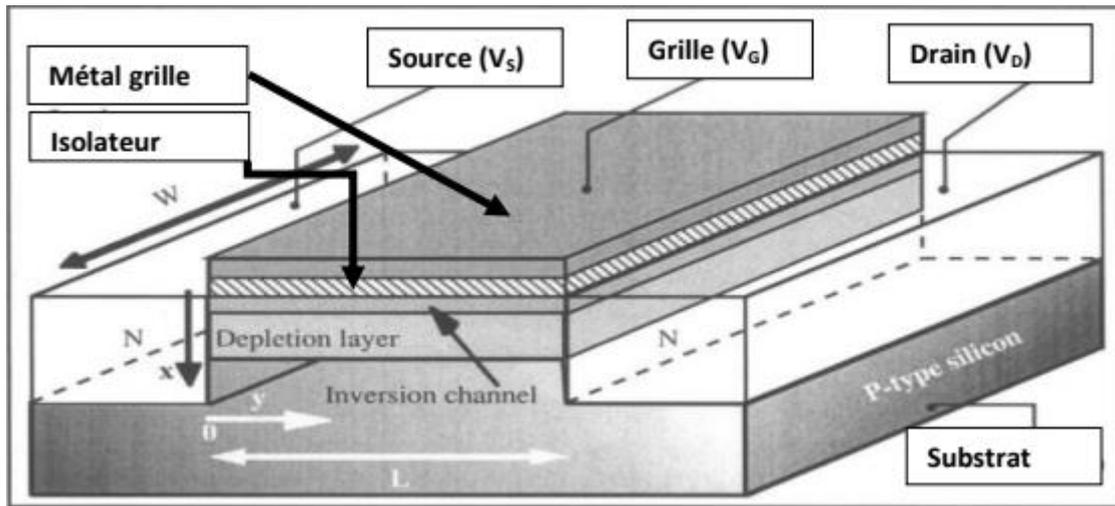


Figure I-3: Coupe schématique d'un transistor MOSFET à canal N. [6]

## I.5.2 Transistor à Effets de Champ à Contact Schottky (MESFET)

Afin d'éviter les traitements à haute température associés à la fabrication de jonctions P-N par diffusion, les grilles de diffusion dans les transistors (MOSFET) et (JFET) ont été remplacées par des grilles métalliques sur semi-conducteurs Schottky. Le principal avantage de la structure de contact métal-semi-conducteur est qu'il suffit de déposer du métal puis de délimiter la frontière par photolithographie, à partir de laquelle la taille du contact peut être contrôlée avec une précision submicronique, mais ce n'est pas le cas pour PN jonctions. La technologie résultante est appelée "MESFET", tirée du terme anglo-saxon : "Metal Semiconductor Field Effect Transistor". [7]

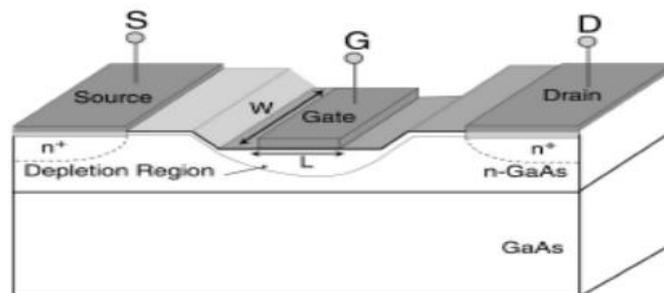


Figure I-4 Structure de base d'un TEC (MESFET).[7]

# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

---

## I.5.3 Le Transistor à Effet de Champ HEMT

HEMT (High Electron Mobility Transistor), également appelé TEGFET (Dual Electron Gas Field Effect Transistor) ou MODFET (Modulation Doped Field Effect Transistor), ou SDHT (Selectively Doped Hétérojonction Transistor) dans la littérature est conçu et produit en interne en même temps. Deux laboratoires créés par Thomson de France et Fujitsu du Japon en 1980.

En 1985, HEMT est sorti en tant que composant micro-ondes unique avec les caractéristiques de bruit les plus faibles au monde. Initialement, ce transistor a été utilisé dans un radiotélescope à Nobeyama, au Japon, d'un diamètre de 45 mètres.

En refroidissant les composants à la température de l'hélium liquide, des signaux peuvent être obtenus à partir de molécules interstellaires à mille années-lumière de la Terre. Plus tard, HEMT sera installé dans des récepteurs de télévision pour recevoir les signaux des satellites géostationnaires (36 000 kilomètres au-dessus du niveau de la mer). Puis petit à petit, ce volet aura une place dans notre quotidien.

HEMT est une évolution majeure du MESFET (Metal/Semiconductor Junction FET) et a été préféré à ce dernier depuis le début de l'année.[8]

HEMT (High Electron Mobility Transistor) est une hétéro structure à très haute vitesse des porteurs de charge. D'autres noms peuvent décrire la même hétéro structure, par exemple : HFET (transistor à effet de champ à hétérojonction) ou MODFET (transistor à effet de champ dopé à modulation). Il diffère des autres transistors en ce qu'il utilise des jonctions entre des matériaux avec des bandes d'énergie différentes. L'hétérojonction réduit le temps de transit des électrons constituant le courant drain-source dans le semi-conducteur non dopé et augmente la mobilité des électrons, permettant ainsi un bon fonctionnement à hautes fréquences. [9]

# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

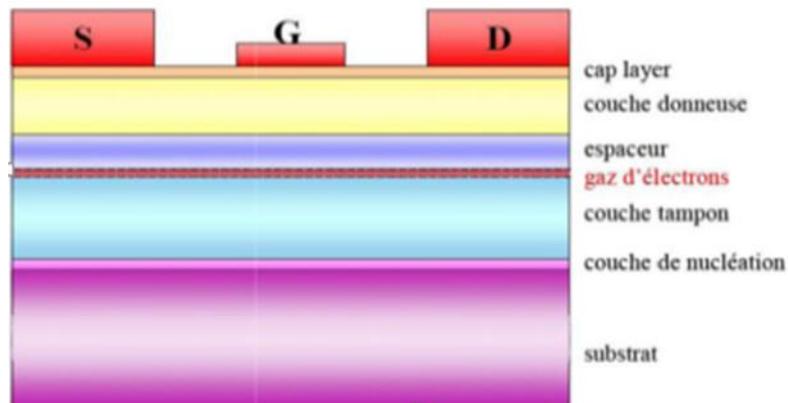


Figure I-5: Structure d'un transistor HEMT

## I.6 Principe de fonctionnement du JFET [10]

On appellera  $Z$ ,  $L$  et  $a$  respectivement ; la largeur, la longueur et l'épaisseur du canal. Le principe de fonctionnement est montré sur la figure ci-dessous, qui schématise la zone active du transistor sous différents régimes de polarisation. Dans le JFET, la modulation de la largeur de la zone de charge d'espace de la jonction latéral "P+N" est causée par la variation de la tension de polarisation. Autrement dit, la variation de la polarisation module la variation de la section conductrice du canal. Sans polarisation, il peut y avoir une zone de désertion sur une certaine profondeur dans le canal. La désertion est liée à différents paramètres tels que le matériau de la grille et les propriétés d'interface.

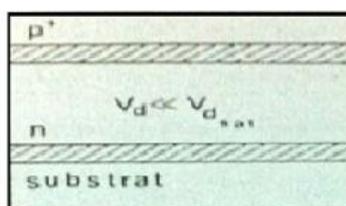


Figure I.6.1

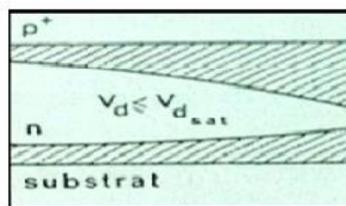


Figure I.6.2

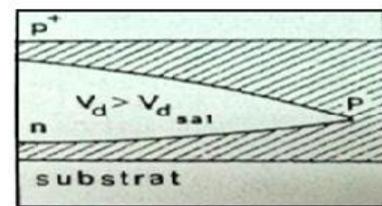


Figure I.6.3

Figure I-6: Principiel de fonctionnement du JFET

## CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

**$V_d \ll V_{dsat}$**  (figure I.6.1) : La tension drain-source est faible, un courant circule dans le canal entre la source et le drain. La variation relative de la section du canal  $\Delta (a-h)/a$  ( $a$  : demi-largeur du canal,  $h$  : la longueur du canal vertical) est négligeable, la conductance du canal reste sensiblement constante, le courant de drain varie proportionnellement à la tension drain source. C'est le régime linéaire.

**$V_d = V_{dsat}$**  (figure I.6.2) : Quand la tension drain source augmente la déformation du canal devient significative et la conductance du canal diminue.

Le canal présente alors une variation sous linéaire avec la tension  $V_d$  et amorce une saturation. Lorsque les zones de charge d'espace se recouvrent, la largeur conductrice du canal devient nulle côté drain. C'est le régime de pincement, la tension drain source correspondante est appelée tension de saturation  $V_{dsat}$ , le courant correspondant est appelé courant de saturation  $I_{dsat}$ . Latérale "P+N" est causée par la variation de la tension de polarisation. Autrement dit, la cette dernière une zone de déplétion de largeur  $h$  ( $V_{di}$  est la tension de diffusion de la jonction). Le pincement du canal se produit au point P où le potentiel local du canal  $V_{loc}$  prend la valeur critique  $V_0$  qui entraîne  $h=a$ . En d'autres termes, au point de pincement quel que soit sa position, le potentiel du canal est toujours égal à  $V_0$ . Lorsque  $V_d = V_{dsat}$  le pincement se produit au drain. Lorsque  $V_d$  augmente au-delà de  $V_{dsat}$  la distribution du potentiel le long du canal évolue et le point du canal où  $V_{loc} = V_{dsat}$  se déplace vers la source.

Le point de pincement P qui suit ce dernier, se déplace donc vers la source le canal conducteur est ainsi raccourci, mais si sa variation relative de longueur reste faible sa conductance reste constante. D'autre part la tension à ses bornes reste constante, égal à  $V_{dsat}$ . Il en résulte donc que le courant de drain reste lui aussi constant,  $I_d = I_{dsat}$ , c'est le régime de saturation.

Le courant est transporté par les porteurs majoritaires qui circulent dans le canal entre la source et le point de pincement. Ces porteurs sont ensuite injectés dans la

# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

zone de charge d'espace où ils sont soumis à un champ favorable qui les propulse vers l'électrode de drain. Lorsque la tension de polarisation augmente, la largeur conductrice du canal à  $V_d=0$  diminue. A partir d'une certaine valeur de  $V_g$ , le canal est obturé quel que soit la valeur de  $V_d$ . Le transistor est bloqué, la tension grille correspondante est appelée tension de seuil.

$V_d > V_{dsat}$  (figure I.6.3) : la tension drain source entraine une distribution de potentiel sur toute la longueur du canal, avec une valeur locale qui varie de  $V_{loc} = V_s = 0$  coté source à  $V_{loc} = V_d$  coté drain.

En un point donné du canal ce potentiel local entraine polarisation local de la jonction grille canal  $V(h) = (V_n - V_p)_{loc} = V_{di} + V_{loc} - V_g$  qui crée dans le JFET, la modulation de la largeur de la zone de charge d'espace de la jonction.

## I.7 Régime de fonctionnement du transistor JFET [11]

On peut observer que le fonctionnement du JFET en statique direct peut être divisé en trois régimes :

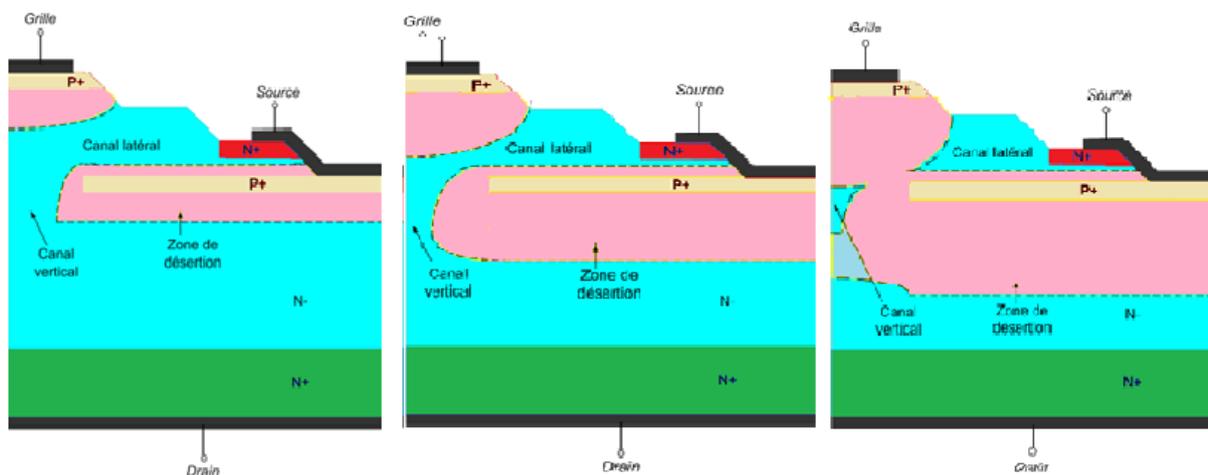


Figure I.7.1

Figure I.7.2

Figure I.7.3

Figure I-7: Régime de fonctionnement du transistor JFET. [11]

# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

## Le régime linéaire (régime ohmique) (figure I.7.1)

évolution quasi linéaire du courant de sortie  $I_{DS}$  pour de faibles valeurs de la tension de drain  $V_{DS}$  (pour un  $V_{GS}$  donné). En effet la section du canal conducteur est presque uniforme puisqu'elle dépend principalement de la commande  $V_{GS}$ . Dans cette zone, le JFET se comporte comme une résistance contrôlée par la tension de grille  $V_{GS}$ . Dans la région ohmique des caractéristiques  $I_{DS}$ - $V_{DS}$  du JFET, la résistance à l'état passant représente l'inverse de la pente du courant de drain à faible  $V_{DS}$ . Par définition cette résistance est appelée la résistance à l'état passant et peut être calculée à partir de la relation suivante :

$$R_{on} = \left( \frac{\Delta V_{DS}}{\Delta I_{DS}} \right)_{V_{GS}=0, V_{DS} \rightarrow 0} \dots\dots\dots (I.1)$$

DONC :

$I_D = V_{DS}/R_{DS}$ ou $R_{DS} = V_P / [2 * I_{DS} (1 + (V_{GS}/V_P))]$ ..... (I.2)
---

## Le régime sous linéaire (figure I.7.2)

Pour  $V_{DS} \leq V_{DSSat}$  En augmentant la tension de polarisation  $V_{DS}$ , l'extension de la zone de charge d'espace devient de plus en plus large dans le canal. La déformation du canal devient donc significative et la conductance diminue. Le courant présente alors une variation sous linéaire avec la tension  $V_{DS}$  et amorce une saturation.

## Le régime de saturation (régime de pincement) (figure I.7.3)

Pour  $V_{DS} \geq V_{DSSat}$   $V_{DSSat} = V_P - |V_{GS}|$  le canal conducteur est pincé, les zones de charge d'espace se rejoignent, le courant  $I_{DS}$  est égal au courant de saturation  $I_{DSSat}$ . La Figure I-12 montre un schéma de caractéristique statique avec

# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

les trois régimes de fonctionnement, et les figures (I-9, I-10, I-11) montrent l'évolution de la section conductrice des deux canaux du JFET pour ces régimes. Et cette région est dite zone de saturation et son équation de fonctionnement c'est écrire sous forme suivant :

Équation de Shockley :  $I_D = I_{DSS} (1 - (V_{GS} / V_{GSOFF}))^2$  avec  $V_{GSOFF} = -V_P$ ..... (I.3)

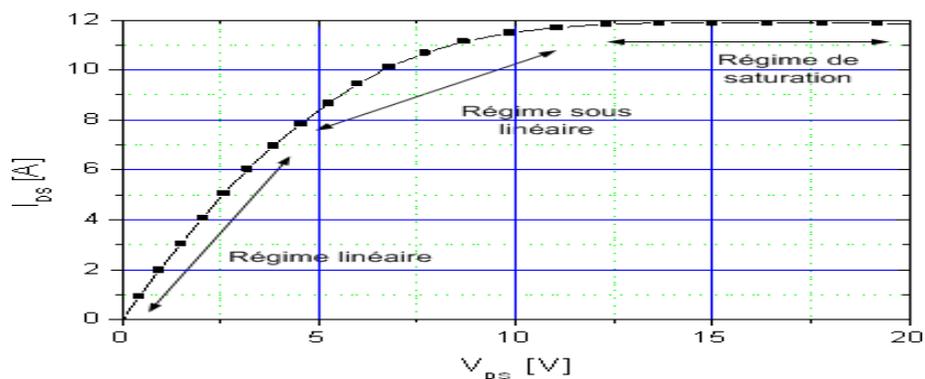


Figure I-8 schéma de caractéristique statique montrant les trois régimes de fonctionnement en statique direct. [11]

## I.8 Les caractéristiques du transistor JFET

### I.8.1 Les caractéristiques type N

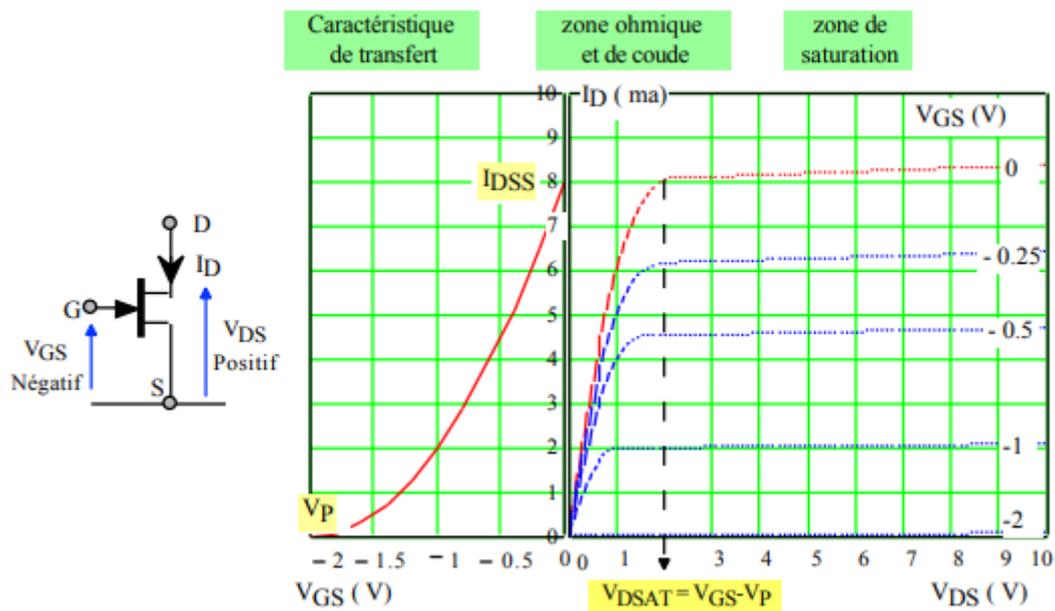


Figure I-9 : Caractéristiques du JFET canal N [12]

# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

## ❖ Contrôle de $I_D$ par $V_{GS}$

- Appliqué une tension  $V_{GG}$  entre la grille et la source.
- À mesure que la valeur de  $V_{GS}$  devient de plus en plus négative par l'ajustement de  $V_{GG}$ .
- $I_D$  diminue pendant que la valeur de  $V_{GS}$  devient de plus en plus négative, du au rétrécissement du canal.
- pour chaque augmentation de  $V_{GS}$  le JFET atteint le pincement pour des valeurs de  $V_{DS}$  plus petites que  $V_P$ . Donc, la quantité de courant est contrôlée par  $V_{GS}$

## ❖ courbe caractéristique du JFET

- Nous savons que des valeurs de  $V_{GS}$  comprise entre Zéro et  $V_{GS(off)}$  contrôlent la quantité de courant de drain
- pour un JFET à canal N,  $V_{GS(off)}$  est de valeur négative alors qu'elle est positive pour un JFET à canal P
- puisque  $V_{GS}$  contrôle  $I_D$ , la relation entre ces deux quantités est très importante
- les limites de fonctionnement d'un JFET sont

$I_D = 0$  lorsque  $V_{GS} = V_{GS(off)}$

$I_D = I_{DSS}$  lorsque  $V_{GS} = 0$

### I.8.2 Les caractéristiques type P

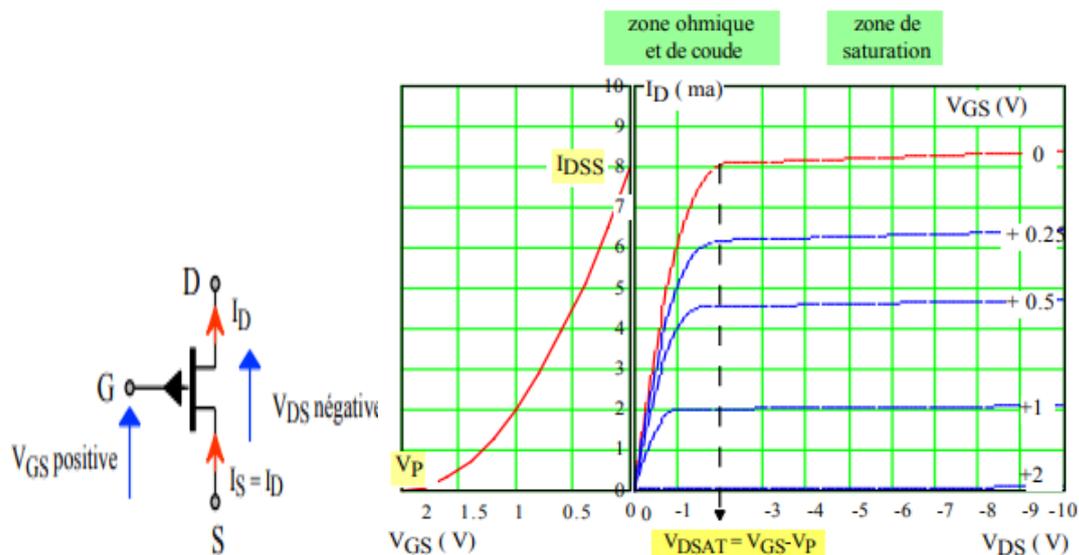


Figure I-10 : JFET canal P structure et caractéristiques [12]

## CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

---

Mêmes caractéristiques de ( Figure I-13 ) mais avec la tension  $V_{GS}$  du JFET canal P doit être comprise entre 0 et  $V_P$  qui est positive. Sa tension  $V_{DS}$  est négative.

### I.9 Domaines D'utilisation [13]

La haute impédance d'entrée du JFET (des dizaines voire des centaines de mégohms). Associé à un faible bruit propre, rendant ces transistors spéciaux Très approprié pour amplifier des signaux faibles à haute impédance.

Lors de la commutation, ils ont quelques. Avantages tels qu'un gain de puissance et une impédance d'entrée plus élevés. Les basses fréquences sont plus fortes et de grandes constantes peuvent être obtenues. Moment où la capacité est relativement faible (atteindre un état monostable ou non stationnaire).

#### I.9.1 Les avantages de transistor JFET [14]

- ✚ une grande résistance d'entrée
- ✚ le faible niveau de bruit lié au fait qu'il n'y a qu'un seul type de porteurs et donc pas de recombinaisons.
- ✚ L'impédance d'entrée élevée et un claquage robuste

#### I.9.2 Les inconvénients de transistor JFET [14]

- ✚ une faible pente
- ✚ le manque de linéarité
- ✚ la grande dispersion des caractéristiques
- ✚ la polarité opposée des tensions  $V_{DS}$  et  $V_{GS}$  qui interdit les liaisons directes entre étages.

# CHAPITRE I : ETAT DE L'ART DES TRANSISTORS A EFFET DE CHAMP

---

## I.10 Conclusion :

Dans ce chapitre, nous avons rappelé ETAT DE L'ART DES TRANSISTORS A EFFET DE champ et les caractéristiques physiques des différents transistors MOSFET, JFET, MESFET ET HEMT. On a cité Les propriétés importantes dans le transistor JFET ; les caractéristique d'entrée et de sortie , leur principal de fonctionnement et leur régime de fonctionnement. Nous sommes particulièrement intéressés au JFET car il est important pour plusieurs utilisations dans un différent domaine par rapport les autres familles. Le JFET présentent un faible bruit, une impédance d'entrée élevée et un claquage robuste, ce qui en fait un choix privilégié dans une large gamme d'applications de détection, telles que les détecteurs de particules, la bioélectronique, les microphones, les circuits RF, etc.

**CHAPITRE II :  
LE LOGICIEL  
ATLAS TCAD  
SILVACO.**

## CHAPITRE II : LE LOGICIEL ATLAS TCAD SILVACO.

---

### CHAPITRE II : LE LOGICIEL ATLAS TCAD SILVACO.

#### II.1 Introduction

ATLAS-SILVACO est un logiciel de simulation par éléments finis et de conception assistée par ordinateur pour les technologies de l'électronique TCAD (Technology Computer Aided Design). Cet outil est employé dans le domaine de la recherche, du développement et de la conception de dispositifs électroniques. Dans ce travail, nous avons utilisé le simulateur TCAD-SILVACO (ATLAS) pour étudier les performances des transistors JEFT. Dans ce chapitre, nous présenterons le logiciel de simulation TCAD-SILVACO (ATLAS), son principe de fonctionnement et son module de simulation.

#### II.2 Présentation de TCAD-SILVACO

##### II.2.1 Présentation du logiciel ATLAS-SILVACO

ATLAS SILVACO (Atlas SiliconValley Corporation) est un environnement qui permet de concevoir et prévoir les performances des dispositifs à semi-conducteur. Cet outil sert à la modélisation des dispositifs à semi-conducteurs avant leur fabrication, beaucoup de projets de recherches ont été développés grâce à ATLAS SILVACO. L'ATLAS-SILVACO inclut de nouveaux modèles physiques qui emploient des méthodes et des algorithmes numériques efficaces, de nouvelles techniques de maillage, l'optimisation des solutions linéaires, etc.

Tout en permettant d'obtenir des résultats de simulation très proches de ceux de la pratique. L'avantage majeur de ce type de simulateurs est qu'il donne la possibilité de visualiser des phénomènes physiques difficilement accessibles et donc observables. Les modules de ATLAS-SILVACO peuvent être utilisés pour la simulation électrique des dispositifs tels que, les Diodes, les MOSFET, MESFET, JEFT, les transistors

## CHAPITRE II : LE LOGICIEL ATLAS TCAD SILVACO.

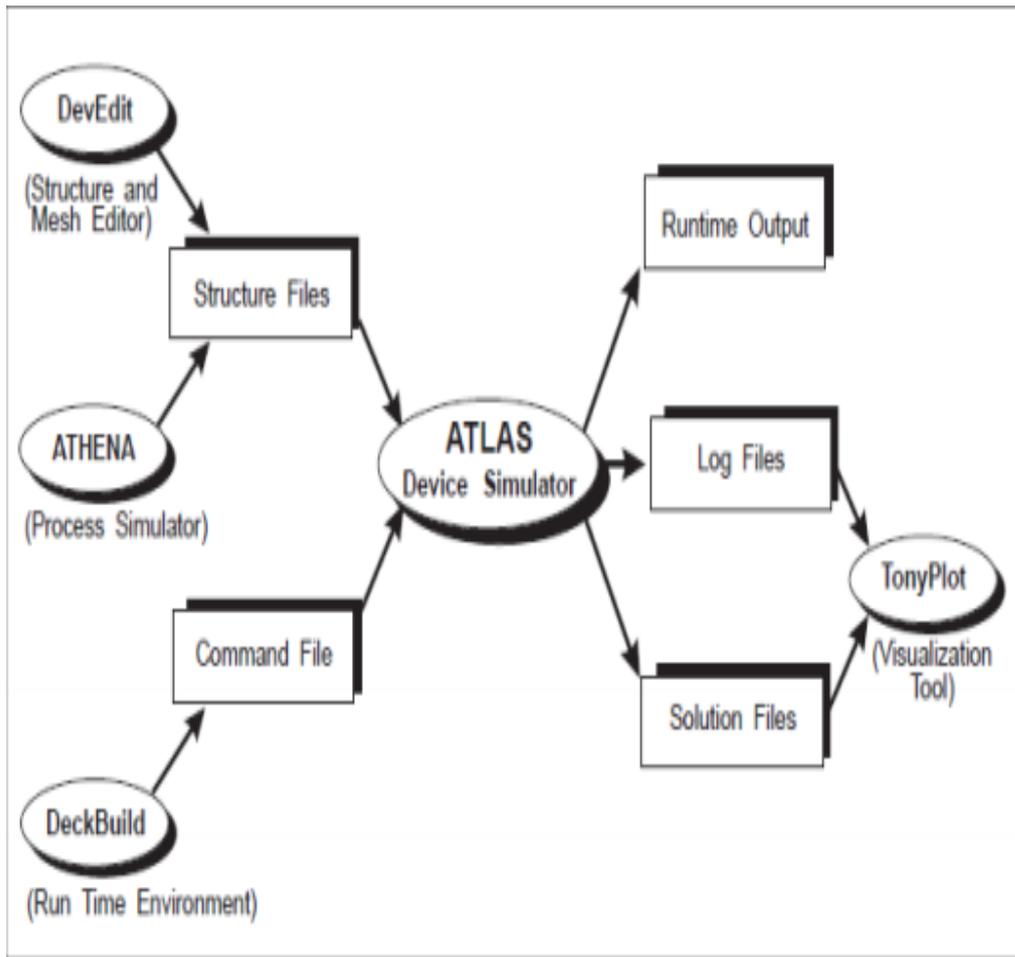
---

bipolaires...etc. [15].

Dans le schéma de la figure (III.1) nous voyons les types d'informations qui circulent en entrée et en sortie d'Atlas. La plupart des simulations réalisées par Atlas utilisent deux fichiers d'entrée. Le premier fichier est un fichier script contenant les commandes pour qu'ATLAS s'exécute (représenté par Fichier de commande). Le second fichier est un Fichier de structure qui définit la structure qui va être simulée.

A la sortie d'Atlas, nous avons trois types de fichiers :

1. la sortie «Runtime » c'est le premier fichier qui donne la progression, les erreurs et Les messages d'avertissements pendant la simulation.
2. Le deuxième type de fichier est le fichier log et appelé aussi le fichier du comportement électrique qui stocke toutes les valeurs de tensions et de courants provenant de l'analyse du dispositif simulé. [16]
3. Le troisième fichier de sortie est le fichier physique, ce fichier stocke les données 2D ou 3D concernant les valeurs des variables solutions dans le dispositif en un point donné. Les deux derniers fichiers sont traités par l'outil de visualisation TonyPlot.



**Figure II.1: Entrées et sorties d'Atlas [15].**

### II.2.2 Deckbuild

Deckbuild est un puissant outil d'environnement d'exécution qui permet Fournir aux utilisateurs le processus de la simulation de processus à la simulation de manière transparente Extraction de l'appareil vers le modèle SPICE. Environnement facile à utiliser Exécutez pour exécuter un simulateur de base, tel qu'Atlas. Deckbuild a aidé à créer Importez le fichier dans Atlas. Plusieurs fenêtres fournies par Menu ou informations basées sur la saisie de texte. Il comprend également un grand Le nombre d'exemples pour tous les types de technologies. D'autres outils de simulation, tels que Tonyplot, Devedit et Maskview peuvent également être invoqués depuis Deckbuild. Cette L'optimiseur Deckbuild aide à optimiser des objectifs tels que la taille Paramètres de structure et d'appareil après des tests électriques complexes Sortie intermédiaire Un exemple est montré dans (la figure II.2)

## CHAPITRE II : LE LOGICIEL ATLAS TCAD SILVACO.

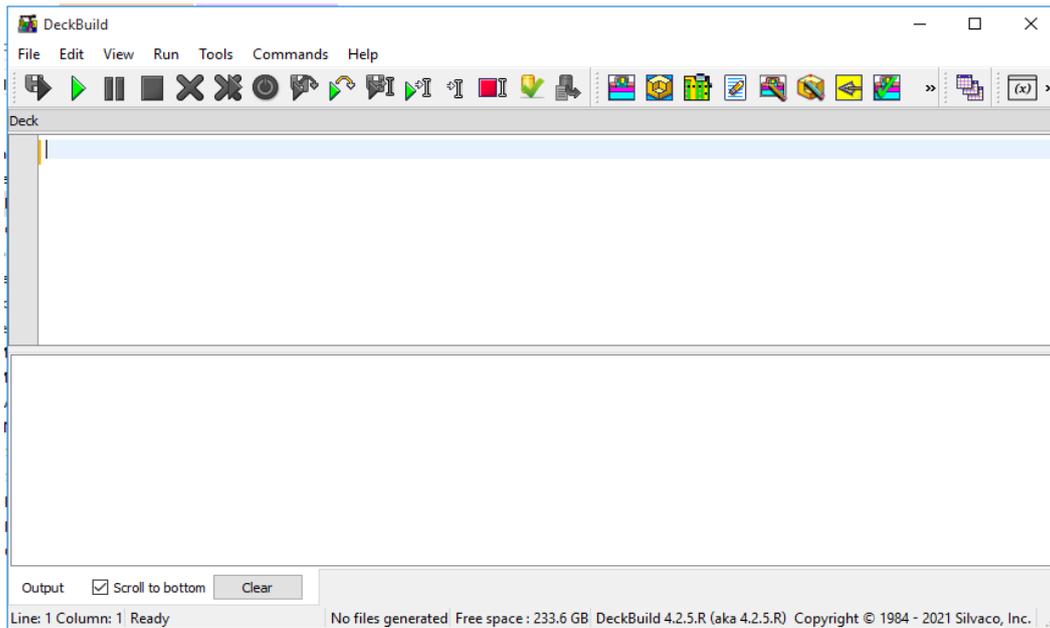


Figure II.2 : la command Deckbuild

### II.3 Ordres de commandes d'Atlas

Il existe cinq groupes de commandes, et ces groupes doivent être organisés correctement (Figure III.2). Si cet ordre n'est pas respecté, un message d'erreur apparaîtra et le programme ne fonctionnera pas correctement. Par exemple, si les paramètres ou les modèles de matériaux ne sont pas placés dans le bon ordre, le simulateur ne les considérera pas

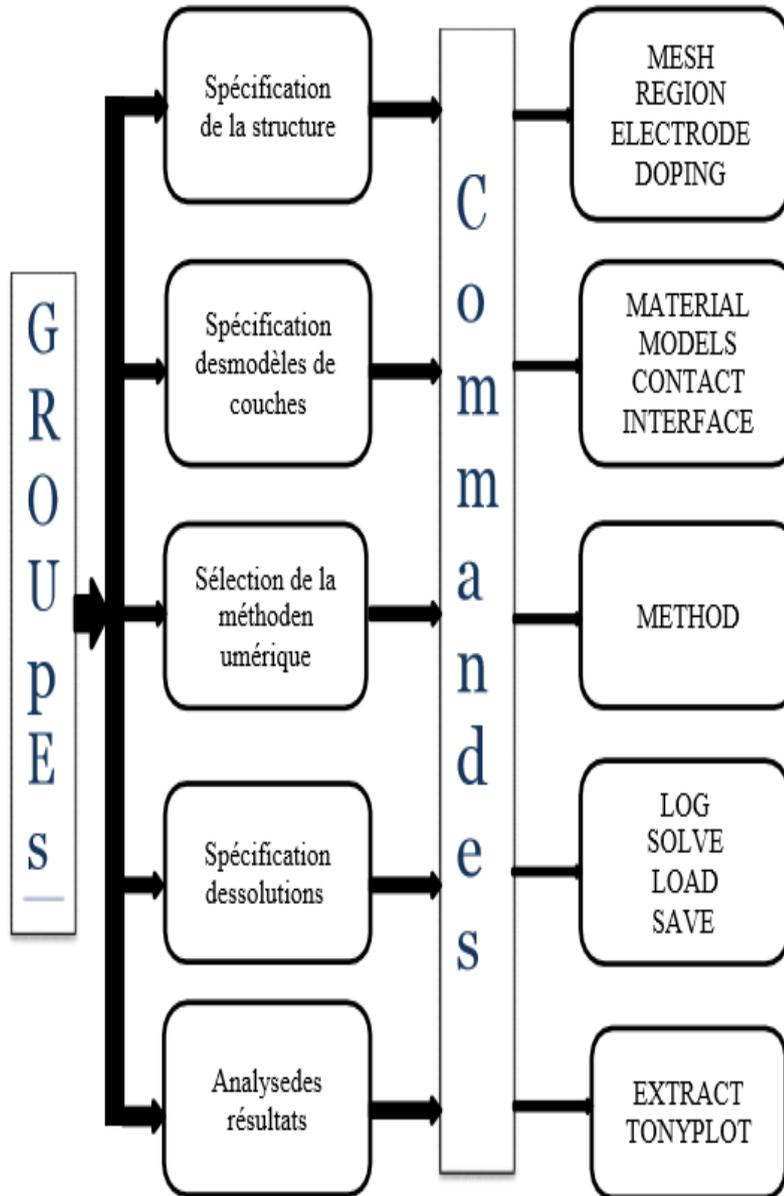


Figure II.3 : Ordre des groupes des commandes d'Atlas (Les commandes fondamentales afférentes). [17].

### II.4 Spécification de la structure

#### II.4.1 Mesh :

Cette commande génère un maillage ou lit un maillage défini L'élément de maillage utilisé auparavant était des triangles par exemple (la figure II 2.4.1)

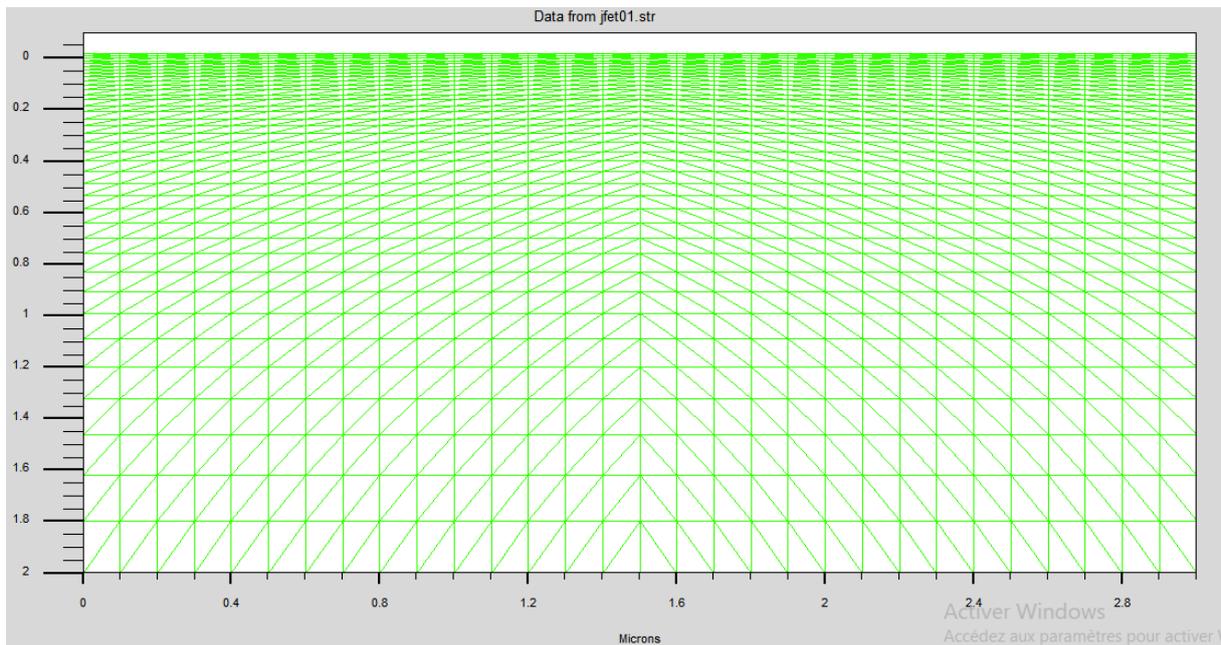


Figure II.4.1 : un maillage

#### II.4.2 Région :

c'est une instruction qui définit une région dans une structure par exemple (la figure II.4.2)

## CHAPITRE II : LE LOGICIEL ATLAS TCAD SILVACO.

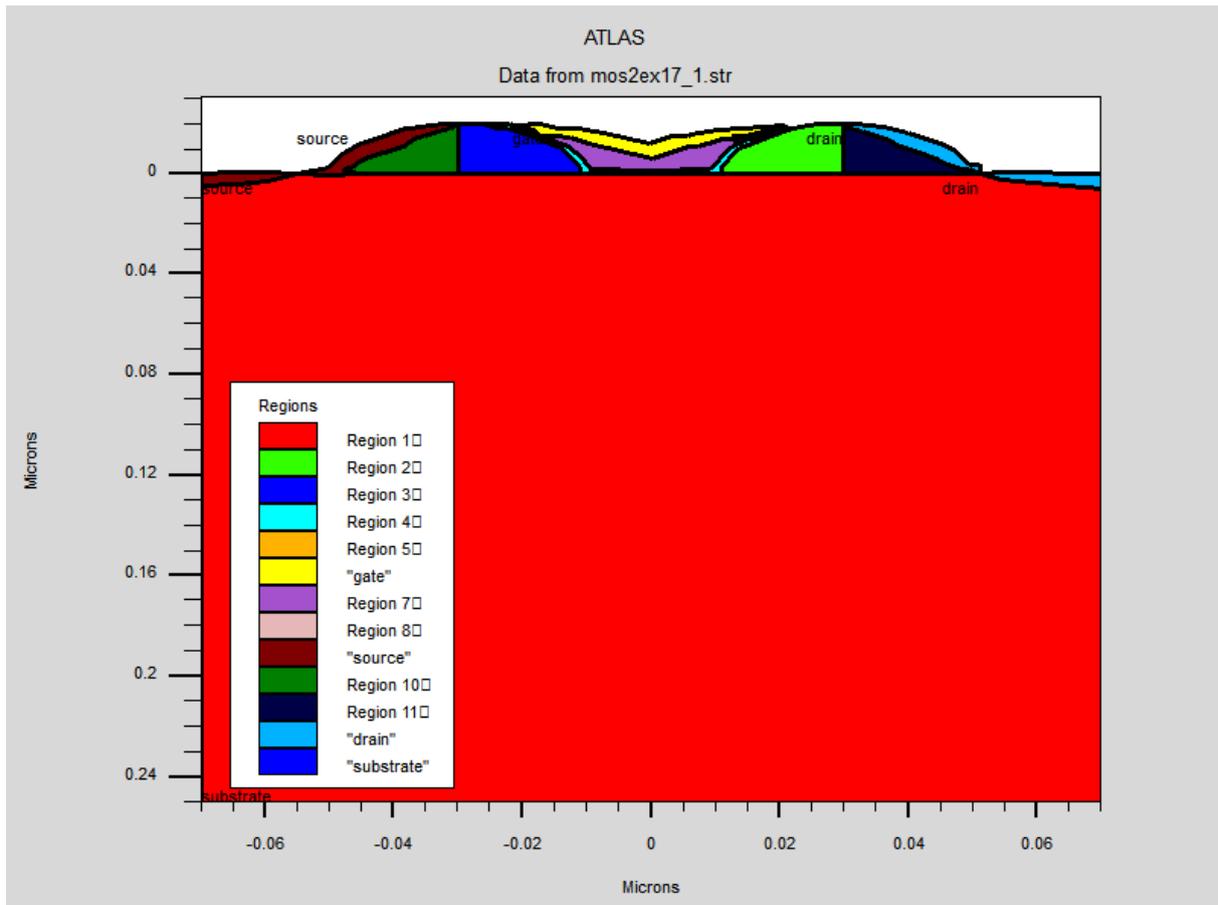


Figure II.4.2 : les différentes régions

### II.4.3 Electrodes :

indique l'endroit et les noms des électrodes dans une structure DOPING :

indique le type et le profil de dopage. Par exemple (la figure II.4.3)

## CHAPITRE II : LE LOGICIEL ATLAS TCAD SILVACO.

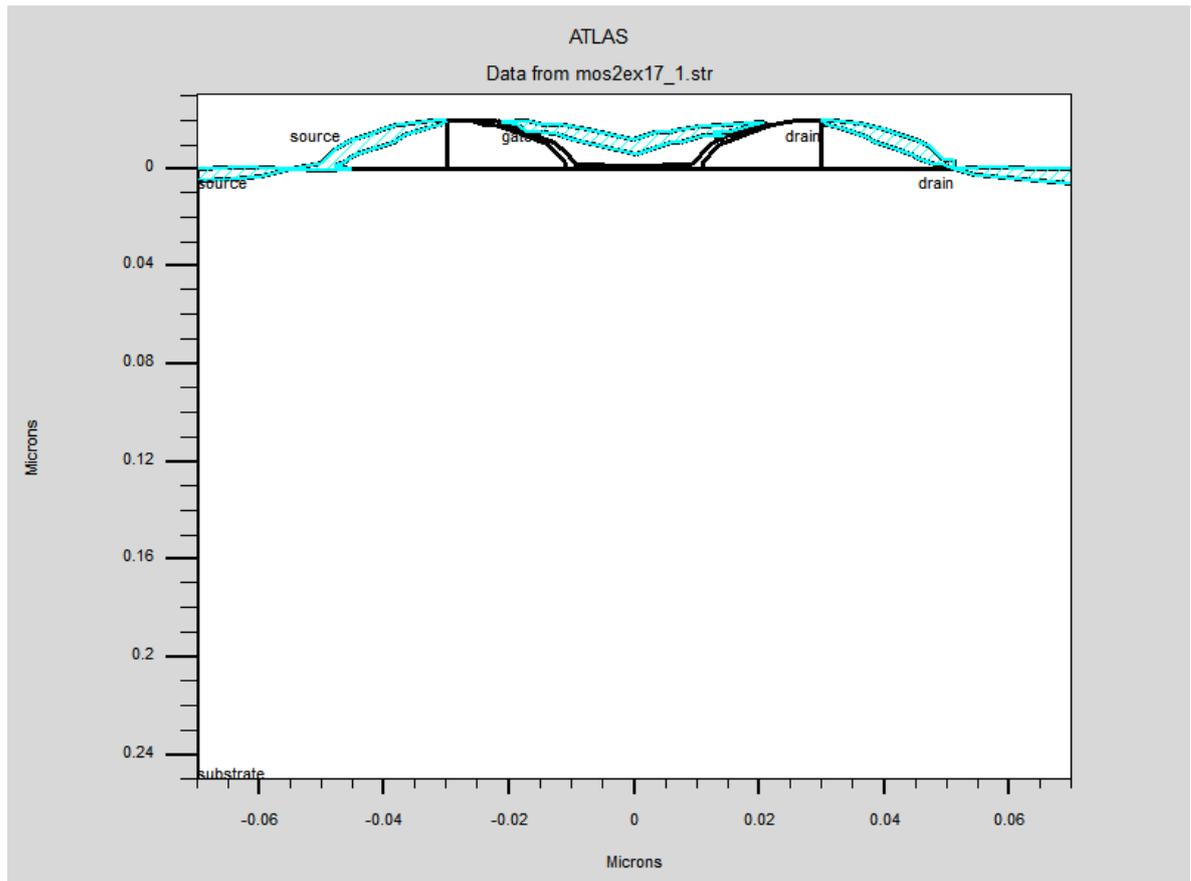


Figure II.4.3 : les électrodes

### II.4.4 DOPING :

Indiquer le profil de dopage de manière analytique ou adopter un tel profil qui a été prédéfini dans un dossier dédié. Comme exemple (la figure II.4.4 )

## CHAPITRE II : LE LOGICIEL ATLAS TCAD SILVACO.

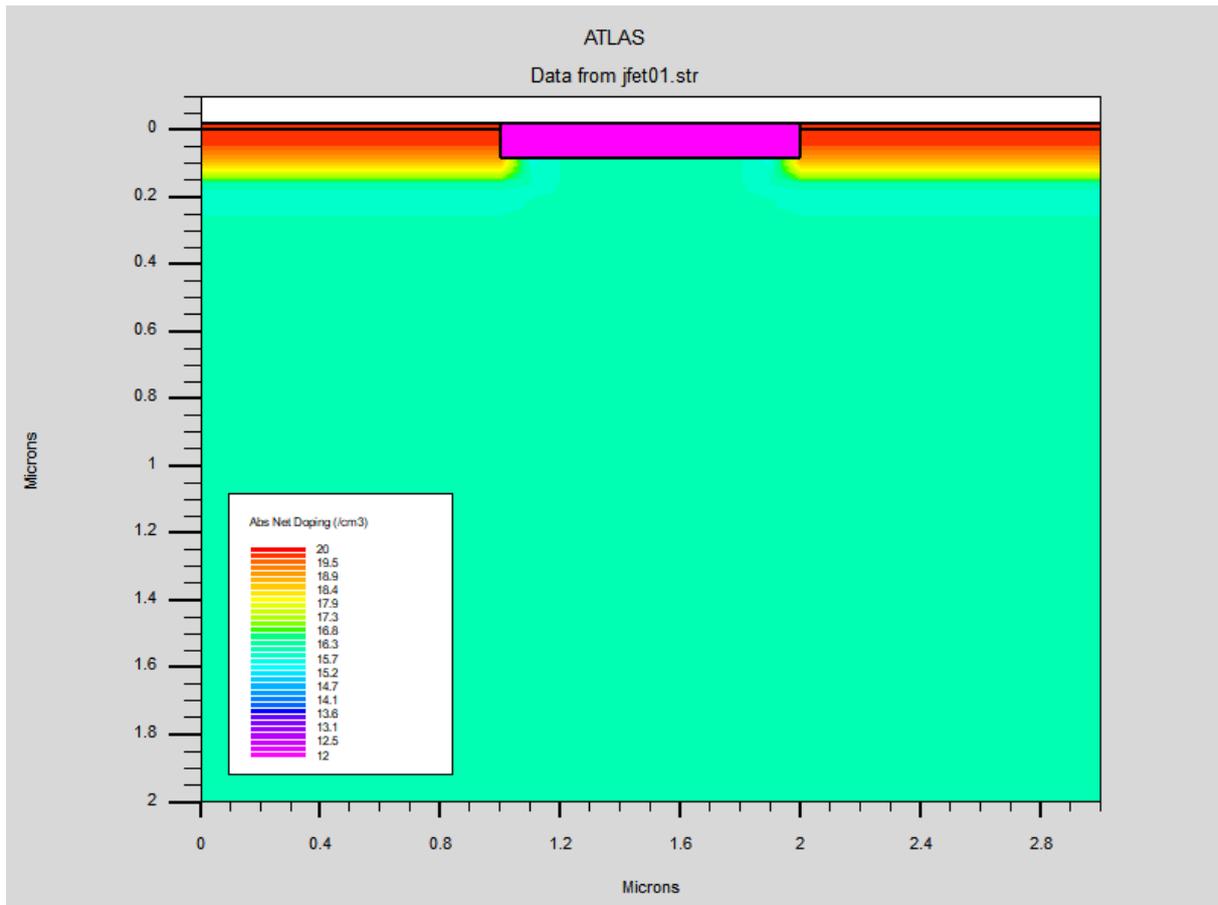


Figure II.4.4 : dopage de la structure

### II.5 Spécification des modèles de couches

#### II.5.1 Matrial :

associe des paramètres physiques aux matériaux utilisés dans la simulation par exemple : affinité électronique, énergie de gap, la fonction de la densité des états, les vitesses de saturation, les durées de vie des porteurs minoritaires, etc.... (Il faut faire attention parce que le logiciel a des paramètres de matériau définis par défaut pour les semi-conducteurs standards)

## CHAPITRE II : LE LOGICIEL ATLAS TCAD SILVACO.

---

### **II.5.2 Models :**

Cette instruction permet de faire appel aux modèles physiques existants dans le logiciel, nous pouvons citer comme exemples les modèles de recombinaison Shockley Read Hall (SRH), Auger et les modèles concernant les statistiques des porteurs de Boltzmann, Fermi, etc. ...

### **II.5.3 Contact :**

indique les attributs physiques d'une électrode : anode, cathode, drain, etc. ...

### **II.5.4 Interface :**

indique les paramètres d'interface aux frontières de semi-conducteur/isolant, comme exemple, la vitesse de recombinaison en surface et la densité de charge à l'interface.

## **II.6 Spécification des solutions**

### **II.6.1 Method :**

place les méthodes numériques à employer pour résoudre les équations et les paramètres liés à ces algorithmes. Les méthodes numériques qui peuvent être spécifiées par cette instruction incluent des méthodes telles que celles de Gummel et de Newton.

### **II.6.2 LOG :**

permet à toutes les caractéristiques finales de simulation d'être sauvées dans un fichier (ouvre un fichier de type log (log en minuscule veut dire le type de fichier, LOG en majuscule veut dire la commande dans le programme)). N'importe quel type de donnée, qu'elle soit C.C., transitoire ou C.A., générée par la commande solve est sauvée après la commande LOG (donc les informations sauvées sont de type électrique et elles sont, par exemple, en fonction de la tension de polarisation ou de la source de lumière). Si dans le programme il y a plusieurs commandes LOG, chaque fois le fichier log qui a été ouvert avant est fermé et un nouveau fichier log est ouvert.

## CHAPITRE II : LE LOGICIEL ATLAS TCAD SILVACO.

---

### **II.6.3 SOLVE :**

ordonne à Atlas d'exécuter une solution pour un ou plusieurs points de polarisation.

### **II.6.4 LOAD :**

charge des solutions précédentes à partir de fichiers en tant que conditions initiales à d'autres points de polarisation.

### **II.6.5 SAVE :**

sauve toutes les informations d'un point nœud du maillage dans un fichier de sortie (les fichiers de sortie sont de type structure). Les informations sauvées correspondent à un état électrique bien précis.

## **II.7 Analyse des résultats**

### **II.7.1 EXTRACT :**

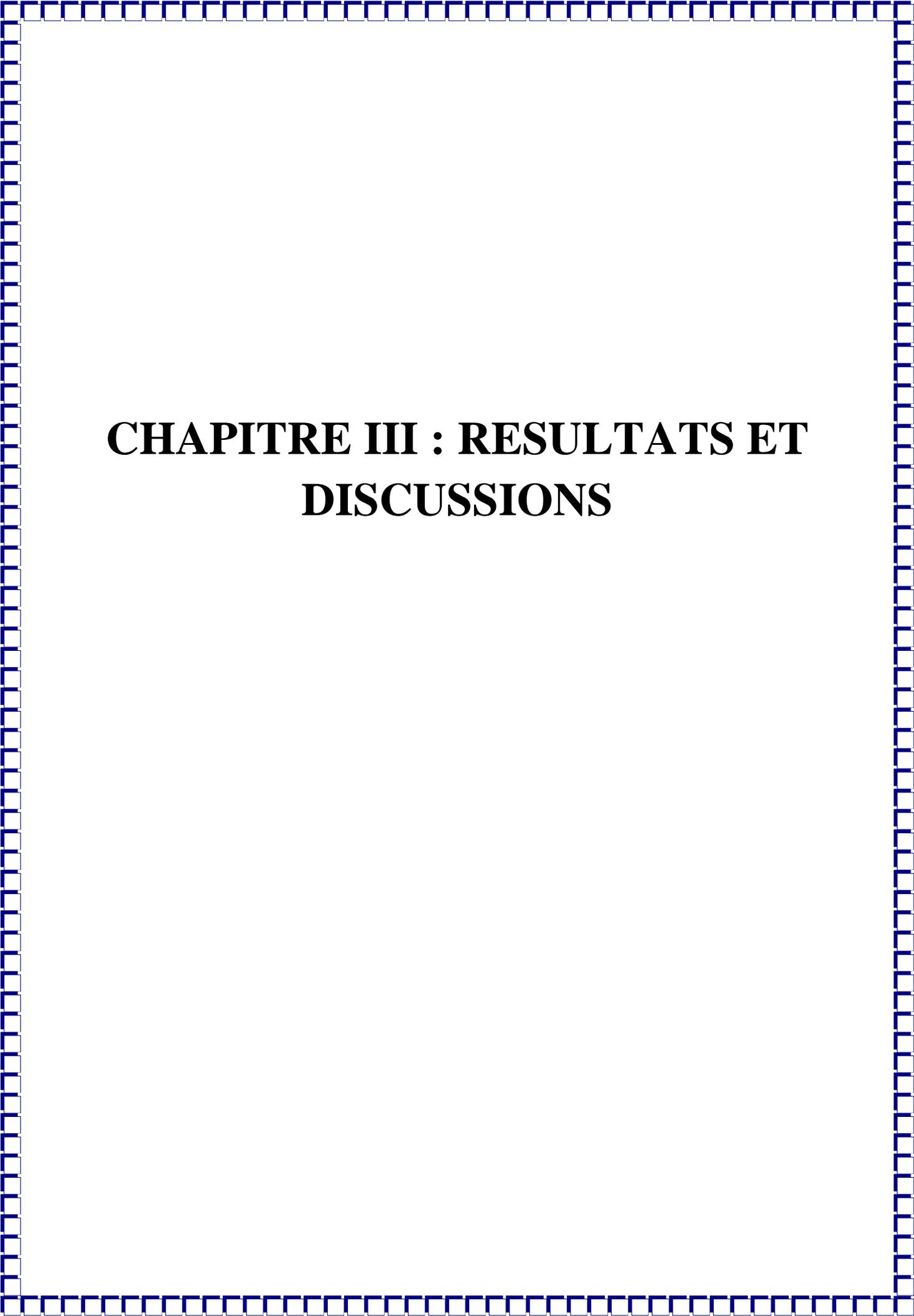
les commandes de ce type sont utilisées pour extraire les valeurs bien précises des paramètres des deux types des fichiers log ou solution.

### **II.7.2 tonyplot :**

démarre le programme « TonyPlot » de post processus graphique des donnés. Elle permet de présenter les solutions trouvées pendant la simulation sous forme de graphe. Une autre commande importante est BEAM, sa position est au niveau 4 des groupes de commande. BEAM indique un signal d'entrée optique sous forme d'un faisceau de lumière (mono ou multi-spectrale) collimaté. Le faisceau ainsi déclaré est allumé et utilisé par la commande SOLVE, dans ce cas le module Luminous est activé. Donc BEAM est utilisé pour simuler des courants sous lumière ou des réponses spectrales.

### **II.8 Conclusion**

Dans ce chapitre, nous avons jeté un œil au contenu du logiciel de simulation des caractéristiques électriques «Atlas» de la société SILVACO, que nous allons utiliser principalement pour remarquer les différents paramètres physiques et électriques du transistor JFET.



# **CHAPITRE III : RESULTATS ET DISCUSSIONS**

### CHAPITRE III : RESULTATS ET DISCUSSIONS

#### III .1 Introduction :

Dans ce chapitre, nous simulons un transistor JFET canal N par logiciel de simulation TCAD-SILVACO avec module ATLAS, qui utilisé pour la simulation des processus technologiques différentes le maillage, les région, les électrodes, les contacts et dopages ; ensuit la présentation des résultats.

#### III.2 Présentation du dispositif simulé :

Avant de présenter notre dispositif on rappelle que les transistors JFET canal N ont été longtemps considérés comme une bonne alternative permettant de concevoir des transistors à canaux courts. Dans ce type de dispositif, le canal est perpendiculaire à la surface du wafer contrairement à une structure planaire ou le canal lui est parallèle. Il existe plusieurs configurations possibles pour les transistors JFET à conduction verticale. En ce qui nous concerne, nous avons élaboré la structure JFET que nous présentons dans ce qui suit :

Lors de l'élaboration de notre programme atlas, nous avons précisé les différentes régions constituant notre structure. Tel que la source, le drain, la grille.

## CHAPITRE III : RESULTATS ET DISCUSSIONS

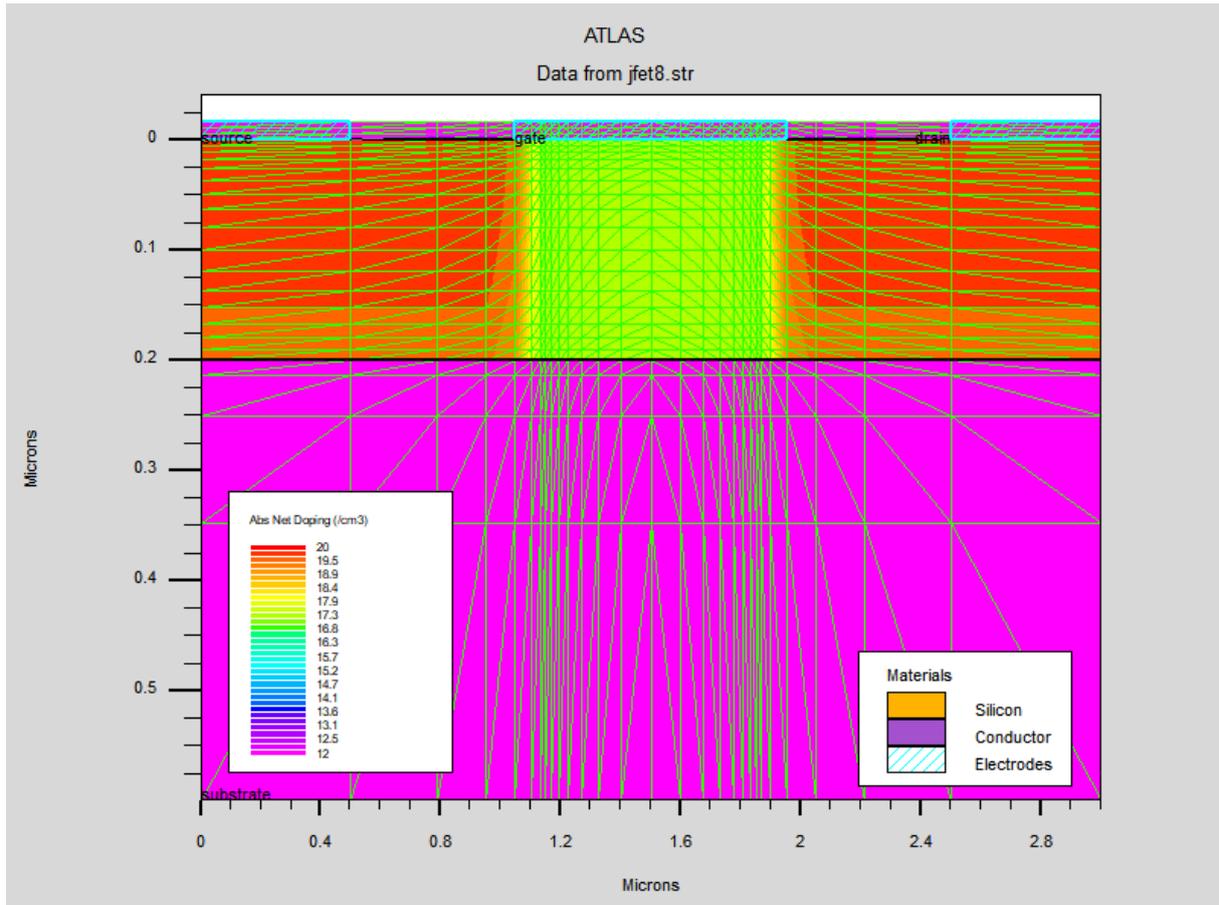


Figure III.1 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D)  
représentera l'état final de maillage

### III.3 Les paramètres géométriques :

Les Paramètre géométrique	<i>Notations</i>	<i>Valeurs simulées</i>
La longueur de grille	$L_g$	$1\mu\text{m}$
La longueur de canal	$L$	$1\mu\text{m}$
L'épaisseur de canal	$W$	$0.17\text{nm}$

Table III.1: les Paramètres géométriques du transistor JFET définis lors des simulations

### III .4 Les étapes de programmations

Après la présentation des internes du logiciel SILVACO, nous allons maintenant

## CHAPITRE III : RESULTATS ET DISCUSSIONS

---

montrer l'ordre des instructions pour la logique de programmation Atlas. Ainsi, il y a cinq groupes de commandes, le groupe doit avoir exactement.

Si l'ordre n'est pas respecté, une erreur apparaîtra et le programme ne s'exécutera pas d'une manière ou d'une autre.

### 1- Construction de la structure :

- Mesh
- Région
- Electrodes
- DOPING

### 2-Spécification des matériaux et des modèles :

- Material
- Modèles
- Contact
- Interface

### 3-Sélection des méthodes numériques :

### 4-sélection des paramètres à extraire :

- Méthode
- SOLVE
- LOAD
- SAVE

### 5-Analyse des résultats :

- EXTRACT
- tonypplot

### III .4.1- Construction de la structure :

Pour déterminer la structure dans l'interface ATLAS à réaliser, il faut construction la structure est constituée en quatre (4) phases : le maillage, les régions, les électrodes et les dopages.

## CHAPITRE III : RESULTATS ET DISCUSSIONS

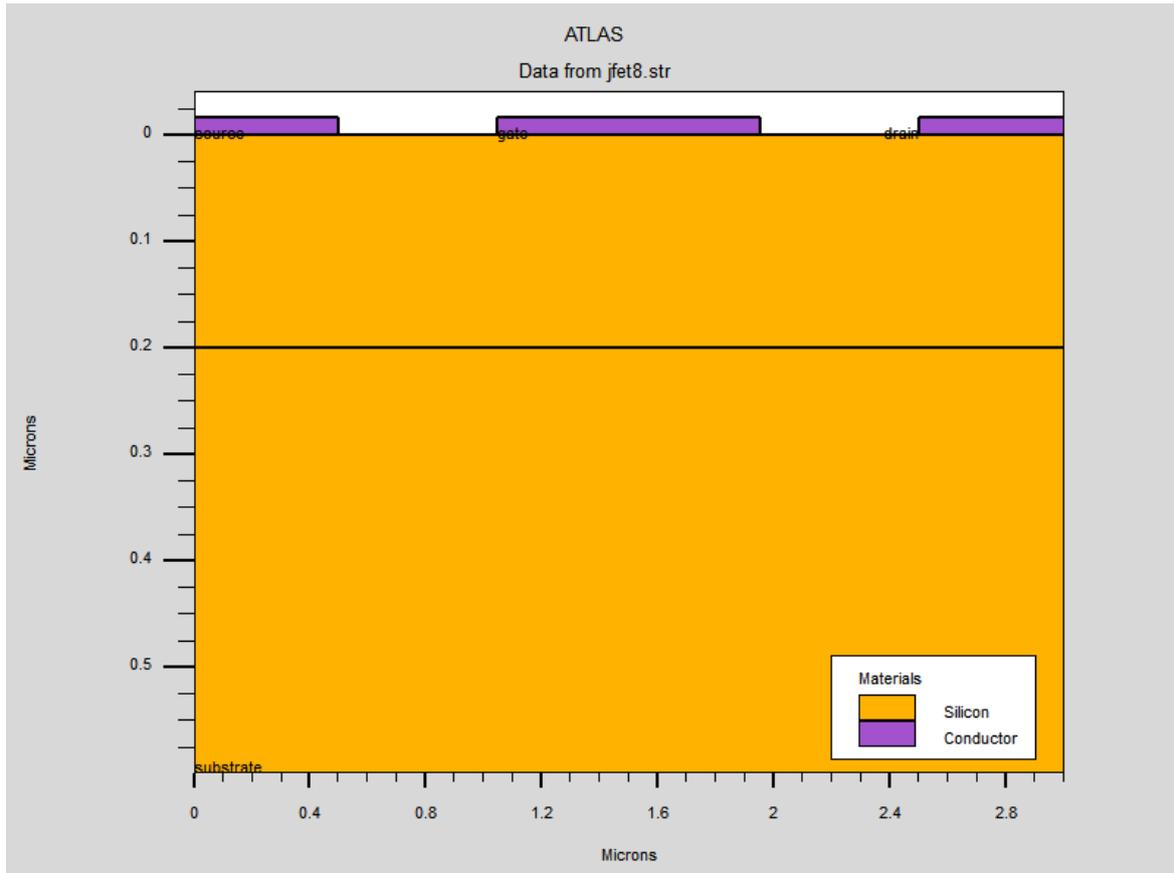


Figure III.2 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D).

### Maillage :

Le logiciel ATLAS-SILVACO est permettant de déterminer les dimensions de la structure simulée, les paramètres des zones dopées (l'emplacement, le niveau, le type et le profil de dopage), il permet aussi de positionner les contacts électriques sur la structure et de déterminer le maillage. Le maillage répartir la structure simulée à des petites cellules pour faciliter la résolution numérique des équations de poisson. Il faut obtenir le maillage le plus fin possible pour être sûr d'obtenir une bonne précision à propos la simulation. Par malheur, la finesse du maillage provoque l'augmentation du nombre d'éléments qui doivent être calculés, et par conséquent le temps du calcul sera très élevé dans un cas pareil .il est donc obligé de trouver un compromis entre le temps et la précision de calcul. Ceci rendre le maillage plus fin au niveau des zones sensibles seulement.

## CHAPITRE III : RESULTATS ET DISCUSSIONS

Les mesh utilisée

```
mesh space.mult=1.0
#
x.mesh loc=0.00 spac=0.50
x.mesh loc=1.15 spac=0.02
x.mesh loc=1.5 spac=0.1
x.mesh loc=1.85 spac=0.02
x.mesh loc=3 spac=0.5
#
y.mesh loc=0.00 spac=0.005
y.mesh loc=0.1 spac=0.02
y.mesh loc=0.2 spac=0.01
y.mesh loc=0.6 spac=0.25
#
```

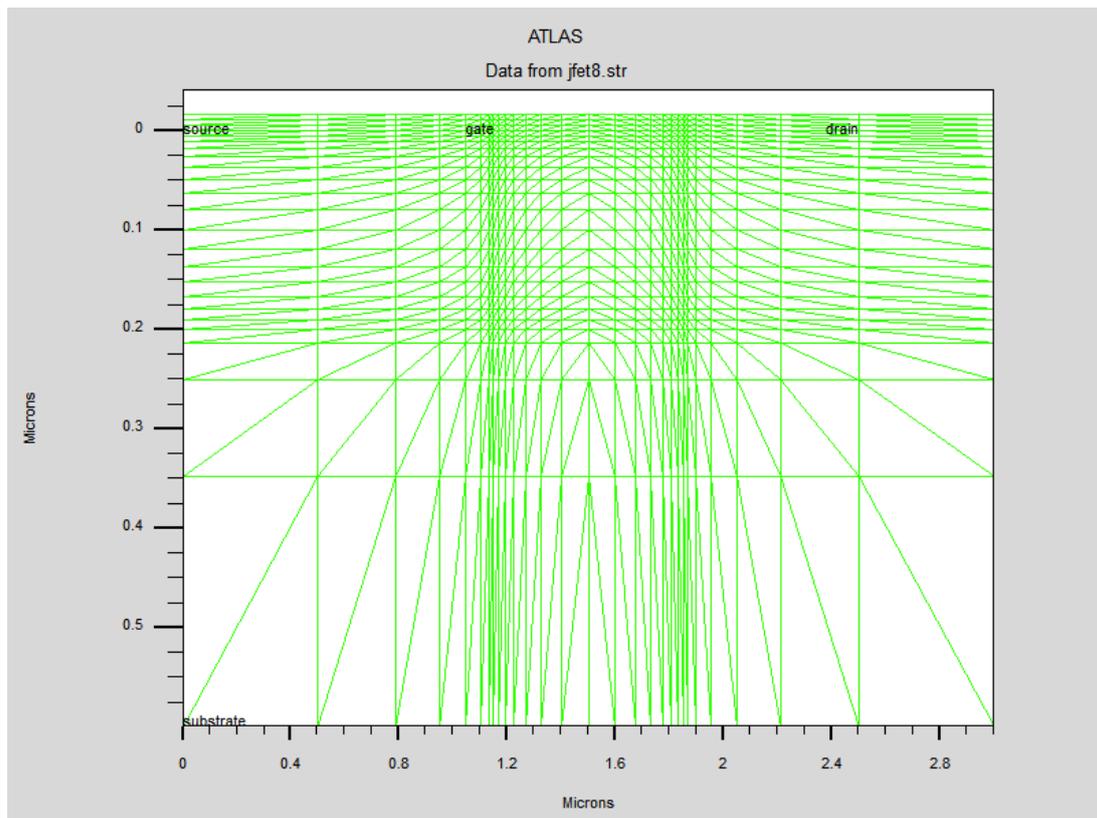


Figure III.3 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D) représenter le maillage.

## CHAPITRE III : RESULTATS ET DISCUSSIONS

### Les régions :

Après avoir défini le maillage, il est nécessaire de définir les régions dont le format de définition des régions est le suivant:

REGION nombre = < integer >< material\_type > / < position des paramètres >

Les régions doivent être numérotées du 1 jusqu'au maximum nombre de régions existantes sur la structure.

### Les régions utilisée

```
#  
region      num=1 y.min=0 y.max=0.2 silicon  
region      num=2 y.min=0.2 poly  
#
```

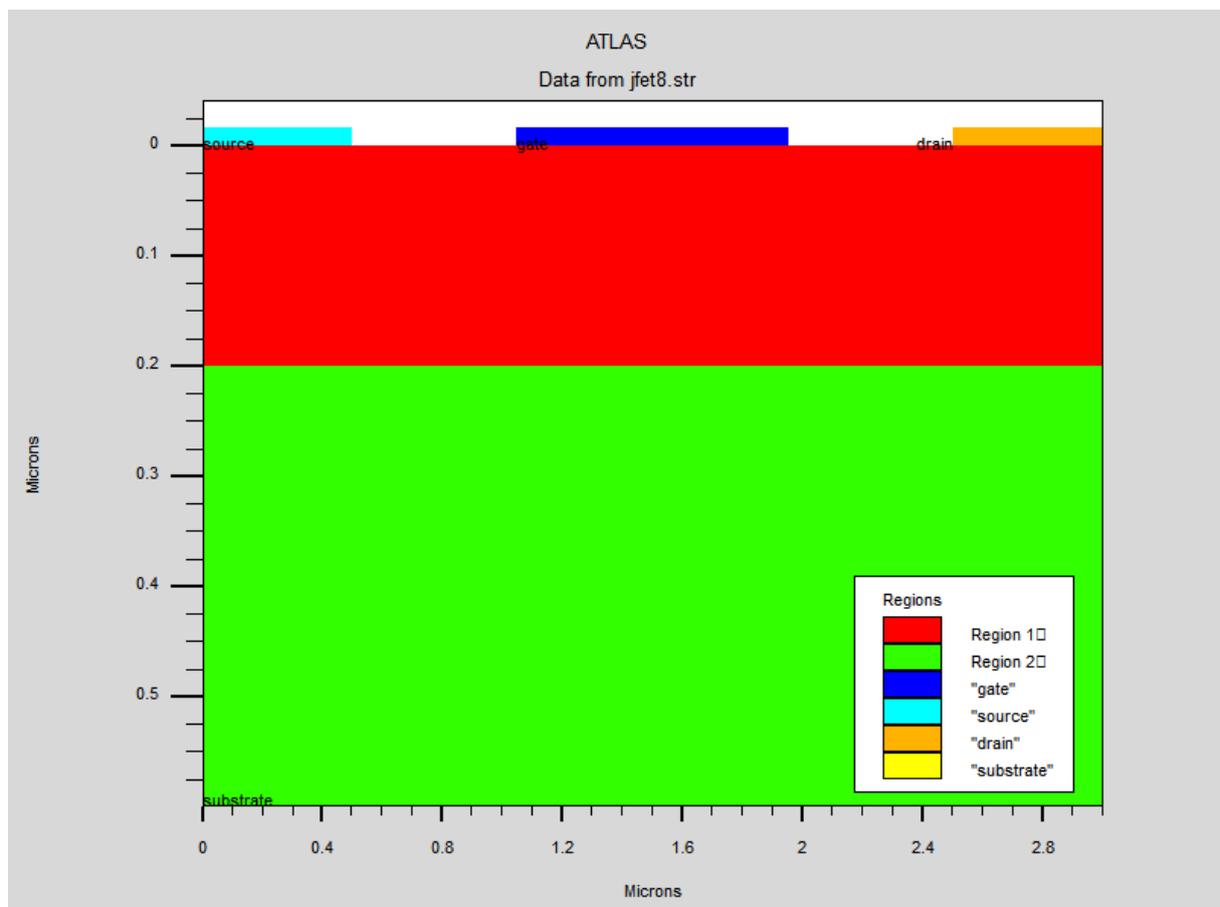


Figure III.4 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D)

représenter les régions

## CHAPITRE III : RESULTATS ET DISCUSSIONS

### Les électrodes :

Le format de définition d'électrodes est comme suit:

ELECTRODE NAME = < nom de l'électrode >< position des paramètres >

les électrodes utilisée

```
electrode    name=gate    x.min=1 x.max=2 y.min=0 y.max=0
electrode    name=source x.max=0.5 y.min=0 y.max=0
electrode    name=drain  x.min=2.5 y.min=0 y.max=0
electrode    substrate
```

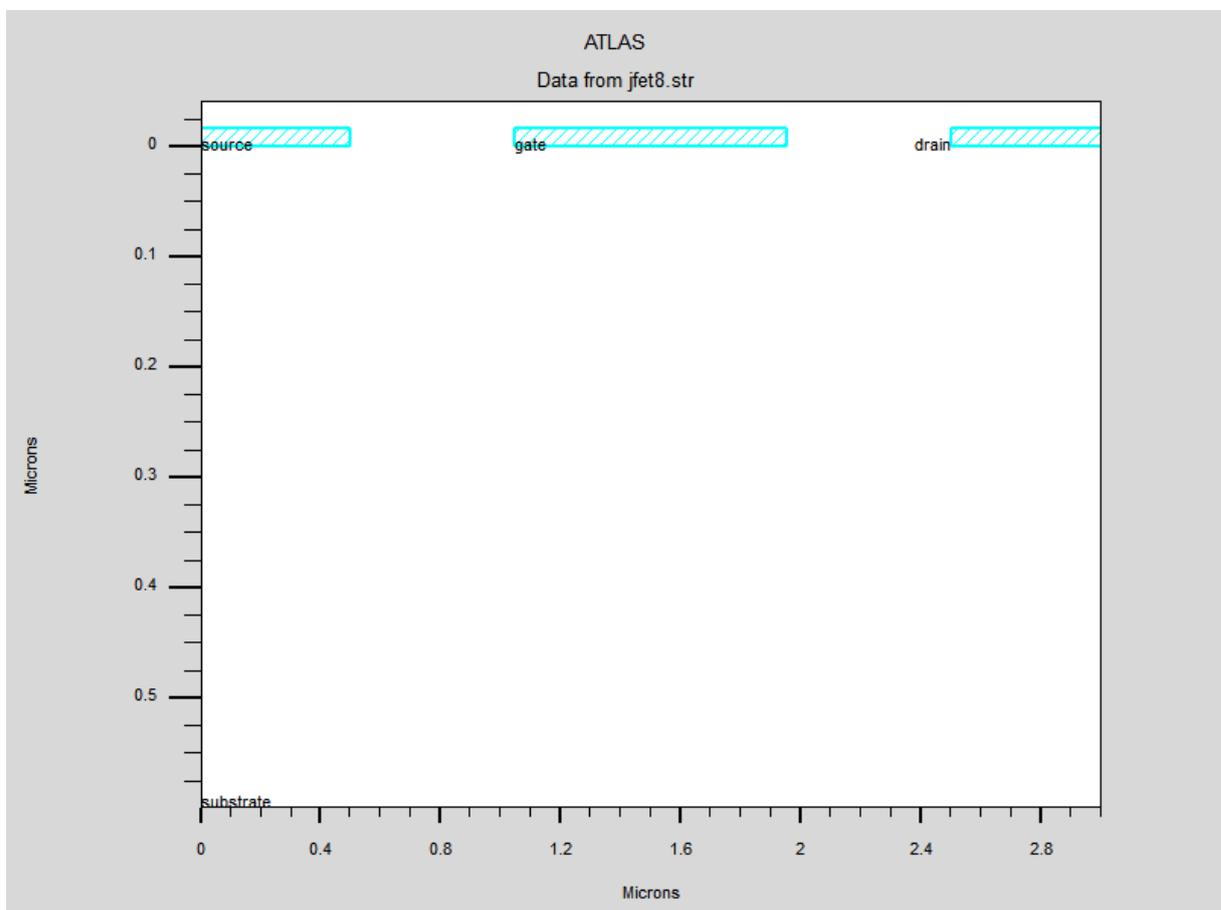


Figure III.5 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D) représenter les électrodes.

### Le dopage :

Le format de définition le dopage est comme suit:

DOPAGE < type de distribution >< type de dopant > / < position des paramètres >

Dans un notre dopage Nous avons choisi uniforme et gaussienne.

## CHAPITRE III : RESULTATS ET DISCUSSIONS

Les dopage utilisée

```

#
doping      uniform conc=2e17 n.type  reg=1 width= 0.17 l=2
doping      gauss n.type  conc=1e20 char=0.2 lat.char=0.05 reg=1 x.r=1.0
doping      gauss n.type  conc=1e20 char=0.2 lat.char=0.05 reg=1 x.l=2.0
#
    
```

Paramètre physique	<i>Notations</i>	<i>Valeurs simulées</i>
Dopage source /Drain type (n)	$N_d$	$N_d=1e20$
Dopage du substrat type (p)	$N_a$	$N_a=2e17$
Energie de gap	$E_g$	$1.8ev$
La densité de porteur dans la bande de conduction	$N_c$	$2.8 e19 cm^{-3}$
La densité de porteur dans la bande de valence	$N_v$	$1.04 e19 cm^{-3}$
Le travail de sortie de métal	$(\Phi_m)$	$4.17ev$
Affinité électronique	$(\chi_{si})$	$1.0 ev$
Concentration Intrinsèque	$(n_i)$	$1.15 .1010 /cm^3$
Mobilité des électrons	$(\mu_n)$	$1000 cm^2/v.s$
Mobilité des électrons	$(\mu_p)$	$500 cm^2/v.s$

Table III.2 : les Paramètres physique du transistor JFET définis lors des simulations 2-D.

## CHAPITRE III : RESULTATS ET DISCUSSIONS

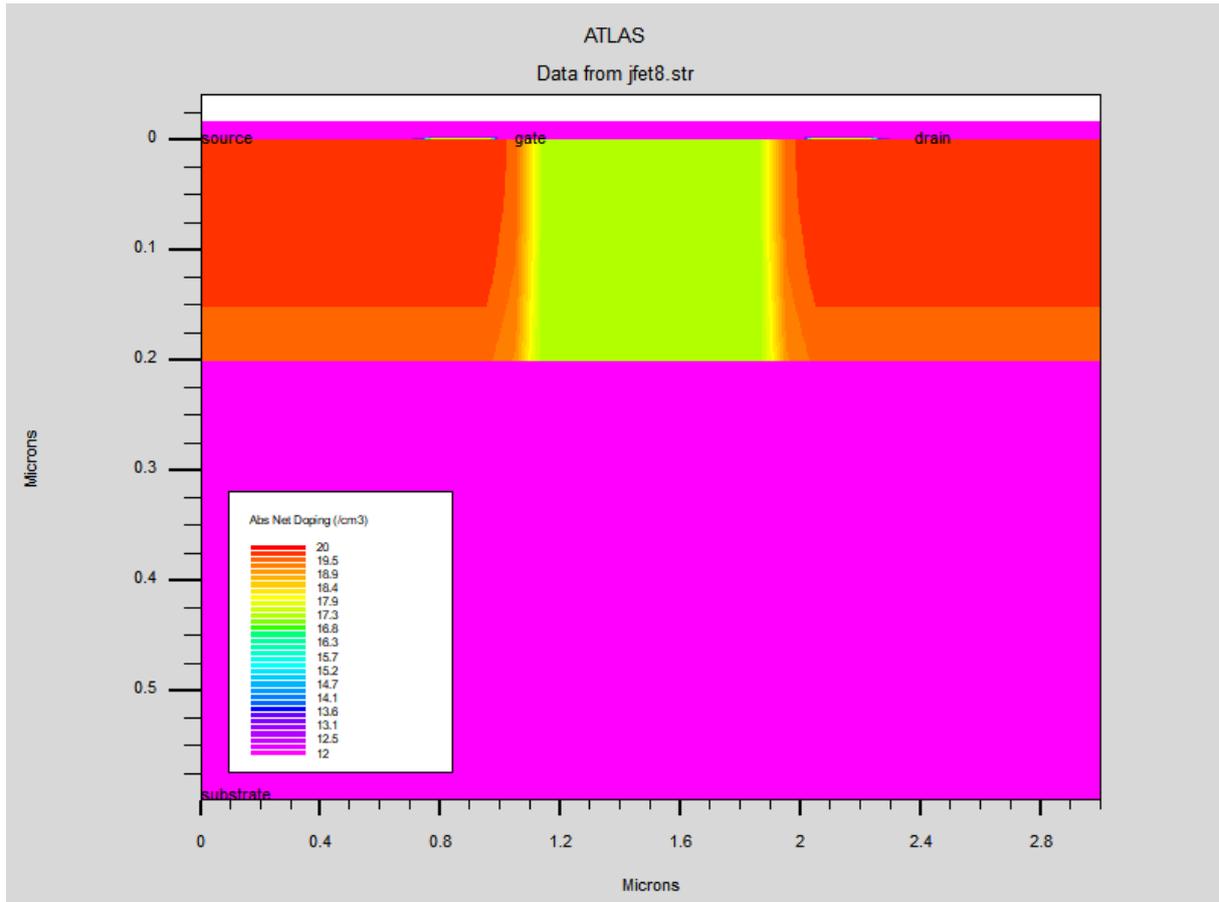


Figure III.6 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D) représentant le dopage.

### III .4.2- Spécification des matériaux et des modèles :

#### Les matériaux :

Le format de la déclaration du matériau est le suivant :

MATERIAL < localisation >< définition du matériau >

## CHAPITRE III : RESULTATS ET DISCUSSIONS

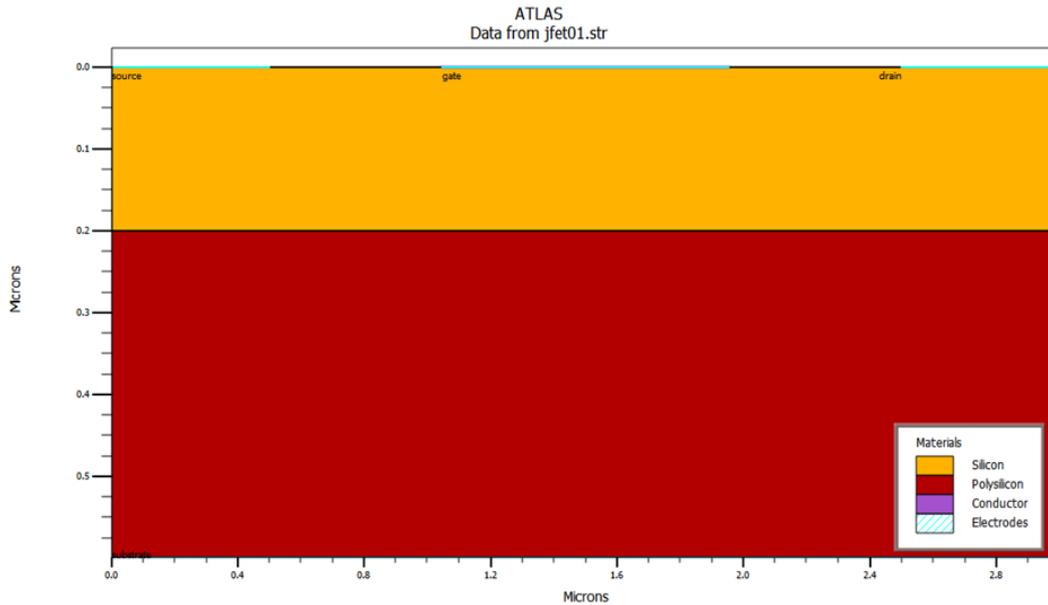


Figure III.7 : Structure JFET à canal N réalisée avec le simulateur Atlas (2D) représentant les matériaux utilisés.

### Modèles :

Les modèles physiques sont classés en cinq catégories:

Les mobilités des porteurs de charges et mécanismes de génération-recombinaison et les statistiques de transport et l'ionisation par impact et finalement l'effet tunnel.

La syntaxe de la déclaration du modèle est la suivante:

MODEL< paramètres générales > / < paramètres du modèle >

```
# select models
models      conmob srh auger bgn fldmob print
#
```

### Contact :

Le contact détermine la tâche des électrodes.

La syntaxe du contact est la suivante :

Contact nombre = < n > | NOM = <ename> | ALL

Cette expression montre la déclaration « contact ».

le contact qui utilisée

```
contact      name=gate p.poly
#
```

### **Interface :**

Limites définies de manière déclarative d'un semi-conducteur ou d'un isolant d'interface. La syntaxe est la suivante:

INTERFACE [<parameters>]

### **III .4.3- Sélection des Méthodes numériques :**

Le Simulateur Atlas utiliser plusieurs méthodes numérique pour calculer les solutions des équations pendant l'exécution du programme.

Il y a trois types de méthodes de résolutions :

- La Méthode de NEWTON
- La Méthode BLOCK
- La Méthode de GUMMEL

Nous l'utilisons dans notre travail La Méthode de NEWTON car il est la plus répandu dans les programme Atlas, elle est utilisée pour résoudre des systèmes d'équations à plusieurs inconnues.

### **III .4.4- Sélection des paramètres à extraire :**

#### **Log :**

Enregistre toutes les caractéristiques terminales dans un fichier de données.

#### **Solve :**

L'instruction SOLVE suit l'instruction LOG. Elle effectue une solution pour un ou plusieurs points de polarisation.

#### **Load et Save :**

Pour chargement et sauvegarde, L'instruction LOAD introduit, à partir d'un fichier existant, pour chaque point. L'instruction SAVE permet l'enregistrement de toutes les informations obtenues pour un nœud dans un fichier de sortie.

## CHAPITRE III : RESULTATS ET DISCUSSIONS

### III .4.5 Analyse des résultats :

Les résultats et les informations obtenues par la simulation peuvent être affichés graphiquement avec « TonyPlot ».

### III.5 simulation des caractéristiques électriques du transistor JFET a canal N :

Les caractéristiques de transfert que nous avons obtenue en utilisant le logiciel de simulation électrique ATLAS- SILVACO d'un transistor JFET a canal N avec  $W=0.17 \mu\text{m}$  et  $L=1 \mu\text{m}$  avec  $L_g = 1 \mu\text{m}$  l'objet de La figure (III.8 et III.9).

#### III.5.1 Caractéristiques d'entrée ( $I_d-V_{gs}$ )

Ce sont les caractéristiques de transfert d'entrée ( $I_d-V_{gs}$ ) simulé :

Pour cela nous avons utilisé différentes valeurs de la tension de drain  $V_{ds}=(0.1, 2.5, 5 \text{ et } 10)$  V, avec  $V_{gs}$  varie entre  $-6$  et  $0$  V et un pas de  $1$  V.

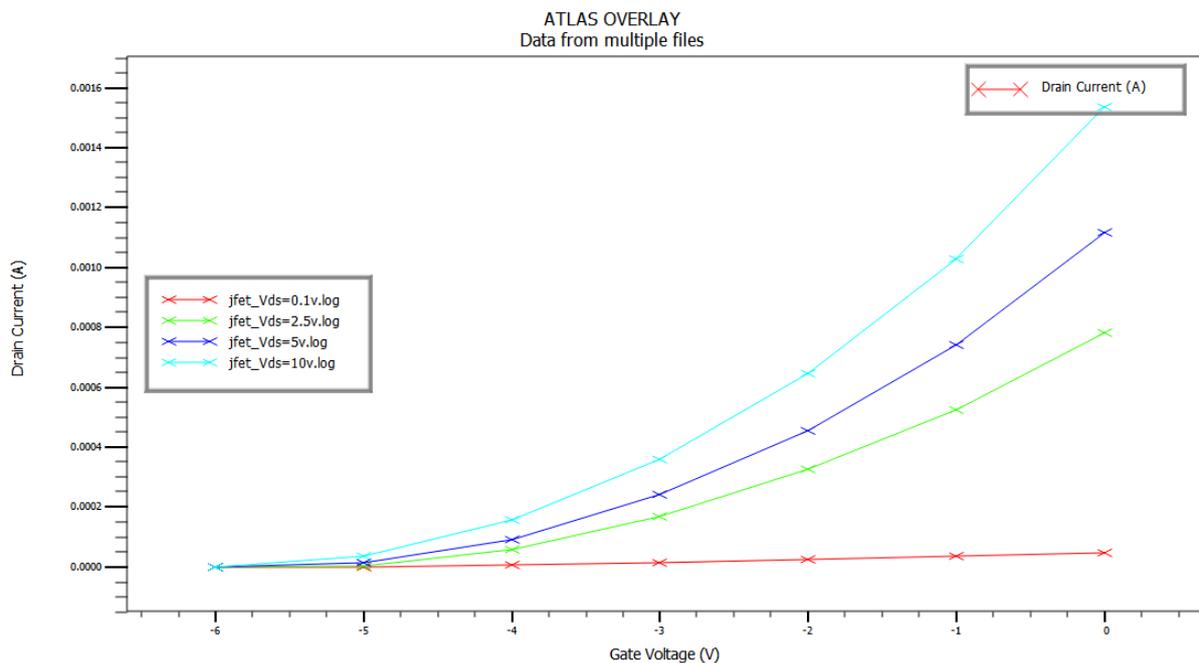


Figure III.8 : Caractéristiques d'entrée du JFET canal N simulé ( $I_d-V_{gd}$ ).

Le graphique est le courant  $I_d$  en fonction de la tension  $V_{gs}$ , où l'on note que plus la valeur de la tension  $V_{gs}$  est élevée, plus le courant est élevé. Fur et à mesure que la tension augmente. pour chaque augmentation de  $V_{gs}$  le JFET atteint le pincement pour des valeurs

## CHAPITRE III : RESULTATS ET DISCUSSIONS

de  $V_{ds}$  plus petites que  $V_P$ . Donc, la quantité de courant est contrôlée par  $V_{gs}$

### III.5.2 Les caractéristiques du transfert de sorties ( $I_d$ - $V_{ds}$ )

- Pour cela nous avons utilisé différentes valeurs de la tension de grille  $V_{gs} = (-5, -3, -2, -1 \text{ et } 0) \text{ V}$ , avec  $V_{ds}$  varie entre 0 et 10V et un pas de 0.5V.

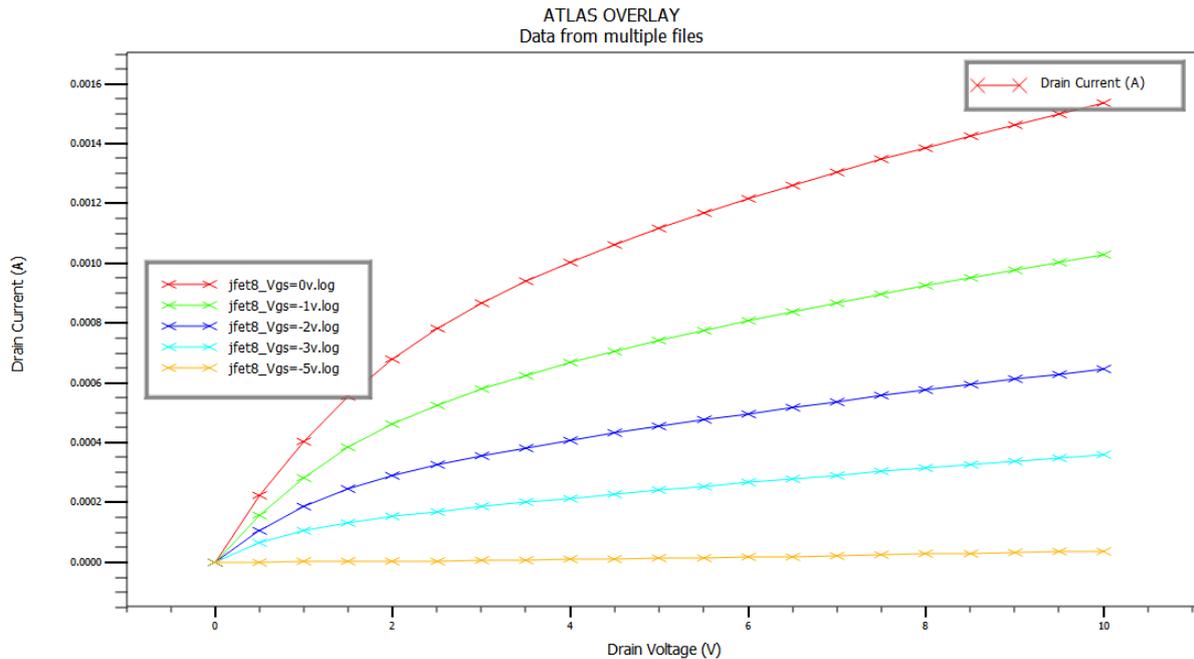


Figure III.9 : Caractéristiques de sortie du JFET canal N simulé ( $I_D$ - $V_{DS}$ ).

La courbe représente l'intensité du courant  $I_d$  avec les changements de tension  $V_{ds}$ , où nous notons que plus la tension est élevée, plus le courant avec elle est important, avec la possibilité de contrôler l'intensité du courant  $i_d$  par la tension  $V_{gs}$ , bien que plus  $V_{gs}$  augmente de manière négative, plus l' $I_d$  devient petit. Ceci est dû à l'augmentation du nombre d'électrons le long du canal. Alors, le transistor fonctionne en régime linéaire. Pour cette région,

## CHAPITRE III : RESULTATS ET DISCUSSIONS

### III.6 :L’Influence de paramètre géométrique

#### III.6 .1.: Effet de la variation de la longueur du canal (L) sur le courant de drain (Id):

Cette partie nous a permet d’examiner l’effet de la variation de la longueur du canal L surle courant  $I_d$ .

- Pour la caractéristique d’entrée ( $I_d$ - $V_{gs}$ ) : On choisit les valeurs de L (1 $\mu$ m ,1.5 $\mu$ m , 1.9 $\mu$ m ) avec la valeur de  $V_{ds}$  (0.1) ,  $V_{gs}$  variable de -6 à 0 (Figure III.10).
- Pour la caractéristique de sortie ( $I_d$ - $V_{ds}$ ) : On choisit les valeurs de L (1 $\mu$ m ,1.5 $\mu$ m , 1.9 $\mu$ m ) avec la valeur de  $V_{gs}$  (-0.2) ,  $V_{ds}$  variable de 0 à 10 (Figure III.11).

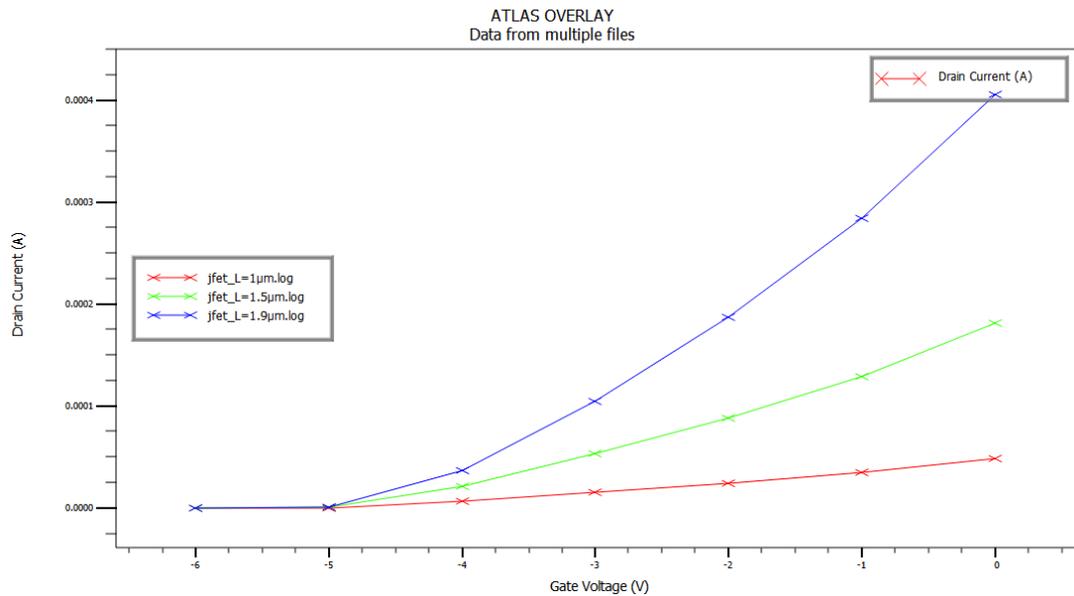


Figure III.10 la caractéristique d’entrée ( $I_d$ - $V_{gs}$ ) pour les différent la longueur du canal L(1 $\mu$ m,1.5 $\mu$ m,1.9 $\mu$ m)

## CHAPITRE III : RESULTATS ET DISCUSSIONS

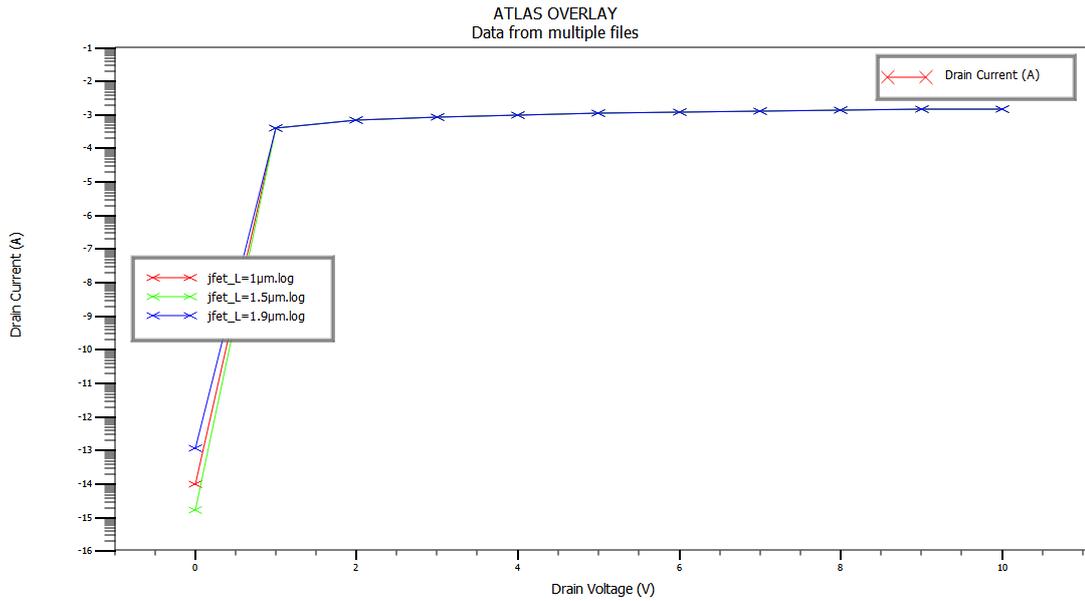


Figure III.11 la caractéristique de sortie ( $I_d$ - $V_{ds}$ ) pour les différents la longueur du canal  $L_g$ (1.0μm,1.5μm,1.9μm)

Nous pouvons remarquer que la variation de la longueur du canal influe directement sur le courant de drain qui diminue quand la longueur du canal augmente.

### III.6 .2.: Effet de la variation de la longueur de la grille ( $L_g$ ) sur le courant de drain ( $I_d$ ):

Cette partie nous a permis d'examiner l'effet de la variation de la longueur de la grille  $L_g$  sur le courant  $I_d$  :

- Pour la caractéristique d'entrée ( $I_d$ - $V_{gs}$ ) : On choisit les valeurs de  $L_g$  (0.8μm ,0.85μm , 1.3μm ) avec la valeur de  $V_{ds}$  (0.1) ,  $V_{gs}$  variable de -6 à 0 (Figure III.10).
- Pour la caractéristique de sortie ( $I_d$ - $V_{ds}$ ) : On choisit les valeurs de  $L_g$  (0.8μm ,0.85μm , 1.3μm ) avec la valeur de  $V_{gs}$  (-0.2) ,  $V_{ds}$  variable de 0 à 10 (Figure III.11).

## CHAPITRE III : RESULTATS ET DISCUSSIONS

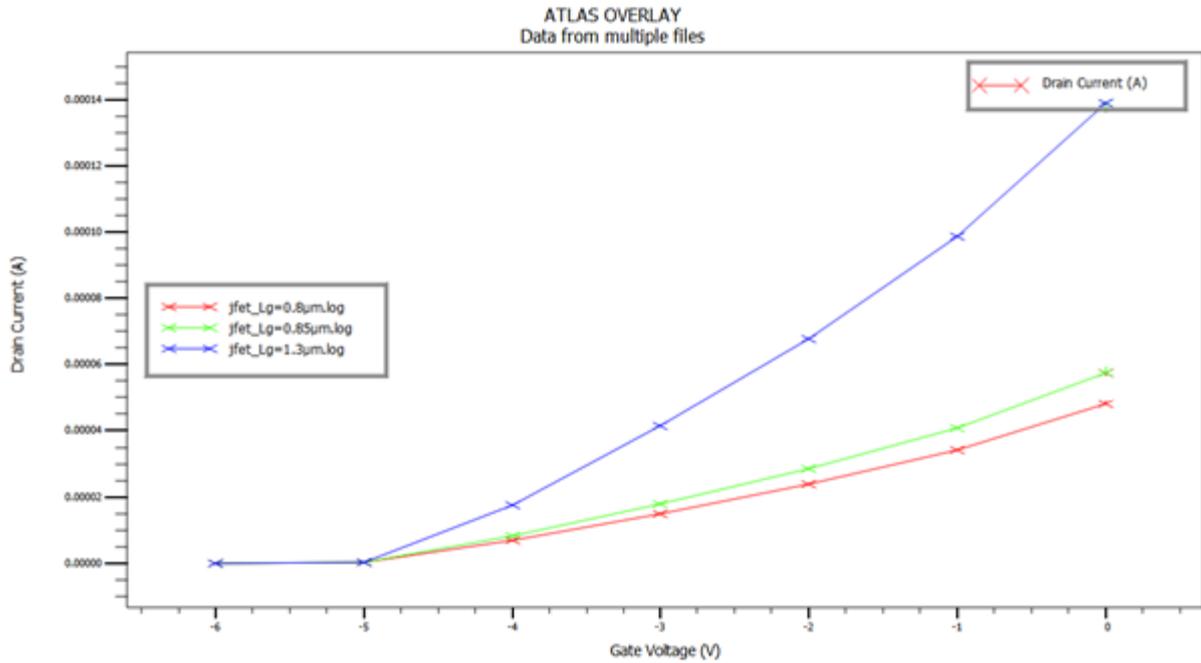


Figure III.12 la caractéristique d'entrée ( $I_d$ - $V_{gs}$ ) pour les différents la longueur du canal  $L_g(0.8\mu\text{m}, 0.85\mu\text{m}, 1.3\mu\text{m})$

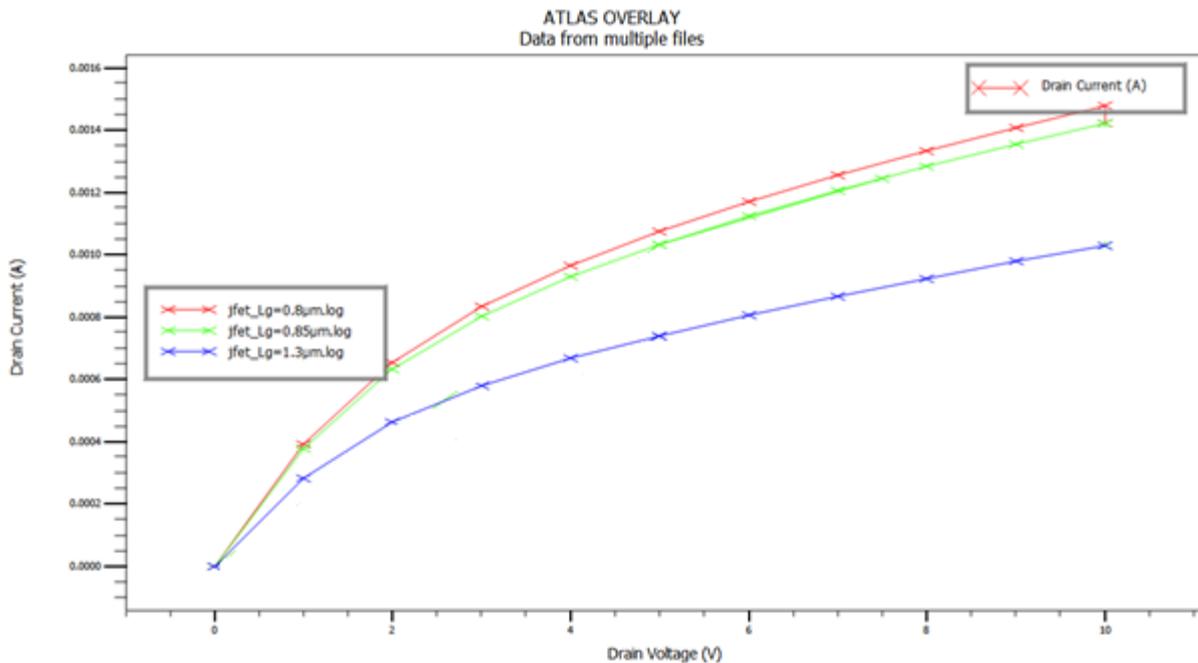


Figure III.13 la caractéristique de sortie ( $I_d$ - $V_{ds}$ ) pour les différents la longueur du canal  $L_g(0.8\mu\text{m}, 0.85\mu\text{m}, 1.3\mu\text{m})$

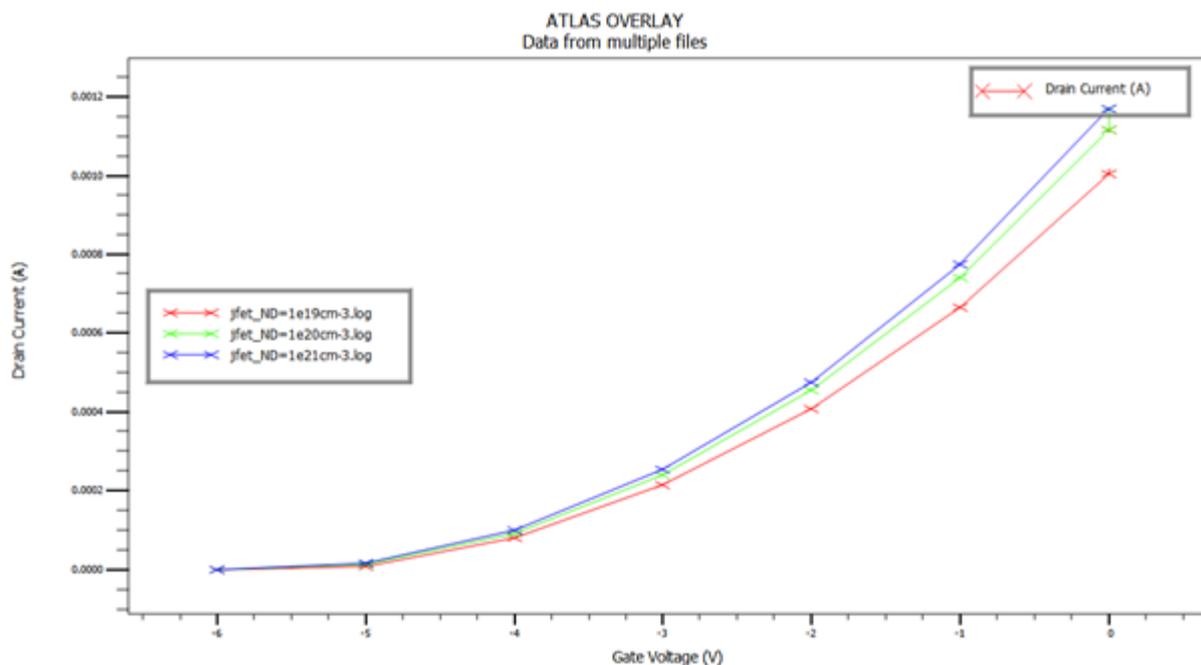
On remarque sur la caractéristique de sortie  $I_{ds}$ - $V_{ds}$ , que le courant de saturation

## CHAPITRE III : RESULTATS ET DISCUSSIONS

de drain augmente, quand la longueur de la grille diminue. En diminuant encore plus cette longueur et pour une valeur typique de  $L_g$ , la tension de saturation risquerait d'augmenter fortement et la grille perdrait son contrôle sur le transistor. On remarque aussi que la tension de seuil est affectée par la variation de la longueur de la grille et augmente quand cette longueur augmente. On conclut donc que la longueur de grille affecte la valeur de la transconductance qui est un paramètre très important. En diminuant plus qu'il ne faut cette grandeur, la grille risquerait de perdre le contrôle sur le canal. De ce fait il est important de ne pas réduire la longueur de la grille aléatoirement.

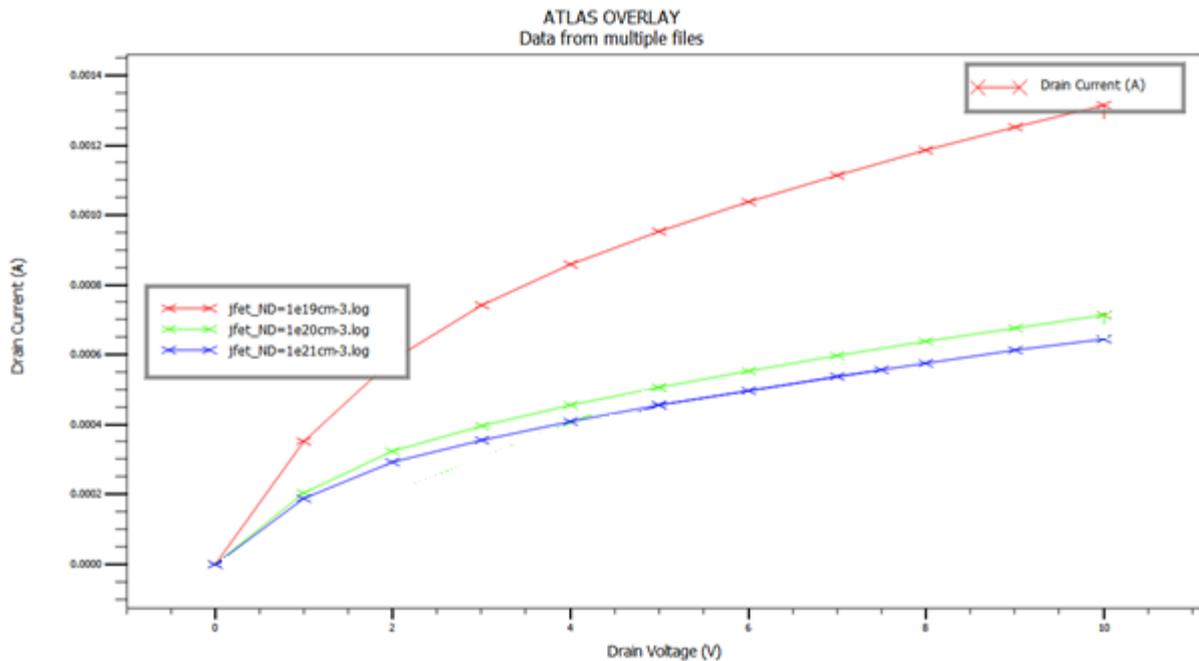
### III.6.3: Etude de l'effet de la variation de concentration $N_D$ sur le courant $I_d$

Nous nous sommes intéressés dans cette partie à observer les effets de la variation de la concentration des dopants donneurs  $N_D = (10^{19}, 10^{20}, 10^{21})\text{cm}^{-3}$  de la source et du drain sur les caractéristiques électriques du dispositif pour la longueur de canal  $L = 1\mu\text{m}$ . Les résultats de simulation obtenus sont donnés dans les Figures III.14 , III.15.



III.14 : Etude de l'effet de la variation de concentration  $N_D$  sur  $I_d-V_{gs}$

## CHAPITRE III : RESULTATS ET DISCUSSIONS



### III.15 : Etude de l'effet de la variation de concentration $N_D$ sur $I_d$ - $V_{ds}$

Nous observons sur ces figures que le dopage dans les régions de la source et du drain provoque une variation de courant du drain du jfet. En effet lorsque la concentration des dopants de la source et du drain augmente, le courant du drain augmente également.

### III .7 La conclusion

La miniaturisation des transistors JFET et plus particulièrement la diminution de la longueur de canal a permis d'augmenter la densité d'intégration et la vitesse de fonctionnement des circuits.

Cette réduction des dimensions a engendré des phénomènes parasites (modification de la tension de seuil) qui détériorent les caractéristiques courant-tension.

Alors l'étude effectuée confirme les caractéristiques électriques de transistor JFET canal n par une bonne concordance avec les résultats de simulation numérique. Les valeurs obtenues de l'analyse des effets du canal restent admissibles.

# La conclusion générale

## La conclusion générale

Ce travail consiste à faire l'étude d'une structure micrométrique. Pour cette étude notre choix s'est portée sur une structure micrométrique de type transistor JFET à canal n à conduction planaire. Cette étude a été concrétisée par simulation numérique à partir d'une analyse bidimensionnelle via logiciel de simulation de dispositif et de procès SILVACO-TCAD de l'interface ATLAS.

ATLAS : il permet de prévoir précisément la caractéristique électrique statique (simulation numérique électrique) et dynamique (simulation numérique temporelle) d'une structure spécifique de semi-conducteurs, et il donne aussi les mécanismes physiques qui se produisent à l'intérieur de la structure en fonction des contraintes appliquées sur ses électrodes.

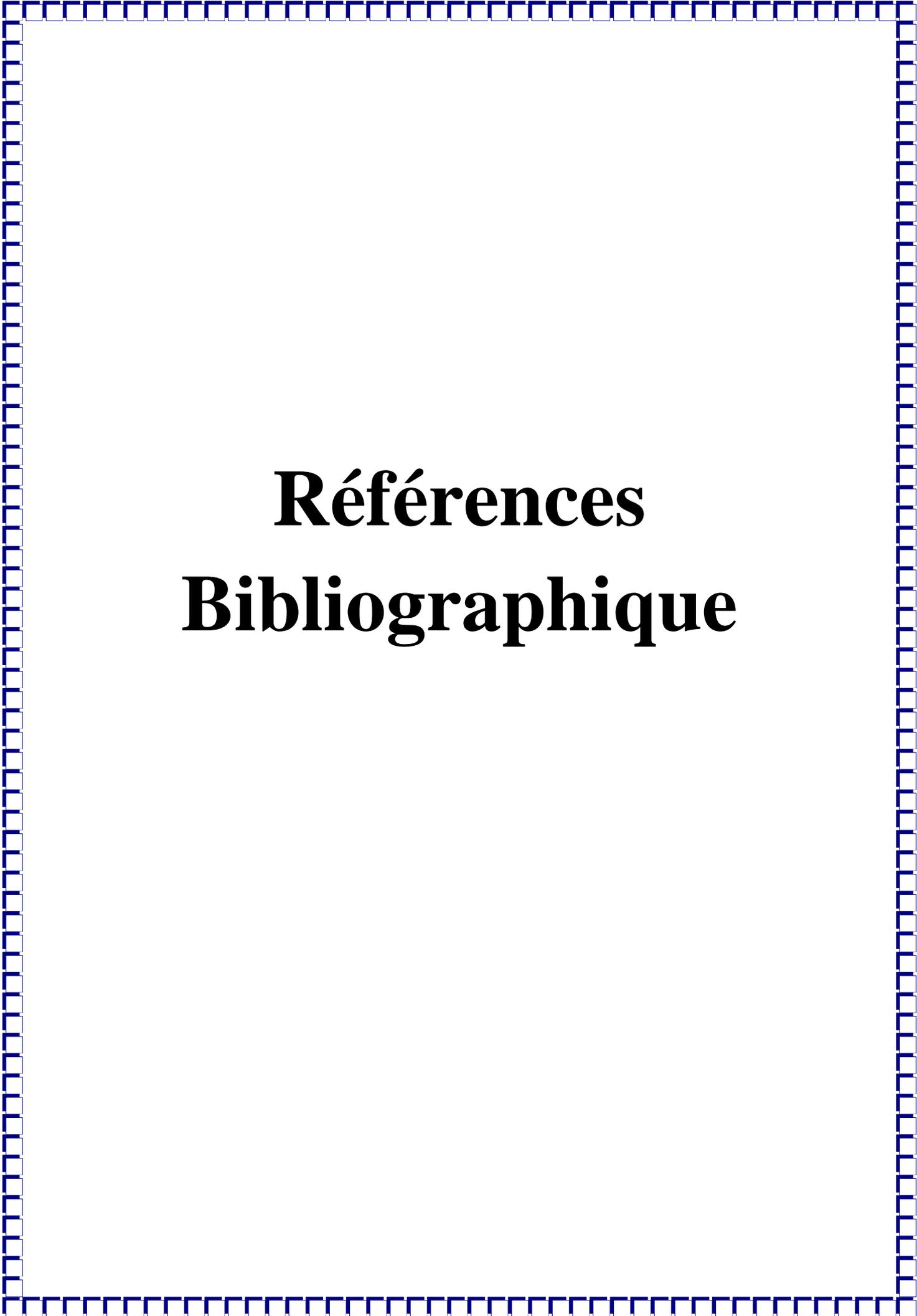
Le transistor JFET a évolué à grande vitesse cette dernière décennie grâce à l'industrie de la microélectronique qui a su faire évoluer ce dispositif ainsi que les circuits dans lesquelles ce dernier est intégré.

Dans le premier chapitre de ce mémoire, nous avons présenté une définition du transistor JFET et présenté ses propriétés électriques et physiques les plus importantes et défini ses différents types.

Dans le deuxième chapitre, nous avons présenté le dispositif Silvaco et expliqué ses différentes fonctions

Le chapitre 3 a été consacré à la simulation du transistor JFET à canal n. Pour cela nous avons tout d'abord d'élaborer notre structure, ensuite, nous avons modifié les différents paramètres technologiques influençant le comportement du transistor et ayant un impact sur sa tension de seuil. Nous avons alors observé certains effets indésirables de cette structure tels que les courants de fuite et le bruit généré en entrée comme en sorti.. Nous avons pu aussi comparer le courant délivré par ce transistor en comparaison à les valeurs de tension d'entrée celui délivré dans un transistor.

Les résultats obtenus semblent bons.



# **Références**

# **Bibliographique**

## Références Bibliographique

- [1] : Renuka P. Jindal « Compact Noise Models for MOSFETs » IEEE Transactions On Electron Devices, Vol. 53, NO. 9, SEPTEMBER 2006.
- [2] : <https://hal.univ-lorraine.fr/tel-01775409/document>.
- [3] [https://fr.wikipedia.org/wiki/Junction\\_Field\\_Effect\\_Transistor](https://fr.wikipedia.org/wiki/Junction_Field_Effect_Transistor)
- [4] C. Peter , Transistors a effet de champ ,V-3.0, Polytech' Nice Sophia
- [5] : KaddourChahrazedDouadi « ANALYSE DES TRANSISTORS A EFFET DE CHAMP » Mémoire Doctorat, UNIVERSITE LARBI BEN M'HIDI –OUM EL BOUAGHI, 2015
- [6] : GOUNI SLIMANE « MODELISATION D'UN finfetDE TYPE N PAR TCAD\_SILVACO» Mémoire de magister, Université Abdel Hamid Ibn Badis de Mostaganem, 2014
- [7] : Mellal Saida «Optimisation des caractéristiques des transistors à effet de champ à l'arséniure de gallium à grille Schottky MESFET GaAs» Mémoire de Doctorat, UNIVERSITE LARBI BEN M'HIDI –OUM EL BOUAGHI, 2015
- [8] : BENMANSOUR Fatima Zahra BENOSMAN Sana «Etude de l'effet d'auto-échauffement dans le transistor MOS-HEMT» MEMOIRE de MASTER, UNIVERSITE ABOU BEKR BELKAID TLEMCEN, 2015
- [9] : Maeda, N., et al.: 'Enhanced electron mobility in AlGa<sub>N</sub>=InGa<sub>N</sub>=AlGa<sub>N</sub> double heterostructures by piezoelectric effect', Jpn., J. Appl. Phys., 1999, 38, (7B), pp. L799–L801
- [10] : Journée d'étude sur la modélisation des composants a semi- conducteurs, Oum El Bouaghiuniversity, Algeria, june 23, 2011. Title: "field effect nanotransistor C-CNTFET modelisation". Authors: R.MARKI, M.AZIZI, C.AZIZI, M.ZAABAT.
- [11] : Rami MOUSA « Caractérisation, modélisation et intégration de JFET de puissance en carbure de silicium dans des convertisseurs haute température et haute tension» Mémoire de Doctorat, INSA de LYON, 2009
- [12] : <https://studylibfr.com/doc/9328758/le-transistor-jfet-canal-n-structure-et-caract%C3%A9ristiques-...>
- [13] : Yazid BEDDIAFI « Modélisation d'un transistor MESFET en GaAs en utilisant le simulateur atlas-silvaco » Mémoire de magister, Université de Université Mohamed Khider – Biskra, 2013
- [14] : [http://res-nlp.univ-lemans.fr/NLP\\_C\\_M15\\_G01/co/Contenu\\_q2.html](http://res-nlp.univ-lemans.fr/NLP_C_M15_G01/co/Contenu_q2.html)

[15] :Yazid BEDDIAFI « Modélisation d'un transistor MESFET en GaAs en utilisant le simulateur atlas-silvaco » thèse de magistère, Université Mohamed Khider – Biskra ,2013

[16] : Melle BELBACHIR Soumia ,Melle MANSOURI Ines « Etude du comportement DC du transistor La<sub>2</sub>O<sub>3</sub>/Al<sub>2</sub>O<sub>3</sub>/GaN MOS-HEMT » DIPLOME DE MASTER ,UNIVERSITE ABOU BAKR BELKAID –TLEMCEM,2016.

[17] : MECHGOUG Amina, « Simulation d'un transistor AlGaIn/InGaIn/GaN effet de champ (HEMT) », Mémoire Master soutenue en 2014 Université Med Khider Biskra