الجمهورية الجزائرية الديمقراطية الشعبية République Algérienne démocratique et populaire

وزارة التعليم العالى و البحث العلمى Ministère de l'enseignement supérieur et de la recherche scientifique

> جامعة سعد دحلب البليدة Université SAAD DAHLAB de BLIDA

> > كلية التكنولوجيا Faculté de Technologie

قسم الإلكترونيك Département d'Électronique

# Mémoire de Projet de Fin d'Études

présenté par :

**TAIBI AMINA** 

Pour l'obtention du diplôme Master en Électronique option Systèmes de Vision Robotique

Thème

# Implémentation d'un model du convertisseur DC-DC «Buck» sur FPGA appliqué aux systèmes photovoltaïques

Proposé par : Mr. Tadrist R. & Mr. Maamoune M.

Année Universitaire 2011-2012



العمل المقدم في هذه المذكرة، هو تنفيذ محول DC-DC من نوع « Buck » في FPGA مطبق على الأنظمة الكهروضوئية. تصميم وتشغيل النظام الضوئي (PV) لتخزين الطاقة الكهربائية المولدة من قبل لوحة الطاقة الشمسية KC200GT في بطارية ذات توتر أقل من توتر اللوحة (بطاريات ثابتة 'V 12 '، ...). في هذا النظام، يتم ضبط الاستطاعة عن طريق المحول DC-DC « Buck »، والتحكم من نوع MPPT الذي يثبت قيمة توتر اللوحة المعدلة الى قيمة ثابتة ،و يتم ترقيم الكل و تنفيذها على FPGA .

كلمات المفاتيح: المحول م- م ; والتحكم من نوع FPGA ; MPPT.

#### Résumé :

Le travail présenté dans ce mémoire, est une implémentation d'un convertisseur DC-DC « Buck » sur FPGA appliqué aux systèmes PV.

la conception et le fonctionnement d'un système photovoltaïque (PV) destiné au stockage de l'énergie électrique, produite par un panneau solaire de type KC200GT, dont les batteries de tensions inférieures à celles optimales du panneau (batteries stationnaires '12V',....). Dans ce système, la régulation de la puissance est effectuée par le biais du convertisseur DC-DC, de type Buck (dévolteur), et d'une commande MPPT qui fixe la tension optimale du panneau à une valeur fixe, le tous est numérisés pour implémentés sur FPGA.

Mots clés : Commande MPPT; convertisseur DC-DC; FPGA.

#### Abstract :

The work presented in this memory is an implementation of a DC-DC converter "Buck" on FPGA applied to PV systems.

The design and the operation of a photovoltaic system (PV) intended to the storage of the electrical energy, produced by the panel solar panel of the type KC200GT, of which batteries of lower voltage than those optimal of the panel (stationary batteries `12V', ...). In this system, the regulation of the power is carried out by the means of a converter DC/DC, type Buck (reducing transformer), and of an order MPPT which fixes the optimal voltage of the panel at a fixed value, all is digitized and implemented on FPGA.

Keywords : MPPT controller; DC-DC converter; FPGA .

#### ملخص:

#### Listes des acronymes et abréviations

- ENR : Énergies renouvelables
- PV : Photovoltaïque
- MPPT : Maximum Power Point Tracking
- FPGA : Field Programmable Gate Array
- MOSFETs : Transistors à effet champ d'oxyde de métal
- IGBTs : T bipolaires à gâchette isolée
- PWM : Pulse Width Modulation
- DSP : Digital Signal Processor
- LUT : Look Up Table
- VHSIC : Very High Speed Integrated Circuit
- VHDL : Very Hardware Description Language
- LCA : Logic Cell Array
- CLB : Configurable logic Bloc
- IOB : Input Output Bloc
- SRAM : Static Random Access Memory
- DCM : Digital Clock Manager Blocks
- DDR : Double Data-Rate

# Table des matières :

Introduction générale	1
CHAPITRE 1 : Description de la chaine de conversion o	d'énergie
solaire	3
1.1 Introduction	3
1.2 Schéma synoptique de la chaine de conversion étudié	4
1.2.1 Le module photovoltaïque	4
1.2.2 Les convertisseurs DC-DC	8
a. La conception du convertisseur DC-DC Buck	9
b. Choix de L et de C	12
1.2.3 Méthodes de poursuite MPPT	15
1.2.4 Les batteries	19
1.3Conclusion	19
CHAPITRE 2 : Simulation du système sous Simulink	20
2.1 Introduction	20
2.2 Calcule des valeurs de la self et de la capacité	20
2.3 Simulation	21
2.4 Résultats de simulations et interprétations	23
2.5 Conclusion	
CHAPITRE 3 : Simulation sous Système Generator	29
3.1 Introduction	29
3.2 Circuits FPGA	30

3.2.1 Définition
3.2.2 Structure générale des FPGAs
a. Les blocs logiques configurables(CLB)
b. Les blocs d'entrées/sorties
c. Les interconnexions
3.3 Langage de description de matériel VHDL
3.3.1 Définition
3.3.2 Logiciel Xilinx ISE 12.3
3.3.3 Utilité du VHDL
3.4 Plateforme de développement utilisée
3.4.1 Logiciel utilisé
a. Définition du bloc System Generator(SG) 40
b. La précision et les passerelles Xilinx 41
3.4.1 Le choix du circuit FPGA
3.5 La description XSG du « Buck »43
3.6 Résultats et interprétations 46
3.7 Conclusion 49
Conclusion générale

# Liste des figures

Figure 1.1 : Schéma synoptique de la chaine de conversion 4
Figure 1.2 : Exemples de champs de modules photovoltaïques5
Figure 1.3 : Cellule ; module et générateur PV5
Figure 1.4 : Caractéristique $I=f(V)$ et $P=f(V)$ d'un module photovoltaïque pour différents ensoleillements à température constante T= 30°C
Figure 1.5 : Caractéristique $I=f(V)$ et $P=f(V)$ d'un module photovoltaïque pour différentes
températures à ensoleillement constant S=1000W/m <sup>2</sup> 7
Figure 1.6 : Circuit idéal du Buck9
Figure 1.6(a) : Schéma équivalent du hacheur série quand t $\in$ [ $0$ , $\mathbf{t}_{on}$ ]
Figure 1.6(b) : Schéma équivalent du hacheur série quand t [t <sub>on</sub> , Ts]
Figure 1.7(a) : La tension dans la self11
Figure 1.7(b) : Le courant circulant la self11
Figure 1.8 : Forme de l'ondulation du courant dans l'inductance 12
Figure 1.9 : Ondulation de la tension $V_{\rm o}$ 14
Figure 1.10 : Schéma synoptique d'un système photovoltaïque avec MPPT 15
Figure 1.11 : Graphique de puissance pour l'algorithme de P&O17
Figure 1.12 : L'Algorithme Perturbation et Observation simple (P and O simple)
Figure 2.1 : Convertisseur « Buck » avec une source d'alimentation continue (batterie) 21
Figure 2.2 : Convertisseur « Buck » avec un module PV (KC200GT) 22
Figure 2.3 : Convertisseur « Buck » avec la commande MPPT P&O 22
Figure 2.4 : (a) la tension de sortie du « Buck » & (b) le courant de sortie du « Buck » alimenté par une source continue
Figure 2.5 : (a) la tension de sortie du « Buck » & (b) le courant de sortie du « Buck » alimenté par GPV
Figure 2.6 : les ondulations obtenues pour de la tension et du courant de sortie

Figure 2.7 : (a) la tension de sortie du « Buck » & (b) le courant de sortie du « Buck » alimenté
par GPV et contrôlé par MPPT pour T=20°C et différents ensoleillements
Figure 2.8 : (a) la tension de sortie du « Buck » & (b) le courant de sortie du « Buck » alimenté
par GPV et contrôlé par MPPT pour G=1000W/m <sup>2</sup> et différentes températures
Figure 3.1 : Classification des circuits logiques programmables
Figure 3.2 : Structure générale d'un FPGA 32
Figure 3.3 : Bloc logique d'un FPGA 33
Figure 3.4 : Principe de travail d'un LUT
Figure 3.5 : Bloc d 'E/S
Figure 3.6 : Interconnexions commandés par les cellules SRAMs
Figure 3.7 : Flot de conception sur FPGA
Figure 3.8 : Le bloc SG 40
Figure 3.9 : La limite FPGA 41
Figure 3.10 : L'architecture générale de la série Spartan -3E 42
Figure 3.11 : L'architecture générale de la série Virtex-II
Figure 3.12 : L'architecture du "Virtex-5 SXT DSP48E Slice" 43
Figure 3.13 : Modèle du « Buck » sous XSG 44
Figure 3.14 : Architecture détaillée du bloc : Der(IL)45
Figure 3.15 : Architecture détaillée du bloc : Der(Vo)45
Figure 3.15 : Le bloc de l'intégrateur en utilisant des éléments de la bibliothèque Xilinx 46
Figure 3.17: la superposition du signal de sortie Vo du model du « Buck » sous XSG et Simulink
Figure 3.18: la superposition du signal de sortie Io du model du « Buck » sous XSG et Simulink
Figure 3.19 : Boite de dialogue de bloc System Generator
Figure 3.20 : Choix du champ pour la configuration matérielle

# Liste des tableaux

Tableaux 1.1 : Différents convertisseurs DC-DC utilisées dans les applications solaires	9
Tableaux 2.1 : Les valeurs des composants du convertisseur DC-DC « Buck »	. 21

## Chapitre 1 Description de la chaine de conversion

### d'énergie solaire

#### 1.1 Introduction

L'effet photovoltaïque est la production d'électricité directement de la lumière par un système photovoltaïque qui comprend généralement un générateur PV, qui se compose d'un ou plusieurs modules PV, d'un convertisseur DC-DC (hacheur) pour fournir la tension d'alimentation adéquate pour une charge à courant continu (DC) et/ou un convertisseur continu-alternatif (onduleur) pour alimenter les charges à courant alternatif.

Dans les systèmes photovoltaïques (PV), la production d'énergie et son stockage dans des batteries de tension inférieure à celle optimale du panneau photovoltaïque induit des pertes considérables d'énergie. La conception et la réalisation d'un convertisseur DC/DC muni d'une commande MPPT (Maximum Power Point Tracking) à bas coût, est indispensables afin de minimiser ces pertes. [4]

Ce chapitre est consacré à la conception d'un convertisseur DC-DC de type « Buck », à sa modélisation, sa commande MPPT et la batterie de stockage (la charge).

#### 1.2 Schéma synoptique de la chaine de conversion étudiée

La figure 1.1 représente le schéma synoptique de la chaine de conversion destinée au stockage sur batterie, qui est constitué de [5] :



Figure 1.1 : Schéma synoptique de la chaine de conversion.

- Un module photovoltaïque;
- Un convertisseur « Buck », est dimensionné pour une fréquence de travail choisie f<sub>s</sub>;
- Une commande MPPT ;
- Une charge qui peut être, soit une résistance de valeur inférieure à la valeur optimale de la résistance du module, soit une batterie supportant une tension de valeur inférieure à la tension optimale du module (dans notre cas c'est une batterie). [4]

Dans ce qui suit, ces étages seront détaillés l'un après l'autre.

#### 1.2.1 Le module photovoltaïque :

Les modules PV sont les éléments de base de tout système photovoltaïque. Ils peuvent être branchés en série pour augmenter leur tension d'utilisation et en parallèle pour augmenter leur courant. Cet ensemble est appelé le champ de modules PV. La (figure1.2) montre des exemples de champs de modules photovoltaïques. [3]



Figure 1.2: Exemples de champs de modules photovoltaïques

Un module photovoltaïque se compose de plusieurs cellules PV qui sont connectées en série et / ou en parallèle. La connexion en série des cellules permet d'augmenter la tension de l'ensemble, tandis que la mise en parallèle permet d'accroître le courant. Le câblage série-parallèle est donc utilisé pour obtenir globalement un générateur PV aux caractéristiques souhaitées [6,7]. La (figure 1.3) représente l'association des cellules pour construire le champ PV.



Figure 1.3 : Cellule ; module et générateur PV.

#### • Les caractéristiques électriques des modules photovoltaïques:

Il existe plusieurs indicateurs permettant de mesurer les performances des modules PV. La puissance crête est un des indicateurs les plus significatifs, elle représente la puissance électrique maximale que le panneau peut fournir dans les conditions de mesures normalisées, c'est-à-dire lorsqu'il est connecté à une charge optimale, lorsque la température à la jonction des cellules est de 25 °C et lorsqu'il reçoit du soleil à une puissance de 1000W/m<sup>2</sup> (ceci correspond approximativement à une exposition perpendiculaire aux rayons du soleil le midi par temps clair).

La caractéristique courant-tension (I=f(V)) illustre la variation du courant de sortie en fonction de la tension de sortie. Elle représente aussi un indicateur important permettant de mesurer les performances des modules PV. A partir de cette caractéristique on peut tracer la caractéristique puissance-tension (P=f(V)).

Les conditions idéales conventionnelles sont très rarement remplies dans la pratique, et la variation de ces conditions est aléatoire et imprévisible. Le changement de l'ensoleillement et de la température influe directement sur les caractéristiques courant-tension et puissance-tension [3]. Les figures 1.4 et 1.5 montrent l'influence de ces deux paramètres sur les caractéristiques I-V et P-V. D'abord, les deux caractéristiques sont tracées pour différents ensoleillements à température constante (figure 1.4), ensuite elles sont tracées pour différentes températures à ensoleillement constant (figure 1.5). On constate bien que les caractéristiques du panneau solaire dépendent fortement de l'ensoleillement et de la température.



**Figure 1.4:** Caractéristique I=f(V) et P=f(V) d'un module photovoltaïque pour différents ensoleillements à température constante T= 30°C.



**Figure 1.5:** Caractéristique I=f(V) et P=f(V) d'un module photovoltaïque pour différentes températures à ensoleillement constant S=1000W/m<sup>2</sup>.

Le panneau solaire choisi pour le présent mémoire est de type : KC200GT qui fournit une puissance de 200 W, sous une tension de 26.3 V et un courant de 7.61 A. Beaucoup de littératures ont modélisées le fonctionnement électrique des modules photovoltaïques (KC200GT) et analysé la régulation de leur puissance électrique en régulant la tension de leur sortie à la valeur optimale qui est fixée à partir de l'éclairement et de la température. [8]

#### **1.2.2 Les convertisseurs DC-DC**

Pour maintenir un rendement de puissance plus élevé dans une chaine PV, les modules PV sont toujours couplés à la charge à travers des convertisseurs DC-DC de commutation pour obtenir le point maximum de puissance. Ainsi pour éviter la dissipation de la puissance et les échauffements excessifs dans les composants électroniques, il est essentiel de faire un bon chois des composants de stockage d'énergie, (inductance et condensateurs) et les commutateurs de puissance qui dépendent du niveau de la puissance à convertir ou à commander. Les MOSFETs (transistors à effet champ d'oxyde de métal) sont habituellement utilisés à des puissances relativement basses (quelques kW) et les IGBTs (transistors bipolaires à gâchette isolée) à des puissances plus élevées. Les thyristors ont été généralement utilisés et acceptés dans les plus hauts niveaux de puissance.

Les types de convertisseurs utilisés fréquemment dans les systèmes PV sont: le Buck (dévolteur), Boost (survolteur) et Buck-Boost (dévolteur-survolteur), ces types de convertisseurs ne sont constitués que par des éléments réactifs (inductance et condensateurs) qui, dans le cas idéal, ne consomment aucune énergie. C'est pour cette raison qu'ils sont caractérisés par un grand rendement. Le mode Buck est employé pour réduire la tension de sortie, tandis que le mode Boost augmente la tension de sortie. Dans le mode Buck-Boost, la tension de sortie peut être maintenu supérieure ou inférieure que la tension d'entrée mais dans la polarité opposée [9]. Le tableau 1.1 représente ces différents types de convertisseurs DC-DC.

Туре	Fonction	Rapport de transformation
		Μ(α)
Série (Buck)	Abaisseur	α
Parallèle (Boost)	Elévateur	$\frac{1}{1-\alpha}$
Série-parallèle	Abaisseur	$\frac{\alpha}{1-\alpha}$
(Buck-boost)	Elévateur	

Tableau 1.1: Différents convertisseurs DC-DC utilisées dans les applications solaires.

Dans notre étude, nous nous intéressons uniquement aux convertisseurs de types «Buck». On donne ici son étude avec un peu de détail.

#### a La conception du convertisseur DC-DC Buck

Le convertisseur Buck est constitué d'une source de tension continue V<sub>i</sub>, commutateur K (qu'on peut contrôler), une diode D, une inductance L, un condensateur C et une charge résistive R. Son fonctionnement peut être divisé en deux configurations suivant l'état du commutateur K:



Figure 1.6: Circuit idéal du Buck.

• Dans l'état passant (figure 1.6(a))



Figure 1.6(a): Schéma équivalent du hacheur série quand  $t \in [0, t_{on}]$ 

Le commutateur K est fermé pendant un temps t<sub>on</sub>, le courant traversant l'inductance augmente linéairement et le condensateur se charge et maintient la tension entre ses bornes jusqu'à l'ouverture du commutateur K. La tension aux bornes de la diode étant négative, aucun courant ne la traverse.

L'application des lois de Kirchhoff sur le circuit équivalent pour cette phase donne:

$$V_{L}(t) = L \cdot \frac{dI_{L}}{dt} = V_{i}(t) - V_{o}(t)$$

$$(1-1)$$

$$I_{c}(t) = C. \frac{dV_{o}}{dt} = I_{i}(t) - I_{o}(t)$$
 (1-2)

• Dans l'état bloqué (figure 1.6(b))



Figure 1.6(b) : Schéma équivalent du hacheur série quand t [ton, Ts].

Le commutateur est ouvert pendant un temps  $t_{off}$ . La diode devient passante afin d'assurer la continuité du courant dans l'inductance. Le courant traversant l'inductance décroît et le condensateur se décharge à travers la diode sur la charge.

$$V_{L}(t) = -V_{0}(t)$$
 (1-3)

$$I_{c}(t) = C. \frac{dV_{0}}{dt} = I_{L}(t) - I_{0}(t)$$
 (1-4)

Lors de son fonctionnement, le commutateur est commandé par un signal PWM (Pulse Width Modulation), à une fréquence  $f_s$  fixe avec un temps de fermeture égal à  $(\alpha.T_s)$  et un temps d'ouverture égal à  $((1-\alpha).T_s)$ ,  $\alpha$  est le rapport cyclique variable ( $\alpha \in [0,1]$ ) et  $T_s$  est la période de commutation.

Quand un convertisseur Buck travaille en mode de conduction continue où  $T_s=t_{on}+t_{off}$ , le courant  $I_L$  traversant l'inductance ne s'annule jamais. La figure (1.7(a)) et (1.7(b)) montre les formes d'ondes de la tension et du courant dans un convertisseur Buck.





Figure 1.7(a) : La tension dans la self.

Figure 1.7(b) : Le courant circulant la self.

Le taux d'accroissement de I<sub>L</sub> est donné par:  $V_L = L \cdot \frac{dI_L}{dt}$  (1-5)

Par conséquent, l'augmentation de I<sub>L</sub> durant l'état passant est donnée par:

$$\Delta I_{\text{Lon}} = \int_0^{\alpha.Ts} dI_{\text{L}} = \int_0^{\alpha.Ts} \frac{V_{\text{L}}}{L} dt = \frac{(V_{\text{i}} - V_{\text{o}}) \cdot \alpha.Ts}{L}$$
(1-6)

De même, la baisse du courant dans l'inductance durant l'état bloqué est donnée par:

$$\Delta I_{\text{Loff}} = \int_{\alpha.Ts}^{Ts} dI_{\text{L}} = \int_{\alpha.Ts}^{\text{Ts}} \frac{V_{L}}{L} dt = \frac{-\text{Vo}(1-\alpha).\text{Ts}}{L}$$
(1-7)

Si on considère que le convertisseur est en régime permanent, l'énergie stockée dans chaque composant est la même au début et à la fin de chaque cycle de commutation. En conséquence, le courant  $I_L$  traversant l'inductance est le même au début et à la fin de chaque cycle de commutation. Ce qui peut s'écrire de la façon suivante:

$$\Delta I_{\rm Lon} + \Delta I_{\rm Loff} = 0 \tag{1-8}$$

En remplaçant  $\Delta I_{\text{Lon}}$  et  $\Delta I_{\text{Loff}}$  par leur expression, on obtient:

$$\frac{(V_{i} - V_{o})\alpha.Ts}{L} + \frac{-V_{0.}(1 - \alpha).Ts}{L} = 0$$
(1-9)

Ce qui peut se réécrire de la façon suivante:

$$\mathbf{V}_{0} = \boldsymbol{\alpha} . \mathbf{V}_{i} \tag{1-10}$$

Grâce à cette équation, on peut voir que la tension de sortie varie linéairement avec le rapport cyclique. Le rapport cyclique étant compris entre 0 et 1, la tension de sortie  $V_o$  est toujours inférieure à celle d'entrée. C'est pour cela que l'on parle d'un *dévolteur*. [10]

#### b Dimensionnement de L et de C

Les équations (1-6), (1-7), et (1-8) ont été retirées après avoir considérer que la variation des deux paramètres: L et C est linéaire, c'est-à-dire approximer l'exponentielle à un segment et sa dérivé sera constante ( $a.e^x \cong a + x; x \ll 1$ ). Donc, les deux intervalles: ( $\alpha.T_s$ ) et (( $1-\alpha$ ). $T_s$ ) doivent êtres très faibles devant les constantes de temps du circuit:  $L/R_L$  et RC relativement. Dans ce cas la forme exponentielle du courant qui parcourt l'inductance et de la tension aux bornes du condensateur pourra prendre la forme linéaire (figure.1.7(b)).

Ce sont les critères prises en considération dans la conception du circuit et le dimensionnement des composants ainsi, dont le but de diminuer les ondulations du courant et de la tension sans faire un surdimensionnement ce qui accroîtrait le prix du circuit, un calcul de ses composants en fonction des ondulations voulues est nécessaire.

Nous avons vu que le courant  $I_L$  dans l'inductance L est constitué d'une valeur moyenne  $\langle I_L \rangle$ , et comporte une ondulation  $\tilde{I}_L$  autour de cette valeur moyenne. [9]



*Figure 1.8 :* Forme de l'ondulation du courant dans l'inductance.

Compte tenu des hypothèses de travail adoptées, le courant moyen  $<I_L>$  est fixé par la valeur du courant  $I_o$  dans la charge Rs:

$$I_0 = \langle I_L \rangle = \frac{V_o}{R} = \frac{\alpha . V_i}{R}$$
(1.11)

Le courant moyen de sortie est ainsi fixé par:

- La valeur de la source de tension continue,
- > Le rapport cyclique,
- La résistance de charge.

En outre, ce courant est régi par la relation :

$$\mathbf{I}_{\mathrm{L}} = \mathbf{I}_{\mathrm{c}} + \mathbf{I}_{\mathrm{o}} \tag{1.12}$$

Tel que la valeur moyenne du courant  $I_L$  est fixée par le courant  $I_o$  dans la charge résistive Rs, alors que l'ondulation  $\tilde{I}_L$  est absorbée par le condensateur ce qui permet de déduire:

$$\langle I_L \rangle = I_0 \tag{1.13}$$

$$\tilde{I}_{L} = I_{c} \tag{1.14}$$

L'analyse d'une seule des phases de conduction décrites précédemment suffit pour déterminer l'amplitude des ondulations  $\Delta I_L$ . L'analyse de la phase relative à l'état passant du transistor K, et d'après les relations (1-6) et (1-10) permet d'écrire:

$$\Delta I_L = \frac{(1-\alpha)\alpha T_s V_i}{4L}$$
(1.15)

$$\Rightarrow L \ge \frac{(1-\alpha)\alpha . V_i}{4f_{s} . \Delta I_{Lmax}}$$
(1.16)

Les paramètres V<sub>i</sub>, L et  $f_s$  sont des paramètres constants. En revanche, le rapport cyclique est susceptible de varier suivant le point de fonctionnement recherché: il est en effet ajusté pour obtenir les valeurs de V<sub>o</sub> et/ou I<sub>o</sub> exigées par la consigne de la commande du convertisseur.

D'après l'équation (1.15), l'ondulation du courant I<sub>o</sub> sera maximale pour  $\alpha$  = 0,5. C'est à partir de cette valeur de  $\alpha$  que l'on devra dimensionner la valeur de L, afin d'être sur que l'ondulation  $\tilde{I}_L$  n'excédera jamais la valeur spécifiée. En effet, tout dimensionnement de L se fait à partir d'une valeur de  $\Delta I_{Lmax}$  imposée. Si l'exploitation de la relation (1.16) conduit à des valeurs de L<sub>min</sub> excessives, on devra augmenter la valeur de la fréquence de commutation afin de pouvoir réduire la valeur de L en proportion.

En ce qui concerne l'ondulation de la tension en sortie  $V_o$ , soit  $\tilde{V}_o$ , nous l'avons négligé en la considérant minime devant les grandeurs continues. Nous devons cependant définir une relation qui permette de lier cette ondulation à la valeur du condensateur C, afin d'être en mesure de le dimensionner.

Compte tenu de la relation courant/tension définissant le condensateur C et l'équation (1.14), on peut écrire:

$$I_c = \tilde{I}_L = C.\frac{d\tilde{V}_o}{dt} \qquad \Rightarrow \qquad \tilde{V}_o = \frac{1}{c} \int_0^T \tilde{I}_L dt \qquad (1.18)$$

Les variations de la tension V<sub>o</sub> sont l'intégrale des ondulations du courant dans l'inductance L. Nous les avons représentées dans la (figure.1.9). Les variations  $\tilde{V}_o$  sont ainsi des arcs de paraboles.



Figure 1.9: Ondulation de la tension Vo.

Nous définissons  $\Delta V_o$  l'amplitude des ondulations  $\widetilde{V}_o$ . D'après les notations adoptées dans la (figure 1.9), il vient:

$$\Delta V_o = V_{o2} - V_{o1} = \tilde{V}_o(t_2) - \tilde{V}_o(t_1) = \frac{1}{c} \int_{t_1}^{t_2} \frac{d\tilde{t}_L}{dt}$$
(1.19)

Compte tenu de l'évolution linéaire du courant dans L (Fig.1.9), le calcul de cet intégral est aisé:

$$\Delta V_o = \frac{1}{c} \left[ \frac{\alpha T_s}{8} \Delta I_L + \frac{(1-\alpha)T_s}{8} \Delta I_L \right] = \frac{\Delta I_L}{8Cf_s} = \frac{(1-\alpha)\alpha V_i}{8Cf_s^2 L}$$
(1.20)

$$\Rightarrow C \ge \frac{(1-\alpha)\alpha V_i}{8Lf_s^2 \Delta V_{omax}}$$
(1.21)

Comme pour  $\Delta I_L$ , les paramètres V<sub>i</sub>, L, C et f<sub>s</sub> sont des paramètres constants. En revanche, le rapport cyclique est susceptible de varier. Pour juger de son influence, on se reportera à la (figure 1.8), puisque l'influence de  $\alpha$  est identique sur  $\Delta I_L$  et sur  $\Delta V_o$ . On notera toutefois l'influence de la fréquence de commutation f<sub>s</sub> du convertisseur. Il est très avantageux de travailler à une fréquence de commutation élevée, car une valeur plus faible de C permet d'obtenir une même amplitude de  $\Delta V_o$ . [10]

#### 1.2.3 Méthodes de poursuite MPPT

Afin de faire la poursuite du P.P.M du système photovoltaïque, la tension de sortie du système photovoltaïque est régulé par le convertisseur DC-DC qui lui-même est contrôlé continuellement par son rapport cyclique généré par le bloc de la commande MPPT [9].



Figure 1.10 : Schéma synoptique d'un système photovoltaïque avec MPPT.

On a proposé beaucoup de techniques de MPPT dans la littérature. Les références [11] et [12] expliquent en détail un grand nombre de ces méthodes. On en donne dans ce qui suit un bref aperçu:

 Adaptation manuelle : Elle consiste à adapter manuellement la charge au générateur photovoltaïque, c'est-à-dire choisir la charge suivant la valeur du courant et de la tension obtenus expérimentalement pour des conditions normales de fonctionnement;

- Méthodes à contre réaction de tension : la tension de référence peut être fixe, variable en fonction de la tension à circuit ouvert  $V_{oc}$ , ou externe par l'utilisation d'une cellule pilote;

- Méthodes à contre réaction de courant : là aussi le courant peut être variable en fonction du courant de court circuit *I<sub>sc</sub>*, ou externe par l'utilisation d'une cellule pilote;

 Méthodes à contre réaction de puissance : Plusieurs algorithmes sont utilisés comme l'algorithme « Perturbation et Observation » (P&O) et l'algorithme « Incremental Conductance »;

Méthode de poursuite analogique ;

- Utilisation d'un contrôleur flou.

Pour le présent mémoire, la méthode choisie pour cette implémentation est celle la plus utilisée: perturbation et observation (P&O) simple, que nous allons détailler cidessous.

#### L'Algorithme Perturbation et Observation simple (P and O simple)

C'est la méthode MPPT la plus utilisée vu la simplicité de son principe et la facilité de son implémentation. Elle est basée comme son nom l'indique, sur l'introduction d'une perturbation sur le système et l'observation de son effet sur la puissance.

La perturbation du système est introduite par l'augmentation ou la diminution de la tension de référence (*Vref*) en agissant directement sur le rapport cyclique du convertisseur DC-DC. L'observation de la puissance permet ensuite de prendre une décision sur la prochaine perturbation à introduire, s'il y'a eu une augmentation de la puissance, la perturbation continuera dans le même sens, sinon elle est inversée. La (figure 1.11) montre son algorithme. [3]

Le P&O est très populaire et simple. Ainsi il est pris pour la conception. Le graphique de puissance pour l'algorithme de P&O est montré dans la (figure 1.11). Dans l'algorithme de P&O une légère perturbation ( $\Delta \alpha$ =0.01) est présentée dans le système. [7]



*Figure 1.11 :* Graphique de puissance pour l'algorithme de P&O.

Cette méthode exige seulement des mesures sur la tension de sortie du panneau  $V_{PV}$  et son courant de sortie  $I_{PV}$  et elle peut donc tout de suite dépister le point de puissance maximum en générant à sa sortie une tension  $V_{ref}$ .

Comme son nom l'indique, la méthode de P&O fonctionne par la perturbation de  $V_{PV}$  et l'observation de son impact sur le changement de la puissance de sortie du panneau PV. L'organigramme de l'algorithme de MPPT est montré dans la (figure.1.12).



Figure 1.12 : L'Algorithme Perturbation et Observation simple (P and O simple).

Cet algorithme est conçu de sorte qu'il fonctionne sur un calculateur et donc à chaque cycle de l'algorithme,  $V_{PV}$  et  $I_{PV}$  sont mesurés pour calculer  $P_{PV}(k)$ . Cette valeur de  $P_{PV}(k)$  est comparée avec celle de  $P_{PV}(k-1)$  déjà calculée à l'itération précédente.

Si maintenant la puissance de sortie a augmenté depuis la dernière mesure, la perturbation de la tension de sortie continuera dans la même direction que celle qui a été prise au dernier cycle. [3]

#### 1.2.4 Les batteries

La batterie a pour rôle de maintenir en service une charge en période de faible ensoleillement ou en absence d'ensoleillement. Dans les systèmes nécessitant un stockage de l'énergie électrique, la batterie électrochimique à accumulateur constituera souvent l'option la plus simple et la plus adéquate.

En effet, une batterie peut être connecté directement à un module photovoltaïque sans la moindre conversion ni transformation. La capacité nominale C, d'une batterie s'exprime en ampère-heure (Ah) au régime de C/10, c'est-à-dire la capacité pour un temps de décharge de 10 heures. Ainsi une batterie de 100 Ah fournira idéalement un courant de 10 A pendant 10 heures. [13]

#### **1.3 Conclusion**

Dans ce chapitre nous avons exposé les différents étages de la chaine de conversion en s'intéressant beaucoup plus à l'étage du convertisseur DC-DC de type « Buck » et sa commande choisie par un algorithme de MPPT P&O conçus. Après cette étude, le calcul des valeurs des éléments constituant le convertisseur seront élaborées.

## Simulink

#### 2.1 Introduction

Dans ce chapitre, nous calculons les valeurs des composants constituants le convertisseur dimensionné dans le chapitre précédant, à savoir la self, la capacité et le choix de la fréquence de travail f<sub>s</sub>. Dans l'environnement de Simulink/MATLAB, nous avons adopté la bibliothèque SimPowerSystem pour la simulation du système.

#### 2.2 Calcule des valeurs de la self et de la capacité

Les valeurs des composants du convertisseur DC-DC « Buck » conçu dans le premier chapitre sont indiquées dans le tableau suivant après l'application numérique des équations (1.11, 1.16 et 1.15) pour :

- ✓ un rapport cyclique :  $\alpha$ =0.5 ;
- $\checkmark$  une tension de sortie : V<sub>o</sub>=12V ;
- ✓ un courant de sortie :  $I_0$ = 1.2A ;
- $\checkmark$  une fréquence de travail : f<sub>s</sub>=10KHz ;
- $\checkmark$  une ondulation du courant  $\Delta I_L = 10mA$ ;
- $\checkmark$  une ondulation de la tension  $\Delta V_o = 10 mV$ .

Description	Estimation
Inductance	20mH
MOSFET	IGBT
Diodede puissance	1N5408
Capacité	45µF
Charge Résistive	10Ω, 50W
Fréquence de commutation	10KHz

Tableau 2.1: Les valeurs des composants du convertisseur DC-DC « Buck ».

#### 2.3 Simulation

En premier lieu, le convertisseur conçu est simulé avec une source d'alimentation continue comme il est montré dans la figure.2.1, et en deuxième lieu, avec un modèle du panneau solaire KC200GT pris du travail de [Bouhadir R. & Amara C.] (figure.2.2). En fin, un bloc de MPPT et inséré pour voir le bon fonctionnement du « Buck » conçu avec la chaine de conversion choisie comme le montre la figure 2.3 dans des conditions météorologiques variables.



Figure 2.1 : Convertisseur « Buck » avec une source d'alimentation continue (batterie).



Figure 2.2 : Convertisseur « Buck » avec un module PV (KC200GT).



Figure 2.3 : Convertisseur « Buck » avec la commande MPPT P&O.

#### 2.4 Résultats de simulations et interprétations

Les signaux de sortie de chaque cas des simulations précédentes sont illustrés dans les figures suivantes.

Les figures : 2.4(a) et (b) illustrent le courant et la tension obtenus dans la première Simulation, tandis que les figures 2.5(a) et (b) illustrent le courant et la tension obtenus dans la deuxième simulation et finalement les figures 2.7(a) et (b) illustrent ceux obtenus dans la dernière simulation.



*Figure 2.4 :* (a) la tension de sortie du « Buck » & (b) le courant de sortie du « Buck » alimenté par une source continue



Figure 2.5 : (a) la tension de sortie du « Buck » & (b) le courant de sortie du « Buck » alimenté par GPV

Les résultats obtenus pour les conditions de température et insolation fixes sont atteintes pour une tension de sortie de 12V et un courant de sortie de 1.2A avec une ondulation inférieur à celle fixée dans le dimensionnement. Cela porte un grand intérêt pour la duré de vie de la batterie.



*Figure 2.6 :* les ondulations obtenues pour de la tension et du courant de sortie.

Dans la réalité, les conditions météorologiques varient instantanément, ceci influe directement sur la tension de sortie du module PV. Pour maintenir une tension d'alimentation de la batterie fixe, une régulation de celle-ci doit être établie. Pour cet effet ; nous introduisant dans notre circuit un algorithme pour le calcul du rapport cyclique basé sur le courant et la tension du panneau solaire.

La figure 2.3 illustre l'intégration du bloc MPPT. Les résultats obtenus sont figurées cidessous. Les résultats de simulation montrant l'effet de l'éclairement sur le point de fonctionnement optimale du GPV est illustré dans la figure 2.7 ci-après:



(a)



*Figure 2.7 :* (a) la tension de sortie du « Buck » & (b) le courant de sortie du « Buck » alimenté par GPV et contrôlé par MPPT pour T=20°C et différents ensoleillements.

Cette simulation nous montre clairement que le paramètre optimal varient en fonction de l'éclairement est le courant généré par le GPV. Par contre la tension optimale reste pratiquement constante.

Les résultats de simulation montrant l'effet de la température sur le point de fonctionnement optimale du GPV est illustré dans la figure 2.8:







*Figure 2.8 :* (a) la tension de sortie du « Buck » & (b) le courant de sortie du « Buck » alimenté par GPV et contrôlé par MPPT pour G=1000W/m<sup>2</sup> et différentes températures.

Cette simulation nous montre clairement que le paramètre optimal varient en fonction de la température est la tension aux bornes du GPV. Par contre le courant optimal reste pratiquement constant.

#### 2.5 Conclusion

Dans ce chapitre nous avons simulé notre système sous Simulink/MATLAB pour trois cas différents : dans le premier cas, notre système est alimenté par une source de tension continue de 26.3V. Dans le deuxième cas la source de tension est remplacée par le module PV KC200GT dont les caractéristiques sont montrées dans l'annexe 1. En fin, dans le troisième cas, nous avons introduit le bloc de contrôleur MPPT pour assurer une bonne régulation de la tension de sortie. Les résultats obtenus sont acceptables.

L'Algérie amorce une dynamique d'énergie verte en lançant un programme ambitieux de développement des énergies renouvelables (ENR) et d'efficacité énergétique. Cette vision du gouvernement Algérien s'appuie sur une stratégie axée sur la mise en valeur des ressources inépuisables comme le solaire et leur utilisation pour diversifier les sources d'énergie et préparer l'Algérie de demain car, aujourd'hui, les besoins énergétiques de l'Algérie sont satisfaits, presque exclusivement, par les ressources fossiles (énergie la plus disponible : Pétrole et gaz) et a long terme, la reconduction du modèle national de consommation énergétique actuel peut rendre problématique l'équilibre offre-demande pour cette source d'énergie. Donc l'intégration massive du renouvelable dans le mix énergétique constitue en ce sens un enjeu majeur en vue de préserver, de diversifier les filières de production de l'électricité et de contribuer au développement durable.

Le programme consiste à installer une puissance d'origine renouvelable de près de 22000 MW entre 2011 et 2030 dont 12 000 MW seront dédiés à couvrir la demande nationale en électricité et 10 000 MW à l'exportation. En effet, l'Algérie compte se positionner comme un acteur majeur dans la production de l'électricité à partir du solaire photovoltaïque et du solaire thermique qui seront les moteurs d'un développement économique durable à même d'impulser un nouveau modèle de croissance. Le programme inclut la réalisation, d'ici 2020, d'une soixantaine de centrales solaires photovoltaïques et solaires thermiques. [1]

L'élément principal de la conversion de l'énergie solaire en énergie électrique est le panneau solaire. Ce dernier, bien qu'il soit de plus en plus performant, a des rendements qui restent assez faibles (autour de 20%), c'est pourquoi il faut exploiter le maximum de puissance qu'il peut générer en réduisant au maximum les pertes d'énergie. Pour cela, un contrôleur électronique est incorporé entre lui et la charge, dont le rôle principal est la surveillance en continu du point de puissance maximale du générateur PV appelé communément MPPT (*Maximum Power Point Tracking*) et cela en général par action sur un dispositif de conversion DC-DC. Cette technique de régulation et de contrôle assure l'adaptation d'impédance, en transférant à la charge la puissance électrique maximale issue du générateur PV quelque que soit les conditions de température et d'ensoleillement. [2]

Dans ce contexte, le but de ce projet de fin d'étude est l'Implémentation d'un convertisseur DC-DC, de type « Buck », sur FPGA appliqué aux systèmes photovoltaïques. Cette numérisation permet de gagner du temps en simulation, la réponse dynamique à grande vitesse et la programmabilitée du convertisseur et sa commande afin d'optimiser ses caractéristiques avant la réalisation.

En effet, les circuits FPGA (Field Programmable Gate Array), qui sont des circuits programmables standards, et qui peuvent être adaptés à des besoins divers, deviennent incontournables dans les applications nécessitant un temps de développement rapide et une modularité garantie. [3]

Le travail décrit dans ce présent mémoire est organisé comme suit :

Le premier chapitre, la chaine de conversion d'énergie solaire est décrite en détaillant beaucoup plus la conception du convertisseur « Buck » qui est l'étage essentiel de cette étude.

Dans le deuxième chapitre, une simulation du convertisseur conçu sous Simulink/MatLab était présentée pour confirmer son bon fonctionnement.

Dans le troisième chapitre, les étapes de l'implémentation d'un projet sur FPGA sont évoquées après avoir abordé quelques notions sur les circuits FPGA et leur langage de description (VHDL) ainsi la simulation du « Buck » sous Xilinx System Generator et les résultats obtenus sont présentées et comparées avec ceux de la simulation sous Simulink.

Nous terminerons avec une conclusion générale.

#### 3.1 Introduction

Il y a quelques années, la réalisation d'un montage en électronique numérique impliquait l'utilisation d'un nombre important de circuits intégrés logiques. Ceci avait pour conséquences un prix de revient élevé, une mise en œuvre complexe et un circuit imprimé de taille importante. Dans notre projet, l'utilisation de FPGA a pour but une simulation dynamique de notre « Buck » conçu précédemment.

Le développement des systèmes sur les FPGA est différent du développement de systèmes conventionnels puisqu'il fait appel à la conception physique mais également à la conception logicielle. L'utilisation d'un langage de description de matériel, qui partage certains aspects avec les langages de programmation conventionnels, n'est pas banale. Ce langage sert à définir physiquement le circuit au niveau d'abstraction choisi par le concepteur. [14]

Pour cela, dans ce chapitre, l'architecture interne des FPGAs est présentée, puis le langage de description de matériel utilisé : *Very Hardware Description Language* (VHDL) et la génération du code VHDL par Xillinx System Generator. Finalement, les architectures du « Buck » conçu sous XSG sont présentées et les résultats obtenus lors de la simulation sont discutés et comparés aux résultats de la simulation sous Simulink/MATLAB.

Vient enfin la programmation du circuit et la vérification du fonctionnement sur la carte. Si la simulation et la vérification on été faites correctement, aucune erreur de fonctionnement ne doit apparaître.

#### 3.2 Circuits FPGA

De nombreuses familles de circuits programmables et reprogrammables sont apparues et ont évolué d'une manière étonnante depuis les années 70 avec des noms très divers suivant les constructeurs. Il existe dans la littérature plusieurs manières de les classer. Nous choisirons l'approche illustrée à la figure 3.1 consistant à séparer les PLDs (Programmable LogicDevice) en trois sous-classes, à savoir les SPLDs (Simple Programmable LogicDevice), les CPLDs (Complex Programmable LogicDevice) et les FPGAs (Field Programmable GateArray).



Figure 3.1 : Classification des circuits logiques programmables.

Les circuits FPGA (Field Programmable Gate Array) sont certainement les circuits programmables ayant le plus succès dans le domaine des circuits intégrés vu qu'ils sont entièrement reconfigurables par programmation qui permettent d'implanter physiquement, par simple description, n'importe quelle fonction logique.

#### 3.2.1 Définition

Les FPGA sont des circuits à architecture programmable qui ont été inventés par la société XILINX en 1985. Ils sont entièrement reconfigurables et ne demandent donc pas de fabrication spéciale en usine, ni de systèmes de développement coûteux ; ceci permet de les reprogrammer à volonté afin d'accélérer notablement certaines phases de calculs. Un autre avantage de ces circuits est leur grande souplesse qui permet de

les réutiliser à volonté dans des algorithmes différents en un temps très court (quelques millisecondes).

*Field Programmable Gate Array* ou réseau de portes programmable par l'utilisateur ; c'est un ensemble de blocs logiques élémentaires que l'utilisateur peut interconnecter pour réaliser les fonctions logiques de son choix. On distingue deux types:

- FPGA à anti-fusible: programmables électriquement par l'utilisateur, non effaçables.
- FPGA à SRAM: ou encore LCA (Logic Cell Array) introduit en 1985 par Xilinx à base des cellules SRAM pour configurer les connexions entre les blocs logiques.

Les FPGA sont utilisés dans de nombreuses applications, on en cite dans ce qui suit quelques unes:

- Prototypage de nouveaux circuits ;
- Fabrication de composants spéciaux en petite série ;
- Adaptation aux besoins rencontrés lors de l'utilisation ;
- Systèmes de commande à temps réel ;
- DSP (Digital Signal Processor);
- Imagerie médicale. [15]

#### 3.2.2 Structure générale des FPGAs

Les FPGAs à la différence des CPLDs sont programmables par l'utilisateur. La puissance de ces circuits est telle qu'ils peuvent être composés de plusieurs milliers jusqu'à des millions de portes logiques et de bascules. Ils sont composés de blocs logiques élémentaires (plusieurs milliers de portes) qui peuvent être interconnectés. Ces circuits sont bien distincts des autres familles tout en offrant le plus haut niveau d'intégration logique. [15]

On appelle les FPGA parfois LCA (LOGIC Cell ARRAY) qui signifie : réseau de cellules logiques. Pour implémenter un système dans un FPGA il est indispensable de bien connaître sa structure interne et ses limites du point de vue performances. Un FPGA est un circuit intégré composé d'un réseau de blocs logiques programmables CLB (Configurable logic Bloc) et des blocs d'entrées/sorties IOB (Input Output Bloc) répartis régulièrement et

reliés entre eux grâce à des connections qui forment une matrice de routage programmable.

Puisque tous les éléments sont programmables, le FPGA peut émuler et réaliser n'importe circuit à condition que celui-ci n'épuise pas les ressources logiques et de routage du FPGA [16]. La figure suivante illustre sa structure générale.



Figure 3.2 : Structure générale d'un FPGA.

La plupart des FPGA modernes sont basés sur des cellules SRAM (Static Random Access Memory) aussi bien pour le routage du circuit que pour les blocs logiques à interconnecter.

#### a Les blocs logiques configurables(CLB)

Les blocs logiques configurables sont les éléments déterminants des performances du circuit FPGA (figure 3.3). Chaque CLB est un bloc de logique combinatoire composé de générateurs de fonction à quatre entrées (LUT) et d'un bloc de mémorisation/synchronisation composé de bascules D. Quatre autres entrées permettent d'effectuer les connexions internes entre les différents éléments du CLB. La structure du bloc logique change selon le fabricant et la famille. Aujourd'hui, la structure la plus utilisée est basée sur une Look-Up Table (RAM) pour implémenter une fonction combinatoire plus une bascule D, la figure suivante montre un bloc logique de base.



*Figure 3.3 :* Bloc logique d'un FPGA.

• La LUT (Look-Up Table) utilisée est une mémoire à base de SRAM, sa fonction est de stocker la table de vérité de la fonction à implémenter dans le bloc logique.



*Figure 3.4 :* Principe de travail d'un LUT.

#### b Les blocs d'entrées/sorties

Les blocs d'entrée/sortie ou IOB (Input Output Bloc) permettent l'interface entre les broches du FPGA et la logique interne développée à l'intérieur (figure 3.5). Ils sont présents sur toute la périphérie du circuit FPGA. Chaque bloc IOB contrôle une broche du composant et il peut être défini en entrée, en sortie, en signal bidirectionnel ou être inutilisé (Ils ont une configuration programmable). [15]



Figure 3.5 : Bloc d 'E/S.

Les IOB peuvent s'adapter à un grand nombre standards de communication: LVTTL, LVCMOS, PCI, LVDS, LVPECL, etc. Ils sont regroupés en banques, et chaque banque a sa propre tension d'alimentation. Ceci permet de combiner des standards incompatibles entre eux sur le même circuit FPGA en utilisant des banques différentes [7]

#### c Les interconnexions

Les blocs logiques configurables (CLB) et les blocs d'entrée/sortie (IOB) sont connectés entre eux par un réseau d'interconnexions programmable. Ces connexions internes sont composées de segments métallisés distribués horizontalement et verticalement entre les divers CLB. Parallèlement à ces lignes, nous trouvons des matrices de routage programmables (matrices de commutation, switch matrix) réparties sur la totalité du circuit [14]. Elles permettent d'avoir des connexions entre les diverses lignes, celles-ci sont assurées par des transistors CMOS contrôlés par la configuration lors de la phase de placement-routage (selon la description) et ils sont commandées par des cellules SRAMs [15]. La figure suivante montre un réseau d'interconnexion.



Figure 3.6 : Interconnexions commandés par les cellules SRAMs.

Le routage programmable à l'aide des matrices d'interconnexion permet la configuration à volonté du composant, mais occupe une place importante sur le silicium ce qui justifie le coût élevé des composants FPGA. Le rôle des interconnexions est de relier avec un maximum d'efficacité les blocs logiques et les blocs d'entrées/sorties afin que le taux d'utilisation dans un circuit donné soit le plus élevé possible.

Pour la conception sur FPGA, les deux langages de description les plus utilisés sont le Verilog et le VHDL. Tous deux font l'objet de standards IEEE afin d'uniformiser ces langages autant pour les concepteurs que les manufacturiers [14].

Le langage utilisé dans le cadre de ce projet est le VHDL et il sera présenté au cours de cette section.

#### 3.3 Langage de description de matériel VHDL

#### 3.3.1 Définition

Le VHDL est un langage de description matériel destiné à représenter le comportement ainsi que l'architecture d'un système électronique numérique. Son nom complet est: VHSIC Hardware Description Language (VHSIC: Very High Speed Integrated Circuit). L'intérêt d'une telle description réside dans son caractère exécutable : une spécification décrite en VHDL peut être vérifiée par simulation, avant que la conception détaillée ne soit terminée. En outre, les outils de conception assistée par ordinateur permettant de passer directement d'une description fonctionnelle en VHDL à un schéma en porte logique ont révolutionnés les méthodes de conception des circuits numériques comme les FPGA.

#### 3.3.2 Logiciel Xilinx ISE 12.3

L'offre logicielle dans le domaine de conception des circuits numériques est très varié et l'un de ces environnements que nous allons exploiter au cours de ce travail est Xilinx ISE qui est un logiciel de création et de gestion de projet pour les circuits FPGA.

C'est un logiciel multi taches qui possède dans son soft de différents outils permettant la création de système sous circuits numériques, l'introduction de projets de manière textuelle ou graphique en vue d'une intégration dans un circuit logique programmable.

Ce logiciel Xilinx ISE permet la simulation de la descriptions et la synthèse du circuit logique équivalent puis le placement et le routage du circuit sur un prototype correspondant a une technologie FPGA bien précise et enfin lorsque toutes les vérification sont faites vient l'implantation sur un FPGA réel ce qui correspond à générer le fichier de configuration du circuit cible choisi afin d'établir les interconnections des cellules logiques correspondantes au circuit logique conçus avec optimisation de ressources disponibles au niveau du circuit programmable FPGA.

D'une manière générale, le Xilinx ISE permet de réaliser toutes les étapes de conception et de programmation des circuits FPGA de Xilinx et même pour d'autres circuits programmables tel que les CPLD.

La conception de circuits sur Xilinx ISE met en œuvre 4 outils :

- Un éditeur de texte ou entrée graphique : Permet la description dans les logiciels
   CAO c'est-à-dire de dessiner ou de décrire le circuit avec une interface graphique ou textuelle.
- Un simulateur : La simulation du système est faite pour vérifier la validité du code avant-synthèse, après synthèse et placement –routage.
- Un synthétiseur : L'étape de synthèse et routage succéderons par la suite où la synthèse consiste à faire la transcription de la description d'une forme texte vers une graphique (RTL) à base de portes logiques.
- Un placeur routeur : Cette étape est une adaptation du circuit logique synthétisé sur les ressources disponibles dans le circuit FPGA ciblé. La figure 3.7 montre les différentes étapes pour réaliser un circuit sur FPGA. [17]



Figure 3.7: Flot de conception sur FPGA.

Pour le présent projet, la description VHDL sera faite d'une manière différente : par la bibliothèque Xilinx System Generator dans la bibliothèque Simulink /Matlab. Cette dernière génère le programme en langage VHDL relatif au model du « Buck » conçu dans le Xilinx System Generator /simulink.

#### 3.3.3 Utilité du VHDL

Le VHDL est un langage de spécification, de simulation et également de conception:

• Il est tout à fait possible de décrire un circuit en un VHDL standard pour qu'il soit lisible de tous;

 Il est également un langage de simulation. La possibilité de simuler avec des programmes VHDL devrait considérablement faciliter l'écriture de tests avant la programmation du circuit et éviter ainsi de nombreux essais sur un prototype qui sont beaucoup plus coûteux et dont les erreurs sont plus difficiles à trouver;

• Il permet la conception de circuits avec une grande quantité de portes. Il est compatible avec les circuits actuels qui comprennent, pour les FPGA par exemple, entre 500 et 100 000 portes et ce nombre augmente rapidement. [14]

#### 3.4 Plateforme de développement utilisée

#### 3.4.1 Logiciel utilisé

Dans le cadre de ce projet, afin d'implémenter le convertisseur « Buck » conçu, le logiciel Xilinx System Generator (XSG) est utilisé.

Il s'agit d'un 'toolbox' développé par Xilinx pour être intégré dans l'environnement Simulink/MATLAB et qui facilite la création des systèmes hautement parallèles pour FPGA. Les modèles créés sont affichés sous forme de blocs, et peuvent être raccordés aux autres blocs et autres 'toolbox' de Simulink/MATLAB. Une fois le système complété, le code VHDL généré par l'outil XSG reproduit exactement le comportement observé dans MATLAB. Pour le prototypage rapide, le choix de cet outil est facilement explicable. Le système de contrôle doit être vérifié et simuler souvent et rapidement pendant tout le développement, il est beaucoup plus simple d'analyser les résultats avec MATLAB qu'avec les outils habituellement associés au VHDL, tel que Modelsim. Aussi le model peut ensuite coupler à des modèles PV. Quand le prototype fonctionne, le passage vers la plateforme matérielle pour des tests sur le terrain est rapide, ce qui rend la validation du prototype un projet réalisable à court terme.

L'avantage d'utiliser XSG pour le prototypage rapide devient plus évident lorsqu'il est nécessaire de tester un bloc achevé. Il suffit de brancher aux entrées les données intermédiaires obtenues de la référence. En simulant, on recueille les données à la sortie pour en suite les comparer avec les données de la référence. Notons qu'il peut y avoir une certaine erreur, car une précision arbitraire selon le nombre de bits des opérandes est employée. L'outil XSG est utilisé afin de produire un modèle qui va tout de suite fonctionner sur le matériel une fois achevé et validé. [17]

#### a Définition du bloc System Generator(SG)

Le bloc System Generator permet de contrôler les paramètres du système et la simulation, et est utilisé pour appeler le générateur de code. Tous les modèles Simulink contenant les blocs de Xilinx doit contenir au moins un bloc SG. Une fois ce dernier ajouté à un modèle, il est possible de spécifier la manière dont la génération de code et de simulation doivent être manipulée (figure 3.8). [18]



Figure. 3.8 : Le bloc SG.

#### b La précision et les passerelles Xilinx

SG fonctionne avec les modèles Simulink standard. Deux blocs appelés "Gateway In" et "Gateway Out" définissent la limite du FPGA du modèle simulé en Simulink. La passerelle dans le bloc convertit l'entrée à un nombre à virgule fixe. [17]



Figure 3.9 : La limite FPGA.

#### 3.4.2 Le choix du circuit FPGA

Actuellement, Xilinx, le premier fabricant de FPGA, propose principalement deux familles, Virtex et Spartan, toutes deux de type SRAM. Les deux familles contiennent des multiplieurs des blocs de RAM, pouvant être utilisés en single ou dual port. La figure 3.10 présente l'architecture générale de la série Spartan-3E.



Figure 3.10 : L'architecture générale de la série Spartan-3E.

- Le bloc DCM (Digital Clock Manager Blocks) offre un auto-calibrage, temporisation, multiplication, division et décalage de phase des signaux d'horloge.
- Les IOBs supportent un échange de données bidirectionnelles et la logique 3 états. Les registres DDR (Double Data-Rate) sont inclus.
- Les blocs de RAM fournissent un stockage de données sous forme de blocs 18-Kbit avec un accès double.
- Les blocs de multiplicateurs acceptent deux nombres binaires de 18 bit comme entrées et assurent le calcul du produit.

Le Virtex-II offre la même architecture avec des technologies novelles. La figure 3.11 présente l'architecture générale de la série Virtex-II. Les Virtex-4 et Virtex-5 représentent les deux dernières versions des FPGA de Xilinx.



Figure 3.11 : L'architecture générale de la série Virtex-II

Les Virtex-4 sont fabriqué avec une technologie de 90 nm et contiennent des blocs multiplieurs accumulateurs (MAC) de 18×18bits et des blocs de RAM de 18 Kbits. Cette série possède jusqu'à 512 "500 Mhz DSP48 Slice".

La technologie de 65 nm est employée pour la fabrication des FPGA de la série Virtex-5. Ces derniers contiennent des blocs multiplieurs accumulateurs (MAC) de 25×18bits, des blocs de RAM de 36 Kbits et jusqu'à 640 "550 Mhz DSP48E Slice". La figure 3.12 illustre l'architecture du "Virtex-5 SXT DSP48E Slice". [15]



Figure 3.12 : L'architecture du "Virtex-5 SXT DSP48E Slice"

#### 3.5 La description XSG du « Buck »

Le système générateur de Xilinx fournit un ensemble de blocs de Simulink (modèles) pour plusieurs opérations de matériel qui pourraient être mises en application sur divers Xilinx FPGAs. Ces blocs peuvent être employés pour simuler la fonctionnalité du système de matériel utilisé dans l'environnement de Simulink.

L'objectif à ce stade est d'effectuer des simulations aboutissant à des résultats comparables à ceux obtenus sous Simulink. Cette approche à été retenue afin de réduire le temps de conception sur le FPGA.

La modélisation XSG du convertisseur « Buck » était basée sur les équations décrivant son comportement (équation : 1.1, 1.2, 1.3 et 1.4) du premier chapitre. Le model présenté dans la figure 3.13 est intégré dans la chaine de conversion de l'énergie PV.



Figure 3.13 : Modèle du « Buck » sous XSG.

Les fonctions : der( $I_L$ ) et der( $V_o$ ) représentent les équations différentielles en fonction de la tension et le courant du panneau solaire (figure 3.14 et 3.15). Ils sont mis en œuvre par des blocs qui existent dans la bibliothèque XSG ; des soustracteurs et des multiplieurs à gain constante ont été utilisés. Un multiplexeur a été utilisé dans der( $V_o$ ) pour remplacer l'interrupteur qui le gère le signal PWM.



Figure 3.14 : Architecture détaillée du bloc : Der(IL).



Figure 3.15 : Architecture détaillée du bloc : Der(Vo).

Tandis que les deux fonctions : integrator et integrator1 sont des fonctions principales dans notre système qui ne sont pas disponibles sur la bibliothèque Xilinx Blockset. Par conséquent, elle sera mise en œuvre à l'aide d'autres éléments blocs comme il est montré dans la figure 3.16 par la suite en utilisant des blocs de Xilinx .Son expression mathématique peut s'écrire comme :

$$\dot{X}(t) = \frac{X(t) - X(t - dt)}{dt}$$



Figure 3.16 : Le bloc de l'intégrateur en utilisant des éléments de la bibliothèque Xilinx.

#### 3.6 Résultats et interprétations

Après une description XSG du « Buck », la simulation de ce dernier et les résultats obtenus sont comparés avec les résultats de simulations donnés par Mathlab/Simulink comme le montre les images suivantes.



Figure 3.17: la superposition du signal de sortie Vo du model du « Buck » sous XSG et Simulink.



*Figure 3.18:* la superposition du signal de sortie Io du model du « Buck » sous XSG et Simulink.

L'analyse des signaux de sorties du « Buck » montre une similitude des résultats obtenus par les deux environnements: Simulink/ Matlab et XSG appart en ce qui concerne le régime transitoire.

Après la simulation sous le XSG la Co-simulation et l'implémentation sur FPGA sera aisée. En commençant par choisir une cible de compilation par la boite de dialogue de bloc Système Generator comme le montre la figure suivante :

System Generator: newess	sai 🗖 🖂 🗶
Compilation Options	
Compilation :	
≥ HDL Netlist	1
Part :	
Spartan3E xc3s1200e-5fg320	
Target directory :	
C:/Users/Crash/Desktop/PFE	🚔 🛛
Synthesis tool :	Hardware description language :
XST	VHDL
Create testbench	Import as configurable subsystem
Clocking Options	
FPGA clock period (ns):	Clock pin location :
10	
Multirate implementation :	DCM input clock period (ns):
Clock Enables	10
Provide clock enable clear pin	
Override with doubles :	According to Block Settings
Simulink system period (sec):	0.0001
Block icon display:	Sample frequencies (MHz)
Generate OK	Apply Cancel Help

*Figure 3.19 :* Boite de dialogue de bloc System Generator.

≥	HDL Netlist	Settings	
Part	NGC Netlist		
	Bitstream		
	EDK Export Tool		
Targ	Hardware Co-Simulation 🔸	ML402	
C:/S	Timing Analysis	ML506	
Ouethonistaal		MicroBlaze Multimedia Board	
Syna	hesis tool :	Spartan-3A DSP 1800A Starter Platform	•
XST	✓	Spartan-3A DSP 3400A Development Platform	
	reate testhereb	YtremeDSD Development Kit	
	eale lesiberion	ла ептерон речеторленска:	-
Clock	ing Options	s3e_starter	
Сюск	ing Options	New Compilation Target	
FPG/	FPGA clock period (ns):		

Figure 3.20 : Choix du champ pour la configuration matérielle.

Une fois la cible de compilation est configurée, les champs de la boite de dialogue de bloc System Generator sont automatiquement configurés avec les paramètres de cette cible sélectionnée. Ces paramètres sont enregistrés lorsqu'une nouvelle cible est sélectionnée, et restaurés lorsqu'elle est rappelée.

En suite, le code généré par System Generator est appelé en appuyant sur le bouton 'Generate' dans la boite de dialogue (figure 3.19). Il produit un flux de bits de configuration FPGA pour notre conception qui est approprié au matériel choisi de la Co-simulation. Il lance aussi les outils nécessaires pour produire un fichier de configuration FPGA. Après la Co-simulation peut être commencée.

#### 3.7 Conclusion

La conception sur FPGA n'échappe pas à l'éternel compromis rapidité/précision/ressources utilisées. Il est impossible d'optimiser ces trois aspects en même temps : l'optimisation d'un de ces aspects se fait toujours au détriment des deux autres. De plus, les FPGAs excellent au traitement de plusieurs flots de données indépendants et leur performance diminuent considérablement en fonction du nombre d'échange entre les flots.

Dans ce chapitre, la description et la simulation sous XSG du « Buck » est élaborée. La comparaison des résultats obtenus avec ceux obtenus par Simulink/Matlab montre que cette description SGX donne de bons résultats et son implémentation sur FPGA devient très aisée.

- Programme Algérien de Développement des Energies Nouvelles et Renouvelables et de l'efficacité Energétique-Portail Algérien des ÉNERGIES RENOUVELABLES, avril 2011. http://www.mem-Algeria.org/francais/index.php?page=enr.
- [2] M. ISSAADI Salim : 'Commande d'une poursuite du point de puissance maximum (MPPT) par les Réseaux de Neurones', Mémoire de magister en électricité solaire de l'école Nationale Polytechnique, Alger, 2006.
- [3] BENMOSBAH Amine MECHERAOUI Choukri Adel : 'Implémentation sur FPGA des méthodes MPPT : "P&O" et "floue optimisée par les Algorithmes Génétiques"', Mémoire d'ingéniorat en électronique de l'école Nationale Polytechnique, Algérie, 2006.
- [4] T. Mrabti, M. El Ouariachi, B. Tidhaf, El Chadli et K. Kassmi : 'Conception, simulation et réalisation d'un système photovoltaïque destiné au stockage d'énergie dans les batteries stationnaires (2V)', Revue des Energies Renouvelables Vol. 13 N°1 (2010) 85-100, reçu le 02 Novembre 2009 – accepté le 25 Mars 2010.
- [5] Pandiarajan N1 Ramaprabha R2 and Ranganath Muthu3 : 'APPLICATION OF CIRCUIT MODEL FOR PHOTOVOLTAIC ENERGY CONVERSION SYSTEM', (Manuscript Title – Revised), India.

- [6] Cédric Cabal. « Optimisation énergétique de l'étage d'adaptation électronique dédié à la conversion photovoltaïque ». Thèse de Doctorat, Toulouse, 2009.
- [7] Jimmy Royer, Thomas Djiako, Eric Schiller, Bocar Sada Sy. « Le pompage photovoltaïque, Manuel de cours à l'intention des ingénieurs et des techniciens ». Université d'Ottawa, Eric Schiller, 1998.
- [8] KC200GT, KYOCERA, datasheet (2001-2008).
- [9] Diaf.Said : 'Intégration des systèmes à sources renouvelables d'énergie pour la production décentralisée d'électricité en site isolé ', Mémoire de magister en électricité solaire de l'école Nationale Polytechnique, Alger, 2009.
- [10] Professeur A. Rufer et P. Barrade : 'Cours d'électronique de puissance Conversion DC/DC ', Ecole Polytechnique Fédérale de Lausanne.
- [11] K. SOBAIHI, Etude et réalisation d'un hacheur de tracking (MPPT) à contre réaction de tension, Mémoire de Magister, Ecole Nationale Polytechnique, Algérie, 2003.
- [12] G.F. TCHOKETCH KEBIR, Commande des hacheurs MPPT par la logique floue, Mémoire de Magister, Ecole Nationale Polytechnique, Algérie, 2005.
- [13] TOUAFEK Khaled : 'étude d'un capteur solaire hybride photovoltaïque thermique', Mémoire de magister en électricité solaire de l'école Nationale Polytechnique, Algérie, 2005.
- [14] PHILIPPE LE-HUY: 'SIMULATION TEMPS RÉEL DE CONVERTISSEURS DE PUISSANCE À L'AIDE DE FPGA', Mémoire dans le cadre du programme de maîtrise en génie électrique pour l'obtention du grade de maîtrises sciences (M.Se.), la Faculté des études supérieures de l'Université Laval, 2006.
- [15] Support du cours.

- [16] Sylvie RENAUD, Patrice NOUEL, Lilian BOSSU et Sylvie RENAUD : 'Conception de circuits numériques Langage VHDL pour la synthèse et la modélisation', Filière Electronique, 2006.
- [17] JEAN-GABRIEL MAILLOUX : ' PROTOTYPAGE RAPIDE DE LA COMMANDE VECTORIELLE SUR FPGA À L'AIDE DES OUTILS SIMULINK - SYSTEM GENERATOR', Mémoire dans le cadre du programme de maîtrise d'ingénierie, l'université du QUÉBEC à CHICOUTIMI, MARS 2008.
- [18] http://Xilinx System Generator and HDL Coder-FPGA.

L'énergie solaire représente certainement la source d'énergie renouvelable la plus élégante. Elle est devenue une référence dans les applications spatiales et dans les sites isolés. Elle est en train de s'imposer comme une valeur sure dans les applications à petite et moyenne consommation d'énergie, surtout depuis que les panneaux solaires sont devenus moins chers pour des rendements meilleurs.

D'autre part, les circuits FPGA sont certainement les circuits reprogrammables ayant le plus de succès dans le domaine des circuits intégrés vu qu'ils sont entièrement configurables par programmation qui permettent d'implanter physiquement, par simple programmation, n'importe quelle fonction logique. De plus, ils ne sont pas limités à un mode de traitement séquentiel de l'information ; et en cas d'erreur, ils sont reprogrammables électriquement sans avoir à extraire le composant de son environnement.

Pour cela, nous avons tenté d'explorer et d'exploiter au maximum les ressources offertes par les circuits FPGA en implémentant un étage très important de la chaine de conversion de l'énergie solaire qui est le convertisseur DC-DC de type « Buck » pour atteindre une simulation dynamique de son comportement.

Nous avons commencé par une description de la chaine de conversion de l'énergie solaire en commençant par le module PV jusqu'à la batterie à charger en détaillant le fonctionnement du convertisseur « Buck » et sa conception selon notre application (charger une batterie).

En suite, nous l'avons simulé sous Simulink/MATLAB pour valider la conception faite et passer à la description VHDL. Les résultats étaient satisfaisants qui confirment que la conception est bonne.

Finalement, l'architecture XSG du « Buck » simulé et sa simulation ont été élaborées après avoir cité quelques notions sur les FPGA et son langage de développent ainsi le flot de développement d'un projet sur FPGA.

Les résultats obtenus sont semblables à ceux obtenus par la simulation sous Simulink. Ceci confirme la bonne description XSG du « Buck » et nous garantie la faisabilité de l'implémentation sur la carte FPGA.

## THE NEW VALUE FRONTIER

# 🔇 КЧОСЕРА

# **KC200GT**

HIGH EFFICIENCY MULTICRYSTAL PHOTOVOLTAIC MODULE



#### HIGHLIGHTS OF KYOCERA PHOTOVOLTAIC MODULES

Kyocera's advanced cell processing technology and automated production facilities produce a highly efficient multicrystal photovoltaic module.

The conversion efficiency of the Kyocera solar cell is over 16%. These cells are encapsulated between a tempered glass cover



and a pottant with back sheet to provide efficient protection from the severest environmental conditions. The entire laminate is installed in an anodized aluminum frame to provide structural strength and ease of installation. Equipped with plug-in connectors.

#### **APPLICATIONS**

#### KC200GT is ideal for grid tie system applications.

- Residential roof top systems
- Large commercial grid tie systems

- Water Pumping systems
- High Voltage stand alone systems
- etc.

#### QUALIFICATIONS

MODULE : UL1703 certified

• FACTORY : ISO9001 and ISO 14001

#### QUALITY ASSURANCE

 $\label{eq:constraint} \mbox{Kyocera multicrystal photovoltaic modules have passed the following tests. }$ 

- Thermal cycling test Thermal shock test Thermal / Freezing and high humidity cycling test Electrical isolation test
- Hail impact test Mechanical, wind and twist loading test Salt mist test Light and water-exposure test Field exposure test

#### LIMITED WARRANTY

%1 year limited warranty on material and workmanship

20 years limited warranty on power output: For detail, please refer to "category IV" in Warranty issued by Kyocera

(Long term output warranty shall warrant if PV Module(s) exhibits power output of less than 90% of the original minimum rated power specified at the time of sale within 10 years and less than 80% within 20 years after the date of sale to the Customer. The power output values shall be those measured under Kyocera's standard measurement conditions. Regarding the warranty conditions in detail, please refer to Warranty issued by Kyocera)

#### **ELECTRICAL CHARACTERISTICS**

Current-Voltage characteristics of Photovoltaic Module KC200GT at various cell temperatures



Current-Voltage characteristics of Photovoltaic Module KC200GT at various irradiance levels



MODEL KC200GT

#### SPECIFICATIONS

#### KC200GT

Unit:mm(in.)

#### Physical Specifications





#### Specifications

Electrical Performance under Standard Test Conditions (*STC)		
Maximum Power (Pmax)	200W (+10%∕-5%)	
Maximum Power Voltage (Vmpp)	26.3V	
Maximum Power Current (Impp)	7.61A	
Open Circuit Voltage (Voc)	32.9V	
Short Circuit Current (Isc)	8.21A	
Max System Voltage	600V	
Temperature Coefficient of Voc	−1.23×10 <sup>-1</sup> V/°C	
Temperature Coefficient of Isc	3.18×10⁻³ A/℃	
*STC : Irradiance 1000W/m <sup>2</sup> , AM1.5 spectrum, module temperture $25^{\circ}C$		
Electrical Performance at 800W/m <sup>2</sup> , NOCT, AM1.5		
Maximum Power (Pmax)	142W	
Maximum Power Voltage (Vmpp)	23.2V	
Maximum Power Current (Impp)	6.13A	
Open Circuit Voltage (Voc)	29.9V	
Short Circuit Current (Isc)	6.62A	

Cells	
Number per Module	54
Module Characteristics	
Length $ imes$ Width $ imes$ Depth	1425mm(56.2in)×990mm(39.0in)×36mm(1.4in)
Weight	18.5kg(40.7lbs.)
Cable	(+)720mm(28.3in),(-)1800mm(70.9in)
Junction Box Characteristics	
Length $ imes$ Width $ imes$ Depth	113.6mm(4.5in)×76mm(3.0in)×9mm(0.4in)
IP Code	IP65
Reduction of Efficiency under Low I	rradiance
Reduction	7.8%
Beduction of efficiency from an irrandiance of 1	$000W/m^2$ to $200W/m^2$ (module temperature $25^{\circ}$ C)

Please contact our office for further information

NOCT (Nominal Operating Cell Temperature) : 47°C

# KYOCERA Corporation

#### KYOCERA Corporation Headquarters

CORPORATE SOLAR ENERGY DIVISION 6 Takeda Tobadono-cho Fushimi-ku, Kyoto 612-8501, Japan TEL:(81)75-604-3476 FAX:(81)75-604-3475 http://www.kyocera.com

#### • KYOCERA Solar, Inc.

7812 East Acoma Drive Scottsdale, AZ 85260, USA TEL:(1)480-948-8003 or (800)223-9580 FAX:(1)480-483-6431 http://www.kyocerasolar.com

#### • KYOCERA Solar do Brasil Ltda.

Av. Guignard 661, Loja A 22790-200, Recreio dos Bandeirantes, Rio de Janeiro, Brazil TEL:(55)21-2437-8525 FAX:(55)21-2437-2338 http://www.kyocerasolar.com.br

#### • KYOCERA Solar Pty Ltd.

Level 3, 6-10 Talavera Road, North Ryde N.S.W. 2113, Australia TEL:(61)2-9870-3948 FAX:(61)2-9888-9588 http://www.kyocerasolar.com.au/

#### • KYOCERA Fineceramics GmbH

Fritz Muller strasse 107, D-73730 Esslingen, Germany TEL:(49)711-93934-917 FAX:(49)711-93934-950 http://www.kyocerasolar.de/

• KYOCERA Asia Pacific Pte. Ltd. 298 Tiong Bahru Road, #13-03/05 Central Plaza, Singapore 168730 TEL:(65)6271-0500 FAX:(65)6271-0600

#### • KYOCERA Asia Pacific Ltd.

Room 801-802, Tower 1 South Seas Centre, 75 Mody Road, Tsimshatsui East, Kowloon, Hong Kong TEL:(852)2-7237183 FAX:(852)2-7244501

• KYOCERA Asia Pacific Ltd. Taipei Office 10 Fl., No.66, Nanking West Road, Taipei, Taiwan TEL:(886)2-2555-3609 FAX:(886)2-2559-4131

#### KYOCERA(Tianjin) Sales & Trading Corporation

19F, Tower C HeQiao Building 8A GuangHua Rd., Chao Yang District, Beijing 100026, China TEL:(86)10-6583-2270 FAX:(86)10-6583-2250

# Annexe