الجمهورية الجزائرية الديمقراطية الشعبية République Algérienne démocratique et populaire

وزارة التعليم السعسالي و البحث العسلمي Ministère de l'enseignement supérieur et de la recherche scientifique

> جــامعة سعد دحلب البليدة Université SAAD DAHLAB de BLIDA

> > كلية التكفولوجيا Faculté de Technologie

قسم الإلكترونيڭ Département d'Électronique



Mémoire de Master

Filière Électronique

Spécialité Instrumentation

présenté par

SAADI AMINA

&

KASRAOUI ROUMAISSA

Implémentation FPGA d'un

générateur chaotique multi-

scrolls

Proposé par : CHIKHI LAZHAR

Année Universitaire 2018-2019

Nous remercions ALLAH de nous avoir donné la santé et le courage afin de pouvoir réussir ce travail.

Nous tenions en premier à exprimer notre grande gratitude envers notre encadreur Mr. CHIKHI Mohamed Lazhar, qui nous apporté son aide et ses conseils précieux et de nous avoir inspiré ce sujet et suivi de très près sans ménager son temps ni efforts, qu'il trouve dans ce travail notre témoignage respectueux.

Nous remercions également tous les membres du jury pour nous avoir honorés par leur présence et pour avoir accepté d'évaluer notre travail.

Nous voudrions aussi remercier M^r.FERDJOUNI et M^{me}.MERAOUI et toute l'équipe du laboratoire LABSET qui nous ont apporté leur soutien tout au long de ce travail de projet de fin d'études.

Enfin, nous remercions tous ceux qui ont participé de près ou de loin à l'achèvement de ce travail.

MERCI.

Dédicaces

À ma mère, à ma mère et à ma mère.

À mon père.

A mes Parents que j'aime le plus, pour leurs prières, soutiens, conseils et sacrifices, que dieu vous bénisse et garde une place pour Vous au paradis INCHALLH.

À mes chers frères (Mohamed

Amine, Abdelhak) et ma sœur (Fatma)

À toute ma famille

À mes amis et mes collègues

À mon binôme Roumaissa et à toute sa famille

Et à tous ceux qui ont contribué de près ou de loin pour la réussite de ce projet, je vous dis MERCI.



Dédicaces

À l'homme de ma vie, mon exemple éternel, mon soutien moral et source de joie et de bonheur, celui qui s'est toujours sacrifié pour me voir réussir, que dieu te garde dans son vaste paradis, à toi mon père.

À la lumière de mes jours, la source de mes efforts, la flamme de mon cœur, ma vie et mon bonheur, j'aimerai toujours te remercier pour tous ce que tu as fait jusqu'à ce jour ; maman que j'adore.

Aux personnes dont j'ai bien aimé la présence dans ce jour, à mon mari AHMEDE RABIE et à tous son familles surtout ma belle-mère, à mon frère ABDERREZAK, mes sœurs et leurs enfants en particulier RAHIL ET KHAOULA et, je dédie ce travail dont le plus grand mérite leur plaisir leurs revient en premier lieu pour leurs conseils, aides, et encouragements.

A mon promoteur Mr. CHIKHI Mohamed Lazhar.

À toute ma famille, et mes amis.

À mon binôme AMINA et à toute sa famille.

ROUMAISSA.

ملخص:

تعامل نظرية الفوضى مع الأنظمة الديناميكية غير الخطية الحتمية ، والتي لها الخاصية الأساسية لحساسيتها القصوى للظروف الأولية ، مما يجعلها غير متوقعة في الممارسة طويلة الأجل بعد وصف للخصائص الرئيسية للأنظمة الديناميكية بشكل عام، والفوضوية على وجه الخصوص، تم تطوير الدراسة التفصيلية للمولد متعدد التمرير الفوضوي بالإضافة إلى محاكاته في بيئة - Matlab knilumiS - معد ذلك تم تطوير تطبيقه على دارة FPGA ضمن بيئة System محاكاته في بيئة - Generator لمولدات الفوضى 2 المولدات (دائرة تشوا) ، 4 لفائف و 5 مخطوطات. تم محاكاة أكواد Generator التي تم إنشاؤها باستخدام برنامج Modelsim تم يتفيذ تطبيق محلوي من والموضوي متعدد التمرير على لوحة Atlab المولد الفوضى 5 المولدات (دائرة تشوا) ، 4 لفائف و 5 مخطوطات. تم محاكاة أكواد VHDL التي تم إنشاؤها باستخدام برنامج Modelsim تم تنفيذ تطبيق FPGA للمولد الفوضوي متعدد التمرير على لوحة Atlab المدمج في اللوحة لعرض التمرير على لوحة معى المدر الموقعي في منامج ترميز الصوت (2000 المولية الفوضوي متعدد التمرير على المولية الموقعي

كلمات المفاتيح: Chaos؛ النظم الفوضوية مخطوطات متعددة ؛ VHDL ؛ FPGA ؛ So1ML ؛ FPGA ؛ Cedoc CA'97

Résumé : La théorie du chaos traite des systèmes dynamiques non linéaires déterministes, mais qui ont la propriété fondamentale de leur extrême sensibilité aux conditions initiales, ce qui les rend non prédictibles en pratique à long terme. Après une description sur les principales propriétés des systèmes dynamiques en général, et chaotiques en particulier, l'étude détaillée du générateur chaotique multi-scrolls a été développée ainsi que sa simulation sous environnement Matlab-Simulink. Son implémentation sur circuit FPGA a ensuite été développée sous environnement System Generator sous Matlab Simulink pour les générateurs chaotiques 2 scrolls (circuit de Chua), 4 scrolls et 5 Scrolls. La Simulation des codes VHDL ainsi générés a été faite sous le logiciel Modelsim. L'implémentation FPGA du générateur chaotique multi-scrolls a été réalisée sur la carte ML501-Virtex 5 de Xilinx en utilisant le codec audio AC'97 intégré dans la carte pour la visualisation des différents signaux sur oscilloscope numérique.

Mots clés : Chaos ; Systèmes chaotiques ; Multi-Scrolls ; VHDL ; FPGA ; ML501 ; codec AC'97.

Abstract: The chaos theory deals with deterministic non-linear dynamical systems, but which have the fundamental property of their extreme sensitivity to initial conditions, rendering them unpredictable in long-term practice. After a description of the main properties of dynamic systems in general, and chaotic in particular, the detailed study of the chaotic multi-scroll generator was developed as well as its

simulation under Matlab-Simulink environment. Its implementation on FPGA circuit was then developed under System Generator environment under Matlab Simulink for chaotic 2 scrolls generators (Chua circuit), 4 scrolls and 5 Scrolls. The simulation of the VHDL codes thus generated was done under the Modelsim software. The FPGA implementation of the multi-scroll chaotic generator was performed on the Xilinx ML501-Virtex 5 board using the AC97 audio codec integrated in the board for viewing different signals on the digital oscilloscope.

Keywords :

Chaos; Chaotic systems; multi-scrolls; VHDL; FPGA; ML501; AC97 codec.

Listes des acronymes et abréviations

- AC'97: Audio Codec 1997.
- ASIC: Application-Specific Integrated Circuit.
- BRAM: Block Rundom Access Memory.
- CAN: Convertisseur Analogique Numérique.
- CNA : Convertisseur Numérique Analogique.
- CLB: Configurable Logic Block.
- CPLD: Complex Programmable Logic Device.
- CPU: Central Unit Processing.
- CSK: Chaos Shift Keying.
- DDR SDRAM: Double Data Rate Synchronous Dynamic Random Access Memory.
- DSP: Digital Signal Processing.
- DVI: Digital Visual Interface.
- EEPROM: Electrically Erasable Programmable Read-Only Memory.
- EPROM: Erasable Programmable Read-Only Memory.
- EQM: Erreur Quadratique Moyenne.
- FIFO: First-In First-Out.
- FPGA: Field Programmable Gate Array.
- HDL: Hardware Description Language.
- HP: Haut-Parleur
- IOB: Input Output Block.
- ISE: Integrated Software Environment.

JHDL: Just-another Hardware Description Language.

JTAG: Joint Test Action Group

LCD: Liquid Crystal Display.

LED: Light-Emitting Diode.

LUT: Look-Up Table.

Matlab-GUI: Matlab Guide User Interface.

MLE : Le maximum de l'Exposant de Lyapunov.

PROM: Programmable Read-Only Memory.

RAM: Random Access Memory.

RT: Transfert de register.

SDATA: Serial data.

SNR: Signal to Noise Ratio.

SPDIF: Sony/Philips Digital Interface.

SPI: Serial Peripheral Interface.

SRAM: Static Rundom Access Memory.

SOPC: System On Programmabme Chip (systéme sur puce reprogrammable)

UCF: User Constraint File.

USB: Universal Serial Bus.

VGA: Video Graphics Array.

VHDL: Very high speed integrated Hardware Description Language.

VLSI: Very large Scale Integration.

Table des matières

Intro	duction générale1
Chapit	tre 1 : GENERALITE SUR LES SYSTEMES DYNAMIQUES CHAOTIQUES
1.1	Introduction
1.2	Système dynamique4
1.2.1	Systèmes autonomes et non autonomes4
1.3	Le chaos4
1.3.1	L'étude du chaos (concept et définitions)5
1.3.2	Définition d'un système chaotique5
1.3.3	Caractéristique du chaos5
1.3.4	Historique sur le chaos7
1.3.5	Principales applications de l'étude du chaos :9
1.4	L'espace de phase9
1.5	Points fixes, sous espaces invariants10
1.5.1	Les différents types de points fixes11
1.6	Attracteur
1.6.1	Les différents types d'attracteurs11
1.7	Section de Poincaré13
1.8	Exposant de lyapunov :14
1.9	Bifurcation et routes vers le chaos15
1.9.1	Le doublement de période16
1.9.2	L'intermittence16
1.9.3	quasi-périodicité16
1.10	Exemples de système chaotique17
1.10.1	L'attracteur de Lorenz17
1.10.2	Système chaotique de Rossler18
1.11	Conclusion

Chapitre2 : ANALYSE DU SYSTEMES CHAOTIQUE MULTI-SCROLLS

2.1	Introduction
2.2	Oscillateurs chaotiques multi-Scrolls20
2.3	Circuit de Chua (ou double scrolls)21
2.4	Système multi scrolls pour $n = 4$ 24
2.5	Système Multi scrolls pour $n = 5$
2.6	Analyse du système de Chua
2.6.1	Calcul des points d'équilibres30
2.7	Section de Poincaré
2.8	Conclusion
Ch	apitre3 : IMPLEMENTATION FPGA DU GENERATEUR CHAOTIQUE MULTI-SCROLLS
3.1	Introduction
3.2	Présentation des circuits FPGA
3.3	Architecture
3.4	Structure d'un circuit FPGA
3.4.1	Cellules d'entrées sorties configurable
3.4.2	Blocs logiques ou éléments logiques39
3.4.3	Réseaux d'interconnexions40
3.4.4	Microprocesseur41
3.5	Technologies des FPGA41
3.6	Applications
3.7	Avantages et inconvénients43
3.8	Présentation de l'outil System Generator et du flot de conception du logiciel ISE 44
3.8.1	Flot de conception ISE44
3.9	Simulation de système multi-scrolls sous system Generateur46
3.9.1	Système multi scrolls pour n=247
3.9.2	Système multi scrolls pour n=450
3.9.3	Système multi scrolls pour n=553

3.10	Programmation en VHDL	55
3.11	Conclusion	58

Chapitr4 : RESULTATS EXPERIMENTAUX DE L'IMPLEMNTATION FPGA

4.1	Introduction:	60
4.2	Description de la partie expérimentale	61
4.3	Plate-forme de développement Xilinx ML501 [40]	62
4.3.1	Description des éléments de la carte	63
4.3.2	Le circuit FPGA associé	64
4.3.3	Codec Ac'97 – AD1981B	64
4.4	Implémentation du générateur chaotique multi-scrolls	67
4.4.1	Générateurs chaotiques multi scrolls	67
а	Générateur chaotique 2scrolls (n=2 : système de chua)	68
b	Générateur chaotique 4scrolls	73
С	Générateur chaotique 5scrolls	76
4.5	Conclusion	79
CONC	LUSION GENERALE	80

Liste des figures

Figure 1.1. Evolution dans le temps d'un système chaotique, comparé à une sinusoïde	6
Figure 1.2. Sensibilité aux conditions initiales du système de Lorenz	7
Figure 1.3. L'attracteur de Lorenz	8
Figure 1.4. Un espace des phases en trois dimensions (trois variables).	10
Figure 1.5. Attracteur étrange de Lorenz.	11
Figure 1.6 Les exemples d'attracteurs	13
Figure 1.7. Représentation de la section de Poincaré pour le système de Lorenz.	14
Figure 1.8. Les exposants de lyapunov du système de Lorenz	15
Figure 1.10. Représentation du système chaotique de Lorenz dans l'espace des phases	19
Figure 1.11. Réponse temporelle du système chaotique de Rossler.	19
Figure 1.12. Représentation du système chaotique de Lorenz dans l'espace des phases	20

Figure 2.1. Simulation du système de Chua sous Matlab Simulink	.22
Figure 2.2. La fonction qui utilisé dans Simulink.	.23
Figure 2.3. Réponse temporelle du système chaotique de Chua	.23
Figure 2.4. Représentation des plans de phases du circuit de Chua	.24
Figure 2.5. La fonction qui utilisé dans simulink pour n=4	.26
Figure 2.6. Réponse temporelle du système chaotique pour 4scroll	.26
Figure 2.7. Représentation du système chaotique pour 4scroll	.27
Figure 2.8. Simulation du système chaotique a 5 scrolls sous Matlab Simulink.	.28
Figure 2.9. Caractéristique de la fonction non linéaire.	. 29
Figure 2.11. Représentation des plans de phases de système chaotique a 5 scrolls	.30

Figure 3.1. Architecteur interne d'un circuit FPGA	. 39
Figure 3.2. Structure d'un FAGA	. 40
Figure 3.3. Exemple de blocs logiques de différents fabricants	.41
Figure 3.4. Structure générale du routage	. 42
Figure 3. 5. Interface Project Navigator ISE 14.2	. 46
Figure 3.6. Blocs de Xilinx sous Simulink	. 46
Figure 3.7. Implementation de integrateur	. 47
Figure 3.8. Le bloc system generator.	. 48
Figure 3.9. Simulation de système de Chua sous System Generateur	. 49

Figure 3.10. Réponse temporelle du système chaotique pour 2 scrolls	50
Figure 3.11. Représente des plans de phases du circuit de chua	50
Figure 3.12. Simulation du bloc sous-systeme de la fonction non lineaire	51
Figure 3.13. Simulation generateur 4scroll sous System Generator	51
Figure 3.14. Reponse temporelle du systéme multi-scroll pour 4scroll	52
Figure 3.15. Représentation des plans de phases du generateur 4scroll.	53
Figure 3.16. Simulation du generateur 5scroll sous System Generateur	54
Figure 3.17. Réponse temporelle du generateur 5scroll	54
Figure 3.18. Représentation des plans de phases du generateur 5scroll.	55
Figure 3.19.La fenêtre du system Generator.	56
Figure 3.20. La fenêtre de la génération du code VHDL avec succès	56
Figure 3. 21. Outils pour l'implémentation sous ISE-Xilinx	57
Figure 3.22. Phase de programmation du generateur multi-scroll sur le circuit FPGA	57
Figure 3.23. Simulation sous Modelsim du generateur multi-scroll.	58

Figure 4.1. Le circuit FPGA XC5VLX50 et le codec audio Ac'97 – AD1981B6	52
Figure 4.2. Réalisation expérimentale de l'implémentation.	52
Figure 4.3. La plateforme de développement XILINX ML501	53
Figure 4.4. Diagramme de fonctionnement du codec stéréo Ac'97 – AD1981B6	56
Figure 4.5. La liaison AC entre le codec stéréo Ac'97 et son contrôleur	57
Figure 4.6. Trame audio de la liaison AC entre le codec stéréo AC'97et son contrôleur6	57
<i>Figure 4.7.</i> Implémentation du contrôleur du codec stéréo Ac'97-AD1981B6	58
Figure 4.8. Implémentation du générateur chaotique 2scrolls (système de chua)6	59
Figure 4.9. Implémentation du générateur chaotique 2scrolls avec le codec ac'97	70
Figure 4.10. Les signaux x(t) et y(t) du générateur chaotique 2scrolls (Chua) –(a) simulés –(b)	
expérimentaux7	70
Figure 4.11. Plan de phase XY du générateur chaotique 2scrolls (Chua)- (a) simulés - (b)	
expérimentaux7	1
Figure 4.12. Les signaux y(t) et z(t) du générateur chaotique 2scrolls (Chua) –(a) simulés –(b)	
expérimentaux7	72
Figure 4.13. Plan de phase YZ du générateur chaotique 2scrolls (Chua)- (a) simulés - (b)	
expérimentaux7	72
Figure 4.14. Les signaux x(t) et z(t) du générateur chaotique 2scrolls (Chua) –(a) simulés –(b)	
expérimentaux	73

Figure 4.15. Plan de phase XZ du générateur chaotique 2scrolls (Chua)- (a) simulés - (b)	
expérimentaux	73
<i>Figure 4.16.</i> Les signaux x(t) et γ(t) du générateur chaotique 4scrolls –(a) simulés –(b)	
expérimentaux	74
Figure 4.17. Plan de phase XY du générateur chaotique 4 scrolls- (a) simulés - (b)	
expérimentaux	74
Figure 4.18. Les signaux y(t) et z(t) du générateur chaotique 4scrolls –(a) simulés –(b)	
expérimentaux	75
Figure 4.19. Plan de phase YZ du générateur chaotique 4scrolls - (a) simulés - (b)	
expérimentaux	75
Figure 4.20. Les signaux x(t) et z(t) du générateur chaotique 4 scrolls –(a) simulés –(b)	
expérimentaux	76
Figure 4.21. Plan de phase XZ du générateur chaotique 4 scrolls - (a) simulés - (b)	
expérimentaux	76
Figure 4.22. Les signaux x(t) et y(t) du générateur chaotique 5 scrolls –(a) simulés –(a)	
expérimentaux	77
Figure 4.23. Plan de phase XY du générateur chaotique 5scrolls - (a) simulés - (b)	
expérimentaux	78
Figure 4.24. Les signaux y(t) et z(t) du générateur chaotique 5scrolls –(a) simulés–(a)	
expérimentaux	78
Figure 4.25. Plan de phase YZ du générateur chaotique 5scrolls - (a) simulés - (b)	
expérimentaux	79
Figure 4.26. Les signaux x(t) et z(t) du générateur chaotique 5 scrolls –(a) simulés –(b)	
expérimentaux	79
Figure 4.27. Plan de phase XZ du générateur chaotique 5scrolls - (a) simulés - (b)	
expérimentaux	79

Liste des tableaux

Tableau 1. Caractérisation des attracteurs. 15
--

Le chaos est un domaine de recherche multi disciplinaire omniprésent dans tous les domaines de l'ingénierie, tels que l'électronique, le contrôle, la communication et la sécurité. Fondamentalement, les ingénieurs s'intéressent à l'analyse, à la réalisation et à l'application du chaos. Par exemple, en électronique, nous nous intéressons à la réalisation d'oscillateurs chaotiques, dans lesquels les descriptions mathématiques ont trois caractéristiques principales: un oscillateur chaotique est sensible aux conditions initiales, il est non périodique et il est déterministe, car les coefficients de sa description mathématique sont connus.

La théorie du chaos traite du comportement dynamique non linéaire et complexe associé à des phénomènes imprévisibles. La principale caractéristique est que de petits changements dans les conditions initiales entraînent des changements radicaux dans les résultats. Il est déterministe car on connaît ses paramètres de modèle et il est imprévisible, car on ne connaît pas l'évolution des trajectoires et on ne peut donc pas prédire son comportement à long terme.

Des générateurs de chaos ont été mis en œuvre en utilisant des réseaux de portes programmables sur circuit FPGA, pour le prototypage rapide, et communications sécurisées ainsi que pour le réglage de valeurs de coefficients fractionnaires, difficiles à utiliser avec des amplificateurs opérationnels classiques Comme on peut en déduire, les oscillateurs chaotiques multi-scroll ont un comportement plus complexe que ceux traditionnels à double scroll. Ils sont très utiles pour les applications d'ingénierie dans les systèmes de cryptage complexe.

Dans ce mémoire, un attracteur multi-scrolls contrôlable est présenté. Il est ainsi possible de d'obtenir une variété d'attracteurs symétriques et asymétriques avec un nombre contrôlé de scrolls. Le système introduit est basé sur une fonction non linéaire en escalier, qui est différente des fonctions non linéaires. Il est vérifié que le système est chaotique en calculant le maximum d'Exposant De Lyapunov (MLE). En outre, le système proposé a été mis en œuvre, sous forme numérique, avec implémentation sur FPGA, et des résultats expérimentaux sont ainsi présentés.

Ce travail de mémoire a été ainsi organise de la manière suivante :

Le premier chapitre est un rappel sur les systèmes dynamiques en général et chaotiques en particulier .Il énoncera également quelques concept et définition introductifs à la théorie du chaos.

Le deuxième chapitre étudie de manier détaillée le système chaotique multi-scrolls, avec ses principales propriétés et sa simulation pour n = 2, 4 et 5 scrolls.

Le troisième chapitre est consacré à l'implémentation FPGA du générateur chaotique multi-scrolls sous environnement système Génerator-Matlab Simulink et la simulation du code VHDL ainsi généré sous Modelsim.

Le quatrième et dernier chapitre est consacré à la partie expérimentale de l'implémentation FPGA du générateur multi-scrolls avec la visualisation de différents signaux ainsi obtenus.

Enfin, nous terminons par une conclusion générale et les perspectives futures pour ce projet.

Chapitre 1 GENERALITES SUR LES SYSTEMES

DYNAMIQUES CHAOTIQUES

1.1 Introduction

Depuis longtemps, le chaos était synonyme de désordre et de confusion. Il s'opposait à l'ordre et devait être évité. La science était alors caractérisée par le déterminisme, la prévisibilité et la réversibilité. Poincaré fut l'un des premiers à entrevoir la théorie du chaos [1].

Il découvrit la notion de sensibilité aux conditions initiales à travers le problème de l'interaction de trois corps célestes.

Le terme "chaos" définit un état particulier d'un système dont le comportement ne se répète jamais et qui est très sensible aux conditions initiales, et imprédictible à long terme.

Des chercheurs d'horizons divers ont alors commencé à s'intéresser à ce comportement. Ils ont cherché à répondre à des questions telles que : les arythmies cardiaque ou les variations d'une population animale obéissent-elles à des règles ? Les mouvements commerciaux ou les marchés financiers peuvent –ils s'expliquer ?

Le chaos a ainsi trouvé de nombreuses applications dans les domaines tant physiques que biologiques, chimiques ou économiques [2]. Ainsi, ce chapitre est organisé de la manière suivante. On commence par une définition des systémes dynamiques. Ensuite, on passe à la présentation des systémes chaotiques et à la caractérisation de leur comportement.

On termine le chapitre par la desription de deux exemples de système chaotique à savoir le système de Lorenz et de Rossler.

1.2 Système dynamique

Un système dynamique est une structure qui évolue au cours du temps de façon à la fois :

Causale, où son avenir ne dépend que de phénomènes du passé ou du présent déterministe, c'est-à-dire qu'à partir d'une condition initiale donnée à l'instant présent va correspondre à chaque instant ultérieur un et un seul état futur possible. L'évolution déterministe du système dynamique peut alors se modéliser de deux façons distinctes

Une évolution continue dans le temps, représentée par une équation différentielle ordinaire.

Une évolution discrète dans le temps. L'étude théorique de ces modèles discrets est fondamentale, car elle permet de mettre en évidence des résultats importants, qui se généralisent souvent aux évolutions dynamiques continues. Elle est représentée par le modèle général des équations aux différences finies [2].

1.2.1 Systèmes autonomes et non autonomes

Soit le système dynamique suivant :

$$\dot{\mathbf{x}} = \frac{dx}{dt} = f(x, t) \tag{1-1}$$

Lorsque le champ de vecteur f ne dépend pas explicitement du temps, on dit que le système dynamique est autonome. Dans le cas contraire il est non autonome.

Dans un système autonome, la trajectoire ne dépend pas du temps initial t, alors que dans un système non autonome, elle dépend de t [3].

1.3 Le chaos

Actuellement il n'y a pas de définition précise du terme Chaos. En fonction de ce contexte, on dit qu'un état est chaotique quand il est non périodique, très irrégulier sur une période.

1.3.1 L'étude du chaos (concept et définitions)

Déterminisme et prévisibilité [4]

L'essence de la science est la science est la prévisibilité. La plupart des lois fondamentales de la nature sont déterministes ; elles permettent de savoir exactement ce qui va se produire, à partir de la connaissance des conditions actuelles(ou passées).Il est maintenant largement admis que déterministe et prévisibilité ne sont pas synonymes. Comme il est impossible de connaitre les conditions initiales avec une précision parfaite, la prévision à long terme l'est également, même lorsque les lois physiques sont déterministes et exactement connues.

> Le comportement imprévisible de systèmes déterministes est appelé chaos.

Le chaos définit un état particulier d'un système caractérisé par une dépendance sensible aux conditions initiales (des différences extrêmement faibles dans les valeurs du système peuvent aboutir à des résultats largement divergents) [5].

1.3.2 Définition d'un système chaotique

C'est un système dont les variables évoluent de manière continue. On peut alors déterminer les valeurs de différentes coordonnées à tout moment et cela en fonction des autres valeurs. Pour les systèmes chaotiques à temps continu, on peut citer comme exemple : le système de Lorenz, le système de Rössler et l'oscillateur de Chua.

1.3.3 Caractéristique du chaos

a La non-linéarité

Un système chaotique est un système dynamique non linéaire. Un système linéaire ne peut pas être chaotique.

La notion de système dynamique est relative à tous les systèmes dont l'évolution dépend du temps.

En général, pour prévoir des phénomènes réels générés par ces systèmes, la démarche consiste à construire un modèle mathématique qui établit une relation entre un ensemble de causes et un ensemble d'effets. Si cette relation est une opération de proportionnalité, le phénomène est linéaire. Dans le cas d'un phénomène non linéaire, l'effet n'est pas proportionnel à la cause [6].

b Le déterminisme

Un système chaotique a des règles fondamentales déterministes et non probabilistes. Il est généralement régi par des équations différentielles non linéaires qui sont connues, donc par des lois rigoureuses et parfaitement déterministes [6].

c L'aspect aléatoire

En effet, un système chaotique évolue d'une manière qui semble aléatoire.



Figure 1.1. Evolution dans le temps d'un système chaotique, comparé à une sinusoïde.

d Sensibilité aux conditions initiales

La sensibilité des trajectoires chaotiques aux conditions initiales est une autre caractéristique permettant de reconnaître un comportement chaotique. Quelle que soit la proximité de deux états initiaux, les trajectoires qui en sont issues divergent rapidement l'une de l'autre. Elles restent cependant liées au même attracteur donc confinées dans un espace borné. Cela a pour conséquences :

Le bruit le plus infime altère complètement la connaissance des états futurs du système. En effet, la divergence des trajectoires dans un espace borné signifie qu'elles sont très rapidement décorrélées. Par conséquent, bien que le système soit déterministe, aucune prévision à long terme n'est possible.

La moindre perturbation du système peut à terme conduire à des états extrêmement différents. Un événement insignifiant n'a donc pas toujours des conséquences insignifiantes.

Cette propriété a été observée pour la première fois par E. Lorenz sur son modèle météorologique. Elle est connue sous le nom populaire d'effet papillon [7].



Figure 1.2. Sensibilité aux conditions initiales du système de Lorenz.

1.3.4 Historique sur le chaos

Edward Norton Lorenz (1917 – 2008) est un scientifique américain largement considéré comme le père de la théorie du chaos.

Lorenz s'intéressait à la météorologie, qui n'était pas encore vraiment considérée comme une science par un grand nombre de personnes. A cette époque, on dépensait en effet beaucoup de ressources pour tenter d'établir des prévisions météorologiques très loin d'être précises.

Avec un modèle informatique basé sur trois variable seulement (simplifié jusqu'à le rendre presque ridicule par rapport à ceux développés par des instituts privés), Lorenz étudie la prévision du temps et obtient bientôt des résultats inédits. Il démontre que les mouvements atmosphériques ne sont pas périodiques, et que des changements minimes dans les paramètres initiaux peuvent aboutir à des résultats totalement différents. C'est la sensibilité aux conditions initiales ou « effet papillon ».

Le terme « effet papillon » correspond à une image quelque peu poétique : le battement d'ailes d'un papillon peut provoquer une tornade à l'autre bout du monde. Mais l'origine première de ce terme vient en réalité de la forme de l'attracteur de Lorenz, qui peut être assimilée aux ailes d'un papillon **[figure1.3].**



Figure 1.3. L'attracteur de Lorenz.

L'attracteur de Lorenz est défini comme l'ensemble à long terme des trajectoires dans l'espace des phases du modèle créé par Lorenz. Il conclut de sa découverte qu'il est impossible de réaliser une prévision météorologique précise à long terme. En effet, des incertitudes inévitables dans les données fournies aux modèles et de la quantité de paramètres à prendre en compte comme le vent, la température, le degré d'humidité rendent cela impossible [8].

De plus, il réalise qu'il suffit ici de trois variables seulement pour provoquer Un comportement chaotique : l'introduction d'un nombre très limité de données Peut induire une dynamique à la fois complexe et imprévisible.

Il met en évidence que la complexité peut être le propre d'un système. On pensait jusque-là qu'elle résultait d'apports accidentels dus à une multitude de causes.

En 1964, Lorenz formalise sa théorie du chaos. Il décrit comment, en jouant seulement sur quelques variables, un comportement chaotique peut être engendré dans un système en théorie très simple.

1.3.5 Principales applications de l'étude du chaos :

Les principales applications du chaos sont :

-**Médecine** : cœur, Détection du cancer du sein, Schizophrénie, cardiologie analyse du rythme de cœur (ECG), prédiction et contrôle d'activité irrégulière du cœur.

-Biologie : Évolution d'une population, Consommation de CO2 d'une forêt.

-Communication électronique

-Méta matériaux et invisibilités Effets spéciaux

-Économie

- Ingénierie : contrôle de vibration, stabilisation des circuit, réactions turbines, étages de puissance, lasers, combustion.

- Ordinateurs : commutation des paquets dans des réseaux informatiques, cryptage,

-**Communications :** compression et stockage d'image, conception et management des réseaux d'ordinateurs.

- Management et finance : prévisions économiques, analyse financière, et prévision du marché.

1.4 L'espace de phase

Notre première approche du chaos nous a fait réaliser la difficulté de trouver des solutions exactes ou même approchées à des équations non linéaires et ceci nous amène à la recherche d'une représentation qui nous permettrait d'accéder plus simplement à des solutions qualitatives. C'est ce que présente l'espace des phases [9].

C'est une espace abstrait contenant sous forme géométrique une information concrète. Les variables qui sont à la base de la construction de cet espace sont des grandeurs réelles et à chaque point correspond une situation physique bien déterminée. Ainsi l'espace des phases du balancier d'une horloge est construit à partir des variables vitesse et angle par rapport à la verticale [8].

L'espace doit contenir toute l'information sur la dynamique du système étudié **[figure 1.4].**



Figure 1.4. Un espace des phases en trois dimensions (trois variables).

1.5 Points fixes, sous espaces invariants

Le comportement d'un système dynamique s'étudie en caractérisant ses points d'équilibre, également appelés points fixes définis par:

$$\frac{d\overline{X}_{0}}{dt} = \vec{0} = F(\vec{X}) \tag{1-2}$$

Remarque

Le point fixe joué un rôle très important dans l'application car il permet de caractériser les trajectoires voisines.

1.5.1 Les différents types de points fixes

Pour des valeurs propres réelles, le point fixe est un nœud stable si elles sont toutes négatives, un point col ou encore un point selle si certaines sont positives. Pour des valeurs propres complexes, le point fixe est un foyer ou centre.

1.6 Attracteur

Un attracteur est un objet géométrique vers lequel tendent toutes les trajectoires des points de l'espace des phases, c.est à dire une situation (ou un ensemble d'états) vers lesquels évolue un système, quelles que soient ses conditions initiales [10].





1.6.1 Les différents types d'attracteurs

Il existe deux types d'attracteurs : les attracteurs réguliers et les attracteurs étranges ou chaotiques [11].

Attracteurs réguliers

Les attracteurs réguliers caractérisent l'évolution de systèmes non chaotiques, et peuvent être de trois sortes.

Le point fixe : C'est le plus simple attracteur : le système évolue vers un état de repos(Point).

Le cycle limite périodique : Il peut arriver que la trajectoire de phase se referme sur ellemême. L'évolution temporelle est alors cyclique, le système présentant des oscillations permanentes. Dans un système physique dissipatif, cela exige la présence d'un terme de forçage dans les équations qui vient compenser en moyenne les pertes par dissipation.

Le cycle limite pseudopériodique : C'est presque un cas particulier du précédent. La trajectoire de phase ne se referme pas sur elle-même, mais s'enroule sur une variété de dimension.

Attracteurs étranges :

Il est contenu dans un espace fini .sa dimension est fractale et non entière ; sa trajectoire est complexe ; presque toutes les trajectoires sur l'attracteur ont la propriété de ne jamais passer deux fois par le même point. En d'autres termes, chaque trajectoire est apériodique ; deux trajectoires proches à un instant 't' voient localement leur distance augmenter à une vitesse exponentielle. Ce phénomène traduit la sensibilité aux conditions initiales ; toute condition initiale appartenant au bassin d'attraction, c'est-à-dire à la région de l'espace des phases dans laquelle tout phénomène dynamique sera ' attiré ' vers l'attracteur, produit une trajectoire qui tend à parcourir de façon spécifique et unique cet attracteur [12].



Figure 1.6 Les exemples d'attracteurs.

Attracteur chaotique ou étrange

Un sous-ensemble de l'espace des phases est un attracteur chaotique si et seulement si c'est un attracteur contenant une orbite dense, présentant une sensibilité aux conditions initiales et possédant une structure fractale.

1.7 Section de Poincaré

La section de Poincaré est un outil mathématique permettant de transformer un système continu en un système dynamique discret[13]. Cette transformation s'opére via une réduction de l'ordre du système.

Faire une section de Poincaré revient à couper la trajectoire dans l'espace des phases, afin d'étudier les intersections de cette trajectoire avec, par exemple en dimension trois, un plan illustre en bleu avec l'attracteur de lorenz répresenté en rouge sur la figure(1.7), sa section de poincaré correspond au plan x-y. L'ensemble des points d'intersection, situés sur la surface représente la section de Poincaré.





1.8 Exposant de Lyapunov :

L'exposant de Lyapunov sert à mesurer le degré de stabilité d'un système.Un système sensible à très petites variations de la conditions initiale aura un exposant positif (système chaotique). En revanche, l'exposant est négatif si le système n'est pas sensible à des petites variations des conditions initiales, les trajectoires se rapprochent et on perd donc l'information sur les conditions initiales[10]. Un système de dimension n posséde n exposants de Lyapunov qui mesurent le taux de divergence suivant un des axes de l'espaces de phase. L'apparition du chaos exige l'existence d'un exposant positif selon au moins un axe[14], tout en rendant compte que la somme des exposants est négative (respectivement nule) pour les systèmes dissipatifs(respectivement conservatifs).

Un exposant de Lyapunov positif(respectivement négatif) selon une direction indique, qu'une divergence entre deux trajectoires voisines augmente (respectivement diminue) exponentiellement avec le temps [14].

Les différents types d'attracteurs d'un système tridimensionnel en fonction des signes des Exposants de Lyapunov sont représentés dans le tableau ci-dessous.

Signe des Exposants de Lyapunov
0
+ 0 -
_

Tableau 1. Caractérisation des attracteurs.

La Figure(1.8) représente le tràcé des valeurs des exposant de lypunov pour le système de Lorenz en utilisant Matlab et matds.



Figure 1.8. Les exposants de Lyapunov du système de Lorenz.

1.9 Bifurcation et routes vers le chaos

Une bifurcation est un changement qualitatif de la solution x_0 du système lorsqu'on modifie un paramètre μ et d'une manière plus précise la disparition ou le changement de stabilité et l'apparition de nouvelles solutions. La condimentions d'une bifurcation est la plus petite dimension de l'espace des paramètres telle que la bifurcation soit persistante.

La théorie de bifurcation est l'étude mathématique des changements qualitatifs ou topologiques de la structure d'un système dynamique [15].

Une bifurcation survient lorsqu'une variation quantitative d'un paramètre du système engendre un changement qualitatif des propriétés d'un système tel que la stabilité, le

nombre de points d'équilibre ou la nature des régimes permanents. Les valeurs des paramètres au moment du changement sont appelées valeurs de bifurcation.

Dans les systèmes dynamiques, un diagramme de bifurcation montre les comportements possibles d'un système, à long terme, en fonction des paramètres de bifurcation [13].

1.9.1 Le doublement de période

L'augmentation d'un paramètre provoque, pour un système périodique, l'apparition d'un doublement de période, la période se multiplie ainsi en 4, 8,16....

A partir d'une certaine valeur du paramètre, les doublements étant de plus en plus rapprochés, on tend vers un point auquel on obtiendrait hypothétiquement une fréquence infinie et c'est à ce moment que le chaos apparait **[figure1.9]**.

1.9.2 L'intermittence

Ce scénario est caractérisé par un mouvement périodique stable entrecoupé par des mouvements chaotiques qui apparaissent de maniéré irrégulière.

Le système conserve pendant un certain laps de temps un régime périodique ou pratiquement quasi-périodique, c'est-à-dire une certaine « régularité », et il se déstabilise, brutalement, pour donner lieu à un comportement chaotique. Il se stabilise de nouveau, pour donner lieu à une autre « explosion chaotique » plus tard.

La fréquence et la durée des phases chaotiques ont tendance à s'accroitre plus on s'éloigne de la valeur critique de la contrainte ayant conduit à leur apparition.

1.9.3 quasi-périodicité

Ce troisième scénario fait intervenir pour un système périodique l'apparition d'une autre période dont le rapport, avec la première, n'est pas rationnel.



Figure 1.9. Bifurcation par doublement de période.

1.10 Exemples de système chaotique

1.10.1 L'attracteur de Lorenz

L'attracteur de Lorenz fut introduit par Edward Lorenz en 1963. Il s'agit d'un système dynamique non linéaire de dimension 3, obtenu à partir des équations de transfert de la chaleur dans un liquide. Le système de Lorenz est défini par :

$$\begin{cases} \dot{\mathbf{x}} = a(y - x) & (1-3) \\ \dot{\mathbf{y}} = x(b - z) - y \\ \dot{\mathbf{z}} = xy - cz \end{cases}$$

Le système de Lorenz montre un comportement chaotique et génère un attracteur étrange pour a = 10, b = 28, c = 8=3. La dimension de Hausdorff de l'attracteur de Lorenz est estimée entre 2 et 3. La figure 1.10 montre l'attracteur de Lorenz en partant des conditions initiales x0 = y0 = z0 = 0,01 et le pas de simulation choisi de 0,01. Si l'on regarde l'attracteur de plus prés, nous constatons que la trajectoire mêle deux comportements différents : le premier est un comportement apparemment régulier, c'est à dire dans plusieurs régions de l'espace d'états, elle forme des boucles semblables à celles de trajectoires périodiques. Le deuxième comportement semble aléatoire, c'est à dire que le nombre de boucles décrites dans une région avant de rejoindre brusquement une autre région est imprévisible. Aussi, les instants auxquels ces changements de région apparaissent sont imprévisibles. Dans la figure (1.9) et (1.10) les signaux générés et les plans de phases par le système de Lorenz sont représentés.





Figure 1.9. Réponse temporelle du système chaotique de Lorenz.



Plans des phases :

Figure 1.10. Représentation du système chaotique de Lorenz dans l'espace des phases.

1.10.2 Système chaotique de Rossler

Ce système semblable à celui de Lorenz, a été proposé par le biochimiste allemand Otto Rössler en 1976. Il découle des équations de Navier Stokes, et est lié à l'étude de l'écoulement des fluides [16]. Le modèle mathématique résultant est :

$$\begin{cases} \dot{\mathbf{x}} = -(\mathbf{y} + \mathbf{z}) & (1 - 4) \\ \dot{\mathbf{y}} = \mathbf{x} + \alpha \mathbf{y} \\ \dot{\mathbf{z}} = \beta - \mathbf{y}\mathbf{z} + \mathbf{x}\mathbf{z} \end{cases}$$

La représentation graphique de ce système est donnée par la figure (1.11) et (1.12), où on les coordonnées (x, y, z) en fonction du temps, et les plans de phases et l'attracteur étrange.



Figure 1.11. Réponse temporelle du système chaotique de Rossler.

Plan des phases :



Figure 1.12. Représentation du système chaotique de Lorenz dans l'espace des phases.

1.11 Conclusion

Dans ce chapitre nous avons présente quelques notions sur les systèmes dynamiques et la théorie chaos ainsi que leur caractéristique à savoir : plan de phase, point fixe et leur stabilité, bifurcation et les différents scénarios évoluant vers le chaos, les attracteurs.

Nous avons aussi présenté 2 exemples de système chaotique à savoir le système de Lorenz et le système rossler. Ces notions étudiées dans ce chapitre nous serons d'un grand apport dans l'étude et l'analyse du système chaotique Multi-scrolls qui sera décrit dans le prochain chapitre.

Chapitre 1

Chapitre 2 Analyse du système chaotique Multi-

Scrolls

2.1 Introduction

Une composante majeure pour les applications futures des systèmes d'information basés sur le chaos est la mise en œuvre matérielle de circuits non linéaires fiables pour la génération de divers signaux chaotiques. Cela stimule la recherche sur la génération d'attracteurs complexes en utilisant des appareils électroniques avec des non-linéarités polynomiales de faible ordre. Un couple d'approches distinctes à cet effet ont été proposées et peuvent être trouvées dans la littérature. En particulier, la création d'attracteurs avec n-Scrolls est un sujet intéressant pour la recherche et le dessin. Il a été rapporté qu'en introduisant quelques points de rupture supplémentaires dans la caractéristique de la résistance non linéaire dans le circuit de Chua, l'attracteur avec un maximum de six doubles-scrolls pourrait être obtenu, bien que par la simulation numérique [17]. D'une approche similaire [18], un attracteur à dix spirales dans le circuit de Chua a également été généré par calcul numérique. En outre, la génération de ces attracteurs avec un nombre pair ou impair de scrolls, a été examinée dans [19], où les attracteurs avec n-Scrolls pour n = 1, 3, 5, 7, ont été générés à partir d'un circuit de Chua généralisé.

2.2 Oscillateurs Chaotiques Multi-Scrolls

Dans [20], deux oscillateurs chaotiques à défilement multiple sont décrits: l'un basé sur la série de fonctions saturées et le second sur le circuit de Chua. Ils sont optimisés en maximisant leur Exposant de Lypunov (MLE) et en minimisant les dispersions de leurs trajectoires dans les portraits de phase parmi tous les enroulements dans un attracteur.
D'une manière générale, les équations d'états d'un système multi-scrolls sont donnés par :

$$\begin{cases} \dot{\mathbf{x}} = \alpha [y - h(x)] \\ \dot{\mathbf{y}} = x - y + z \\ \dot{\mathbf{z}} = -\beta y \end{cases}$$
(2-1)

La fonction non linéaire h(x) est alors caractérisé par :

$$h(x) = m_{2n-1}x + \frac{1}{2}\sum_{i=q}^{2n-1}(m_{i-1} - m_i)(|x + c_i| - |x - c_i|)$$
(2-2)

Ou :

Les m_i : représentait les déférentes segments de droite de la fonction non linéaire et les c_i : les pointes de cassures.

 α et β représentait les deux paramètres du système multi-scrolls.

2.3 Circuit de Chua (ou double scrolls) [21]

Dans les mathématiques des systèmes dynamiques, l'attracteur à double scrolls (parfois appelé attracteur de Chua) est un attracteur étrange observé à partir d'un circuit chaotique électronique physique (généralement le circuit de Chua) avec une seule résistance non linéaire. Le système à double scroll est souvent décrit par un système de trois équations différentielles ordinaires non linéaires et une équation linéaire à 3 segments (équation 2.3) :

$$\begin{cases} \dot{x} = \alpha [y - h(x)] \\ \dot{y} = x - y + z \\ \dot{z} = -\beta y \end{cases}$$
(2-3)

Ou la fonction non linéaire h(x) est caractérisé par la fonction suivante :

$$h(x) = m_1 * x + \frac{1}{2} * (m_0 - m_1) * (|x + c_i| - |x - c_i|)$$
(2-4)

La figure 2.1 : représente le modèle Matlab Simulink du circuit de Chua.
La figure 2.2 : représente la caractéristique non linéaire du circuit de Chua.
La figure 2.4 : représente les plans de phases du circuit de Chua.



Figure 2.1. Simulation du système de Chua sous Matlab Simulink.

> La fonction utilisée dans cette simulation est :

Fonction *y*=*fcn(x)*

$$m_0 = -\frac{1}{7};$$

$$m_1 = +\frac{2}{7};$$

$$y = m_1 * x + (m_0 - m_1) * \frac{|x+1| - |x-1|}{2};$$



Figure 2.2. La fonction qui utilisé dans Simulink.



Figure 2.3. Réponse temporelle du système chaotique de Chua.



Figure2.4. Représentation des plans de phases du circuit de Chua.

2.4 Système multi scrolls pour n = 4

Le système chaotique à 4 scrolls est donne le système d'équations suivant :

$$\begin{cases} \dot{\mathbf{x}} = \alpha [y - h(x)] \\ \dot{\mathbf{y}} = x - y + z \\ \dot{z} = -\beta y \end{cases}$$
(2-5)

La fonction non linéaire h(x) est caractérisé par :

$$h(x) = m_{2n-1}x + \frac{1}{2}\sum_{i=q}^{2n-1}(m_{i-1} - m_i)(|x + c_i| - |x - c_i|)$$
(2-6)

La figure **2.5** : représente le modèle Matlab Simulink du circuit de Chua.

La figure **2.6** : représente la caractéristique non linéaire du circuit de Chua.

La figure **2.8** : représente les plans de phases du circuit de Chua.



Figure 2.5. Simulation du système chaotique à 4 scrolls sous matlab simulink.

> La fonction utilisée dans cette simulation est :

Fonction y = fcn(x)

$$\begin{split} m_0 &= -1/7; \\ m_1 &= 2/7; \\ m_2 &= -4/7; \\ m_3 &= 2/7; \\ y &= m_3 * x + (m_0 - m_1) * \frac{|x+1| - |x-1|}{2} + (m_1 - m_2) * \frac{|x+2.15| - |x-2.15|}{2} \\ &+ (m_2 - m_3) * \frac{|x+3.6| - |x-3.6|}{2}; \end{split}$$



Figure 2.6. Caractéristique de la fonction non linéaire.



Figure 2.7. Réponse temporelle du système chaotique pour 4scrolls.



Figure 2.8. Représentation du système chaotique pour 4scrolls.

2.5 Système Multi scrolls pour n=5

Le système chaotique à 5 scrolls est donne le système d'équation suivant :

$$\begin{cases} \dot{\mathbf{x}} = \alpha [y - h(x)] \\ \dot{\mathbf{y}} = x - y + z \\ \dot{\mathbf{z}} = -\beta y \end{cases}$$
(2-7)

Ou la fonction non linéaire h(x) est caractérisé par la fonction suivante :

$$h(x) = m_{2n-1}x + \frac{1}{2}\sum_{i=q}^{2n-1}(m_{i-1} - m_i)(|x + c_i| - |x - c_i|)$$
(2-8)

La figure **2.9** représente le modèle Matlab Simulink du circuit de Chua.

La figure **2.10** représente la caractéristique non linéaire du circuit de Chua.



La figure **2.12** représente les plans de phases du circuit de Chua.

Figure 2.9. Simulation du système chaotique a 5 Scrolls sous Matlab Simulink.

La fonction utilisée dans cette simulation est :

Fonction *y* =*fcn(x)*

$$\begin{split} m_0 = 0.9/7; \\ m_1 = -3/7; \\ m_2 = 3.5/7; \\ m_3 = -2.7/7; \\ m_4 = 4/7; \\ m_5 = -2.4/7; \\ y = m_5 * x + (m_0 - m_1) * \frac{|(x+1)| - |x-1|}{2} + (m_1 - m_2) * \frac{(|x+2.15| - |x-2.15)}{2} \\ &+ (m_2 - m_3) * \frac{|x+3.6| - |x-3.6|}{2} + (m_3 - m_4) * \frac{|x+6.2| - |x-6.2|}{2} \\ &+ (m_4 - m_5) * \frac{|x+9| - |x-9|}{2}; \end{split}$$







Figure 2.11. Réponse temporelle du système chaotique pour 5scrolls.



Figure 2.12. Représentation des plans de phases de système chaotique à 5 Scrolls.

2.6 Analyse du système de Chua

2.6.1 Calcul des points d'équilibres

Pour obtenir le point d'équilibre du système, on a :

$$\dot{x} = \dot{y} = \dot{z} = 0$$
 (2-9)

$$\begin{cases} \dot{x} = \alpha [y - h(x)] = 0 \\ \dot{y} = x - y + z = 0 \\ \dot{z} = -\beta y = 0 \end{cases}$$
(2-10)

Donc :

$$\begin{cases} h(x) = 0 \\ x + z = 0 \\ y = 0 \end{cases}$$
(2-11)

Les points d'équilibres de système sont :

$$p_0 = (0, 0, 0);$$

 $p_1 = (-h(x), 0, h(x));$

En général, on définit les variables suivantes :

 $W_{2q}=\alpha m_{2q-1} \quad {\rm Et} \quad W_i=\alpha (m_{i-1}-m_i)(i=1,2,\ldots \ldots .2q-1) \quad {\rm on} \quad {\rm condition}$ $h(x)=0 \quad {\rm correspond} \; {\rm \dot{a}}$

$$W_{2q}x + Q(x) = 0 (2-12)$$

Lorsque :

$$Q(x) = \frac{1}{2} \sum_{i=1}^{2q-1} W_i \left(|x + c_i| - |x - c_i| \right)$$
(2-13)

$$j = \begin{bmatrix} -W_{2q} & \alpha & 0\\ 1 & -1 & 1\\ 0 & -\beta & 0 \end{bmatrix} + \sum_{i=1}^{2q-1} M_i$$
(2-14)

$$M_i = \begin{bmatrix} -W_i & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} , \qquad (x < -c_i \ Ou \ c_i < x).$$

 ${\rm Ou}: \ M_i = \ 0 \ \ si \ (x < c_i \ ou \ \ c_i < x) \ ;$

Pour évaluer le type de point d'équilibre, on a dans le cas général :

$$J(0) = \begin{bmatrix} -\sum_{i=1}^{2q} W_i & \alpha & 0\\ 1 & -1 & 1\\ 0 & -\beta & 0 \end{bmatrix} , \quad J(eq_j^{\pm}) = \begin{bmatrix} -\sum_{i=j+1}^{2q} W_i & \alpha & 0\\ 1 & -1 & 1\\ 0 & -\beta & 0 \end{bmatrix}$$

➢ Pour n = 2; q = 1

$$\begin{cases} \dot{\mathbf{x}} = \alpha [y - h(x)] \\ \dot{\mathbf{y}} = x - y + z \\ \dot{z} = -\beta y \end{cases}$$
(2-15)

$$h(x) = m_1 * x + \frac{1}{2} * (m_0 - m_1) * (|x + c_i| - |x - c_i|)$$
(2-16)

Lorsque :

$$M_{i} = \left[\frac{1}{7}; -\frac{2}{7}\right]$$

$$c_{i} = 1$$

$$j(1) = \begin{cases} -1.1571 & 9 & 0\\ 1 & -1 & 1\\ 0 & -14.286 & 0 \end{cases}$$
(2-17)

On pose

$$A = det [\lambda I - j(1)] = \begin{cases} \lambda + 621/70 & -9 & 0\\ 1 & -1 & 1\\ 0 & 7143/500 & 0 \end{cases}$$
(2-18)

Pour calculer les valeurs propres de système (2.18) on a :

$$det(A) = 0 \tag{2-19}$$

On obtient les valeurs propres de système (2.19) :

$$\lambda_1 = 0.1089 + 2.6360i$$

 $\lambda_2 = 0.1089 - 2.6360i$
 $\lambda_3 = -2.3750$

Donc le point d'équilibre est instable.

> Pour
$$\mathbf{n} = 4, \mathbf{q} = 2$$

 $h(x) = m_1 * x + \frac{1}{2} * (m_0 - m_1) * (|x + c_i| - |x - c_i|)$ (2-20)

$$M_i = [-1/7; 2/7; -4/7; 2/7]$$

$$c_i = [1; 2.15; 3.6]$$

$$j(4) = \begin{cases} 45/7 & 9 & 0\\ 1 & -1 & 1\\ 0 & -14.286 & 0 \end{cases}$$
(2-21)

On pose :

$$A = det \left[\lambda I - j(1)\right] = \begin{cases} \lambda - 45/7 & -9 & 0\\ -1 & \lambda + 1 & -1\\ 0 & 7143/500 & 0 \end{cases}$$
(2-22)

On obtient les valeurs propres de système (2.22):

$$\lambda_1 = 0.8322 + 3.5008i$$

 $\lambda_2 = 0.8322 - 3.5008i$

 $\lambda_3 = -7.0929$

Le point d'équilibre est dans ce cas instable.

\blacktriangleright Pour n = 5, q = 3

$$M_i = [0.9/7; -3/7; 3.5/7; -2.7/7; 4/7; -2.4/7]$$

 $C_i = [1; 2.15; 3.6; 6.2; 9]$

$$j(5) = \begin{cases} -8.2143 & 9 & 0\\ 1 & -1 & 1\\ 0 & -14.286 & 0 \end{cases}$$
(2-23)

$$A = det [\lambda I - j (5)] = \begin{cases} \lambda + 115/14 & -9 & 0\\ -1 & \lambda + 1 & -1\\ 0 & 7143/500 & 0 \end{cases}$$
(2-24)

On obtient les valeurs propres de système (2.24):

 $\lambda_1 = -0.0363 + 3.5827i$ $\lambda_2 = -0.0363 - 3.5827i$ $\lambda_3 = -9.1417$

On voit bien que les parties réelles de ces valeurs propres sont négatives, on peut en conclure que le point d'équilibre est **Stable.**

2.7 Section de Poincaré

La section Poincaré du système chaotique de Chua est :



Figure 2.10. Représente la section de Poincaré pour le système de Chua.

Remarque :

Lorsque il ya plusieurs points dans le même sens, donc le système est chaotique.

2.8 Conclusion

Dans ce chapitre, nous avons étudié et l'analyse le système chaotique multiscrolls (n = 2, 4 et 5) et son évolution à partir de ses équations d'états, sa section de Poincaré et pour ses points d'équilibres en calculant les valeurs propres du système. Dans le chapitre suivant, nous présentons l'implémentation de système chaotique multiscrolls sur circuit FPGA en utilisant différents outils de développement adaptés aux circuits FPGA permettant une Co-simulation hardware Du système sous Simulink et System-Generator de Xilinx.

Chapitre 1

Chapitre 3 IMPLENENTATION FPGA DU

GENERATEUR CHAOTIQUE MULTI-SCROLLS

3.1 Introduction

Les circuits FPGA sont des circuits reconfigurables qui ont permis l'évolution technologique en électronique. En effet, le degré de maturité des circuits FPGA fait d'eux aujourd'hui, une solution pour remplacer les ASICs et les processeurs personnalisés dans des applications de contrôle et de traitement des signaux.

Ce chapitre décrit d'une manière explicite la mise en œuvre logicielle et matérielle pour l'implémentation du générateur chaotique multi-scrolls sur FPGA.

Pour bien exécuter notre projet, nous avons utilisé les 3 logiciels suivants:

- Système générateur, Simulink.
- ISE.
- Modelsim.





Pour cela, nous avons utilisé ces outils en 3 étapes :

- Première étape : utiliser les blocs de la bibliothèque Simulink pour la simulation de générateur chaotique sous Matlab-Simulink.
- Deuxième étape : après l'installation de System Generator, on effectuer la simulation, sous système Generator afin de pouvoir générer par la suite, le

code VHDL de générateur chaotique, qui sera par la suite compiler et exécuter pour en vu de son implémentation sur FPGA.

Troisième étape : Après avoir synthétisé notre projet sous le logiciel ISE de Xilinx, on a utilisé l'outil Modelsim pour visualiser les signaux du générateur Multi-scrolls et vérifier le bon fonctionnement du code VHDL ainsi généré.

3.2 Présentation des circuits FPGA

Les FPGA sont des composants logiques VLSI (Very Large Scale Integration) [24], de haute densité et reconfigurables qui permettent, après programmation, de réaliser des fonctions logiques, des calculs, et des générations de signaux, etc. [25]. L'avantage de ce type de circuit est sa grande souplesse qui permet de les réutiliser à volonté dans des algorithmes différents en un temps très court [26].

Les FPGA sont des composants entièrement reconfigurables ce qui permet de les reprogrammer à volonté afin d'accélérer et d'améliorer notablement certaines phases de calculs [27].

Le progrès de ces technologies permet de concevoir des composants toujours plus rapides et à plus haute intégration, ce qui permet de programmer des applications importantes. Cette technologie permet d'implanter un grand nombre d'applications et offre une solution d'implantation matérielle à faible coût pour des systèmes complexes pour qui, le coût de développement d'un circuit intégré spécifique implique un trop lourd investissement [27].

3.3 Architecture

Les circuits FPGA sont constitués d'une matrice de blocs logiques programmables entourés de blocs d'entrée sortie programmable. L'ensemble est relié par un réseau d'interconnexions programmables [27]. **[figure3.1]**



Figure 3.1. Architecteur interne d'un circuit FPGA.

Les FPGA sont bien distincts des autres familles de circuits programmables tout en offrant le plus haut niveau d'intégration logique.

Il existe actuellement plusieurs fabricants de circuits FPGA et plusieurs technologies et principes organisationnels.

L'architecture, retenue par Xilinx, se présente sous forme de deux couches [figure 3.1]:

- Une couche appelée circuit configurable.
- Une couche réseau mémoire SRAM.

3.4 Structure d'un circuit FPGA

Structurés sous forme de matrices, les FPGA sont composés d'éléments logiques de base, constitués de portes logiques, présentes physiquement sur le circuit. Ces portes sont reliées par un ensemble d'interconnexions modifiables, d'où l'aspect programmable du circuit [28].

La structure du FPGA présentée sur la figure 3.2 est composée de structures suivantes [28] :



Figure 3.2. Structure d'un FPGA.

3.4.1 Cellules d'entrées sorties configurable

Elles servent d'interfaces entre les broches du circuit et le cœur du FPGA pour adapter les signaux suivants :

- ✓ Alimentation
- ✓ Signaux d'horloge
- ✓ Signaux de configuration du FPGA
- ✓ Signaux de test

3.4.2 Blocs logiques ou éléments logiques

Ils contiennent les fonctions logiques combinatoires et séquentielles :

- ✓ La partie combinatoire permet de réaliser des fonctions de complexité moyenne avec des portes classiques ET, OU et NON de deux à une dizaine d'entrées.
- La partie séquentielle comporte une ou deux bascules généralement de type D.
 Compte tenu du nombre d'éléments logiques et de leur structure, leur association permet de réaliser tous les types de bascules, l'intérêt est de créer des mémoires élémentaires à un bit.

Suivant le fabricant du circuit, ces blocs contiennent un nombre différent de portes logiques et de bascules à l'intérieur d'un bloc comme le montre la Figure 3.3.



Figure 3.3. Exemple de blocs logiques de différents fabricants.

3.4.3 Réseaux d'interconnexions

Ce réseau d'interconnexion est représenté sur la figure 3.4. Ces réseaux relient entre eux les blocs logiques et les blocs d'entrées/sorties. Ces connections peuvent directement relier :

- ✓ Des éléments internes dans un bloc grâce à un système de tables logiques appelées LUT. C'est une matrice de connections où les points de routage déterminent le niveau des entrées, soit haut, soit bas, des portes logiques.
- ✓ **Des éléments proches** : on parle de liaisons directes entre les blocs.
- Plusieurs blocs présents sur toute la surface : on parle de liaisons à distance ou générales.

Certains de ses canaux sont spécifiques aux signaux d'horloges [28].



Figure 3.4. Structure générale du routage.

3.4.4 Microprocesseur

La présence d'un processeur est indispensable pour ordonnancer les commandes reçus par le FPGA. C'est le chef d'orchestre de tout système informatique, où son rôle est de suivre des instructions qui lui ont été préalablement programmées.

Habituellement, ce processeur se trouve à l'extérieur du FPGA, mais des constructeurs ont intégré ces systèmes directement dans le FPGA. Il s'agit de processeur « soft-core » (soft pour logiciel et core pour cœur d'exécution). On parle aussi de système sur puce programmable (SOPC7). Il communique avec le FPGA grâce au langage de description matérielle VHDL. Ce processeur est donc reconfigurable pouvant ainsi d'adapter aux contraintes de chaque utilisation.

3.5 Technologies des FPGA

Il existe plusieurs fabricants de composants FPGA tels que [29, 30] : Xilinx, Altera, Microsemi (ex. Actel), Atmel, Cypress, Lattice, Minc, QuicLogic, Nallatech, SiliconBlue, Tabula Inc, TierLogic, etc. Ces constructeurs utilisent différentes technologies pour la fabrication des FPGA. Parmi ces technologies, celles qui assurent une reprogrammation des FPGA sont les plus intéressantes puisqu'elles permettent une grande flexibilité de conception. Parmi les technologies des circuits programmables, nous citons [12] :

✓ La technologie EPROM : cette technologie utilise des mémoires EPROM (Erasable Programmable Read-Only Memory). Son principal inconvénient est l'opération de reconfiguration qui nécessite l'utilisation d'une source d'ultraviolet.

- La technologie EEPROM : cette technologie utilise des mémoires EEPROM (Electrically Erasable Programmable Read-Only Memory). Par rapport à la technologie EPROM, elle présente l'avantage de pouvoir être reprogrammée électriquement.
- La technologie Static Ram (SRAM) : pour cette technologie, les connexions sont réalisées en rendant les transistors passants ce qui permet une reconfiguration rapide du circuit FPGA. Cependant, son principal inconvénient est la surface nécessaire pour la SRAM.
- La technologie FLASH : Cette technologie est limitée en nombre de reconfigurations et possède un temps de reconfiguration plus long par rapport à la technologie SRAM. L'avantage de cette technologie est qu'elle garde sa configuration même si l'alimentation est coupée. Par conséquent, un FPGA à base de technologie Flash déjà programmé est prêt à fonctionner dès sa mise sous tension.

3.6 Applications

Les FPGA sont utilisés dans diverses applications nécessitant de l'électronique numérique (télécommunications, aéronautique, transports...). Ils sont également utilisés pour le prototypage d'ASIC. Les FPGA sont généralement plus lents, plus chers à l'unité et consomment davantage d'énergie que leur équivalent en ASIC (Application Specific Integrated Circuit).

Les FPGA sont utilisés dans de nombreuses applications, parmi les quelles, on peut citer [27]:

- Prototypage de nouveaux circuits.
- Fabrication de composants spéciaux en petite série.
- Adaptation aux besoins rencontrés lors de l'utilisation.
- Systèmes de commande à temps réel.
- DSP (Digital Signal Processor).

Imagerie médicale.

3.7 Avantages et inconvénients

Parmi les avantages et inconvénients des circuits FPGA, on peut citer :

Avantage des FPGA

- Reconfiguration à chaud.
- Prototypage rapide.
- Délai de fabrication.
- Facilité de test [31].
- Très haute densité.
- Délai de conception.
- Grande vitesse.
- Très grand nombre d'entrées sorties (boîtiers BGA).

Inconvénients des FPGA

- Prix unitaire trop élevé pour les très grandes séries.
- Performance électriques inférieures aux puces spécialisées (notamment en fréquence).
- Faible taux d'utilisation du circuit [31].
- Prix élevé (mais en baisse).
- Alimentation difficile (plusieurs tensions, courants élevés, connexions multiples).
- Mémoire Volatiles (cellules RAM).
- Circuits imprimés (PCB Printed Circuit Board) multicouches.

3.8 Présentation de l'outil System Generator et du flot de conception du logiciel ISE

3.8.1 Flot de conception ISE

Le logiciel Xilinx ISE est un outil de conception de circuit pour FPGA de Xilinx. Ce logiciel permet essentiellement d'effectuer les différentes étapes propres à la synthèse de circuits numériques sur FPGA. Il est alors possible d'en faire l'implémentation sur les différentes familles de puces fournies par Xilinx.

Pour se faire, il intègre différents outils à savoir [32] :

- ✓ Un éditeur de textes, de schémas et de diagrammes d'états.
- ✓ Un outil pour la vérification et la compilation VHDL et Verilog.
- ✓ Un outil pour la gestion des contraintes temporelles.
- ✓ Un outil pour la synthèse.
- Un outil de simulation qui fonctionne en collaboration avec un simulateur externe (exemple : ModelSim).
- ✓ Un outil pour l'implémentation (Translation, Mappage, Placement et routage).
- ✓ Un outil pour la génération du fichier de configuration (Bitstream).
- ✓ Un outil pour le chargement du Bitstream sur un FPGA ou un CPLD (ISE iMPACT).
- Un outil pour analyser et déboguer les signaux réels récupérés depuis le FPGA ou CPLD (Chip Scope Pro).

La figure 3.5 représente l'interface Project Navigator de ISE 14.2 permettant l'accès à toutes les ressources d'un projet ainsi qu'aux outils de l'implémentation [32].

sian ↔ □ ♂ x □ 0 × → Design Overview							_
View:	a stand	ac9/_unmed_synch_x3_z3_cw Project Status (08/09/2017 - 18:49:30)					
Image: Second secon	Project File:	Project File: ac97_united_synch_x3_z3_cw.xise		Parser Errors:		No Errors	
	Piodule name:	ac97_unimed_synch_x3_z3_civ	Errors: Warnings: Routing Results:		Placed an	a Routed	
	Target Device:	xC5vix50-1ff676					
Clock Report C	Product Version:	ISE 14.7					
Errors and Warnings	Design Goal:	Balanced			All Signals	All Signals Completely Routed	
Parser Messages	Design Strategy:	Xlinx Default (unlocked)	• Tin	Timing Constraints:		All Constraints Met	
A Synthesis Messages	Environment:	System Settings	Final Timing Score:		0 (Timing	0 (Timing Report)	
Map Messages							
Place and Route Messa	ges	Device Utilizat	tion Summary				Ŀ
Bitgen Messages	Slice Logic Utilizatio	n	Used	Available	Utilization	Note(s)	
No Processes Running All Implementation Me	ssages Number of Slice Registe	rs	631	28,800	2%	,	
Processes: ac97_unified_synch_x3_z3_cw - stn ↑ ► Σ Design Summary/Reports	Number used as Flip	Number used as Flip Flops					
	Number used as Lato	Number used as Latch-thrus					
Design Utilities Design Properties	Number of Slice LUTs		10,465	28,800	36%	s	
Oser Constraints Optional Design Summary Content	s Number used as logic	8	9,569	28,800	33%		
Implement Design Show Clock Report Show Saling Constraints Show Mariner	Number using O6	Number using O6 output only					
	Number using O5 (Number using O5 output only					
	Number using O5 a	Number using O5 and O6				-	
Generate Programming File	Number used as excl	Number used as exclusive route-thru				-	-
	Number of route-thrus	Number of route-thrus				-	
Start 🕫 Design 🏠 Files 🚺 Libraries 😰	Design Summary						
insole							++ □ (
	sktop/Mohamed/x3 z3/ac97	unified synch x3 z3 cw.vhd"	into libra:	v work			
JINFO:HDLCompiler:1061 - Parsing VHDL file "C:/Users/RAHIMO/De	fully.			-			
NFO:HDLCompiler:1061 - Parsing VHDL file "C:/Users/RAHIMO/De NFO:ProjectMgmt - Parsing design hierarchy completed success							
INFO:FDJCcmpiler:1061 - Parsing VHDL file "C:/Users/RAHIMO/De INFO:FDO:ectMgnt - Parsing design hierarchy completed success Launching Design Summary/Report Viewer							

Figure 3. 5. Interface Project Navigator ISE 14.2.

Les schémas sont capturés dans la modélisation de l'environnement DSP Simulink à l'aide de blocs spécifiques de Xilinx. Toutes les étapes en aval de la mise en œuvre FPGA y compris la synthèse sont automatiquement effectuées en vue de créer un fichier de programmation.

Un grand nombre de construction DSP sont fournis dans le jeu de blocs DSP d<e Xilinx pour Matlab Simulink [Figure 3.6]. Ces blocs comprennent les blocs de construction commune DSP tels que des additionneurs, des multiplicateurs et des registres. D'autres blocs sont également inclus tels que les blocs FFT, filtres, etc...



Figure 3.6. Blocs de Xilinx sous Simulink.

3.9 Simulation du générateur chaotique multi-scrolls sous system Generator

Nous rappelons les équations d'état du système chaotique multi-scrolls décrit dans le chapitre 2

$$\begin{cases} \dot{\mathbf{x}} = \alpha [y - x - h(x)] \\ \dot{\mathbf{y}} = x - y + z \\ \dot{\mathbf{z}} = -\beta y \end{cases}$$
(3-1)

OỦ la fonction non linéaire est donnée par :

$$h(x) = m_1 * x + \frac{1}{2} * (m_0 - m_1) * (|x + c_i| - |x - c_i|)$$
(3-2)

Certaines fonctions comme la fonction intégration n'étant pas disponible dans la bibliothèque de System Generator, nous les avons synthétisées à l'aide des blocs disponibles. La figure 3.7 représente ainsi l'implémentation de la fonction intégration en utilisant l'apprésentation d'Euler.

$$\begin{array}{c} \textcircled{1} & \textcircled{a} \\ x.p & \textcircled{b} \\ (2) & \textcircled{b} \\ (2) & \textcircled{c} \\ (2) & (2)$$

$$x(n+1) = x(n) + \Delta(t) * \dot{x}(n)$$
 (3-3)

Figure 3.7. Implémentation d'intégrateur.

Dans les sections suivantes, nous présentons les résultats de simulation sous system Génération du générateur chaotique multi-scrolls pour n = 2,4 et 5 en visualisant les signaux temporels et le différents plan de phase.

3.9.1 Système multi scrolls pour n=2

Dans les différentes simulations, on a utilisé les outils suivants :

Le gestionnaire de bibliothèque Simulink :

En plus des blocs de Simulink, l'ensemble des blocs de Xilinx y est listé. Ces blocs comprennent des éléments basiques tels que l'additionneur, multiplexeur, constante, etc... Des éléments spécifiques tels que Blackbox, le bloc Cordic ainsi que d'autres permettant de faire appel à des interfaces à d'autres outils logiciels de Xilinx : FDATool, ModelSim [33].

Ie bloc de système générateur :

System Generator, est un utilitaire de design haut niveau commercialisé par Xilinx pour les systèmes de traitement du signal de haute performance incluant des « blockset » spécifiques pour les FPGA de Xilinx [34].

Ces « blocksets » peuvent être utilisés pour générer automatiquement les « netlist HDL» qui peuvent être chargés sur le FPGA. Ce système de développement simplifie énormément le processus de design et réduit de façon considérable la durée de conception en comparaison avec le codage HDL conventionnel [34].

Un autre avantage de System Generator est sa capacité d'effectuer la co-simulation matérielle.

Le bloc System Generator permet de contrôler les paramètres du système et la simulation, et est utilisé pour appeler le générateur de code. Tous les modèles Simulink contenant les blocs de Xilinx doit contenir au moins un bloc System Generator. Une fois ce dernier ajouté à un modèle, il est possible de spécifier la manière dont la génération de code et de simulation doivent être manipulée **[Figure3.8]**.



Figure 3.8. Le bloc system generator.

Le bloc d'estimation des ressources :

Il permet une estimation rapide des ressources (slices, bascules, bloc de mémoire RAM BRAM, les blocs d'entrée/sortie et autres) requis pour l'implémentation FPGA du modèle Simulink system Generator[33].

La figure 3 .9 représente l'implémentation du générateur multi-scrolls pour n=2.



Figure 3.9. Simulation de système de Chua sous System Générateur.

La figure 3.10 représentent les différents signaux temporels obtenus sous système Générateur du système multi-scrolls de Chua (n=2).



Figure 3.10. Réponse temporelle du système chaotique pour 2 scrolls.

Les figures 3.11 représentent les différents plans de phase ainsi obtenus.



Figure 3.11. Représente des plans de phases du circuit de Chua.

3.9.2 Système multi-scrolls pour n=4

Nous avons implémenté la fonction non linéaire correspondant ou générateur 4 scrolls dans un sous-système représentent sur la figure 3.12.



Figure 3.12. Simulation du bloc sous-système de la fonction non linéaire.



La figure 3.13. Représente l'implémentation du générateur multi-scrolls pour n=4.

Figure 3.13. Simulation générateur 4scrolls sous-système Generator.

La figure 3.14 représentent les différents signaux temporels obtenus sous système Générateur du système multi-scrolls pour n=4.





Figure 3.14. Réponse temporelle du système chaotique pour 4scrolls.



La figure 3.15 représentent les differents plans de phase ainsi obtenus

Figure 3.15. Représentation des plans de phases du générateur 4scrolls.

3.9.3 Système multi-scrolls pour n=5



La figure 3.16 représente l'implémentation du générateur multi-scrolls pour n=5.

Figure 3.16. Simulation du générateur 5scrolls sous System Generator.

La figure 3 .17 représentent les différents signaux temporels obtenus sous système Générateur du système multi-scrolls pou n=5.





Figure 3.17. Réponse temporelle du générateur 5scrolls.





Figure 3.18. Représentation des plans de phases du générateur 5scrolls.

Remarque

Les résultats des différentes simulations sous MATLAB simulink sous System Generator présentent une grande similitude et une bonne concordance au niveau des différents signaux ainsi obtenus.

Le temps de simulation sous MATLAB simulink est diffèrent que celui sous system Generator car ce dernier va tenir compte du temps réel sur le circuit FPGA.

3.10 Programmation et simulation VHDL

Après le l'implémentation et la simulation sous system Generator nous allons générer

. En cliquant sur ce bouton, on obtient

le Programme VHDL à partir du jeton la fenêtre suivante **[figure 3.19]** :

System Generator: emetteur		
- Compilation Options		
Compilation :		
> HDL Netlist		1 1 1
Part :		
Spartan3E xc3s500e-4fg320		
Target directory :		
C:/Users/Hichem/Desktop/emetteur	r	
Synthesis tool :		Hardware description language :
XST	-	VHDL
Create testbench	_	Import as configurable subsystem
Clocking Options		
FPGA clock period (ns):		Clock pin location :
20		C9
Multirate implementation :		DCM input clock period (ns):
Clock Enables	-	10
Provide clock enable clear pin		
Override with doubles :	Ac	cording to Block Settings
	-	
Simulink system period (sec) :	1	

Figure 3.19.La fenêtre du jeton system Generator.

On règle quelques paramètres (dossier de destination, clock pin location, langage HDL...), puis on clique sur « GENERATE ».Le programme va ainsi générer le code VHDL de notre Projet. [Figure 3.20]


Figure 3.20. Fenêtre de génération du code VHDL avec succès.

Apres la génération du programme VHDL, ou ouvre sous ISE, le projet correspondant à notre implémentation, et une interface représentée sur la figure 3.21. On clique sur « File » puis « open Project » pour ouvrir le programme HDL qu'on a généré.

On effectue ensuite une opération de la synthaxe du pour vérifier la syntaxe du code VHDL généré.

Nous décrivons par la suite étape par étape la configuration, la synthèse et l'implémentation de l'oscillateur multi-scrolls chaotique dans les figures suivantes.



Figure 3. 21. Outils pour l'implémentation sous ISE-Xilinx.

La dernière phase de l'implémentation sous ISE- xilinx est la phase de programmation du circuit FAGA de la carte ML5O1 utilisé dans notre projet. [Figure 3.22]



Figure 3.22. Phase de programmation du générateur multi-scroll sur le circuit FPGA.

Apres avoir synthétisé notre projet sous ISE-Xilinx, on a utilisé le Modelsim **[Figure3.22]** pour la simulation du code VHDL ainsi généré en visualisant les différentes signaux temporels du générateur chaotique multi-scrolls.

La figure 3.23. Représente les résultats de simulation sous Modelsim des signaux x(t), y(t) et z(t) du générateur chaotique multi-scrolls pour n = 2,4, et 5.



n=2









Figure 3.23. Simulation sous Modelsim du générateur multi-scrolls.

ModelSim est un outil et simulateur HDL développé par Mentor Graphics. Il fournit un environnement complet de simulation et débogage pour les designs complexes en ASIC et en FPGA. Il permet la simulation temporelle au niveau RT (transfert de registre) ou au niveau porte, à partir des langages VHDL ou Verilog [35].

3.11 Conclusion

Après une description des principales propretés des circuits FPGA, nous avons présents les résultats de simulation sous system Generator du générateur chaotique multi-scrolls, en vue de son implémentation sur circuit FPGA, après génération du code VHDL. Les différentes étapes de synthèse et de routage out été effectues sous ISE-Xilink permettant la génération du fichier de programmation (Bitstream) du circuit FPGA .Dans le prochain chapitre, la partie expérimentale sera présentée ainsi que les différents résultats expérimentaux ainsi obtenus.

Chapitre 1

Chapitre 4 RESULTATS EXPERIMENTAUX DE

L'IMPLEMENTATION FPGA

4.1 Introduction

Les progrès dans la capacité d'intégration des circuits électroniques ont ouvert de nouvelles perspectives pour les systèmes embarqués dans de nombreux domaines industriels et grand public comme par exemple les télécommunications, les satellites et l'imagerie médicale , ect. D'un coté, des processeurs spécifiques (CPU, microcontrôleurs, DSP) peuvent couramment effectuer des milliards d'opérations par seconde et d'un autre coté, des composants reprogrammables (CPLD, FPGA, ASIC) comporteront dans un avenir proche plusieurs milliards de portes logiques. Ces circuits permettent de réaliser des applications avec des performances en termes de vitesse de traitement sans cesse croissantes [36].

Dans ce contexte, le circuit FPGA (field programmable gate array) avec ses grandes capacités d'intégration et de reconfiguration en font un composant clé pour développer rapidement des prototypes, d'où l'objet de ce chapitre : implémentation FPGA du générateur chaotique multi-scrolls étudié dans le chapitre précédent.

Dans ce chapitre, nous commençons par la présentation de la technologie FPGA en décrivant ainsi le flot de conception d'une architecture sur FPGA. Par la suite, nous introduisons l'implémentation du générateur chaotique multi-scrolls. La description de la plateforme FPGA utilisé de xilinx ML 501 ainsi que du codec AC97-AD1981B, sont également présentées. Nous terminons ce chapitre par la présentation de l'ensemble des résultats expérimentant et de leurs comparaisons aux résultats simulés.

4.2 Description de la partie expérimentale

La réalisation expérimentale s'est effectuée au niveau du laboratoire LABSET du département électronique de l'université de BLIDA. Ce dernier possède plusieurs plateformes de développement FPGA, à savoir : Xilinx SPARTAN 3^E, Xilinx ML501, etc. Parmi ces cartes, notre choix s'est porté sur la carte Xilinx ML501 pour les raisons suivantes :

- ✓ La plateforme de développement Xilinx ML501 est construite autour du circuit FPGA VIRTEX 5 XC5VLX50 qui présente une haute densité d'intégration ; elle est ainsi très riche en ressources logique, qui correspond très bien avec la complexité de notre système chaotique multi-scrolls.
- ✓ La plateforme de développement Xilinx ML501 contient dans son architecture un codec audio Ac'97 de type AD1981B. Afin de réduire le temps du processus d'implémentation, en éliminant des réalisations supplémentaires des étages de conversions analogique-numérique (CAN) à l'entrée du FPGA (acquisition d'éventuels signaux d'entries) et numérique-analogique (CNA) à la sortie du FPGA (visualisation des signaux de sorties), nous avons utilisé dans notre implémentation le codec audio Ac'97 – AD1981B de la carte ML501 comme étant : un CAN à l'entrée du circuit FPGA et un CNA à la sortie du circuit FPGA.

À cet effet, le schéma synoptique de notre implémentation expérimentale du générateur chaotique est constitué de deux étages : le circuit FPGA XC5VLX50 et le codec audio Ac'97 – AD1981B (figure 4.1).



Figure 4.1. Le circuit FPGA XC5VLX50 et le codec audio Ac'97 – AD1981B.

La photo de la figure 4.2 montre l'environnement de la réalisation expérimentale.



Figure 4.2. Réalisation expérimentale de l'implémentation.

4.3 Plate-forme de développement Xilinx ML501 [37]

La carte xilinx ml 501(figure 4.3) est une plateforme de conception et de mise on ouvre des circuits numériques sur un circuit FPGA de type virtex 5 XC5VLX50. Les caractéristiques de cette carte assurent une solution parfaite pour l'implémentation des applications sur FPGA surtout pour les applications qui ont besoin de ressources mémoires généreuses étendues avec de plus de flexibilité et d'efficacité.



Figure 4.3. La plateforme de développement XILINX ML501.

4.3.1 Description des éléments de la carte

La plateforme ML501 dispose d'une mémoire externe (DDR2-SDRAM SODIMM) de capacité 256MB. En plus du circuit FPGA et de la DDR2, la carte ML501 est une plateforme riche en composants pour l'évaluation et le développement des multiples applications. Ces composants permettent un accès facile et pratique aux ressources disponibles dans le circuit FPGA [38]. Les ports vidéo, audio et de communication ainsi que les ressources mémoires généreuses donnent la fonctionnalité et la flexibilité à cette plateforme.

La plateforme ML501 dispose aussi de :

- ✓ Mémoires : Xilinx Platform Flash XCF32P ; 9Mb ZBT synchronous SRAM ; 32MB Intel P30 StrataFlash ; 2MB SPI Flash ; System ACE™ CompactFlash configuration Controller avec un connecteur CompactFlash ; IIC-EEPROM de 8Kbits.
- Connectivité : Port JTAG utilisé avec un câble parallèle(III) ; câble parallèle(IV) ou bien plateforme de téléchargement USB ; Ethernet PHY 10/100/1000 ; Codec Stéréo Ac'97 avec connecteurs : line-in/microphone, line-out/headphone, et audio digital SPDIF ; Piezo Speaker ; Port PS/2 pour souri/clavier ; des E/S d'extension ; Port série type RS-232 ; Connecteur vidéo (DVI/VGA).
- Composants divers : Générateur de système d'horloge programmable ; CPLD type C95144XL de Xilinx ; support d'oscillateur d'horloge (3.3V) avec un oscillateur à 100MHz ; contrôleur de température et de tension ; boutons poussoirs à usage général ; afficheur LCD de 16 caractères sur 2 lignes ; entrée d'alimentation ; LED d'indication d'alimentation, d'initialisation et d'activation) ainsi que plusieurs switchers et ports d'E/S.

4.3.2 Le circuit FPGA associé

Le circuit FPGA XC5VLX50-1FFG676 est un circuit de la deuxième génération ASMBL (Advanced Silicon Modular Block) de Xilinx. En plus des caractéristiques hautes performances assurées par Xilinx dans des versions précédentes, les nouveaux circuits contiennent plusieurs blocs IP : des BRAM, des FIFOs, des DSPs, interfaces DCM, générateurs d'horloge, etc. La puce LX50 intègre également un bloc de gestion des horloges qui permet une répartition d'horloges parfaite. Il dispose d'un maximum de 560 entres/sorties. Lors de la synthèse des implémentations. Il est possible de réaliser les mémoires et les multiplieurs par des LUTs ou bien par des BRAMs et des DSP48E. Ce circuit peut être configuré à l'aide de plusieurs dispositifs : câble JTAG, System ACE controller, Platform Flash PROM, Linear Flash memory et SPI Flash memory [38].

4.3.3 Codec Ac'97 – AD1981B

La plateforme de développement Xilinx ML501 contient un codec stéréo Ac'97 de type AD1981B, dont le diagramme de fonctionnement est représenté dans la figure 4.4. Ce

codec a été conçu spécifiquement pour fournir une haute qualité d'audio et peut être intégré dans divers systèmes. Il dispose de [39] : un CAN de résolution de 16 bits et un CNA de résolution de 20 bits, une sortie digitale SPDIF supportant des fréquences d'échantillonnages de 48kHz et 44.1kHz, une sortie stéréo analogique line-out, une sortie stéréo analogique amplifiée (HP), une sortie audio mono analogique, 3 entrées audio stéréo analogiques (line-in, AUX et CD), une entrée microphone doublé pré amplifié et une entrée pour téléphone (phone_in). Le contrôle des paramètres du codec (volume, mute, atténuation,...) s'effectue sur la base des registres adressables [39, 40].





L'implémentation du codec stéréo Ac'97 au sein d'un système nécessite un contrôleur du codec, formant ainsi une interface entre le codec et le cœur du système, appelée : AC link digital serial interface protocol. Ce contrôleur assure la communication des données audio et des commandes de registres du codec entre le cœur du système et le codec. La liaison AC comporte cinq signaux (figure 4.5) à savoir [39, 40, 41] :



Figure 4.5. La liaison AC entre le codec stéréo Ac'97 et son contrôleur.

- ✓ Sync: signal de synchronisation entre le codec et le contrôle calibré pour la transmission d'une trame (1trame =256 bits).
- Bit_clk :l'horloge transmise par le codec vers le contrôleur calibré pour la transmission d'un bit est égale à 12.288Mhz.
- Sdata_out : données sérialisées transmises depuis le contrôleur vers le codec (figure4.6).Elle est constituée de trames de 256bits, chaque trame comporte 13slots (slots0=16bits et slot1 :12=20bits).
- Sdata_in: données sérialisées transmises depuis le codec vers le contrôleur (figure4.6).Elle est constituée de trames de 256bits, chaque trame comporte 13slots (slots0=16bits et slot1 :12=20bits).



✓ Reset : le signal reset transmis par le contrôleur.

Figure 4.6. Trame audio de la liaison AC entre le codec stéréo AC'97et son contrôleur.

Dans notre cas, l'implémentation du contrôleur se fait à base d'un code VHDL intégré dans System Generator (figure 4.7) sous Matlab Simulink.



Figure 4.7. Implémentation du contrôleur du codec stéréo Ac'97-AD1981B.

4.4 Implémentation du générateur chaotique Multi-Scrolls

Dans cette section, nous décrivons le processus de l'implémentation de notre générateur chaotique multi-scrolls sur la plateforme de développement Xilinx ML501 en utilisant l'outil de Xilinx System Generator sous l'environnement Matlab Simulink. Les résultats de simulation, et ceux relevés au niveau de la sortie du codec Ac'97 à l'aide d'un oscilloscope numérique seront présentés en fin de section.

4.4.1 Générateurs chaotiques multi-scrolls

Nous rappelons le système d'équations du système chaotique multi-scroll présenté dans le chapitre 2 (équation (2.1, 2.2)) :

$$\begin{cases} \dot{\mathbf{x}} = \alpha [y - \mathbf{h}(\mathbf{x}) \\ \dot{\mathbf{y}} = x - y + z \\ \dot{\mathbf{z}} = -\beta y \end{cases}$$
(4-1)

$$h(x) = m_i * x + 1/2 * (m_0 - m_1) * (|x - c_i| - |x - c_i|)$$
(4-2)

a Générateur chaotique 2scrolls (n=2 : système de Chua)

La figure 4.8 représente l'implémentation du générateur de Chua (2scrolls). Cette figure montre également le format de calcul utilisé pour chaque bloc qui est choisi de manière à assurer le bon fonctionnement du système tout en ayant un minimum de consommation en ressources FPGA.



Figure 4.8. Implémentation du générateur chaotique 2scrolls (système de Chua).



Figure 4.9. Implémentation du générateur chaotique 2scrolls avec le codec ac'97.

Les figures 4.10 et 4.11 représentent les signaux x(t) et y(t) : (a) simulés sous Matlab Simulink-System Generator, (b) relevés au niveau de la sortie du codec ac'97 à l'aide d'un oscilloscope numérique.



Figure 4.10. Les signaux x(t) et y(t) du générateur chaotique 2scrolls (Chua) –(a) simulés –(b) expérimentaux.



Figure 4.11. Plan de phase XY du générateur chaotique 2scrolls (Chua)- (a) simulés - (b) expérimentaux.

Les figures 4.12 et 4.13 représentent les signaux y(t) et z(t) : (a) simulés sous Matlab Simulink-System Generator, (b) relevés au niveau de la sortie du codec ac'97 à l'aide d'un oscilloscope numérique.



Figure 4.12. Les signaux y(t) et z(t) du générateur chaotique 2scrolls (Chua) –(a) simulés –(b) expérimentaux.



Figure 4.13. Plan de phase YZ du générateur chaotique 2scrolls (Chua)- (a) simulés - (b) expérimentaux.

Les figures 4.14 et 4.15 représentent les signaux x(t) et z(t) : (a) simulés sous Matlab Simulink-System Generator, (b) relevés au niveau de la sortie du codec ac'97 à l'aide d'un oscilloscope numérique.



Figure 4.14. Les signaux x(t) et z(t) du générateur chaotique 2scrolls (Chua) –(a) simulés –(b) expérimentaux.



Figure 4.15. Plan de phase XZ du générateur chaotique 2scrolls (Chua)- (a) simulés - (b) expérimentaux.

b Générateur chaotique 4scrolls

Le système chaotique à 4scrolls est défini par le système d'équations donné dans le chapitre 2 (équation (2.5, 2.6)).

Les figures 4.16 et 4.17 représentent les signaux x(t) et y(t) : (a) simulés sous Matlab Simulink-System Generator, (b) relevés au niveau de la sortie du codec ac'97 à l'aide d'un oscilloscope numérique.



Figure 4.16. Les signaux x(t) et y(t) du générateur chaotique 4scrolls –(a) simulés –(b) expérimentaux.



Figure 4.17. Plan de phase XY du générateur chaotique 4 scrolls- (a) simulés - (b)

expérimentaux.

Les figures 4.18 et 4.19 représentent les signaux y(t) et z(t) : (a) simulés sous Matlab Simulink-System Generator, (b) relevés au niveau de la sortie du codec ac'97 à l'aide d'un oscilloscope numérique.



Figure 4.18. Les signaux y(t) et z(t) du générateur chaotique 4scrolls –(a) simulés –(b) expérimentaux.



Figure 4.19. Plan de phase YZ du générateur chaotique 4scrolls - (a) simulés - (b) expérimentaux.

Les figures 4.20 et 4.21 représentent les signaux x(t) et z(t) : (a) simulés sous Matlab Simulink-System Generator, (a) relevés au niveau de la sortie du codec ac'97 à l'aide d'un oscilloscope numérique.



Figure 4.20. Les signaux x(t) et z(t) du générateur chaotique 4 scrolls –(a) simulés –(b)



expérimentaux.

Figure 4.21. Plan de phase XZ du générateur chaotique 4 scrolls - (a) simulés - (b) expérimentaux.

c Générateur chaotique 5scrolls

Le système chaotique 5 scrolls est défini par le système de équations donné dans le chapitre 2 (équation (2.5, 2.9))

Les figures 4.22 et 4.23 représentent les signaux x(t) et y(t) : (a) simulés sous Matlab Simulink-System Generator, (a) relevés au niveau de la sortie du codec ac'97 à l'aide d'un oscilloscope numérique.



Figure 4.22. Les signaux x(t) et y(t) du générateur chaotique 5 scrolls –(a) simulés –(a) expérimentaux.



Figure 4.23. Plan de phase XY du générateur chaotique 5scrolls - (a) simulés - (b) expérimentaux.

Les figures 4.24 et 4.25 représentent les signaux y(t) et z(t) : (a) simulés sous Matlab Simulink-System Generator, (b) relevés au niveau de la sortie du codec ac'97 à l'aide d'un oscilloscope numérique.



Figure 4.24. Les signaux y(t) et z(t) du générateur chaotique 5scrolls –(a) simulés –(a) expérimentaux.



Figure 4.25. Plan de phase YZ du générateur chaotique 5scrolls - (a) simulés - (b) expérimentaux.

Les figures 4.26 et 4.27 représentent les signaux x(t) et z(t) : (a) simulés sous Matlab Simulink-System Generator, (a) relevés au niveau de la sortie du codec ac'97 à l'aide d'un oscilloscope numérique.



Figure 4.26. Les signaux x(t) et z(t) du générateur chaotique 5 Scrolls –(a) simulés –(b) expérimentaux.



Figure 4.27. Plan de phase XZ du générateur chaotique 5scrolls - (a) simulés - (b) expérimentaux.

Remarque

Les résultats expérimentaux ainsi obtenus montrent une bonne concordance entre les résultats obtenus par simulation et les résultats expérimentaux.

4.5 Conclusion

L'objectif de ce chapitre a été l'implantation sur cible FPGA du générateur chaotique multi-scrolls. L'implémentation à été faite sur la carte FPGA ML501 de Xlinx concordance et une grande similitude entre les signaux obtenus par simulation et les signaux relevés au niveau de la carte ont été observées.

Après une étude détaillée des systèmes dynamiques chaotique, l'oscillateur multiscrolls a été analysé ainsi que son évolution d'après ses équations d'états. Par la suite, en utilisant les différents outils de développement et en particulier System-Generator de Xilinx, l'implémentation de l'oscillateur chaotique multi-scrolls a été réalisée sur la carte FPGA xilinx ML 501.Le codec AC'97, intégré au niveau de la carte, a été utilisé pour la conversion numérique-analogique de signaux permettant ainsi leur visualisation sur oscilloscope numérique.

Nous constatons que l'implémentation de l'oscillateur chaotique sur les circuits numériques à architecture reconfigurable FPGA est assez complexe, mais le travail sous System Generator de Xilinx facilite la tache car il traduit directement le schéma fonctionnel de générateur chaotique multi-scrolls sous Simulink en langage VHDL.

Nous avons montré dans notre projet la faisabilite d'une implementation sur FPGA d'un générateur chaotique multi-scrolls.Sachant que le devellopement des systémes chaotiques reste encore très dependant de la technologie d'implementation, nos resultats atteste que les FPGA constituent une alternative serieuse aux DSP et aux ASIC.Donc,les FPGA permettent d'ameliorer les performances de contrôle avec un gain économique et un temps de dévellopement réduit.

Ce travail peut être complété par la réalisation et l'implémentation d'un système de transmission sécurisée par ce générateur chaotique multi-scrolls.

Finalement, l'approche traitée au cours de ce travail peut être encore avantageusement amélioré et facilement étendue sur d'autres types de systèmes chaotiques multi-scrolls ou autres et les chercheurs du domaine vont donc devoir relever des défis encore plus importants.

[1] E. cherrier, "Estimation de l'état et des entrées inconnues pour une classe de systèmes non linéaires", thèse du doctorat, institut national polytechnique de Lorraine, 2006.

[2] O. Megherbi, "Etude et réalisation d'un système sécurisé à base de système chaotiques", thèse du magister, Uneversité Mouloud Memmeri Tizi-Ouzou, 10\10\2013.

[3] H. Dang-Vu,C. Delcarte, "Bifurcations et chaos :Introduction à la dynamique contemporaine avec des programmes en Pascal, Fortran et Mathématica ", Ed. Ellipses, Paru en Septembre 2000.

[4]N. Witkowski, P. Bergé, "Le choas mzagazine scientifique européen Arechiméde",13janvier 1998.

[5] M. Maizi, "Etude et control de système dynamique chaotique", thèse de Master, université de Tébessa, 29/06/2016.

[6] CH. Benhabib, "Etude d'un système chaotique pour la sécurisation de communications optiques", thèse de Master, université de Tlemcen, Juin 2014A.

[7] A. Ikhlef, "Contrôle, chaotification et hyper chaotification des systèmes dynamiques ", thèse de Master, Université de Mentouri Constantine, 2007.

[8] G. Assael, L. Blaizot et G. Huizing, "la Théorie du chaos", Saint Eloi, 2013.

[9] D. Peltier, T Nguyen Hoang, D. P. Tran, O. Abdelmalki, K. Alaoui et K. Leroux, "Etude d'un système physique non dissipatif « chaotique » ", Projet de Physique P6-3 STPI/P6-3/2009.

[10] H. Azira, M. KhettAal, "Analyse et Implémentation du Système chaotique de Qi", université de Saad dahlab de blida, thèse de master, 2015.

[11] I. Talbi, "Système Dynamique non linéaires et phénomènes de chaos", Thèse de master, Université Mentour de Constantine, 29\06\2010.

[12] E. N. Lorenz, "Deterministic no periodic flow", Journal of Atmospheric Sciences, 20:130-141, 1963.

[13]T. Hamaizia, Systèmes Dynamiques et Chaos "Application à l'optimisation à l'aide d'algorithme Chaotique", thèse pour l'obtention de Doctorat, Université de Constantine, 2013, pp.22.

[14] F. Alain, "Contribution à la prédication et au contrôle des comportements apériodiques dans les convertisseurs électromécaniques. Application de la théorie du chaos ", université de Reims France, 2005.

[15] D. Ruelle, et F. Takens, "On the nature of turbulence, Commun Math Phys, 20, 167-192, 1971.

[16] A. M. Ait Hammi, "Etude et réalisation d'un système chaotique basé sur le circuit de chua", mémoire de master, L'université de Tizi-Ouzou, 2013-2014, pp. 7-4.

[17] Suykens, J. A. K. & Vandewalle, J. [1993] "Generation of n-double scrolls (n = 1, 2, 3, 4, . . .)", IEEE Trans. Circuit Syst.-I 40(11), 861–867.

[18] Aziz-Alaoui, M. A. [2000] "Multispiral chaos", Proc. 2nd Int. Conf. Control of Oscillations and Chaos", Vol. 1, pp. 88–91.

[19] Suykens, J. A. K., Huang, A. & Chua, L. O. [1997] "A family of n-scroll attractors from a generalized Chua's circuit", AEU Int. J. Electron. Commun. 51(3), 131–138.

[20] L. G. de la Fraga, E. Tlelo-Cuautle, "Optimizing the maximum Lyapunov exponent and phase space portraits in multi-scroll chaotic oscillator Nonlinear Dynamics 76 (2) (2014) 1503–1515, Doi: 10.1007/s11071-013-1224-x, URL http://dx.doi.org/10.1007/s11071-013-1224-x

[21]Chua.Global Unfoiding of Chua's. IEICE. Trans. Fundamentals E76-A, NO5(1993),704-734.

[22] M. Chikhi, "Application des systèmes dynamiques chaotiques en transmission de données", Université Saad Dahleb Blida, thèse de magister, Juni 2012.

[23] D. Saptono, "Conception d'un outil de prototypage rapide sur le FPGA pour des applications de traitement d'images", Université De BOurgogne, France, 2011.

[24] www.xilinx.com/products/silicon-devices/fpga/.

[25] A. NASRI, "Conception et implémentation d'un microcontrôleur PIC16F84 sur FPGA", Université Mohamed Khider de Biskra, 25 juin 2018.

[26] A. Guella, "Les circuits FPGA : description et applications", Attaché de recherche Energie solaire Photovoltaïque, 2012.

[27] J. Nariani, "Programmation et Utilisation du FPGA pour la validation et la vérification de circuits électroniques", conservatolre national des arts et metlers centre regional rhonealpes centre d'enseignement DE grenoble ,8 Février 2011.

[28] M.A. Djenouri, M.H. Chikhi, "Communication sécurisée par chaos : Etude et implémentation sur carte FPGA", Mémoire de master, Université Saad DAHLEB Blida, Algérie, 2014.

[29] A. Guettat, "Conception et Implémentation d'un Corrélateur Numérique sur FPGA", Thèse de magister, Université des Sciences et de la Technologie d'Oran Mohamed BOUDIAF, Algérie, 2012. [30] *D. Deckers, "Composants programmables* Cours de 3è Bachelier en Electronique appliquée", Institut Supérieur Industriel de Mons Haute Ecole de la Communauté française en Hainaut Unité Electronique, 2008-2009.

[31] M. Benrahmouni, M. Mousserati, "Implémentation FAGA d'un transmission sécurisée par le système chaotique unifié ", Thèse de master, Université Saad dahleb Blida ,2016-2017.

[32]A. Kebe, "Implémentation sur FPGA de l'algorithme MUSIC sur antenne-réseaux péri mentale à 10 GHz ", thèse du doctorat, Université de Canada, 2016.

[33] A. Halilali, I. Tabatouche, A. Houacine, "Contribution à l'implantation d'algorithmes de traitement de la parole sur circuit FPGA", USTHB, 14-15 Janvier 2015.

[34] Https: // fr.m .wikipedia .org. wiki.

[35] D. Saptono, "Conception d'un outil de prototypage rapide sur le FPGA pour des applications de traitement d'images", Université de bourgogne, France, 2011.

[36] K. Messaoudi, "Traitement des Signaux et Images en Temps Réel - Implantation de H.264 sur MPSoC", Thèse de doctorat, Université BADJI MOKHTAR ANNABA - Université de BORGOGNE, Algérie, 2012.

[37] Xilinx Inc, "ML501 Evaluation Platform - User Guide V1.4", 2009.

[38] ANALOG DEVICES, "AC'97 Sound MAX Codec - AD1981B Data Sheet Rev.C".

[39] National Semiconductor, "LM4550 AC '97 Rev 2.1 Multi-Channel Audio Codec with Stereo Headphone Amplifier, Sample Rate Conversion and National 3D Sound", 2004.