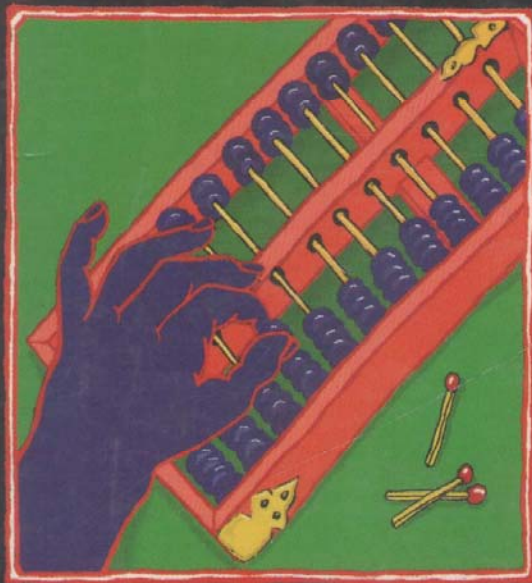


DAVID PATTERSON
JOHN HENNESSY

Organisation et conception des ordinateurs

L'INTERFACE
MATÉRIEL/LOGICIEL




DUNOD

Table des matières

Avant-propos xi

par Maurice V. Wilkes

Préface à l'édition française xiii

Préface xv

Le simulateur SPIM pour le MIPS R2000/R3000 xxvii

par James R. Larus, Université du Wisconsin

C H A P I T R E S

1

Abstractions et technologie des ordinateurs 2

1.1 Introduction 3

1.2 Sous votre programme 5

1.3 Sous le boîtier 10

1.4 Circuits intégrés : alimenter l'innovation 21

1.5 Illusions et pièges 26

1.6 Pour conclure 29

1.7 Perspectives historiques et lectures complémentaires 31

1.8 Exercices 42

2

Le rôle des performances 48

2.1 Introduction 50

2.2 La mesure des performances 54

2.3 Relier les métriques entre elles 56

2.4 Quelques métriques de performances très répandues 62

2.5 Quels programmes pour évaluer les performances ? 69

2.6 Comparer et résumer les performances 72

2.7 Illusions et pièges 74

2.8 Pour conclure 80

2.9 Perspectives historiques et lectures complémentaires 81

2.10 Exercices 85

3**Les instructions : le langage de la machine 96**

- 3.1 Introduction 98
- 3.2 Les opérations du matériel de l'ordinateur 99
- 3.3 Les opérandes du matériel de l'ordinateur 101
- 3.4 La représentation des instructions dans l'ordinateur 107
- 3.5 Des instructions pour prendre des décisions 114
- 3.6 Comment traiter les procédures au niveau matériel de l'ordinateur 123
- 3.7 Les autres styles d'adressage MIPS 128
- 3.8 Alternatives à l'approche MIPS 134
- 3.9 Un exemple pour tout regrouper 139
- 3.10 Un exemple plus long 143
- 3.11 Tableaux contre pointeurs 147
- 3.12 Illusions et pièges 151
- 3.13 Pour conclure 153
- 3.14 Perspectives historiques et lectures complémentaires 155
- 3.15 Exercices 160

4**L'arithmétique des ordinateurs 170**

- 4.1 Introduction 172
- 4.2 Les nombres négatifs 172
- 4.3 L'addition et la soustraction 179
- 4.4 Les opérations logiques 185
- 4.5 Construction d'une Unité Arithmétique et Logique 188
- 4.6 La multiplication 202
- 4.7 La division 217
- 4.8 Le flottant 230
- 4.9 Illusions et pièges 250
- 4.10 Pour conclure 251
- 4.11 Perspectives historiques et lectures complémentaires 252
- 4.12 Exercices 264

5**Le processeur : chemin de données et contrôle 274**

- 5.1 Introduction 276
- 5.2 Construction d'un chemin de données 282
- 5.3 Un schéma de mise en œuvre simple 289
- 5.4 Une mise en œuvre à plusieurs cycles d'horloge 318
- 5.5 La microprogrammation : simplifier la conception du contrôle 339
- 5.6 Les exceptions 350
- 5.7 Illusions et pièges 356
- 5.8 Pour conclure 357
- 5.9 Perspectives historiques et lectures complémentaires 360
- 5.10 Exercices 363

6 Amélioration des performances par la technique du pipeline 368

- 6.1 Introduction 370
- 6.2 Un chemin de données pipeliné 373
- 6.3 Le contrôle pipeliné 387
- 6.4 Les aléas de données 395
- 6.5 Le contrôle pour les aléas de données : les suspensions 404
- 6.6 Réduire les aléas de données : l'envoi 417
- 6.7 Les aléas de branchement 429
- 6.8 Les exceptions 435
- 6.9 Performances des systèmes pipelinés 440
- 6.10 Illusions et pièges 441
- 6.11 Pour conclure 443
- 6.12 Perspectives historiques et lectures complémentaires 447
- 6.13 Exercices 451

7 Grande capacité et rapidité : exploiter la hiérarchie de mémoires 458

- 7.1 Introduction 460
- 7.2 Les caches 465
- 7.3 La mémoire virtuelle 488
- 7.4 Une structure commune à toutes les hiérarchies de mémoires 509
- 7.5 Illusions et pièges 522
- 7.6 Pour conclure 526
- 7.7 Perspectives historiques et lectures complémentaires 529
- 7.8 Exercices 535

8 Concevoir l'interface entre les processeurs et les périphériques 540

- 8.1 Introduction 542
- 8.2 Mesures de performances des E/S : exemples pour les systèmes de disques et de fichiers 546
- 8.3 Types et caractéristiques de dispositifs d'E/S 548
- 8.4 Les bus : la connexion des dispositifs d'E/S au processeur et à la mémoire 557
- 8.5 L'interface des E/S avec la mémoire, le processeur, et le système d'exploitation 574
- 8.6 Illusions et pièges 585
- 8.7 Pour conclure 587
- 8.8 Perspectives historiques et lectures complémentaires 591
- 8.9 Exercices 594

9

Les machines parallèles 604

- 9.1 Introduction 606
- 9.2 Les machines SIMD — un seul flot d'instructions, plusieurs flots de données 607
- 9.3 Les machines MIMD — plusieurs flots d'instructions, plusieurs flots de données 612
- 9.4 La programmation des machines MIMD 614
- 9.5 Les machines MIMD à bus unique 618
- 9.6 Les machines MIMD à réseau d'interconnexion 630
- 9.7 Directions futures pour les machines parallèles 642
- 9.8 Illusions et pièges 649
- 9.9 Pour conclure — évolution ou révolution de l'architecture des machines 652
- 9.10 Perspectives historiques et lectures complémentaires 654
- 9.11 Exercices 658

A N N E X E S

A

Les assembleurs, les éditeurs de liens, et le simulateur SPIM A-2

par James R. Larus, Université du Wisconsin

- A.1 Introduction A-3
- A.2 Les assembleurs A-11
- A.3 Les éditeurs de liens A-18
- A.4 Le chargement des fichiers exécutables A-20
- A.5 L'utilisation de la mémoire A-20
- A.6 Les conventions d'appel de procédure A-23
- A.7 Les exceptions et les interruptions A-31
- A.8 Entrées et sorties A-35
- A.9 SPIM A-38
- A.10 Le langage assembleur du MIPS R2000 A-49
- A.11 Pour conclure A-72
- A.12 Exercices A-73

B

Les bases de la conception logique B-2

- B.1 Introduction B-3
- B.2 Les portes, les tables de vérité et les équations logiques B-4
- B.3 La logique combinatoire B-8
- B.4 Les horloges B-18
- B.5 Les éléments mémoire B-21
- B.6 Les machines à états finis B-36
- B.7 Les méthodologies de synchronisation B-40
- B.8 Exercices B-46

C Placer le contrôle sur le matériel C-2

- C.1 Introduction C-3
- C.2 Mise en œuvre du contrôle d'une machine à états finis C-4
- C.3 Mise en œuvre de la fonction état-suivant avec un séquenceur C-15
- C.4 Traduire un microprogramme en signaux du matériel C-24
- C.5 Pour conclure C-28
- C.6 Exercices C-28

D Introduire C aux programmeurs Pascal D-2

- D.1 Introduction D-3
- D.2 Déclarations des variables D-3
- D.3 Les instructions d'affectation D-4
- D.4 Comparaisons d'expressions et instructions conditionnelles D-5
- D.5 Les boucles D-6
- D.6 Deux exemples pour tout résumer D-7
- D.7 Exercices D-8

E Autre approche de l'architecture de jeu d'instructions — VAX E-2

- E.1 Introduction E-3
- E.2 Les opérandes et les modes d'adressage du VAX E-4
- E.3 Le codage des instructions VAX E-7
- E.4 Les opérations VAX E-9
- E.5 Un exemple pour tout résumer : change E-11
- E.6 Un exemple plus long : tri E-16
- E.7 Illusions et pièges E-21
- E.8 Pour conclure E-22
- E.9 Perspectives historiques et lectures complémentaires E-23
- E.10 Exercices E-25