



**République Algérienne démocratique et populaire**  
**Ministère de l'enseignement supérieur et de la recherche scientifique**  
**Université de Saad Dahleb Blida 1**  
**Faculté des Sciences**  
**Département Informatique**

## **Mémoire de Fin d'Études**

**Pour l'obtention du diplôme Master 2 en Informatique**

**Option : Systèmes Informatiques et Réseaux (SIR)**

**Thème**

**Étude et implémentation d'un système d'émission acoustique sur une  
plateforme FPGA**

**Réaliser par :**

**SKANDER AMINA**

**Encadrer par:**

- |                              |                               |                     |
|------------------------------|-------------------------------|---------------------|
| - <b>Dr Draï Redouane</b>    | <b>Directeur de Recherche</b> | <b>Encadreur</b>    |
| - <b>Dr Benyahia Mohamed</b> | <b>MAA</b>                    | <b>Co-encadreur</b> |

Année Universitaire 2019-2020

**Résumé :**

Ce mémoire, rentre dans le cadre d'un projet de recherche du Centre de Recherche en Technologies Industrielles (CRTI) qui vise à réaliser un prototype en Contrôle Non Destructif, ayant pour but la réalisation d'un système d'acquisition et d'enregistrement des signaux et de détection des défauts dans un matériau par la technique d'émission acoustique.

Pour cela un dispositif a été réalisé et plusieurs algorithmes ont été développés afin d'implanter un système embarqué dans une carte FPGA (MicroZed), pour faciliter l'interprétation du signal et donc la détection de défaut dans un matériau.

**Mots clés :** Émission acoustique ; FPGA la MicroZed; Vivado ; Système embarqué.

**Abstract:**

This thesis is a research project of the Research Center in Industrial Technologies (CRTI), which aims to create a prototype in Non-Destructive Control, to achieve a system for receiving, recording signals and detecting defects in a material by acoustic emission technique. For this, a device has been made and several algorithms have been developed to implant a system embedded in a FPGA (MicroZed) card, to facilitate the interpretation of the signal in order to get a detection of defect in materials.

**Keywords:** Acoustic emission; FPGA (MicroZed); Vivado; Embedded system.

## ملخص:

العمل المقدم في هذه المذكرة يدخل في إطار مشروع بحث في طرق المراقبة الغير متلفة لمركز البحث العلمي في التكنولوجيات الصناعية، ويهدف إلى صناعة جهاز يقوم على استقبال الإشارات وتسجيلها من أجل الكشف عن عيوب المعادن و المواد، بتقنية الانبعاث الصوتي.

لهذا الغرض، تم صنع هذا الجهاز و تطوير العديد من الخوارزميات من أجل تنفيذ نظام داخلي في بطاقة FPGA(MicroZed) ، لتسهيل تفسير الإشارة وبالتالي اكتشاف عيوب المعادن و المواد.

كلمات المفاتيح: الانبعاث الصوتي، نظام مضمن، Vivado، FPGA(MicroZed).

# **Remerciements**

*Mes remerciements s'adressent tout d'abord à dieu, toute la grâce pour m'avoir guidé et honoré par la lumière de la compréhension et de m'avoir accordé la connaissance de la science.*

*Je remercie mon encadreur **Dr. DRAÏ REDOUANE** directeur de recherche et de Division de Traitement de Signale et de l'Imagerie (**DTSI**) au Centre de Recherche des Technologies Industrielles Cheraga (**CRTI**), je le remercie vivement de m'avoir consacré autant de temps et de m'avoir fait profiter de son expérience et de son savoir. Je suis également très reconnaissante pour son aide inestimable et les conseils pour le choix de ce sujet à l'élaboration de ce travail.*

*Je tiens aussi à remercier mon Co-promoteur **Dr. BENYAHIA MOHAMED** chargé de cours à l'université de Blida pour leurs encouragements et ses conseils fructueux, aussi pour la documentation qu'il a bien mise à ma disposition.*

*Mes remerciements s'adressent également aux membres du jury en acceptant d'évaluer ce modeste travail.*

*J'adresse toute ma gratitude à tous mes amis et collègues du laboratoire de Traitement de Signale et de l'Imagerie(**DTSI**) pour leurs soutiens et encouragement :*

**DRIS ELYAMINE, FARID CHIBANE, ADEL AZZOUZ, MOHAMED SAHNOUN.**

*Je ne peux pas terminer ce préambule sans remercier ma famille : **PAPA, MAMAN ET MES DEUX SŒURS** pour leur présence continue tout au long de ce travail.*

# Table des matières

Résumé :	I
Abstract	II
ملخص :	III
Remerciements	IV
Table des matières	V
Liste des figures	VIII
LISTES DES ACRONYMES	XI
INTRODUCTION GÉNÉRALE	2

## Chapitre 1: Généralités sur l'émission acoustique

1.1	INTRODUCTION :	5
1.2	PRINCIPES GÉNÉRAUX D'UN CONTRÔLE PAR ÉMISSION ACOUSTIQUE :	5
1.2.1	Sources d'émission acoustique :	7
1.2.1.1	Sources dues à la corrosion :	7
1.2.1.2	Sources d'origine mécanique :	8
a)	L'EA dans le béton ou ciment (génie civil) :	8
b)	L'EA dans les matériaux composites :	8
c)	L'EA dans les matériaux métalliques :	9
1.2.1.3	Sources artificielles :	9
1.2.2	Propagation des ondes élastiques :	10
1.2.2.1	Propagation dans un milieu infini :	10
1.2.2.2	Propagation dans un espace semi-infini :	11
1.2.2.3	Propagation dans une plaque :	13
1.2.3	Détection des événements et traitement des signaux :	15

1.2.3.1	Traitement des signaux :.....	15
1.2.3.2	Localisation des sources :.....	17
1.3	PRÉSENTATION GÉNÉRALE DES CAPTEURS D'ÉMISSION ACOUSTIQUE : .....	19
1.3.1	Différents types de capteurs :.....	20
1.3.1.1	Capteur piézoélectrique :.....	20
1.3.1.2	Capteur capacitif :.....	20
1.3.1.3	Capteur optique : .....	21
1.3.1.4	Autres types de capteurs : .....	22
1.4	CONCLUSION :.....	22

**Chapitre 2 : Conception d'une chaîne d'acquisition des signaux  
d'émission acoustique**

2.1	Introduction: .....	24
2.2	Position du problème :.....	24
2.3	Formulation synoptique :.....	24
2.4	Dispositif pour l'acquisition des signaux :.....	27
2.4.1	Capteur piézoélectrique : .....	27
2.4.2	Préamplificateur :.....	27
2.5	La numérisation et l'enregistrement des données:.....	29
2.5.1	Amplificateurs opérationnels de précision à faible bruit entraînant des CAN SAR haute résolution :... ..	29
2.5.1.1	Interface des LT6350 à A/D Convertisseurs :.....	31
2.5.2	ADC Convertisseurs analogiques-numériques :.....	32
2.5.2.1	Opération convertisseur : .....	34
2.5.2.2	Interface numérique : .....	34
2.5.3	Carte de liaison : .....	36
2.5.4	La MicroZed :.....	37

<b>2.5.4.1</b>	Description fonctionnelle : .....	39
<b>a)</b>	Tous les SoC programmables : .....	40
<b>b)</b>	La mémoire : .....	40
<b>c)</b>	USB : .....	42
<b>d)</b>	Source d'horloge : .....	42
<b>e)</b>	Reset Sources : .....	43
<b>f)</b>	En-têtes d'extension : .....	44
<b>g)</b>	Utilisateur E/S : .....	46
<b>2.6</b>	CONCLUSION : .....	47

### **Chapitre 3 : Conception et Implémentation**

<b>3.1</b>	Introduction : .....	49
<b>3.2</b>	Le Diagramme du système d'EA sur FPGA (MicroZed) : .....	49
<b>3.3</b>	Vivado : .....	50
<b>3.4</b>	Création d'un IP core CircularBuffer en VHDL : .....	52
<b>3.5</b>	Création du projet d'EA sous VIVADO : .....	54
<b>3.6</b>	Création d'un système d'exploitation embarqué sous linux (PetaLinux) : .....	56
<b>3.7</b>	Développement d'un driver qui permet l'accès aux adresses PL depuis Linux : .....	58
<b>3.8</b>	Étude expérimentale : .....	61
<b>3.9</b>	Traîtement des données acquis : .....	62
<b>3.9.1</b>	Échantillonnage : .....	62
<b>3.9.2</b>	Résultats expérimentaux : .....	63
<b>3.10</b>	Conclusion : .....	65
	<b>CONCLUSION GENERALE</b> .....	67
	<b>ANEXES</b> .....	70
	<b>BIBLIOGRAPHIE</b> .....	75



## Liste des figures

<b>Figure 1</b> : Signaux type d'une émission continue.....	6
<b>Figure 2</b> : Signaux type d'une émission discrète.....	6
<b>Figure 3</b> : Chaîne d'émission acoustique [1] .....	7
<b>Figure 4</b> : Sources d'EA dues aux mécanismes de corrosion. [2].....	8
<b>Figure 5</b> : Schéma explicatif de la rupture d'une mine de crayon à la surface d'un échantillon. [2] .....	9
<b>Figure 6</b> : Réflexion d'une onde longitudinale à la frontière d'un espace semi-infini. [1].....	11
<b>Figure 7</b> : (a) Évolution des ondes de Rayleigh avec la profondeur. (b) Déplacements dus aux ondes de Rayleigh. [2] .....	12
<b>Figure 8</b> : Ondes de Lamb. (a) Mode symétrique. (b) Mode antisymétrique. [1].....	14
<b>Figure 9</b> : Courbes de dispersion des vitesses de phase (modes symétriques et antisymétriques) dans une plaque d'aluminium. [2] .....	14
<b>Figure 10</b> : Courbes de dispersion des vitesses de phase (modes transverse-horizontaux) dans une plaque d'aluminium. [2] .....	15
<b>Figure 11</b> : Caractéristiques mesurées sur une salve d'émission acoustique.....	16
<b>Figure 12</b> : Schéma d'une maille et différences de temps d'arrivée (gauche), localisation dans une maille (droite).....	18
<b>Figure 13</b> : Schéma synoptique de la chaîne d'émission acoustique .....	25
<b>Figure 14</b> : Chaîne de l'émission acoustique réalisée.....	26
<b>Figure 15</b> : Capteur piézoélectrique VS900-M Vallen Systeme [15] .....	27
<b>Figure 16</b> : LES CHARGES CAPACITIVES [21].....	28
<b>Figure 17</b> : Schéma du tableau de démonstration DC1538A [16] .....	29
<b>Figure 18</b> : Amplificateurs opérationnels de précision à faible bruit. ....	30
<b>Figure 19</b> : Piloter un ADC [16].....	32

<b>Figure 20</b> : Le ADC Convertisseurs analogiques-numériques (LTC2387-18 bits). [17].....	33
<b>Figure 21</b> : Schéma de circuit ADC. [17].....	33
<b>Figure 22</b> : Interface de sortie numérique à un FPGA. [17] .....	34
<b>Figure 23</b> : Diagramme de synchronisation pour une conversion unique en mode une voie. [17] .....	35
<b>Figure 24</b> : Fenêtre d'heure valide pour l'horloge des données. [17] .....	36
<b>Figure 25</b> : Schéma d'une carte de liaison entre le tissu Zynq Logique Programmable (PL) et le ADC.....	36
<b>Figure 26</b> : Carte de liaison entre le tissu Zynq Logique Programmable (PL) et le ADC. ....	37
<b>Figure 27</b> : Emplacements des composants sur MicroZed. [18].....	38
<b>Figure 28</b> : Schéma fonctionnel MicroZed. [18].....	39
<b>Figure 29</b> : Digilent Pmod Connexions d'interfaces compatibles [20].....	45
<b>Figure 30</b> : Interface Ethernet 10/100/1000. [20] .....	47
<b>Figure 31</b> : Ensemble des tâches à acquitter pour la conception de système d'EA .....	49
<b>Figure 32</b> : Schéma bloc du système d'EA sur la plateforme FPGA. ....	50
<b>Figure 33</b> : Flot de conception haut niveau Vivado. [5].....	52
<b>Figure 34</b> : Schéma fonctionnel du Contrôleur de la machine d'État.....	52
<b>Figure 35</b> : Programme de notre IP core en VHDL.....	53
<b>Figure 36</b> : Interface graphique de Vivado(Xilinx IDE) représentant les différents composants embarqués sur la MicroZed.....	54
<b>Figure 37</b> : Zoom sur l'Interface graphique de Vivado(Xilinx IDE) représentant les différents composants embarqués sur la MicroZed. ....	54
<b>Figure 38</b> : Application en code C pour tester le design en standalone. ....	55
<b>Figure 39</b> : Le boot de PetaLinux.....	57
<b>Figure 40</b> : Développement d'un driver en C qui permet l'accès aux adresses PL depuis Linux .....	59

<b>Figure 41</b> : Les données enregistrées par le premier capteur .....	59
<b>Figure 42</b> : Les données enregistrées par le deuxième capteur .....	60
<b>Figure 43</b> : Interface du projet d'EA réaliser en C.....	60
<b>Figure 44.</b> Capture des signaux. ....	61
<b>Figure 45.</b> Rupture de mine à la surface d'un échantillon. ....	62
<b>Figure 46.</b> Le signale acquis par la chaine d'acquisition d'EA .....	63
<b>Figure 47.</b> Le signale d'EA acquis par capteur 1 et capteur 2 par rupture de mine .....	64

## LISTES DES ACRONYMES

**CND** : Contrôle Non Destructif.

**EA** : Émission Acoustique.

**FPGA** : Field Programmable Gate Arrays.

**ADC** : Analog-to-Digital Converter.

**C** : La capacité.

**FET** : Field-Effect Transistor.

**CAN SAR** : Convertisseur Analogique-Numérique / Successive Approximation Register

**LVDS** : Low Voltage Differential Signaling.

**DCO±** : Digitally Controlled Oscillator.

**PL**: Logique Programmable.

**PS**: System Programmable.

**BSP** : Reference Board Support Package.

***INTRODUCTION  
GÉNÉRALE***

# INTRODUCTION GÉNÉRALE

Dans l'industrie, les exigences de fiabilité, de réduction des coûts et de sécurité deviennent de plus en plus contraignantes. Au niveau de la production, il faut dimensionner les pièces au plus juste tout en garantissant leurs disponibilités et leurs performances. Durant l'exploitation d'un produit industriel, son maintien en état de marche dans de bonnes conditions de sécurité nécessite une bonne connaissance de l'évolution des pièces qui le constitue. Cette connaissance implique en particulier de réaliser des contrôles ne portant pas atteinte à l'intégrité des pièces et en entravant le moins possible la disponibilité du produit. Ceci justifie l'importance croissante que prend le contrôle non destructif (CND). [1]

Les méthodes de CND sont utilisées soit pour évaluer des grandeurs caractéristiques du produit, soit pour déceler la présence de défauts et les caractériser. Parmi les méthodes les plus répandues industriellement, l'émission acoustique (EA).

L'EA présente un intérêt en sciences des matériaux car elle permet de détecter, localiser et identifier les mécanismes d'endommagement au sein d'un matériau sollicité par une contrainte extérieure (mécanique, chimique, etc.). [1]

La demande de systèmes capables d'acquérir et de numériser des signaux d'EA est en pleine expansion. En effet, la possibilité de traiter et d'étudier un signal numérisé est plus simple (reproductibilité, stabilité, flexibilité) et modulaire que le traitement de signaux analogiques. Certains systèmes commerciaux existants permettent une numérisation avec des fréquences d'échantillonnage différentes mais sont généralement coûteux.

L'objectif de ce projet est de mener une étude de faisabilité en réalisant un système embarqué capable de réaliser une acquisition et une numérisation sur 18 bits afin de pouvoir détecter et localiser le défaut. Ce travail rentre dans le cadre d'un projet de recherche mené par une équipe de recherche (composée de plusieurs chercheurs et ingénieurs) de la division de traitement du signal et d'imagerie du Centre de Recherche en Technologies Industrielles (CRTI).

# INTRODUCTION GÉNÉRALE

---

Dans le cadre de ce mémoire, on essaie de mettre en évidence les plateformes reprogrammables (hybrides) FPGA, et de mettre en œuvre des approches de détection des défauts par la méthode EA dans les structures métalliques et de démontrer le bon fonctionnement de ce type d'approches. Ceci est fait en trois chapitres comme suit :

- **Le premier chapitre** : Approches générale sur le phénomène de l'émission acoustique.
- **Le deuxième chapitre** : Description de chaque étage de système ainsi que sa réalisation.
- **Le troisième chapitre** : Une implémentation d'un système embarqué sur la plateforme FPGA où les différentes étapes suivies sont citées.

Nous concluons ce mémoire par une conclusion et quelques perspectives qui soulignent l'importance et l'avenir qu'assure une telle discipline.

*Chapitre 1*  
*Généralités sur*  
*l'émission acoustique*



## **1.1 INTRODUCTION :**

Prévenir la dégradation et le vieillissement des structures industrielles constitue un défi technico-économique et sécuritaire important. Le Contrôle Non Destructif (CND) par la technique d'Émission Acoustique (EA) permet généralement de le relever, car il assure efficacement la surveillance de la santé de l'intégrité de structures, tout en réduisant le coût de la maintenance [4]. L'émission acoustique (EA) est le phénomène de libération d'énergie, sous forme d'ondes élastiques transitoires, résultant de micro-déplacements locaux internes au sein d'un matériau soumis à une sollicitation statique ou dynamique (norme AFNOR NFA 09350). Une partie de l'énergie est libérée sous la forme d'une onde élastique qui se propage dans toutes les directions jusqu'aux frontières du matériau. En analysant les vibrations de la surface du matériau dues à l'arrivée de l'onde, il est possible de collecter des informations sur l'évènement à l'origine de ces vibrations. [2]

## **1.2 PRINCIPES GÉNÉRAUX D'UN CONTRÔLE PAR ÉMISSION ACOUSTIQUE :**

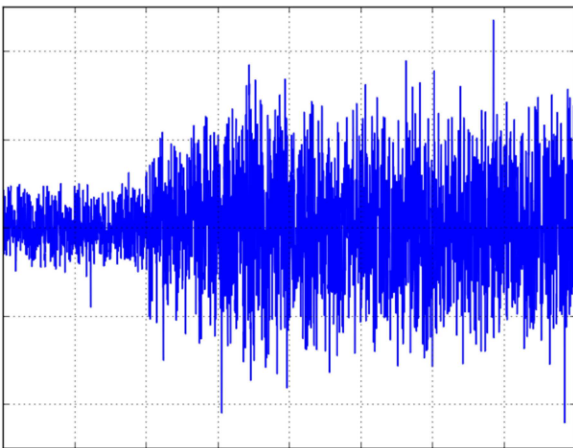
L'émission acoustique présente certaines particularités par rapport aux techniques ultrasonores classiques. En effet, la source d'EA n'est pas contrôlée par l'opérateur et survient, par exemple, par un mécanisme d'endommagement tel que la naissance ou la propagation d'une fissure.

L'utilisation d'un réseau de capteurs permet une surveillance passive d'une structure dans son intégralité. Bien qu'un réseau de capteurs et son appareillage puissent sembler contraignants à utiliser, les capteurs d'émission acoustique sont peu coûteux, simples d'utilisation et de mise en œuvre, faisant de cette méthode un choix incontournable pour le suivi des structures en fonctionnement.

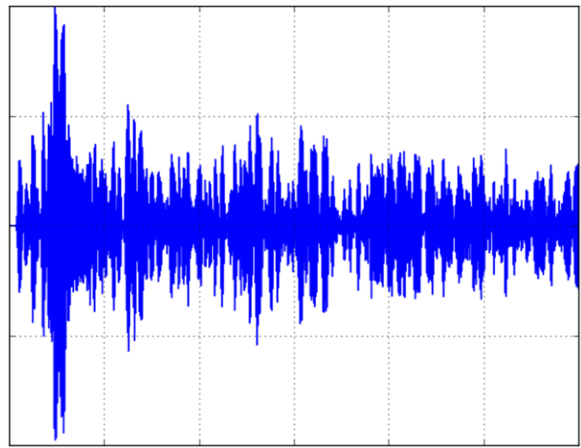
Contrairement aux techniques ultrasonores, l'EA ne permet pas de détecter des défauts non évolutifs. En effet, de tels défauts n'engendrent pas de libération spontanée d'énergie et ne seront donc pas détectés. Afin que ces événements surviennent, il est nécessaire que la structure soit soumise à une sollicitation (mécanique, chimique, thermique, ...).

Un opérateur peut observer deux types de signaux d'émission acoustique. On peut distinguer l'émission continue (ou pseudo-continue) et l'émission discrète.

- L'émission continue se traduit par une augmentation apparente du bruit de fond due à des salves trop fréquentes pour être discernables. Dans les matériaux métalliques, ce type d'émission intervient généralement en présence de mouvements de dislocation.
- L'émission discrète quant à elle, est constituée d'événements transitoires d'énergie importante et se traduit généralement sous la forme d'ondes sinusoïdales amorties (pour les capteurs résonants utilisés dans la pratique industrielle).



**Figure 1** : Signaux type d'une émission continue



**Figure 2** : Signaux type d'une émission discrète

Parmi ces deux formes d'émission (**Figure 1**) (**Figure 2**), la plus exploitée dans les contrôles industriels est l'émission discrète. En effet, l'émission continue est faiblement énergétique et son utilisation dans un milieu industriel bruyant est délicate.

Un contrôle par émission acoustique peut être séparé en trois parties distinctes (**Figure 3**) dont la modélisation présente, pour chacune d'entre elles, des échelles spatiales différentes: la source de l'émission acoustique, la propagation de l'onde émise et sa détection. Les micro déplacements locaux internes à la structure et formant la source de l'EA, sont de l'ordre du micromètre tandis que la propagation de l'onde est souvent de l'ordre du mètre dans la

pratique. Enfin, la détection fait intervenir des géométries de capteurs dont les dimensions sont de l'ordre de quelques millimètres. [3]



Figure 3 : Chaîne d'émission acoustique [3]

## 1.2.1- Sources d'émission acoustique :

Les causes de défaillances dans une structure soumise à une sollicitation peuvent être nombreuses. Nous pouvons par exemple citer les déformations plastiques, la fatigue, la création de fissures, etc. Toutefois, nous pouvons distinguer trois grandes catégories: les sources d'origines mécaniques, les sources dues à des processus physico-chimiques et les sources artificielles. [3]

### 1.2.1.1- Sources dues à la corrosion :

Il existe plusieurs types de corrosion. La corrosion généralisée est caractérisée par une attaque de la surface du matériau par le milieu qui se fait sensiblement à la même vitesse en tout point de la surface. La corrosion cavernueuse et par piqure sont des corrosions localisées. Enfin la corrosion sous contrainte se manifeste par de la fissuration due à l'action conjuguée d'un milieu corrosif parfois peu agressif et d'une sollicitation mécanique.

Dans la plupart des cas, la corrosion a été étudiée par EA dans des matériaux métalliques. Les signaux d'EA sont principalement générés par l'apparition ou la croissance de fissures dues au phénomène de corrosion. La formation de bulles d'hydrogène à la surface du matériau permet aussi, dans certains cas, d'expliquer l'origine des ondes. D'autres sources telles que la rupture ou la décohésion de précipités ou d'inclusions peuvent aussi générer de l'EA (**Figure4**). Certains travaux ont aussi évoqué un changement des contraintes en surface. Le phénomène de corrosion peut aussi générer de l'EA dans les bétons armés, la corrosion des armatures métalliques entraîne leur gonflement et donc l'apparition de fissures à l'origine d'une EA dans le béton environnant. [2]

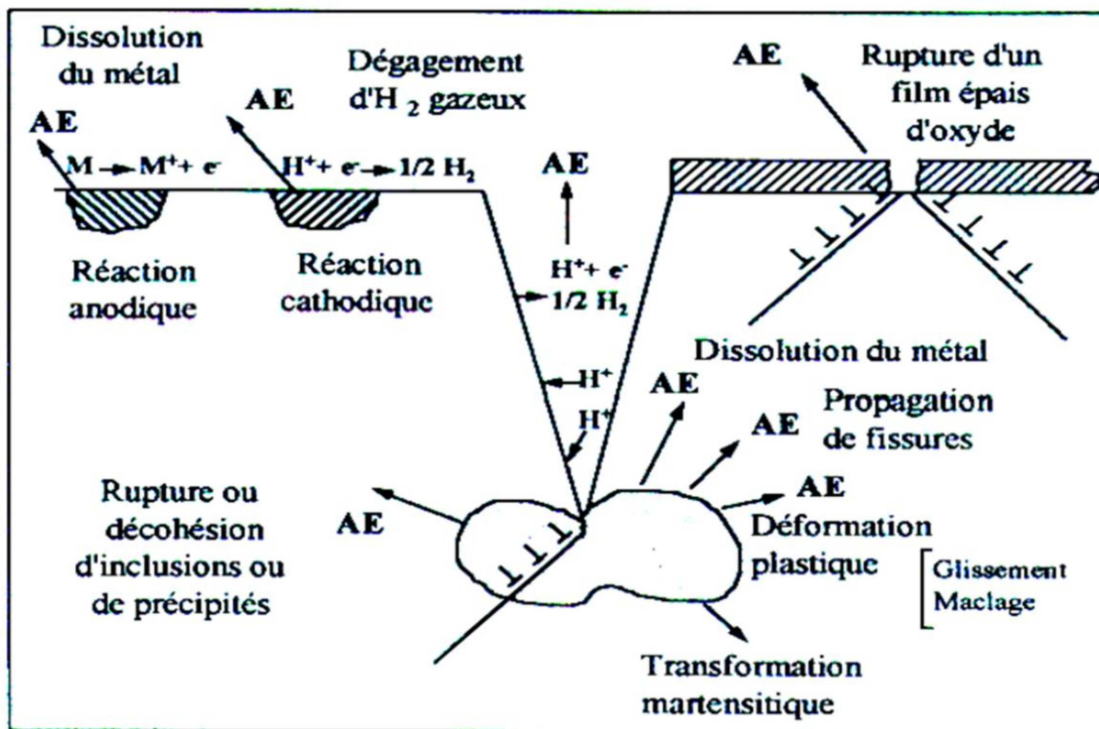


Figure 4 : Sources d'EA dues aux mécanismes de corrosion. [2]

### 1.2.1.2- Sources d'origine mécanique :

Lorsqu'un matériau est sollicité mécaniquement, les mécanismes d'endommagement induits par cette sollicitation génèrent de l'EA. Ces mécanismes diffèrent d'un matériau à l'autre. Les mécanismes à l'origine d'une EA dans les métaux sont : [2]

#### a) L'EA dans le béton ou ciment (génie civil) :

Dans les bétons, les principaux mécanismes d'endommagement sont la microfissuration et la croissance de fissures déjà existantes. Les fissures peuvent être localisées dans les grains (gravier par exemple), dans la matrice (ciment) ou encore à l'interface grains/matrice, une région plus poreuse [2].

#### b) L'EA dans les matériaux composites :

Les différents mécanismes d'endommagement rencontrés dans les matériaux composites sont principalement la fissuration de la matrice, le décollement à l'interface fibre/matrice

(déchaussement), le délaminage inter laminaire (pour les matériaux stratifiés) et la rupture de fibres par exemple dans les structures aéronautiques. [11]

### c) L'EA dans les matériaux métalliques :

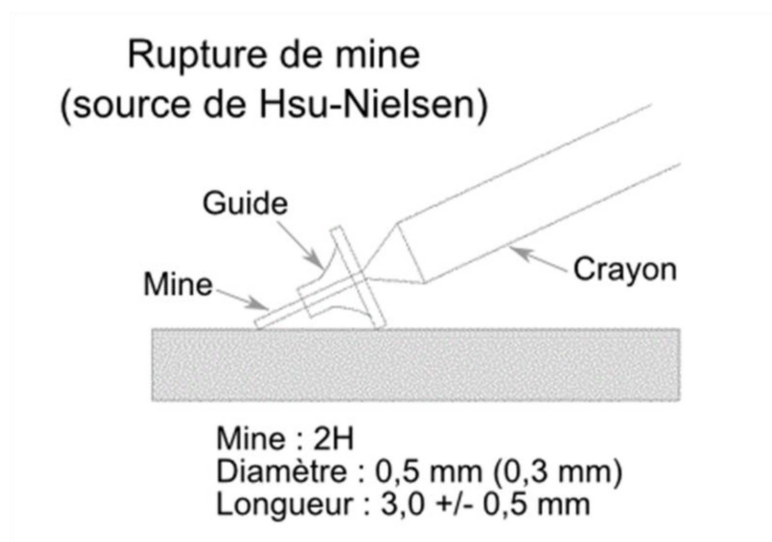
Les mouvements des dislocations peuvent créer une activité acoustique. En effet, les défauts actifs et sous contrainte mécanique libèrent de l'énergie sous formes d'ondes ultrasonores.

Les propriétés de l'onde émise dépendent des variations des champs élastodynamiques au niveau des dislocations à l'intérieur du matériau. [11]

#### 1.2.1.3- Sources artificielles :

Ces sources sont souvent utilisées pour la calibration des capteurs ou la vérification du montage lors d'expérimentations. Parmi les sources artificielles on trouve :

- La rupture d'une mine de crayon
- La rupture d'un capillaire en verre
- Le jet de gaz
- Le lâcher de bille
- Le signal généré par un émetteur



**Figure 5 :** Schéma explicatif de la rupture d'une mine de crayon à la surface d'un échantillon. [2]

La rupture d'une mine de crayon est la plus utilisée. La génération de cette source consiste à casser, à la surface d'un échantillon, une mine 2H dont le diamètre et la longueur sont normalisés (**Figure 5**). Cela a pour effet de générer un signal très énergétique pouvant être apparenté à un signal d'EA. L'essai de rupture de mine est utilisé pour vérifier le bon fonctionnement des capteurs d'EA ainsi que leur couplage avec le matériau. Il permet aussi de vérifier la bonne localisation des sources lorsque plusieurs capteurs sont présents. [2]

### 1.2.2- Propagation des ondes élastiques :

Le milieu de propagation, c'est-à-dire la pièce ou structure instrumentée par EA, influe sur le signal enregistré de différentes façons suivant sa complexité. Le solide homogène isotrope élastique est le solide le plus simple. Ses propriétés sont les mêmes en tout point de sa géométrie (il ne présente pas d'hétérogénéités, ex : inclusions) et elles sont les mêmes dans toutes les directions (ex : la vitesse de propagation des ondes est la même quel que soit la direction).

#### 1.2.2.1- Propagation dans un milieu infini :

Lorsque les dimensions du solide sont très supérieures à la longueur d'onde  $\lambda$  des ondes propagées, on peut considérer que le milieu est infini et donc négliger l'effet des réflexions. Dans un solide isotrope, l'excitation du milieu par une source entraîne la propagation de deux types d'ondes mécaniques transitoires qui se propagent en sphères concentriques centrées sur la source. Tout d'abord, une onde longitudinale qui se déplace à la vitesse :

$$C_L = \sqrt{\frac{E(1-\nu)}{\rho(1+\nu)(1-2\nu)}} \quad (1)$$

Ensuite, une onde transversale se déplaçant à la vitesse :

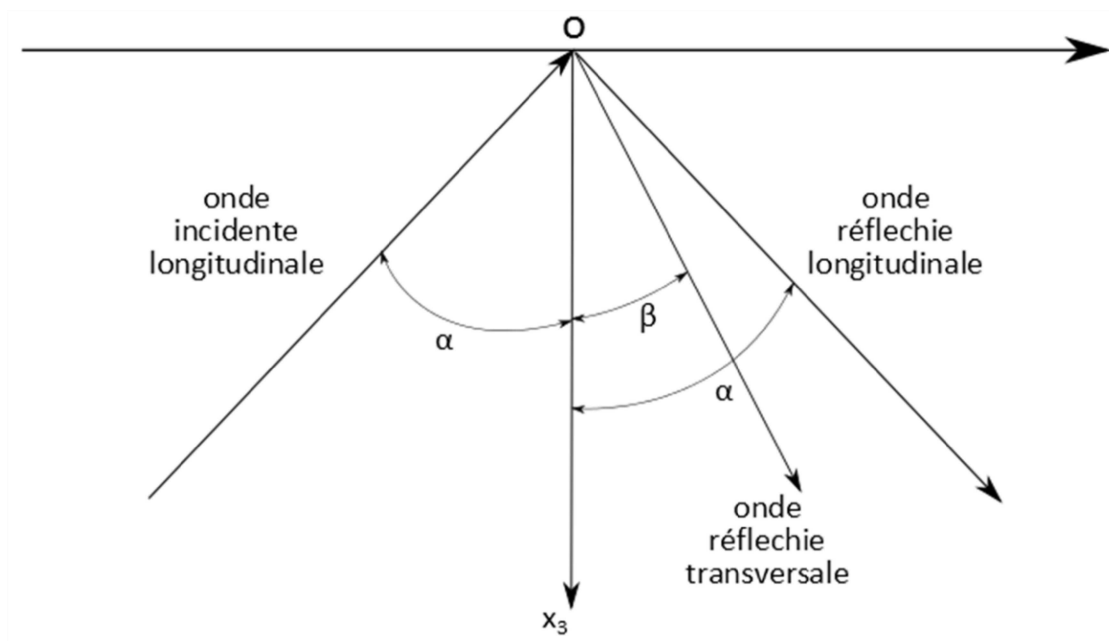
$$C_T = \sqrt{\frac{E}{2\rho(1+\nu)}} \quad (2)$$

Avec :

- $E$  : Le module d'Young du matériau
- $\nu$  : Le coefficient de poisson
- $\rho$  : La masse volumique

L'atténuation de l'amplitude des ondes sphériques en fonction de la distance de propagation (en 3 dimensions) est proportionnelle à l'inverse de cette distance. [2]

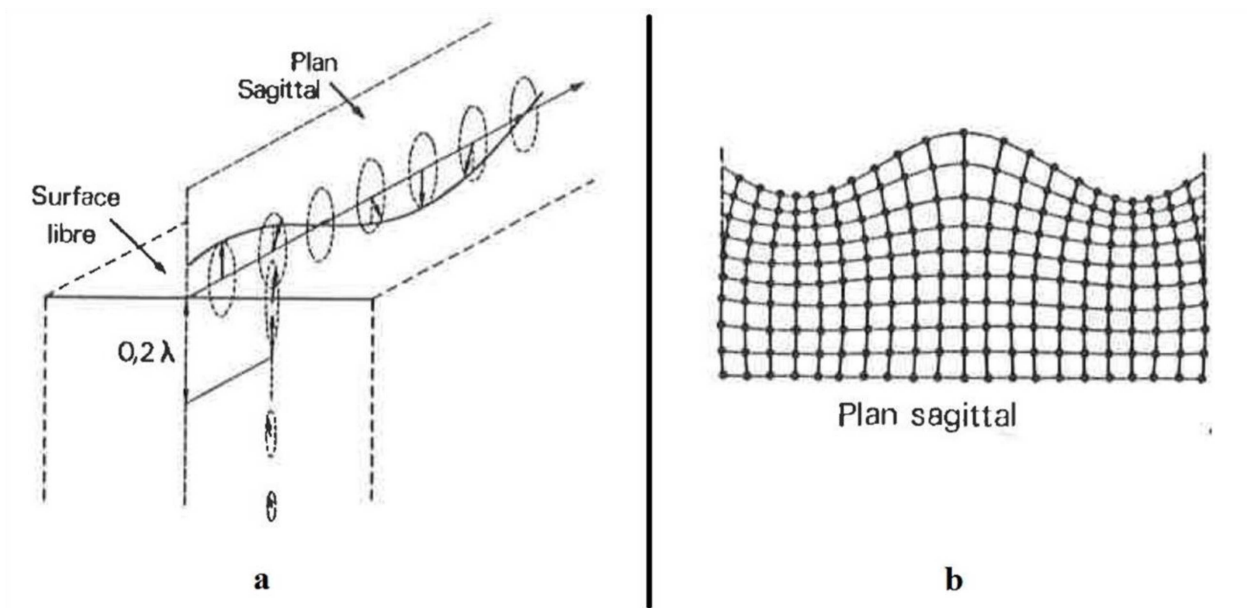
### 1.2.2.2- Propagation dans un espace semi-infini :



**Figure 6** : Réflexion d'une onde longitudinale à la frontière d'un espace semi-infini. [3]

Un espace semi-infini est un milieu de propagation plus représentatif d'un cas réel que le milieu infini (il peut représenter l'EA dans des gros blocs par exemple) puisque l'on calcule non seulement les ondes qui se propagent à l'intérieur du milieu mais aussi les effets qui se produisent lorsque les ondes de volume atteignent la surface libre. Dans ce cas, plusieurs phénomènes se produisent :

- Les ondes longitudinale et transversale se réfléchissent à la surface. Chaque réflexion donne lieu à la création d'une nouvelle onde longitudinale et d'une nouvelle onde transversale, ce qui fait donc au total quatre ondes réfléchies (**Figure 6**).
- Une onde de surface appelée onde de Rayleigh se crée (**Figure 7**).



**Figure 7 :** (a) Évolution des ondes de Rayleigh avec la profondeur. (b) Déplacements dus aux ondes de Rayleigh. [2]

L'onde de Rayleigh se propage à une vitesse moins importante que les ondes de volume, sa vitesse est donnée par la formule :

$$C_R = C_T \frac{(0.87 + 1.12\vartheta)}{(1 + \vartheta)} \quad (3)$$



Avec :

- $C_T$  : la vitesse de l'onde transversale
- $\nu$  : Le coefficient de poisson

Elle est la somme d'une composante longitudinale et d'une composante transversale déphasée de  $\frac{\pi}{2}$ .

Ces composantes décroissent jusqu'à une profondeur, égale à  $2\lambda$ , à laquelle elles deviennent nulles.

### 1.2.2.3- Propagation dans une plaque :

La propagation des ondes dans une plaque (ou guide d'onde 1D) est différente de celle dans les matériaux massifs. En effet, lorsque la plaque est suffisamment mince (épaisseur de l'ordre de grandeur de la longueur d'onde), des ondes résultant du couplage d'ondes montantes et descendantes provenant des réflexions sur les faces supérieure et inférieure de la plaque se propagent. Ces ondes dites ondes de Lamb ont la particularité de mettre en mouvement la totalité de l'épaisseur de la plaque. Elles sont guidées par les faces de la plaque et cela leur procure deux propriétés : elles sont dispersives, c'est-à-dire que leur vitesse dépend de la fréquence et elles se propagent sous la forme de modes symétriques et antisymétriques (**Figure 8**). Ainsi, lors de la propagation d'un signal source dans une plaque, le signal se décompose et laisse apparaître des modes se déplaçant à des vitesses différentes (**Figure 9**). Les modes symétriques sont des modes qui sollicitent la plaque de façon symétrique par rapport au plan médian (le plan qui coupe la plaque en deux dans son épaisseur). Les modes antisymétriques sont des modes qui sollicitent la plaque de façon antisymétrique par rapport au plan médian.

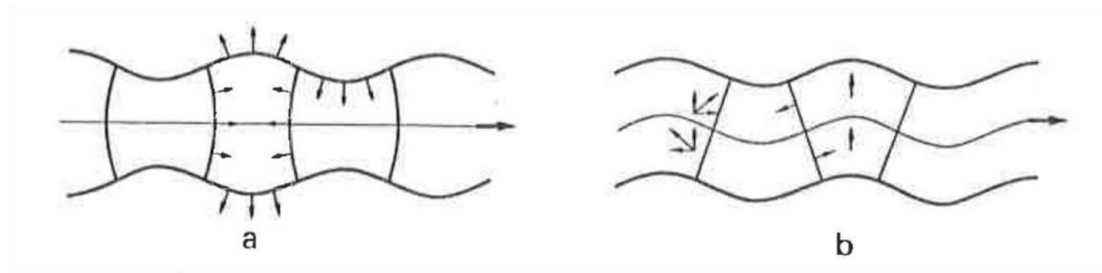


Figure 8 : Ondes de Lamb. (a) Mode symétrique. (b) Mode antisymétrique. [1]

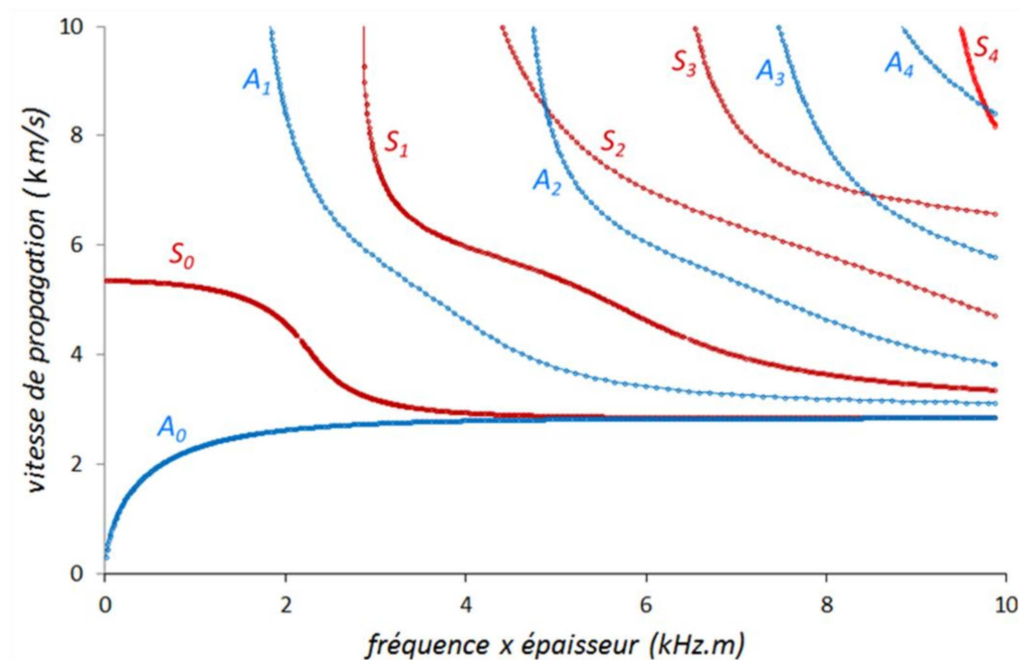


Figure 9 : Courbes de dispersion des vitesses de phase (modes symétriques et antisymétriques) dans une plaque d'aluminium. [2]

D'autres ondes dispersives se propagent dans une plaque : les ondes transverses horizontales (**Figure 10**). Contrairement aux modes symétriques et antisymétriques les déplacements occasionnés par le passage de ces ondes sont contenus dans le plan de la plaque. Le mode fondamental ( $TH_0$ ) n'est pas dispersif et sa vitesse est égale à la vitesse de l'onde volumique transversale ( $V_T$ ). [2]

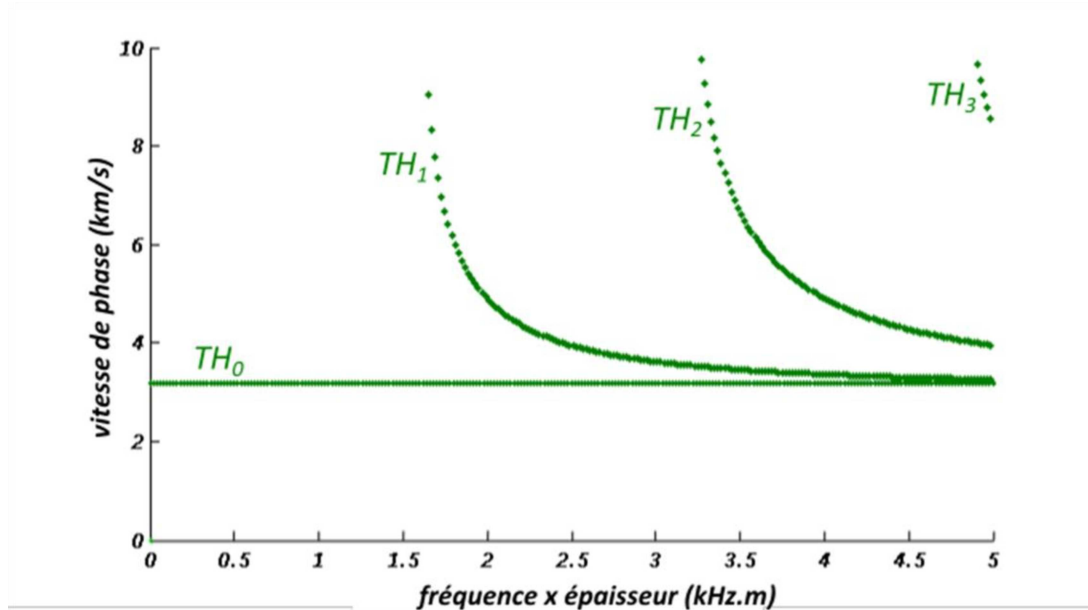


Figure 10 : Courbes de dispersion des vitesses de phase (modes transverse-horizontaux) dans une plaque d'aluminium. [2]

### 1.2.3- Détection des événements et traitement des signaux :

Une voie d'émission acoustique assure trois fonctions essentielles : la détection des ondes émises, le conditionnement et le traitement des signaux créés par leur réception par le capteur. Ainsi, la détection est assurée par un capteur transformant l'énergie mécanique en signal électrique, généralement de très faible amplitude du fait de la très faible amplitude des ondes émises. Le conditionnement du signal est assuré par un préamplificateur placé à proximité immédiate du capteur permettant d'acheminer le signal sur de longues distances. En pratique, il ne doit pas y avoir plus d'un mètre de câble entre le capteur et le préamplificateur. Un amplificateur vient ensuite porter le signal au niveau désiré pour le traitement. Ce traitement est généralement effectué par la carte d'acquisition multivoies et par ordinateur.

#### 1.2.3.1- Traitement des signaux :

Le traitement des signaux d'émission acoustique fait intervenir plusieurs paramètres. Le premier de ces paramètres est le seuil d'acquisition utilisé pour « marquer » le début d'une

salve (**Figure 11**). La durée entre le premier franchissement de seuil et l'instant où le signal atteint son amplitude maximale correspond au temps de montée.

La technique d'analyse la plus simple consiste à compter le nombre de dépassements de seuil d'une salve. Bien entendu, le nombre de hits (ou nombre de coups) dépend du seuil fixé. Toutefois, à partir d'essais répétés sur des échantillons identiques, des déductions empiriques peuvent être faites concernant l'endommagement de la structure ou encore le mécanisme à l'origine de cette émission. Malgré sa simplicité, cette technique d'analyse n'a que peu d'application industrielle. Nous pourrions toutefois citer les travaux de Y. A. Dzenis et J. Qian [13] qui montrent l'intérêt qu'elle peut avoir. Une autre technique consiste à compter, non plus les dépassements de seuil, mais les salves.

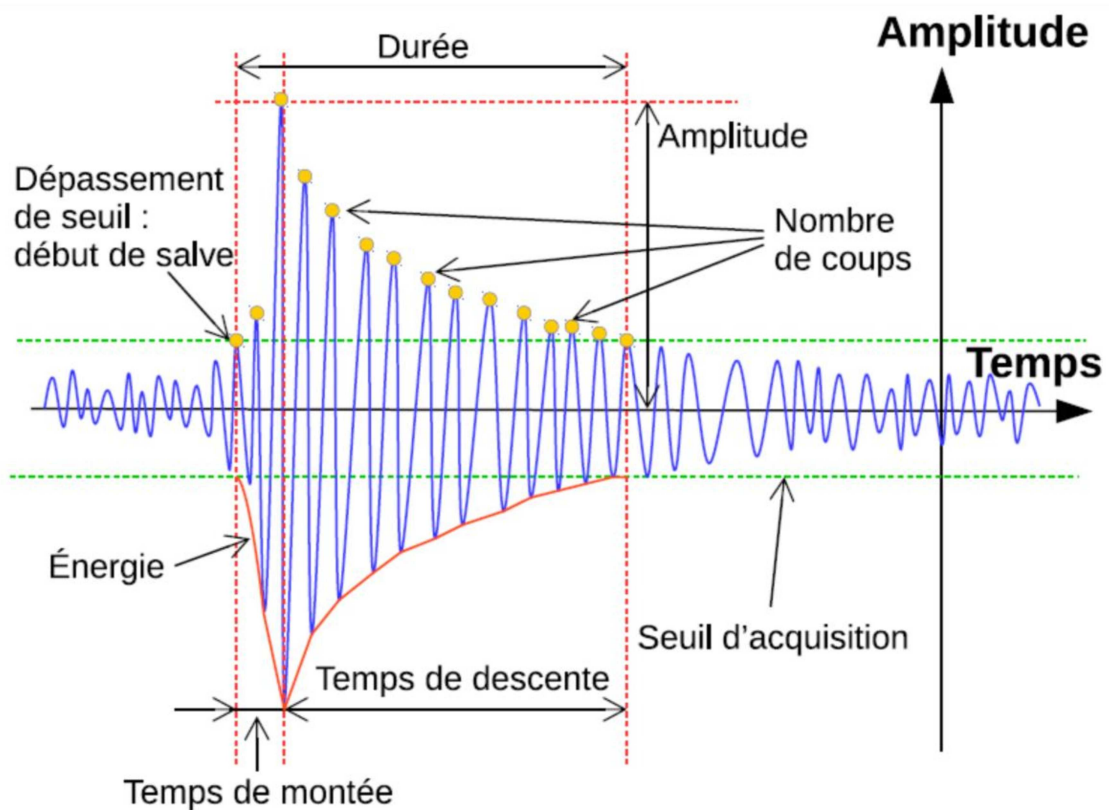


Figure 11 : Caractéristiques mesurées sur une salve d'émission acoustique

Bien que très utilisées dans les débuts de l'EA en tant que méthodes de contrôle, ces techniques d'analyse ne permettent pas une interprétation physique simple et quantitative. À la place, les opérateurs leur préfèrent les techniques permettant d'obtenir les grandeurs comme la valeur moyenne du signal, sa valeur efficace (valeur RMS) ou encore l'énergie délivrée par le capteur depuis le début de l'essai. En effet, ces grandeurs permettent de mettre en évidence les modifications globales du comportement de la structure et permettent également de déterminer l'apparition de nouveaux phénomènes en cours d'essai.

Une fois les signaux de chaque capteur traités et caractérisés par les paramètres précédemment cités, il est possible de mener des analyses plus détaillées. Par exemple, un suivi chronologique des paramètres des salves permet d'observer finement l'évolution de l'émission acoustique au cours de l'essai. Un autre exemple concerne l'analyse statistique de la distribution d'amplitude crête qui permet de distinguer des mécanismes physiques générant des signaux d'émission acoustique d'énergies différentes. On peut également citer les analyses de corrélation permettant de discriminer des populations de signaux d'origines différentes comme par exemple des signaux provenant d'une émission acoustique et des signaux ne provenant que de parasites électriques. Enfin, les dernières techniques d'analyses concernent l'analyse multi variables, telles que les méthodes de classifications automatiques.

### **1.2.3.2- Localisation des sources :**

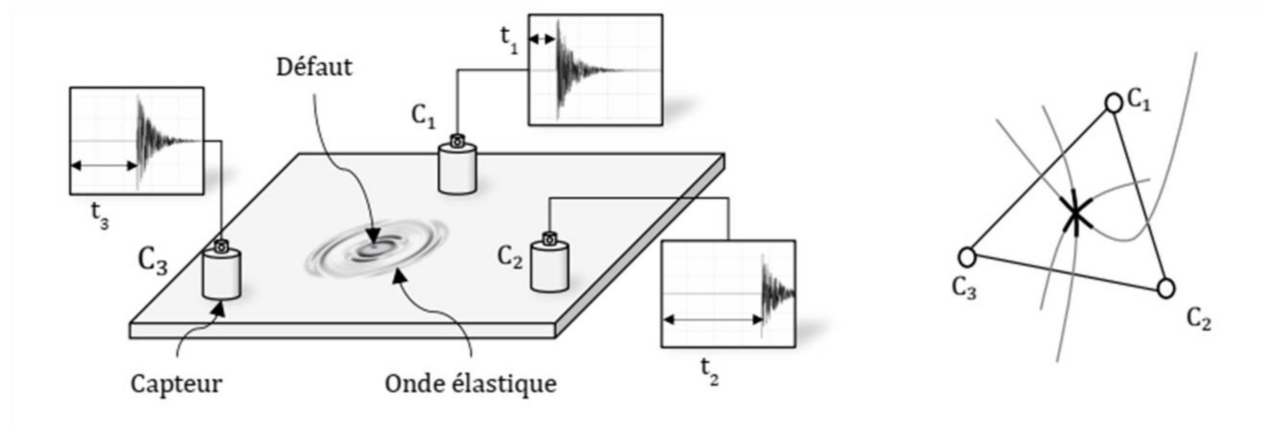
L'un des avantages principaux des contrôles par émission acoustique réside dans la possibilité de surveiller une structure complète, de déterminer l'instant d'apparition d'un défaut mais également de pouvoir le localiser. Jusqu'à présent, et malgré les nombreuses tentatives en ce sens, l'émission acoustique ne permet pas d'être véritablement quantitative. Toutefois, la méthode permet, dans des cas favorables, de localiser les défauts; d'autres méthodes de contrôle plus locales sont ensuite mises en œuvre afin de caractériser les défauts détectés et localisés par émission acoustique.

La méthode la plus fréquemment utilisée pour la localisation consiste à mesurer les différences de temps d'arrivée d'une même salve sur les capteurs répartis sur la structure. Ces capteurs forment ce qui est couramment appelé une maille de localisation. Pour un couple de

capteurs, lorsque la différence des temps d'arrivée  $\Delta t$ , pour une même salve, est connue, la position du défaut se situe sur l'hyperbole d'équation :

$$v\Delta t = cst \quad (4)$$

Où  $v$  est la vitesse de propagation de l'onde, considérée dans cette méthode comme constante. La localisation du défaut par triangulation se fait en déterminant l'intersection des hyperboles pour au moins trois couples de capteurs (**Figure 12**).



**Figure 12** : Schéma d'une maille et différences de temps d'arrivée (gauche), localisation dans une maille (droite)

D'autres techniques de localisation existent, comme par exemple la localisation par atténuation consistant à mesurer l'amplitude des salves atteignant les capteurs et, en couplant ces mesures avec la loi d'atténuation du matériau, à déterminer pour chaque couple de capteurs une nouvelle équation d'hyperbole. Cette méthode n'est pas facilement utilisable dans le cas des matériaux métalliques peu atténuants mais peut être utilisée dans le cas de matériaux composites ou dans le béton. Enfin, la méthode de localisation par zone est très utilisée pour les structures en fonctionnement. Son principe est identique à celui de la localisation classique, mais dans ce cas, les capteurs forment un maillage continu. En utilisant la même approche par différence des temps d'arrivée, il est possible de déterminer les zones de localisation de plusieurs défauts apparus simultanément. Cette méthode a également l'avantage d'améliorer la fiabilité de la localisation (plus de capteurs détecteront

l'événement). Toutefois, certains signaux peu énergétiques peuvent être rejetés dans le cas où l'opérateur impose qu'un certain nombre de capteurs doivent être atteints par l'onde d'émission acoustique.

Dans la technique de localisation classique et dans celle de localisation par zone, nous avons vu qu'une vitesse  $v$  constante était utilisée. Pourtant, en fonction de la géométrie du milieu il existe plusieurs types d'ondes de célérités différentes. En pratique on peut distinguer deux cas. Tout d'abord le cas le plus simple des structures « épaisses ». On considère, en pratique, qu'une structure est épaisse lorsque son épaisseur est supérieure à  $3\lambda_R$  où  $\lambda_R$  est la longueur d'onde de l'onde de Rayleigh dans le milieu considéré. Dans le cas où la structure est mince  $e < 3\lambda_R$  il y a apparition d'ondes de Lamb multimodales et de vitesse dépendant de la fréquence et du mode, ce qui est le cas le plus délicat en pratique. En effet, les événements typiques d'émission acoustique sont de très courte durée et donc de largeur spectrale importante. Chaque composante fréquentielle se propage à une vitesse différente, ce qui se traduit par l'élargissement de la forme temporelle de l'onde. Le caractère multimodal des ondes guidées peut conduire à des erreurs de localisation dans le cas où les temps d'arrivée sur les capteurs ne sont pas déterminés sur les mêmes modes. Les déformations des allures temporelles des signaux dues à leur caractère dispersif sont également sources d'erreur de détermination des temps d'arrivée aux différents capteurs. [3]

### 1.3 PRÉSENTATION GÉNÉRALE DES CAPTEURS D'ÉMISSION ACOUSTIQUE :

Le terme *capteur d'émission acoustique* est utilisé de façon générique pour désigner différents dispositifs permettant de convertir une grandeur vibratoire engendrée par un événement d'émission acoustique (EA), en signal électrique. Nous avons vu que la réception par une voie d'émission acoustique peut se décomposer en trois parties : la détection par le capteur, le conditionnement par le préamplificateur puis par l'amplificateur et enfin le traitement du signal. En fin de voie, le traitement du signal permet d'extraire des informations concernant le comportement mécanique de la structure contrôlée. Le capteur constitue l'élément clé de cette chaîne mais pour autant, sa maîtrise pratique est souvent incomplète. [14]

### 1.3.1 Différents types de capteurs :

En émission acoustique, l'opérateur n'est maître ni de l'amplitude de l'onde, ni de son contenu fréquentiel à la différence du contrôle ultrasonore par exemple. Cette méconnaissance de l'onde incidente conduit à l'utilisation de capteurs spécifiques.

Il existe de nombreuses technologies permettant d'effectuer la conversion d'une grandeur vibratoire en un signal électrique. Ces technologies peuvent utiliser des mécanismes de transduction variés et convertir différentes grandeurs vibratoires telles que le déplacement, la vitesse, la contrainte, etc. On peut par exemple citer les capteurs piézoélectriques, capacitifs, les interféromètres laser ou encore les réseaux de Bragg sur fibre optique. Cette large gamme de traducteurs amène à déterminer certains critères facilitant le choix du capteur. [14]

Le capteur d'émission acoustique idéal peut être défini par trois propriétés : il doit être très sensible afin de détecter des déplacements particuliers pouvant être inférieurs à  $10^{-10}$  m ; il doit également être robuste tout en étant facile de mise en œuvre et peu coûteux ; enfin, il doit avoir une fonction de transfert connue permettant de remonter aux caractéristiques de l'onde en partant du signal électrique mesuré. [14]

#### 1.3.1.1 Capteur piézoélectrique :

Ces capteurs sont constitués d'un élément (ou pastille) piézoélectrique, usuellement en titanate-zirconate de plomb (PZT) et de forme cylindrique, collé dans un boîtier métallique. La pastille peut être amortie ou non afin de privilégier une réponse plate en fréquence ou une plus grande sensibilité.

Les capteurs piézoélectriques, sont généralement très sensibles mais également fiables dans le temps et de coût de fabrication très faible. Toutefois leurs fonctions de transfert sont mal connues. [3]

#### 1.3.1.2 Capteur capacitif :

Les capteurs capacitifs sont des capteurs de déplacement sans contact utilisant l'effet capacitif pour détecter une faible variation de distance. Le capteur est constitué d'une électrode, entourée d'un anneau de garde isolé de l'électrode centrale qui forme, avec la pièce, un condensateur plan.



Sous une tension de polarisation constante  $V_0$ , toute modification de l'écartement entre les deux électrodes (le capteur et la pièce) entraînera une modification de la capacité du condensateur. En effet, la capacité  $C$  du condensateur ainsi formé est reliée à l'écartement  $e$  par l'équation :

$$C = \frac{\varepsilon S}{e} \quad (5)$$

Avec :

- $S$  la surface de l'électrode du capteur,
- $\varepsilon$  la permittivité du diélectrique existant entre le capteur et la pièce.

Ainsi, en mesurant  $\delta C$  la variation de la capacité du condensateur, il est possible de retrouver la variation de la distance entre le capteur et la pièce.

Ces capteurs possèdent une réponse en fréquence très plate ce qui permet de remonter précisément à la forme de l'onde incidente. De plus, cette réponse peut s'étendre jusqu'à plusieurs mégahertz et leur coût de fabrication est réduit. Toutefois, leur sensibilité est bien plus faible que celle des capteurs piézoélectriques et il est difficile de détecter un déplacement pour certains matériaux non conducteurs comme les composites. Enfin, ils sont sensibles aux parasites électromagnétiques. [3]

### 1.3.1.3 Capteur optique :

Le capteur optique repose sur le principe d'interférométrie et permet de mesurer de manière absolue et avec une précision très satisfaisante, de faibles déplacements. De plus, ces capteurs sont sans contact, large bande et avec une distorsion minimale du signal. Mais ces capteurs sont fragiles, leur coût est très élevé et ils sont complexes à mettre en œuvre dans un cadre industriel.

Les limitations des capteurs optiques restreignent leur utilisation au cadre du laboratoire. Néanmoins, leur mesure absolue, précise et sans distorsion les rend particulièrement adaptés en tant que capteur étalon. [3]

### 1.3.1.4 Autres types de capteurs :

Il existe de nombreux autres types de capteurs capables de détecter un événement d'émission acoustique. On peut par exemple citer les réseaux de Bragg sur fibre optique, les MEMS, ... Toutefois, que ce soit par manque de sensibilité, par manque de simplicité de mise en œuvre ou simplement du fait d'un coût trop élevé, ces types de capteurs n'ont pas encore été adoptés industriellement par la communauté d'émission acoustique.

Ainsi, le choix du capteur sera fait en fonction des objectifs de l'opérateur pour un récapitulatif des avantages et inconvénients des principaux capteurs). Toutefois, dans la pratique industrielle, ce sont les capteurs piézoélectriques qui sont généralement utilisés. En effet, ceux-ci sont à la fois sensibles, fiables, stables dans le temps, de coût réduit et utilisent une technologie bien établie. Leur fonction de transfert, en contrepartie, est généralement mal connue et ne permet pas de remonter aux caractéristiques de l'onde. Les autres types de capteurs sont généralement moins sensibles, plus coûteux et plus complexes d'utilisation. [3]

## 1.4 CONCLUSION :

Dans ce chapitre, nous avons présenté un rappel sur quelques notions fondamentales de la méthode de contrôle non-destructif par émission acoustique. Le contrôle par cette méthode présente un intérêt certain pour la surveillance des structures en fonctionnement en raison de sa simplicité et sa mise en œuvre.

Le prochain chapitre sera consacré à une étude de proposition d'une plateforme électronique du type FPGA permettant de réaliser une chaîne d'acquisition des signaux par la méthode d'émission acoustique.

*Chapitre 2*

*Réalisation d'une  
chaîne d'acquisition  
des signaux  
d'émission acoustique*

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

---

### 2.1 INTRODUCTION :

Dans le présent chapitre, nous présentons la réalisation du dispositif électronique que nous avons élaboré pour l'acquisition des signaux d'émission acoustique. En outre ce système permet de suivre les propagations des défauts dans les structures soumises à des contraintes mécaniques ou chimiques ; et peut être utilisée pour détecter un grand nombre de dégradations affectant les matériaux et structures (propagation de fissures, déformation plastique, corrosion, ...)

### 2.2 POSITION DU PROBLÈME :

La technique de l'émission acoustique nécessite un appareillage de mesure qui doit reposer sur trois points :

- L'acquisition des données ;
- L'enregistrement des signaux ;
- Le traitement des données et la localisation des défauts.

En effet, le cahier des charges a imposé la réalisation d'une chaîne d'acquisition et de traitement des données d'émission acoustique.

L'objectif fixé étant l'extraction d'un maximum d'information utile, et l'implémentation de stratégies pour la détection de défauts ou d'endommagements dans diverses structures pour une surveillance à long terme.

Afin d'affiner les conditions de mesure, il fallait réaliser l'architecture de notre schéma synoptique.

### 2.3 FORMULATION SYNOPTIQUE :

Le dispositif de l'émission acoustique de la **Figure 13** comporte habituellement trois parties :

- Un dispositif pour l'acquisition des signaux ;
- Une électronique pour la numérisation et l'enregistrement des données ;
- Une électronique de mesure (dispositif du traitement des signaux acquis (un ordinateur)).

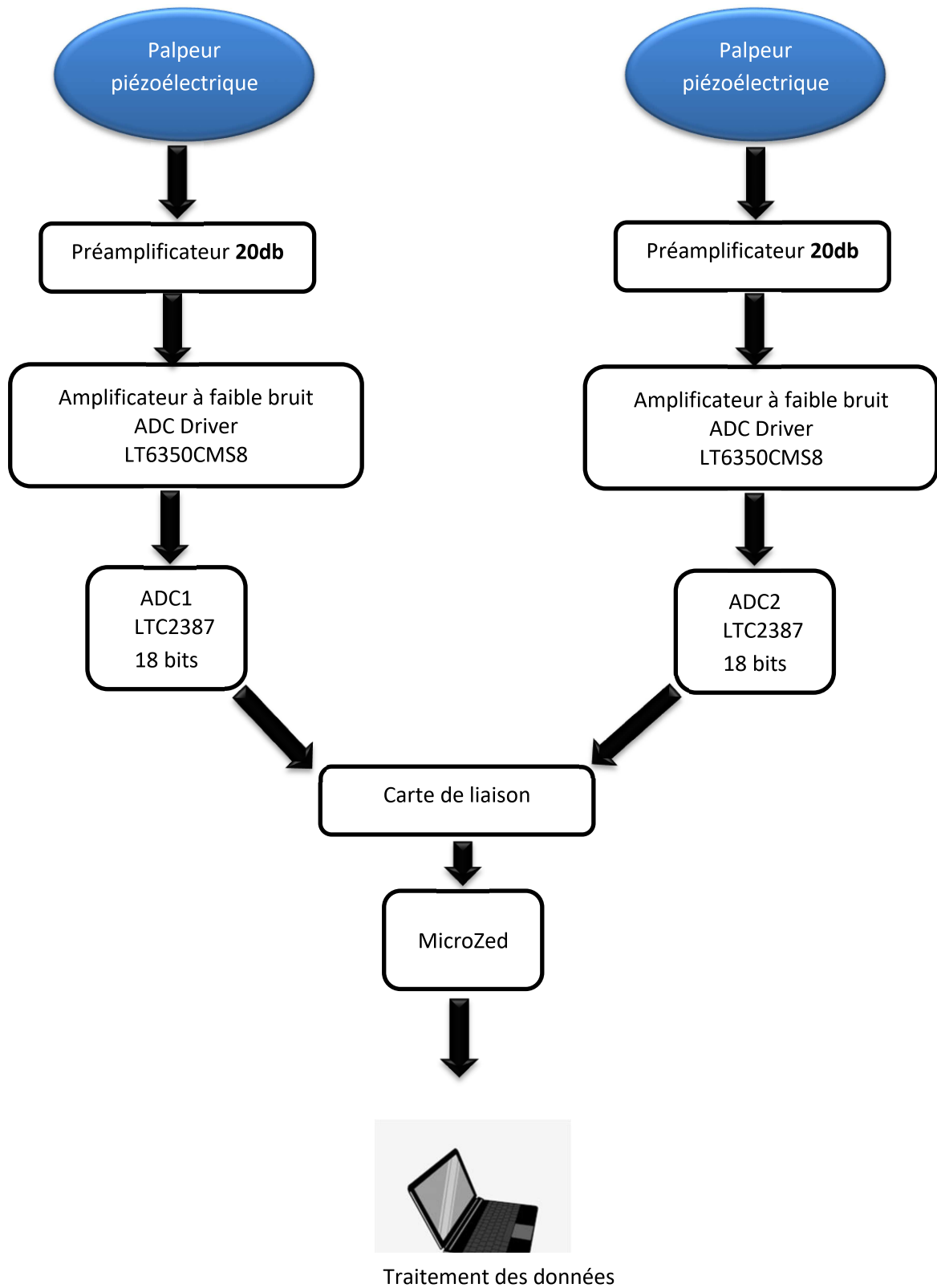
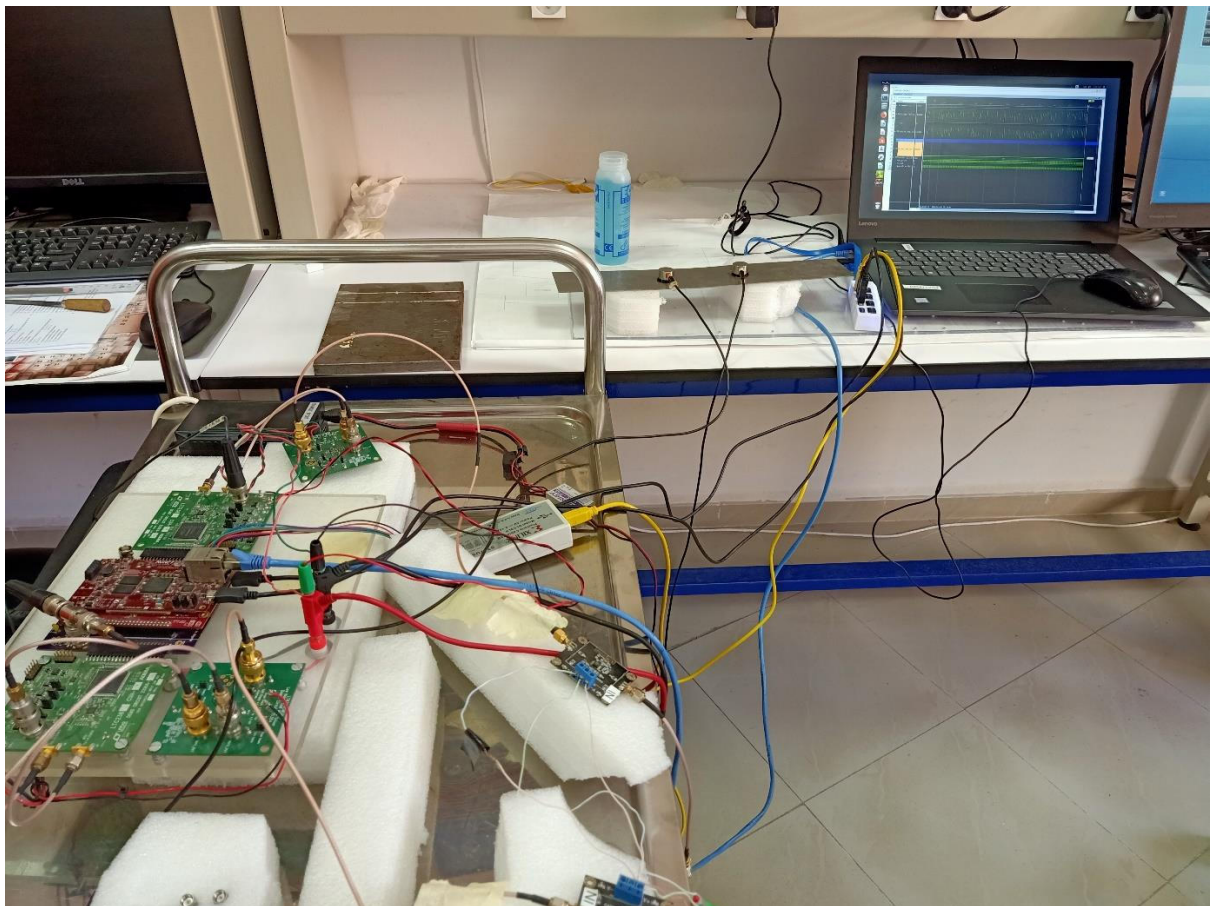


Figure 13. Schéma synoptique de la chaîne d'émission acoustique

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

---

Le dispositif de l'émission acoustique est composé de deux capteurs résonnants de type (VS900-M Vallen Systeme); Ils sont fixés sur la surface des éprouvettes permettant la localisation des sources d'endommagement, de deux préamplificateurs d'un gain de 20 dB et d'une carte d'acquisition permettant également la numérisation et l'enregistrement des données sur une carte SD. L'acquisition et l'enregistrement des données d'EA est effectué à l'aide d'une carte FPGA (la MicroZed).



**Figure 14.** Chaîne de l'émission acoustique réalisée

### 2.4 DISPOSITIF POUR L'ACQUISITION DES SIGNAUX :

#### 2.4.1 Palpeur piézoélectrique :

Le palpeur VS900-M est un capteur EA piézoélectrique passif qui a une large réponse en fréquence. Sa réponse est caractérisée par deux pics à 190 kHz et 350 kHz avec des anti-résonances associées à 200 kHz et 400 kHz. Les avantages du VS900-M sont une sensibilité élevée sur une large gamme de fréquences avec des compromis concernant la planéité de la réponse. Il combine une bonne réponse dans la plage de fréquence standard et haute fréquence. [15]

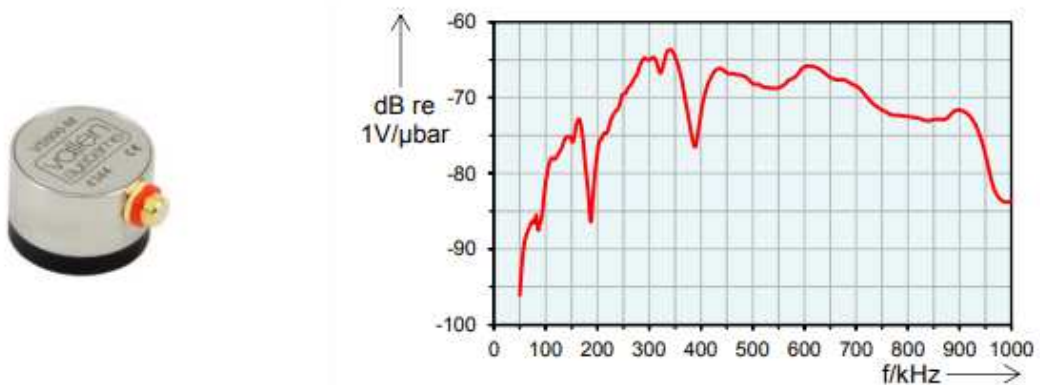


Figure 15. Capteur piézoélectrique VS900-M Vallen Systeme [15]

#### 2.4.2 Préamplificateur :

Le préamplificateur joue un rôle fondamental, de lui dépend toute la qualité de la mesure. Il a pour buts d'adapter les impédances et d'augmenter le niveau du signal en sortie du capteur. Il est placé le plus près possible du capteur afin d'effectuer une mesure de tension, en particulier pour des fréquences élevées, et d'être moins sensible aux parasites.

La nécessité d'obtenir : un gain de l'ordre de **20dB**, un faible niveau de bruit à l'entrée, nous a conduit au choix suivant :

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

L'OPA445 est un amplificateur opérationnel monolithique capable de fonctionner à partir d'alimentations électriques jusqu'à  $\pm 45V$  et de courants de sortie de 15mA. Il est utile dans une grande variété d'applications nécessitant une tension de sortie élevée ou de grandes variations de tension en mode commun. La vitesse de balayage élevée de l'OPA445 fournit une réponse à large bande de puissance, qui est souvent nécessaire pour les applications à haute tension. Le circuit d'entrée du FET permet l'utilisation de réseaux de rétroaction à haute impédance, ce qui minimise les effets de charge en sortie. L'OPA445 est disponible dans les boîtiers de montage en surface TO-99, DIP-8 et SO-8 à brochage standard. Il est entièrement spécifié de  $-25^{\circ}C$  à  $+85^{\circ}C$  et fonctionne de  $-55^{\circ}C$  à  $+125^{\circ}C$ . [21]

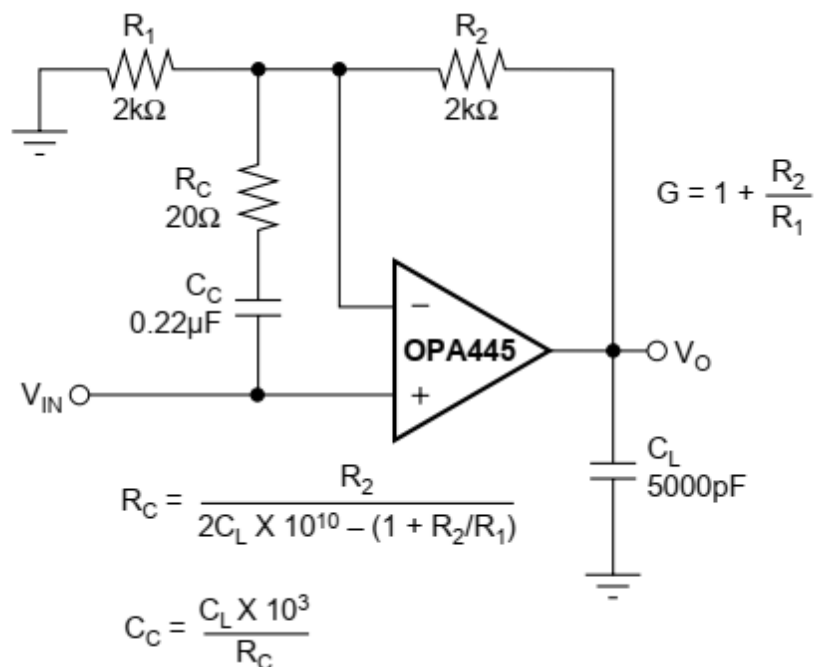


Figure 16. LES CHARGES CAPACITIVES [21]



2.5 LA NUMÉRISATION ET L'ENREGISTREMENT DES DONNÉES :

2.5.1 Amplificateurs opérationnels de précision à faible bruit entraînant des CAN SAR haute résolution :

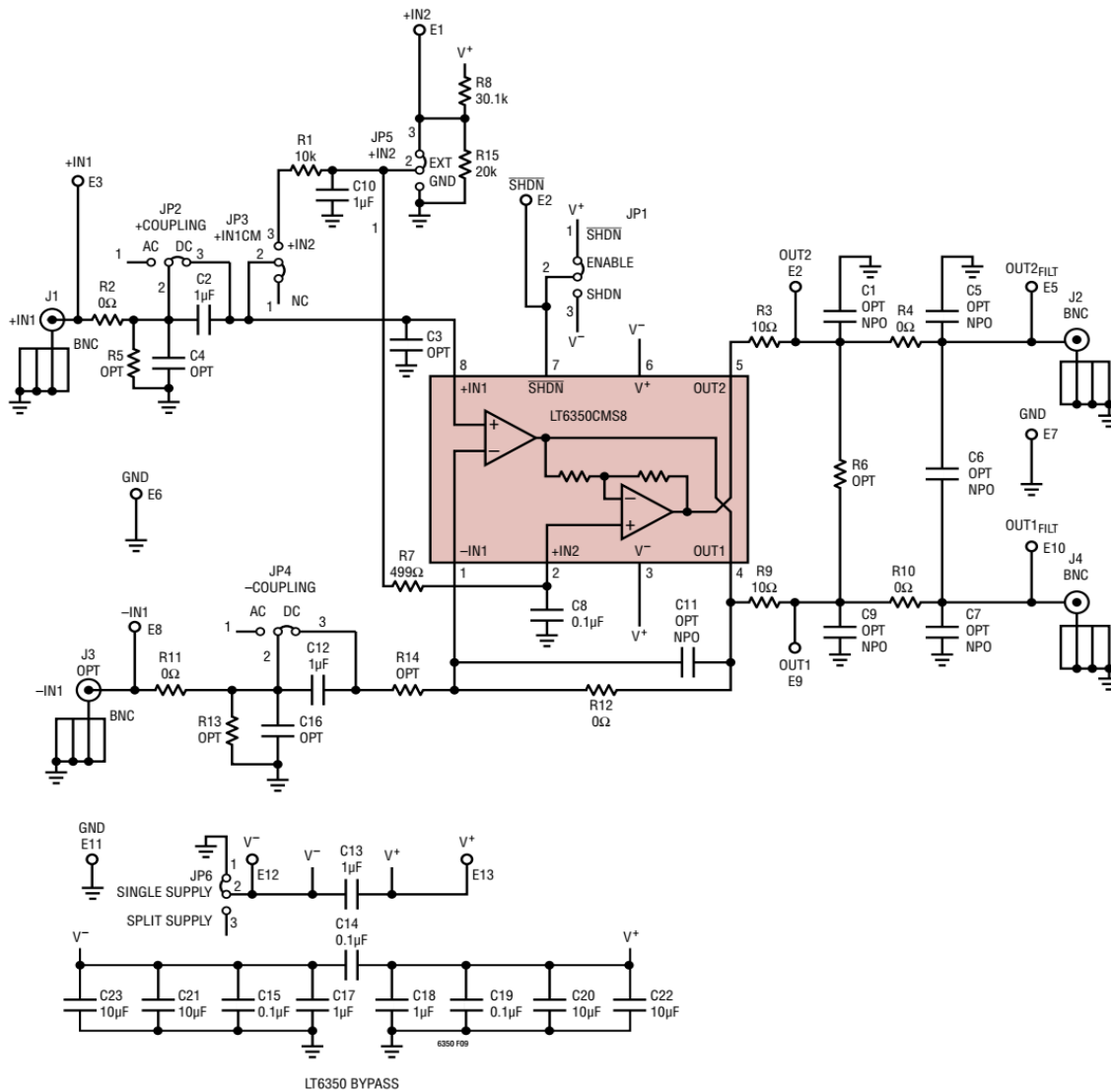


Figure 17. Schéma du tableau de démonstration DC1538A [16]

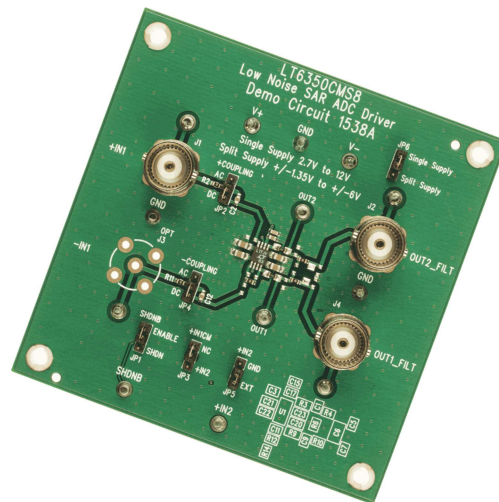


Figure 18. Amplificateurs opérationnels de précision à faible bruit.

Le LT6350 est un convertisseur différentiel/ADC 18 bits avec une seule extrémité à faible bruit. Il convertit un signal d'entrée à impédance élevée ou faible, à extrémité unique, en une sortie différentielle équilibrée et à faible impédance, adaptée à la conduite des ADCs de registre d'approximation différentielle de haute performance (SAR).

La bande passante à boucle fermée 3dB pour le gain typique de deux configurations est de 33 MHz.

Le LT6350 utilise une topologie à deux amplis comme indiqué dans le diagramme de bloc: à l'entrée est un ampli totalement décompressé avec les entrées et les sorties apportées aux broches. Il est suivi d'un ampli d'ouverture câblé en interne et compensé de façon optimale en tant qu'inverseur à gain d'unité avec son entrée connectée à la sortie du premier ampli d'opération.

L'entrée inversée de l'ampli optionnel inversé et extraite d'une broche et sert à régler le voltage levé du mode commun de sortie.

Les sorties des deux amplis sont donc 180° hors phase et fournissent une faible différentiel impédance pour les convertisseurs analogiques-numériques à entrées différentielles. Les sorties du LT6350 peuvent basculer d'un rail à l'autre et fournir ou recevoir un courant transitoire de 45mA.

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

---

Les sorties sont conçues pour conduire 40pF vers le sol ou 20pF de façon différenciée. Les capacités de charge supérieures à 40pF doivent être découplées de chaque sortie avec au moins 25  $\Omega$  de résistance à la série.

Le LT6350 offre des amplis d'ondes sonores très faibles pour supporter les rapports signal/bruit >110dB. [16]

### 2.5.1.1 Interface des LT6350 à A/D Convertisseurs :

Lors de la conduite d'un ADC, un filtre passif à pôle unique supplémentaire ajouté entre les sorties du LT6350 et les entrées de l'ADC peut parfois améliorer la performance du système. Cela s'explique par le fait que le processus d'échantillonnage des ADCs consiste une charge transitoire aux entrées ADC causée par le passage au condensateur d'échantillonnage ADC. Ceci court momentanément la sortie de l'amplificateur pendant que la charge est transférée entre l'amplificateur et le condensateur d'échantillonnage. Pour une représentation précise du signal d'entrée, l'amplificateur récupère et se dépose à partir de cette charge transitoire avant la fin de la période d'acquisition. Un réseau RC aux sorties du conducteur aide à découpler l'échantillonnage transitoire de l'ADC de l'amplificateur réduisant les exigences sur l'étape de sortie de l'amplificateur (voir la **Figure 19**). Les résistances des entrées de l'ADC minimisent la charge transitoire d'échantillonnage des condensateurs de filtre RC. [16]

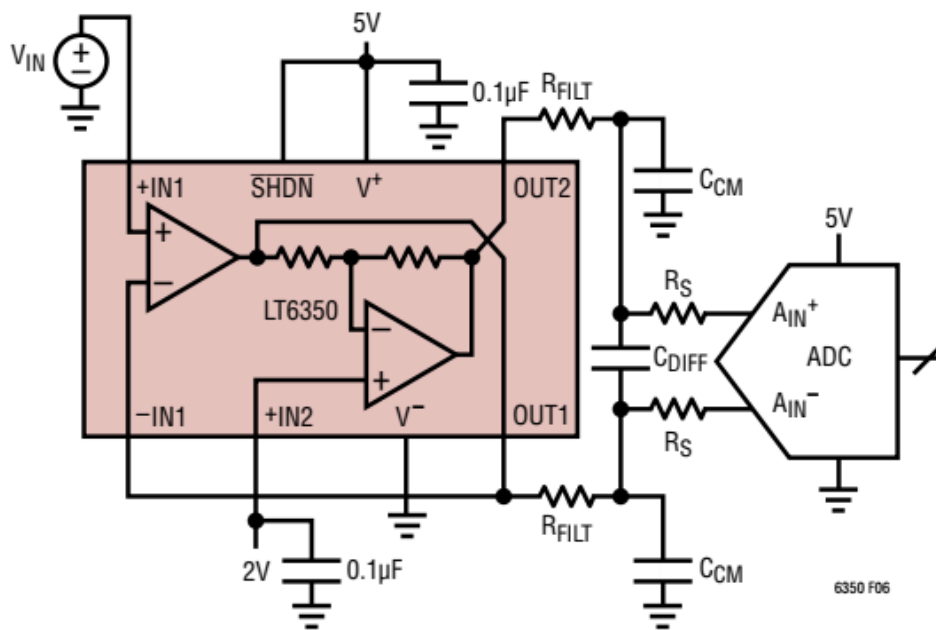


Figure 19. Pilote d'un ADC [16]

### 2.5.2 ADC Convertisseurs analogiques-numériques :

Le LTC2387-18 est un ADC à faible bruit, à grande vitesse et 18 bits successifs (SAR). Fonctionnant à partir de fournitures 5V et 2.5V, le LTC2387-18 a une gamme d'entrée entièrement différentielle  $\pm 4.096V$ , ce qui le rend idéal pour les applications qui s'occupent d'une large gamme dynamique. Le LTC2387-18 atteint  $\pm 3LSB$  INL (maximum), aucun code manquant à 18 bits et 96dB SNR (typique). Le LTC2387-18 comprend un coefficient de température interne de précision de 2,048, avec une précision initiale garantie de 0,25 % et un coefficient de température de  $\pm 20$  ppm/ $^{\circ}C$  (maximum), ainsi qu'un tampon de référence interne. Le LTC2387-18 dispose également d'une interface LVDS série haute vitesse qui peut sortir un ou deux bits à la fois. Le débit rapide de 15Msps sans latence de pipeline rend le LTC2387-18 idéalement adapté à une grande variété d'applications à grande vitesse. Le LTC2387-18 ne dissipe que 125mW à 15Msps et dispose d'un courant-downmode pour réduire la consommation d'énergie à  $10\mu W$  pendant les périodes d'activité. [17]



Figure 20. Le ADC Convertisseurs analogues-numériques (LTC2387-18 bits). [17]

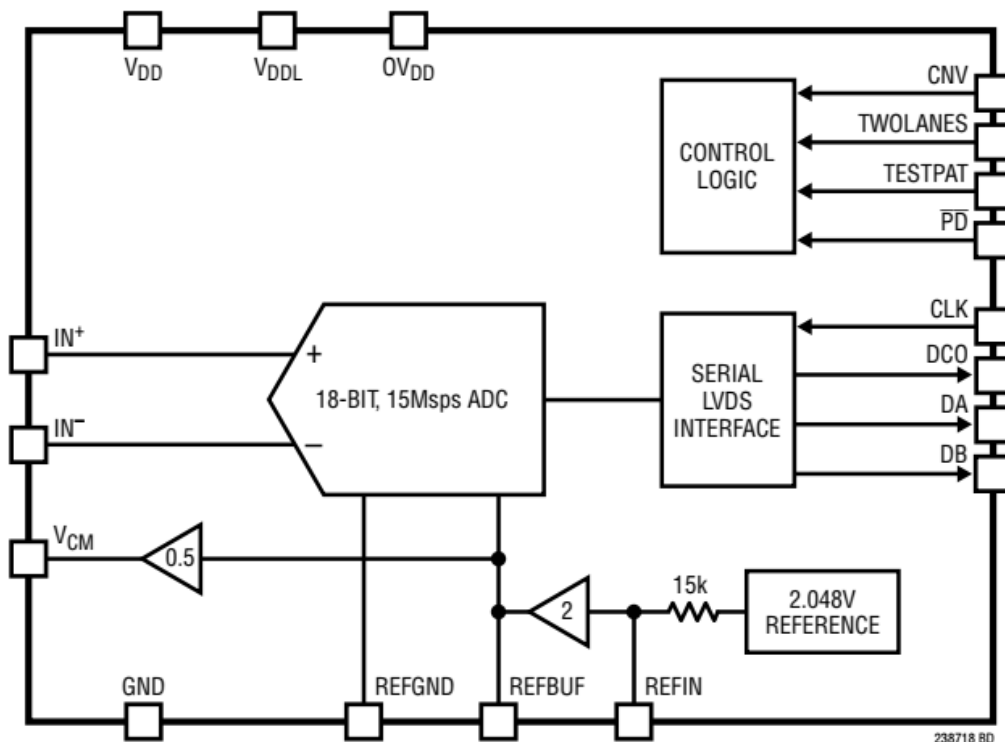


Figure 21. Schéma de circuit ADC. [17]

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

### 2.5.2.1 Opération convertisseur :

Le LTC2387-18 fonctionne en deux phases. Pendant la phase d'acquisition, les condensateurs d'échantillon sont connectés aux broches d'entrée analogiques IN et IN – pour échantillonner la tension d'entrée analogique différentielle. Un bord montant sur la goupille CNV initie une conversion. Au cours de la phase de conversion, l'ADC est passé par un algorithme d'approximation successif, comparant l'entrée échantillonnée avec des fractions binaires pondérées de la tension de référence à l'aide d'un comparateur différentiel. À la fin de la conversion, la logique de contrôle prépare le code de sortie numérique 18 bits pour le transfert en série.

### 2.5.2.2 Interface numérique :

Le LTC2387-18 dispose d'une interface numérique LVDS série qui est facile à connecter à un FPGA. Trois paires de LVDS sont requises : CLK±, DCO±, et DA±. Une quatrième paire LVDS, DB±, est facultative (Figure 22).

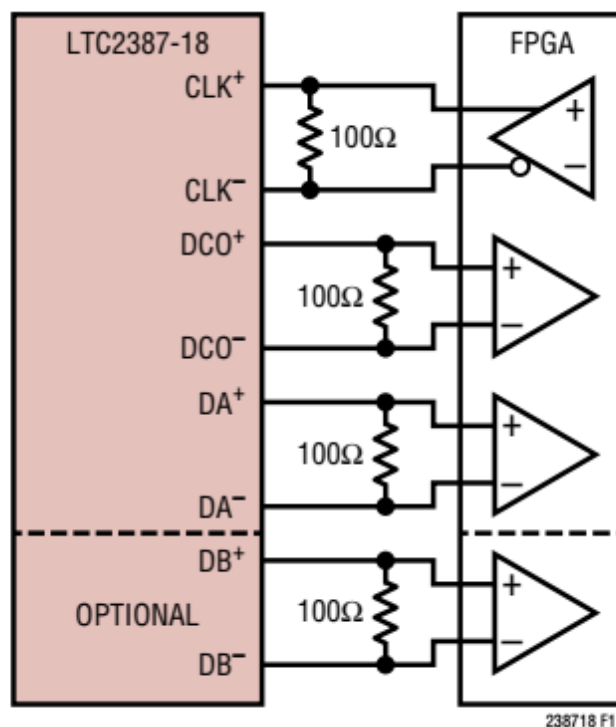


Figure 22. Interface de sortie numérique à un FPGA. [17]

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

Les signaux LVDS doivent être acheminés sur le plateau du PC sous forme de lignes de transmission différentielles  $100\Omega$  et se terminer au récepteur avec des résistances de  $100\Omega$ . Une conversion est commencée par le bord montant de CNV. Lorsque la conversion est terminée, le bit de données le plus significatif est la sortie sur  $DA_{\pm}$ . Les données sont alors prêtes à être déplacées en appliquant une rafale de neuf impulsions d'horloge à l'entrée  $CLK_{\pm}$ . Les données sur  $DA_{\pm}$  sont mises à jour par chaque bord de  $CLK_{\pm}$ . Une version en écho de  $CLK_{\pm}$  est sortie sur  $DCO_{\pm}$ . Les bords de l' $AD_{\pm}$  et du  $DCO_{\pm}$  sont alignés, de sorte que le  $DCO_{\pm}$  peut être utilisé pour verrouiller le  $DA_{\pm}$  dans le FPGA. Le moment d'une conversion unique est montré dans la (Figure 23)

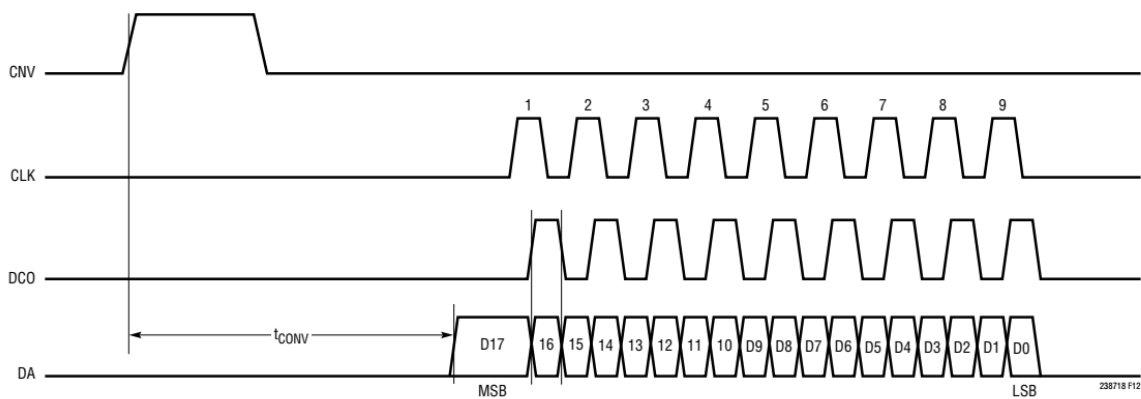
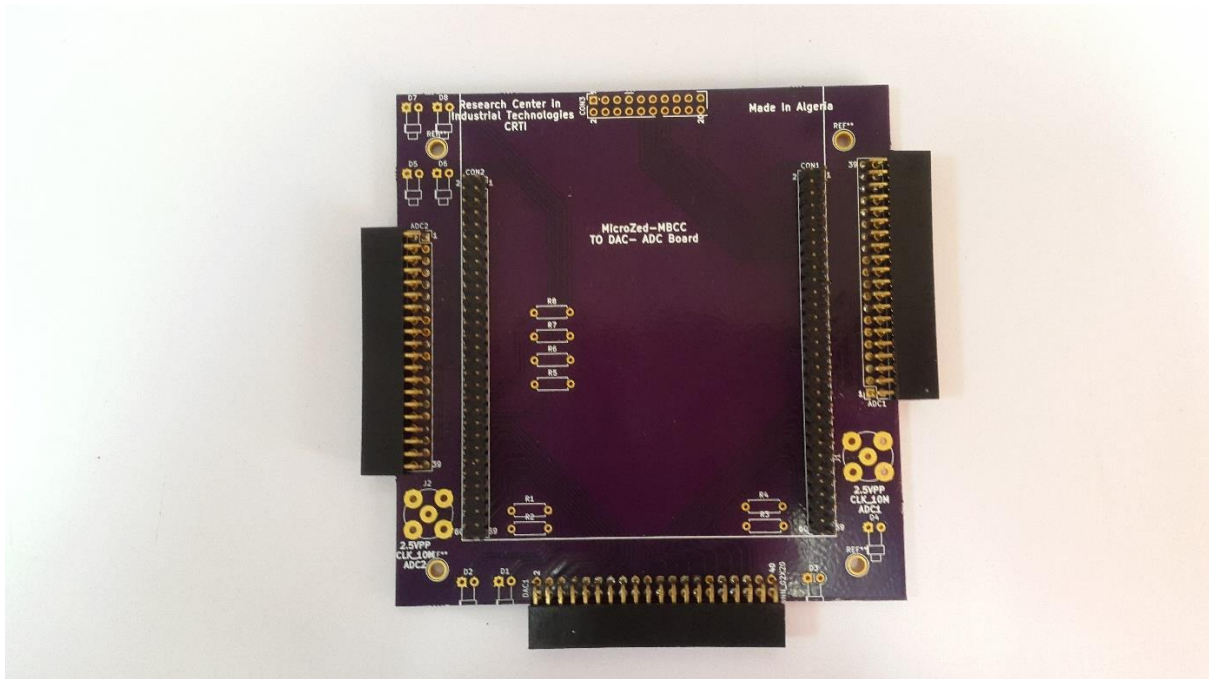


Figure 23. Diagramme de synchronisation pour une conversion unique en mode une voie. [17]

Les données doivent être chronométrées après la saisie de la conversion en cours et avant la fin de la conversion suivante. La fenêtre d'heure valide pour l'horloge des données est indiquée à la (Figure 24). Notez qu'il est permis d'être encore l'horloge des données lorsque la conversion suivante commence. [17]







**Figure 26.** Carte de liaison entre le tissu Zynq Logique Programmable (PL) et le ADC.

#### 2.5.4 La MicroZed :

La MicroZed est un SOM à faible coût qui est basé sur Xilinx Zynq®-7000 SoC. In addition à la Zynq-7000 SoC, le module contient les fonctions communes et les interfaces nécessaires pour prendre en charge le noyau de la plupart des conceptions SoC, y compris la mémoire, la configuration (Ethernet, USB, et les horloges). Sur le côté inférieur du module, la MicroZed contient deux en-têtes d'E/S de 100 broches qui fournissent la connexion à deux banques d'E/S sur le côté logique programmable (PL) du dispositif Zynq-7000 SoC. Lorsqu'ils sont branchés sur une carte de base ou de carrière conçue par l'utilisateur, ces connecteurs de 100

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

broches fournissent une connectivité entre le Zynq-7000 SoC PL E/Ss et les circuits utilisateur sur la carte de support. La MicroZed inclut également la régulation de puissance embarquée qui prend en charge l'entrée de 5 V avec une option pour soutenir l'entrée de 12 V. Les SOM MicroZed de température industrielle sont construits avec des composants supportant des mesures de  $-40^{\circ}\text{C}$  à  $+85^{\circ}\text{C}$ , à l'exception de l'utilisation du connecteur de carte micro SD. [19]

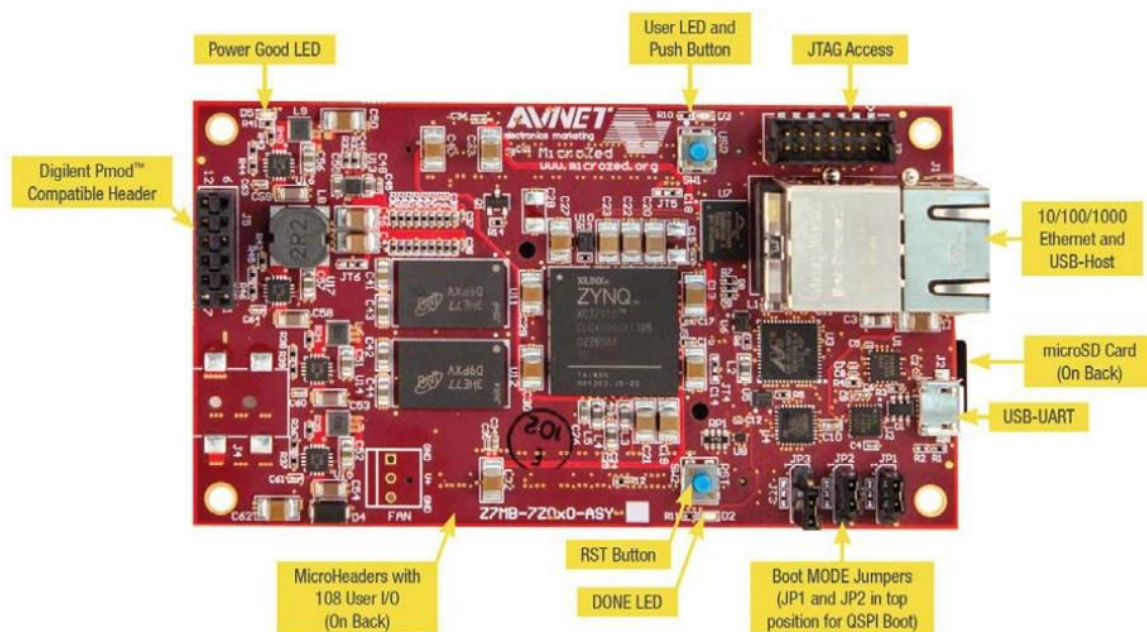


Figure 27. Emplacements des composants sur MicroZed. [18]

2.5.4.1 Description fonctionnelle :

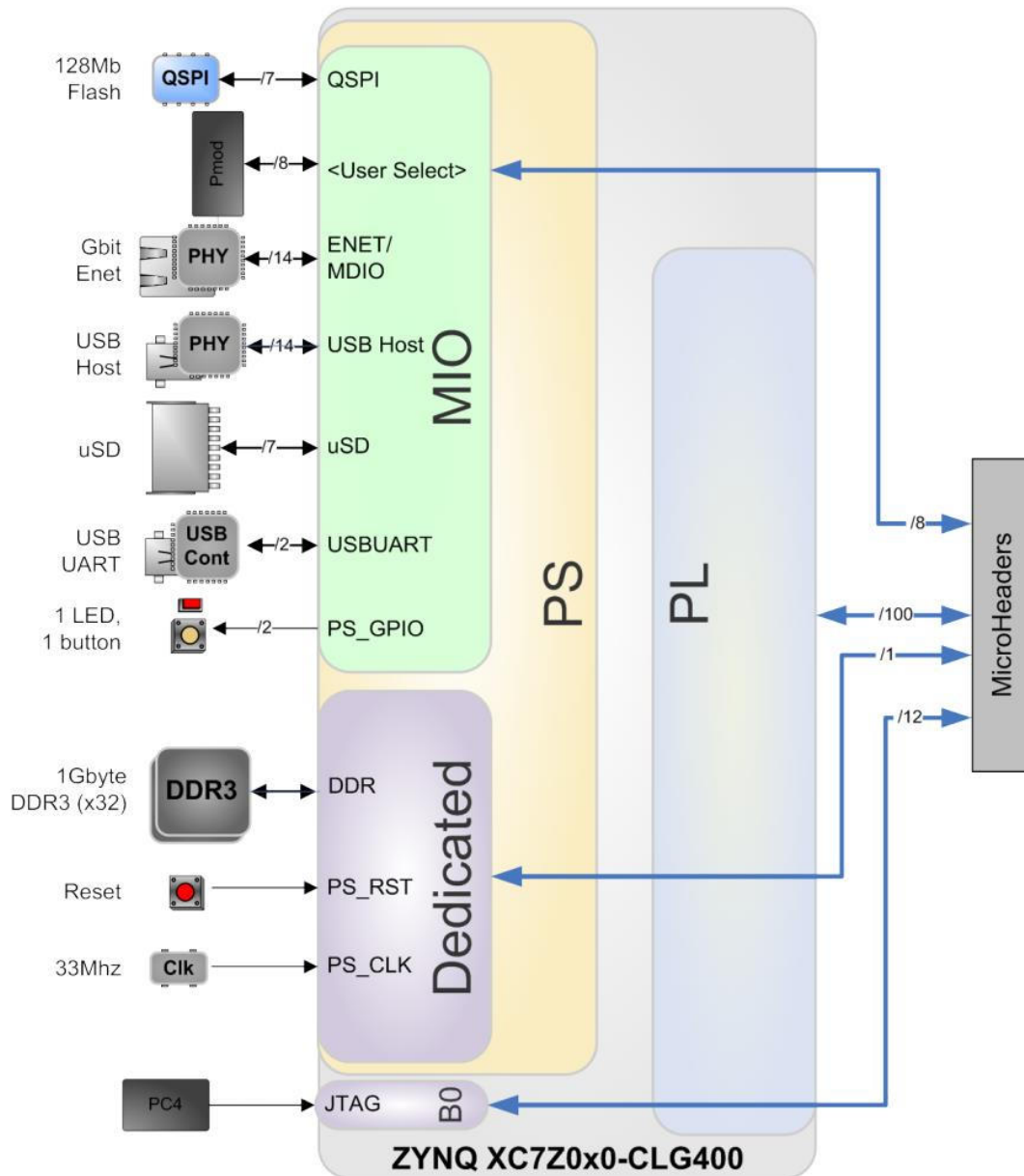


Figure 28. Schéma fonctionnel MicroZed. [18]

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

---

### a) Tous les SoC programmables :

MicroZed comprend un Xilinx Zynq XC7Z010-1CLG400C ou un Zynq XC7Z020-1CLG400C AP SoC. D'autres grades de température ou de vitesse sont disponibles sur commande auprès d'Avnet Engineering Services. [20]

### b) La mémoire :

Zynq contient une unité d'interface mémoire PS durcie. L'unité d'interface mémoire comprend un contrôleur de mémoire dynamique et des modules d'interface mémoire statique. La MicroZed tire parti de ces interfaces pour fournir de la mémoire vive un système ainsi que deux sources de mémoire non volatile amorçables. [20]

#### ➤ DDR3 :

La MicroZed comprend deux composants de mémoire DDR3 Micron MT41K256M16HA-125:E créant une interface 256M x 32 bits, totalisant 1 Go de mémoire vive. La mémoire DDR3 est connectée au contrôleur de mémoire dure dans la PS du SoC Zynq AP. La PS intègre à la fois le contrôleur DDR et le PHY associé, y compris son propre ensemble d'E/S dédiées. L'interface DDR3 de la MicroZed utilise des entrées compatibles SSTL de 1,5 V. La vitesse de 1 066 MT pour la DDR3 est prise en charge. Lorsque la MicroZed a été conçu, le Zynq ne prenait pas en charge la signalisation 1,35V. Les composants DDR3L Micron MT41K sont des composants 1,35V qui sont rétro-compatibles avec les interfaces 1,5V. Depuis la sortie de la MicroZed, Xilinx a également qualifié l'interface DDR3 Zynq-7000 à 1,35V. Les tests préliminaires indiquent que la MicroZed fonctionne avec l'interface Vcco\_dds à 1,35V.

La terminaison DDR3 est utilisée sur la MicroZed et configurée pour une topologie de routage volatile. En outre, les longueurs de trace des cartes sont adaptées, ce qui permet de compenser les temps de vol du boîtier interne du XC7Z010-CLG400, afin de répondre aux exigences énumérées dans le Zynq-7000 AP SoC PCB Design and Pin Planning Guide (UG933). Les résistances DCI (VRPVRN), ainsi que les horloges différentielles, sont réglées à 80 ohms. Le DDR3-CKE0 est terminé par un VTT de 40 ohms. Le DDR3-ODT a la même terminaison de 40 ohms vers le VTT. [20]

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

---

### ➤ SPI Flash :

La MicroZed dispose d'un flash NOR de série SPI (quad-SPI) à 4 bits. La mémoire Flash SPI Multi-IO est utilisée pour fournir un démarrage non-volatile, un code d'application et un stockage de données. Elle peut être utilisée pour initialiser le sous-système PS ainsi que pour configurer le sous-système PL (bitstream).

Les attributs pertinents de l'appareil sont :

- ✓ 128Mbit ;
- ✓ Prise en charge de x1, x2 et x4 ;
- ✓ Vitesses allant jusqu'à 104 MHz, supportant les taux de configuration Zynq @ 100 MHz;
- ✓ En mode Quad-SPI, cela se traduit par 400Mbs ;
- ✓ Propulsé à partir de 3.3V.

Le SPI Flash se connecte à l'interface Zynq PS QSPI. Cela nécessite une connexion à des broches spécifiques dans la banque MIO 0500, plus précisément MIO [1:6,8] comme indiqué dans le TRM de Zynq. Le mode de rétroaction Quad-SPI est utilisé, ainsi `qspi_sclk_fb_outMIO` est connecté à une résistance de pull-up de 20K à 3,3V et rien d'autre. Cela permet d'obtenir une fréquence d'horloge QSPI supérieure à `FQSPICLK2`. Les bandes de pull-up 20K sont en mode v, ce qui permet de régler la tension de la banque 1 à 1,8V. [20]

### ➤ Interface de carte MicroSD :

Le périphérique Zynq PS SDSAIO contrôle la communication avec la carte MicroZed MicroSD. La carte MicroSD peut être utilisée pour le stockage de mémoire externe non volatile ainsi que pour le démarrage du Zynq-7000 AP SoC. Le périphérique PS `sd0` est connecté via la banque 1501MIO [40-46], y compris Card Detect. Les cartes MicroSD ne comportent pas de signal de protection en écriture, mais le pilote Linux s'attend à en avoir un. Par conséquent, MicroZed connecte MIO [50] comme une `SD_WPpin` qui va simplement à un pull-down. Ce signal n'est pas connecté à la carte MicroSD de toute façon ; il a été ajouté uniquement pour une compatibilité accrue avec Linux.

La carte MicroZed MicroSD est connectée par un connecteur de carte micro SD à 8 broches, J6, Molex 502570-0893. Notez que la plage de température supportée par ce connecteur est

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

---

de -25° à +85° C, même sur les SOMs MicroZed industriels. Une carte de classe 4 ou supérieure est recommandée. Jusqu'à 32 Go sont pris en charge. [20]

### c) USB :

#### ➤ USB Host 2.0 :

MicroZed met en œuvre l'une des deux interfaces PS USB 2.0 disponibles. Une PHY externe avec une interface ULPI 8-bit est nécessaire. Une puce émetteur-récepteur USB autonome SMSC USB3320 est utilisée comme PHY. Le PHY dispose d'un frontal physique HS-USB complet supportant des vitesses allant jusqu'à 480Mbs. Le VDDio pour cet appareil peut être de 1,8V ou 3,3V, et sur MicroZed il est alimenté à 1,8V. Le PHY est connecté à la banque MIO 1501, qui est également alimentée à 1,8 V. Ceci est essentiel car un traducteur de niveau ne peut pas être utilisé car il aurait un impact sur le timing serré de l'ULPI.

En outre, la puce USB doit synchroniser l'interface ULPI qui nécessite un cristal ou un oscillateur de 24 MHz (configuré comme ULPI Output Clock Mode). Sur MicroZed, l'oscillateur de 24 MHz est un oscillateur CMOS DSC1001 de Discera. [20]

#### ➤ Passerelle USB-UART :

MicroZed met en œuvre un pont USB-to-UART connecté à un périphérique PS UART. Un périphérique USB-to-UART Bridge CP2104 de Silicon Labs permet la connexion à un ordinateur hôte. Le CP2104 se connecte au connecteur USB Micro AB, J2, (FCI 10104111-0001LF). Seule la connexion basicTXDRXD est implémentée. [20]

### d) Source d'horloge :

Le MicroZed connecte une source d'horloge dédiée de 33,3333 MHz à la PS du SoC Zynq-7000 AP. L'ADiscera DSC1001DI1-033.3300 avec une terminaison série de 40 ohms est utilisé. L'infrastructure PS peut générer jusqu'à quatre horloges à base de PLL pour le système PL. Une carte porteuse jointe peut également fournir des horloges au sous-système PL. [20]

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

---

### e) Reset Sources :

#### ➤ Power-on Reset (PS\_POR\_B) :

Le Zynq PS supporte un signal externe de réinitialisation à la mise sous tension. Cette dernière est la réinitialisation principale de toute la puce. Sur MicroZed, ce signal, appelé PG\_MODULE, est connecté à la sortie de puissance bonne de l'étage final du circuit de régulation de la puissance. Ces alimentations ont des sorties à drain ouvert qui tirent ce signal vers le bas jusqu'à ce que la tension de sortie soit valide. Si une carte porteuse est connectée à MicroZed, la carte porteuse doit également faire un fil-OU à ce réseau et ne pas le relâcher avant que la puissance de la carte porteuse soit également bonne. Les autres circuits intégrés de MicroZed sont également réinitialisés par ce signal, qui doit être maintenu bas pour bloquer le démarrage de Zynq. Aucun autre signal (SRST, PROGRAM\_B, INIT\_B) n'est capable de faire cela comme dans les autres architectures FPGA. [20]

#### ➤ Program\_B, DONE, PUDC\_B, INIT\_B :

INIT\_B, Program\_B\_0 et PUDC\_B ont tous des pull-ups de 4,7K-ohm à 3,3V. Les signaux INIT\_B, PUDC\_B et DONE sont acheminés vers la carte porteuse via les MicroHeaders, JX1 et JX2. Lorsque la configuration PL est terminée, une LED bleue D2, étiquetée DONE, s'allume. [20]

#### ➤ Réinitialisation du sous-système du processeur :

Réinitialisation du système, étiqueté PS\_SRST#, réinitialise le processeur et efface tous les débogages Configurations. La réinitialisation du système externe permet à l'utilisateur de réinitialiser toute la logique fonctionnelle dans l'appareil sans perturber l'environnement de débogage. Par exemple, la pause précédente les points fixés par l'utilisateur restent valides après la réinitialisation du système. Pour des raisons de sécurité, la réinitialisation du système efface tout le contenu de mémoire au sein du PS, y compris l'OCM. Le PL est également réinitialisé dans le système Réinitialiser. La réinitialisation du système ne réesupe pas les broches de cerclage du mode de démarrage.

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

---

Ce signal actif-faible peut être affirmé par un bouton de poussée, SW2. Grâce à un tampon à drain ouvert, ce signal se connecte également à la carte de support via le MicroHeader et l'interface PC4 JTAG.

**Remarque :** ce signal ne peut pas être affirmé pendant que le ROM de démarrage s'exécute à la suite d'une réinitialisation POR.

Si PS\_SRST\_B est affirmé pendant que le ROM de démarrage est en cours d'exécution à travers une séquence de réinitialisation POR, il déclenchera un événement de verrouillage empêchant le ROM de démarrage de terminer. Pour récupérer de verrouillage de l'appareil doit être à cycle de puissance ou PS\_POR\_B doit être affirmé. [20]

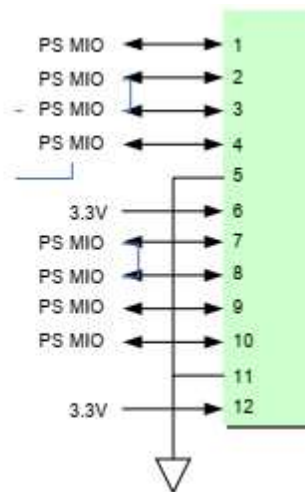
### f) En-têtes d'extension :

#### ➤ Digilent Pmod™ En-tête compatible (2x6) :

MicroZed possède un en-tête (2x6), J5, compatible avec Digilent Pmod™. Il s'agit d'un connecteur femelle à angle droit de 0,1" (Bourns BCS-106-L-D-TE) qui comprend huit E/S utilisateur plus 3,3V et des signaux de masse comme le montre la figure ci-dessous. L'interface Digilent Pmod compatible se connecte au côté PS sur les broches MIO [0, 9-15] dans MIOBank 0500 (3,3V). L'interface Digilent Pmod est compatible avec l'accès PJTAG (MIO [10-13]) ainsi qu'avec neuf autres périphériques MIO durcis (SPI, GPIO, CAN, I2C, UART, SD, QSPI, Trace, Watchdog) Ces 8 broches MIO sont également acheminées vers le MicroHeader afin de pouvoir être utilisées sur une carte d'extension.

**REMARQUE :** Ces broches MIO ne doivent pas être utilisées simultanément par les deux interfaces MicroZed et MicroHeader.





**Figure 29.** Digilent Pmod Connexions d'interfaces compatibles [20]

### ➤ MicroHeaders :

MicroZed dispose de deux MicroHeaders 100 broches (FCI, 61082-101400LF) pour la connexion aux cartes d'extension. Chaque connecteur permet d'interfacer l'E/S PL à la carte porteuse ainsi que le 8PS-MIO, deux entrées analogiques dédiées, les quatre signaux JTAG dédiés, l'alimentation et les signaux de contrôle.

**REMARQUE :** Les huit signaux PS-GPIO et les quatre signaux JTAG sont partagés sur MicroZed, donc pour chaque interface, il ne peut être utilisé que sur MicroZed ou sur la carte porteuse, et non simultanément.

Les connecteurs sont des FCI 0,8 mm Bergstak®, 100 positions, double rangée, réceptacles verticaux BTB. Ils ont des hauteurs d'empilement variables de 5 à 16 mm, ce qui permet de les connecter facilement à une variété de cartes d'extension ou de systèmes. La carte porteuse peut alimenter le MicroZed en alternative au port USB-UART ou à la prise DC intégrés. Chaque broche peut transporter 500mA de courant et supporter des vitesses d'entrée/sortie supérieures à ce que Zynq peut réaliser.

MicroZed n'alimente pas les banques PL VCCIO. Il est requis par la carte de transport. Cela donne à la carte porteuse la flexibilité nécessaire pour contrôler les tensions des banques d'E/S. Des plans de route séparés sont utilisés pour Vcco\_34 et Vcco\_35 de sorte que la carte porteuse pourrait potentiellement les alimenter indépendamment. Le 7Z010 possède deux banques d'E/S PL, les banques 34 et 35, contenant chacune 50 E/S. S'il est équipé d'un 7Z020,

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

---

celui-ci possède une troisième banque d'E/S, la banque 13, qui est partiellement connectée sur MicroZed. La banque 13 dispose d'un rail indépendant, Vcco\_13, qui est alimenté par le transporteur.

**REMARQUE :** lorsqu'elles sont utilisées sans carte de transport, les banques PL IO ne sont pas alimentées sur MicroZed. Cependant, le tissu PL est toujours disponible pour une logique HDL personnalisée, sans accès à la PL IO.

Dans une banque PL IO, il y a 50 IO capables de gérer jusqu'à 24 paires différentielles. Les paires LVDS différentielles sur un appareil de classe de vitesse -1 sont capables de fournir des données DDR à 950 Mbps. Chaque paire différentielle est isolée par une broche d'alimentation ou de masse. En outre, huit de ces E/S peuvent être connectées comme entrées d'horloge (quatre entrées MRCC et quatre entrées SRCC). Chaque banque PL peut également être configurée pour avoir une interface mémoire avec jusqu'à quatre stroboscopes de données DQS et groupes d'octets de données. La banque 35 ajoute la possibilité d'utiliser l'E/S pour interfacier jusqu'à 16 entrées analogiques différentielles. Une des paires différentielles (JX1\_LVDS\_2) de la banque 34 est partagée avec PUDC\_B. [20]

### **g) Utilisateur E/S :**

#### **➤ Bouton poussoir :**

MicroZed fournit un bouton-poussoir GPIO pour le SoC du Zynq-7000 AP ; l'interface avec la résistance d'abaissement PS fournit un état par défaut connu. Un bouton poussoir permet de connecter l'E/S au Vcco.

#### **➤ LED :**

La MicroZed est équipé d'une LED utilisateur. Un niveau logique élevé du Zynq-7000 AP SoC IO provoque l'allumage de la LED.

#### **➤ 10/100/1000 Ethernet PHY :**

MicroZed met en place un port Ethernet 101001000 pour la connexion au réseau en utilisant un Marvell88E1512 PHY. Cette partie fonctionne à 1,8V. Le PHY se connecte à la banque MIO 1501 (1.8V) et s'interface avec le SoC Zynq-7000 AP via RGMII. Le connecteur RJ-45, J1 (BEL

## Chapitre 2 Conception d'une chaîne d'acquisition des signaux d'émission acoustique

0821-1X1T-43-F), est partagé avec l'interface USB-Host. Le connecteur RJ-45 intègre deux LEDs d'indication d'état qui indiquent le trafic et l'état de la liaison valide. Un schéma fonctionnel de haut niveau de l'interface Ethernet 10/100/1000 est présenté dans la figure suivante.

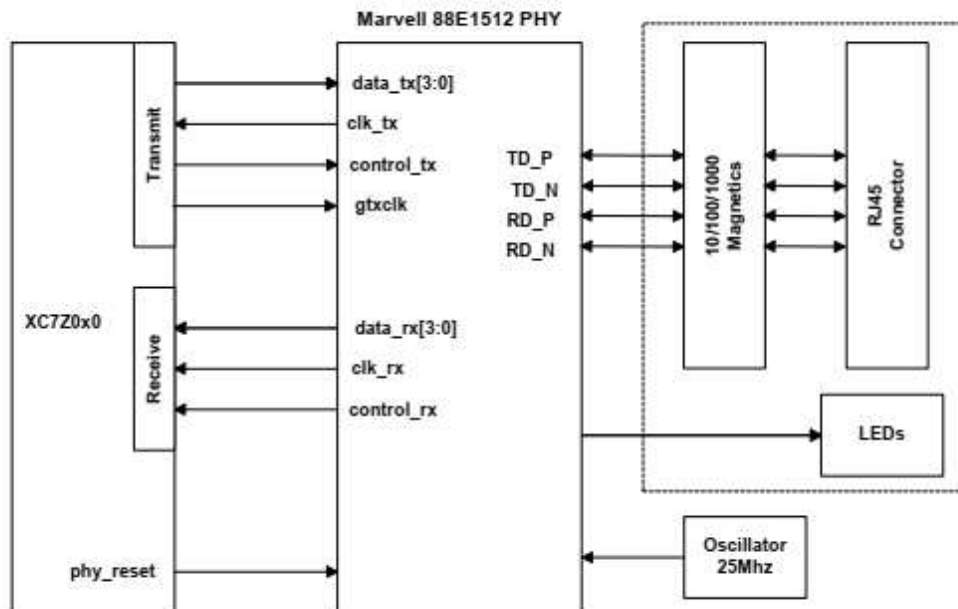


Figure 30. Interface Ethernet 10/100/1000. [20]

Zynq exige une référence de tension pour les interfaces RGMII. Ainsi, PS\_MIO\_VREF, E11, est lié à 0,9V, soit la moitié du voltage de la banque MIO 1501. Le 0,9V est généré par un diviseur de résistance. Le 88E1512 nécessite également une horloge d'entrée de 25 MHz. Un Discera DSC1001D11-025.0000 est utilisé comme référence. [20]

### 2.6 CONCLUSION :

Dans ce chapitre, nous avons décrit la chaîne d'émission acoustique qui a été réalisée par l'équipe de recherche de la Division de traitement de signal et d'imagerie du CRTI. La réalisation de cette chaîne d'acquisition a permis d'entreprendre des travaux de traitement des signaux d'EA; le prochain chapitre sera consacré à une implémentation d'un système embarqué dans une carte SD sur la MicroZed réalisé sous VIVADO pour l'acquisition des signaux et leur enregistrement afin de pouvoir localiser le défaut dans un matériau.

*Chapitre 3*  
*Conception et*  
*Implémentation*

### 3.1 INTRODUCTION :

La réalisation de ce projet a nécessité une étude approfondie sur les plateformes FPGA et la technique de l'émission acoustique ; Ce chapitre est consacré au processus d'implémentation des différentes parties constituant le système embarqué. Ceci nous permet de traiter convenablement le signal acquis par nos deux capteurs piézoélectriques. En effet, le travail effectué consiste à l'intégration d'un IP core CircularBuffer et l'implémentation d'un système d'exploitation PetaLinux qui permet la lecture et écriture des données sur la plateforme MicroZed.

### 3.2 LE DIAGRAMME DU SYSTÈME D'EA SUR FPGA (MICROZED) :

La (Figure31) illustre la suite des tâches dont on doit s'acquitter: dans un premier temps, la répartition des tâches pour déterminer le choix du SoC ensuite le design et le développement de chaque module.

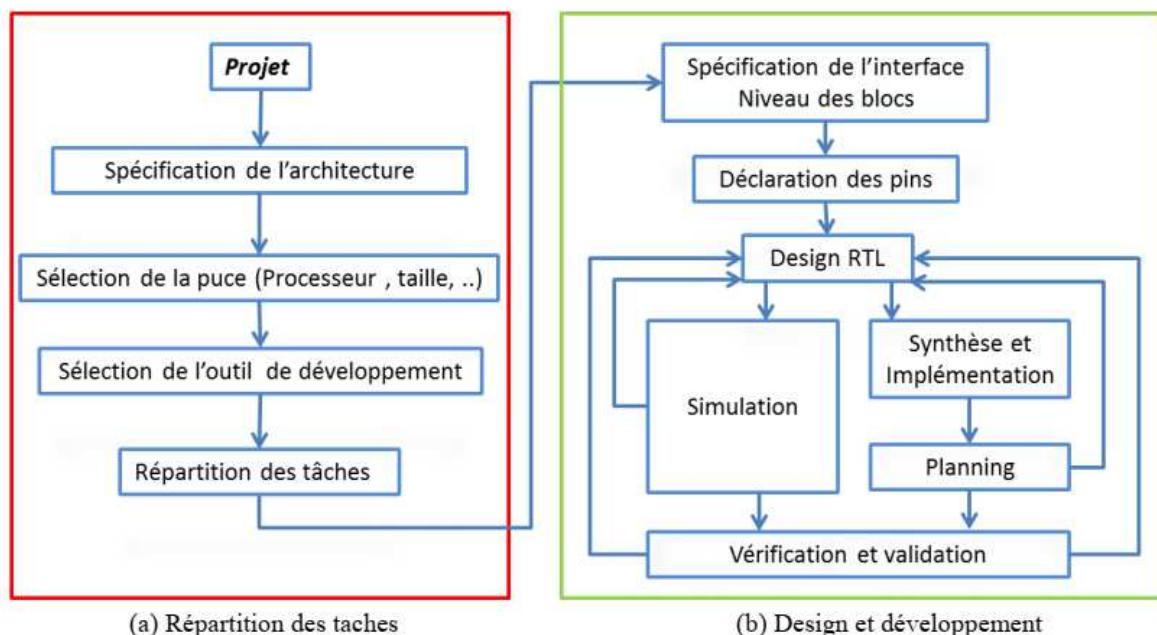


Figure 31. Ensemble des tâches à acquitter pour la conception de système d'EA. [5]

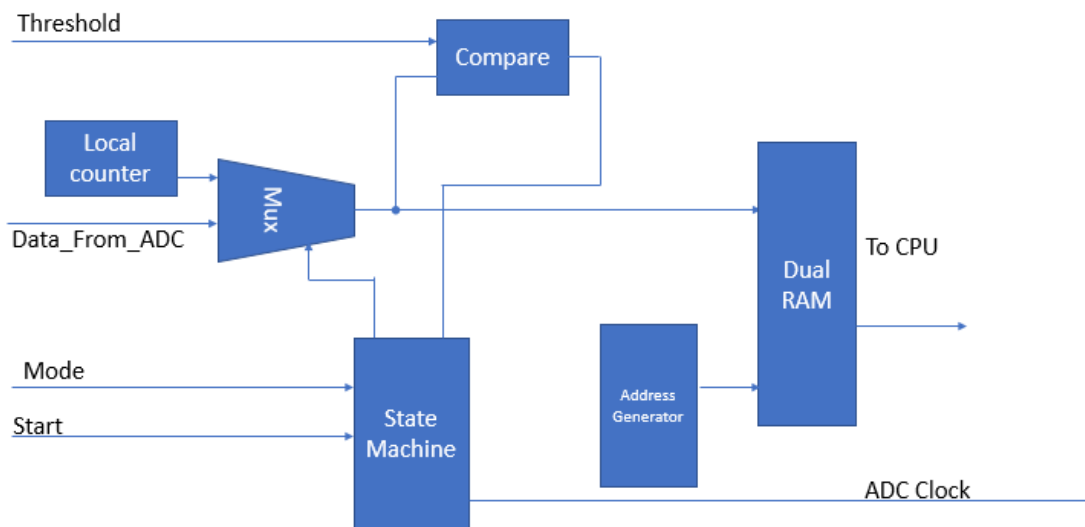


Figure 32. Schéma bloc du système d'EA sur la plateforme FPGA.

Pour réaliser les connexions, il est plus simple d'utiliser la suite Vivado et sa programmation graphique.

L'interface utilisateur graphique (GUI) connue sous le nom Vivado est un environnement de conception intégré (IDE). L'IDE fournit une interface pour assembler, mettre en œuvre et valider la conception à partir d'IP. En outre, tous les flux peuvent être exécutés en utilisant Tcl. Ces commandes peuvent être programmées à partir d'un langage haut niveau C ou de manière interactive en utilisant la conception Vivado Suite à partir des blocs IP.

Il nous est donc nécessaire de vérifier si l'ensemble des IP sont disponibles, autrement, il est indispensable de revenir au code C ou VHDL. [5]

Pour notre cas on a besoin d'un IP core qu'on va réaliser avec le langage VHDL, où on l'appelle CircularBuffer.

### 3.3 VIVADO :

Vivado a été introduit en avril 2012. C'est un environnement de conception intégré (IDE) avec des outils de niveau système à IC, construit sur un modèle de données évolutif partagé et un environnement de débogage commun. Il comprend des outils de conception au niveau du système électronique (ESL) pour synthétiser et vérifier la propriété intellectuelle

algorithmique basée sur le langage C. Le compilateur Vivado High-Level Synthesis permet de cibler directement les programmes C, C++ et System C dans les appareils Xilinx sans avoir à créer manuellement un RTL Vivado HLS qui est largement révisé pour augmenter la productivité des développeurs, et, il est confirmé qu'il prend en charge les classes C++, les modèles, les fonctions et la surcharge des opérateurs.

La suite de conception Xilinx Vivado offre un environnement de développement de la génération à venir, solide comme un SoC, centré sur l'IP et sur le système qui a été construit à partir de la base pour remédier aux goulets d'étranglement de la productivité dans l'intégration et la mise en œuvre au niveau du système. Cette suite d'outils de conception est destinée aux équipes de conception de systèmes, qui doivent intégrer davantage de fonctions système dans moins de dispositifs tout en augmentant les performances du système, en réduisant sa puissance et en diminuant le coût de la nomenclature.

Pour atteindre ces objectifs, Vivado Design Suite, est l'outil de conception de systèmes idéal pour les neuf raisons suivantes :

- Vivado Design Suite vous permet de repousser encore plus loin les limites de la densité des périphériques ;
- Vivado Design Suite offre des performances robustes et une faible consommation d'énergie avec des résultats prévisibles ;
- Vivado Design Suite offre un temps d'exécution et une utilisation de la mémoire inégalées;
- Vivado HLS vous permet de générer rapidement de l'IP à l'aide de descriptions écrites en C, C++ ou System C ;
- Vivado Design Suite prend en charge l'intégration de la conception DSP basée sur un modèle à l'aide de Simulink et de MATLAB, à partir de MathWorks ;
- Vivado IP Integrator brise la barrière conception-productivité de RTL ;
- Vivado Integrated Design Environment fournit un IDE unifié pour la conception et la simulation ;
- Vivado Design Suite fournit un débogage matériel complet ;
- Vivado HLS accélère la vérification par >100X en utilisant C, C++ ou System C. [22]

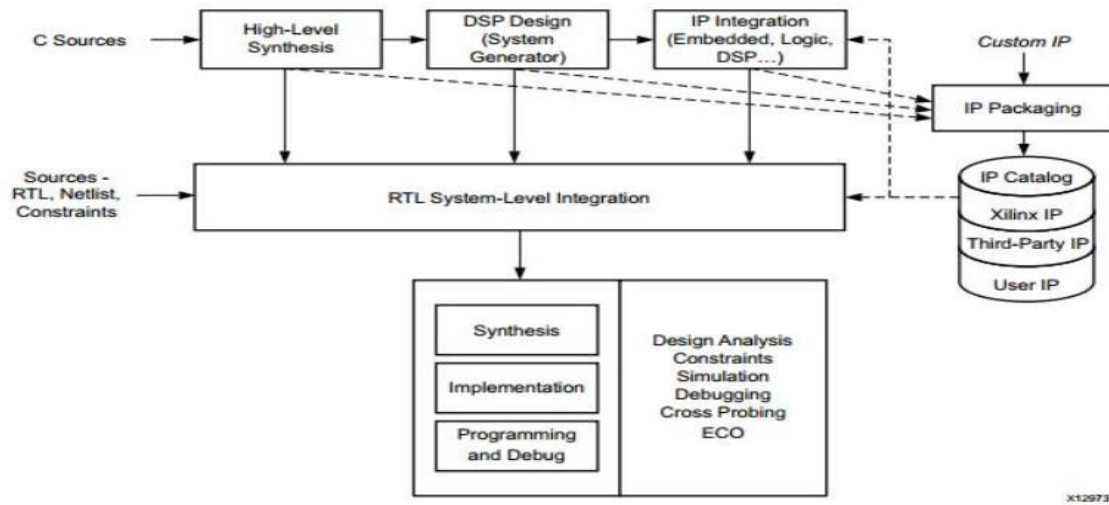


Figure 33. Flot de conception haut niveau Vivado. [5]

### 3.4 CRÉATION D'UN IP CORE CIRCULARBUFFER EN VHDL :

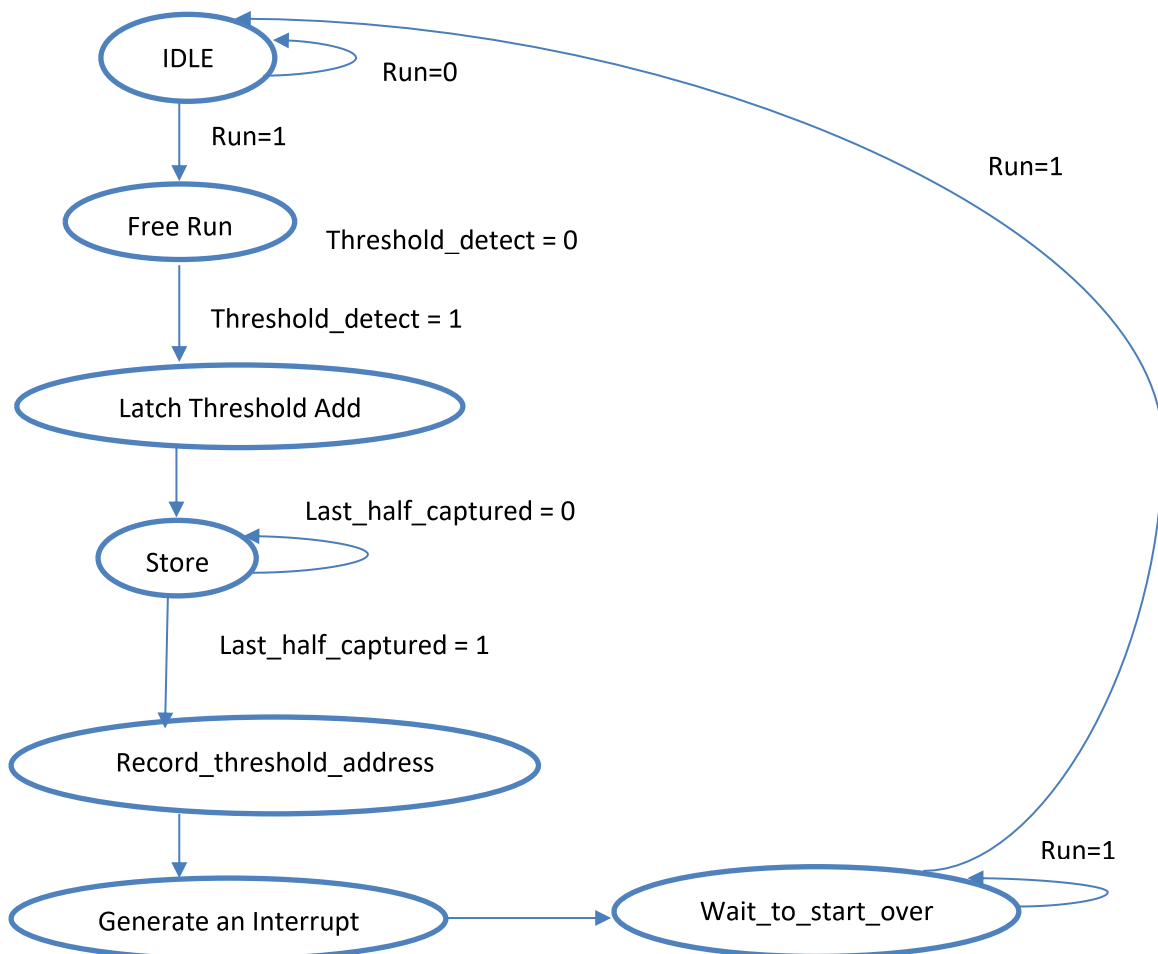


Figure 34. Schéma fonctionnel du Contrôleur de la machine d'État



- **IDLE** : Attendre que le signal de marche s'affirme.
- **FREE\_RUN** : Le compteur est en marche et les données sont saisies et stockées dans la mémoire vive ; une recherche pour un seuil est en cours ; Attendre jusqu'à ce qu'un seuil soit détecté en recevant un signal de détection de seuil, affirmer l'interruption et passer à l'état suivant.
- **Latch\_threshold\_add** : Cet état sert uniquement à stocker l'adresse du seuil.
- **Store** : dans cet état, un seuil de détection a été déclaré et la seconde moitié de buffer est stockée.
- **Generate\_Interrupt** : Toutes les données sont saisies, dans ce cas, une interruption est générée pendant un cycle d'horloge.
- **WAIT\_TO\_START\_OVER** : Attendre que le signal de départ soit dés-affirmé et réaffirmé pour recommencer.

```

25
26 -- Mux is implemented to handle data selection from ADC and test RAM
27
28 library IEEE;
29 use IEEE.STD_LOGIC_1164.ALL;
30 use IEEE.STD_LOGIC_ARITH.ALL;
31 use IEEE.STD_LOGIC_UNSIGNED.ALL;
32 use ieee.numeric_std.all;
33
34 entity circularBuffering is
35     generic (
36         S_DATA_WIDTH      : integer := 18;
37         S_ADDR_WIDTH      : integer := 12;
38         data_count_limit  : integer := 2*10 - 1 -- Half buffer is one address less
39     );
40
41     port
42     (
43         Clk                : in  STD_LOGIC;
44         ADC_clk            : in  STD_LOGIC := '0';
45         -- Mux to select the source of the input data
46
47         Din_from_RAM       : in  STD_LOGIC_VECTOR(S_DATA_WIDTH-1 downto 0); -- Data from Test RAM
48         Din_from_ADC      : in  STD_LOGIC_VECTOR(S_DATA_WIDTH-1 downto 0); -- Data from ADC
49         Src_select         : in  STD_LOGIC; -- 1: select Input from ADC
50                                     -- 0: select Input from local RAM

```

Figure 35. Programme de notre IP core en VHDL.

### 3.5 CRÉATION DU PROJET D’EA SOUS VIVADO :

La (Figure 36) représente les modules de connexion entre le CircularBuffer (notre IP Core créée en VHDL) qui communique avec la MicroZed à travers une interface AXI.

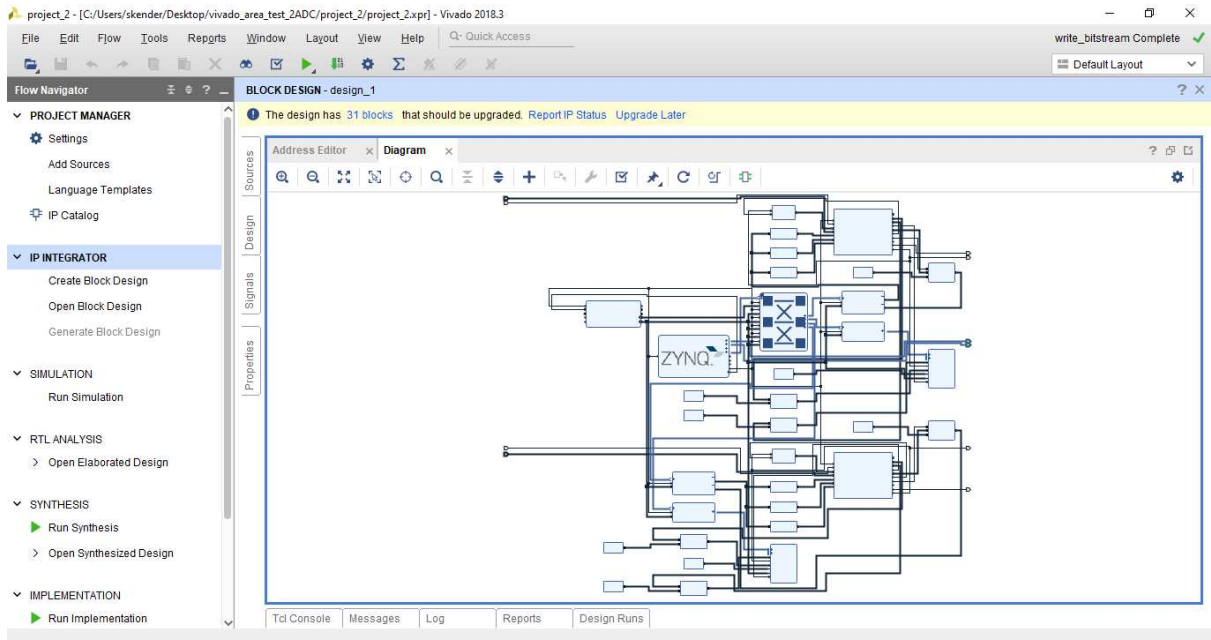


Figure 36. Interface graphique de Vivado(Xilinx IDE) représentant les différents composants embarqués sur la MicroZed.

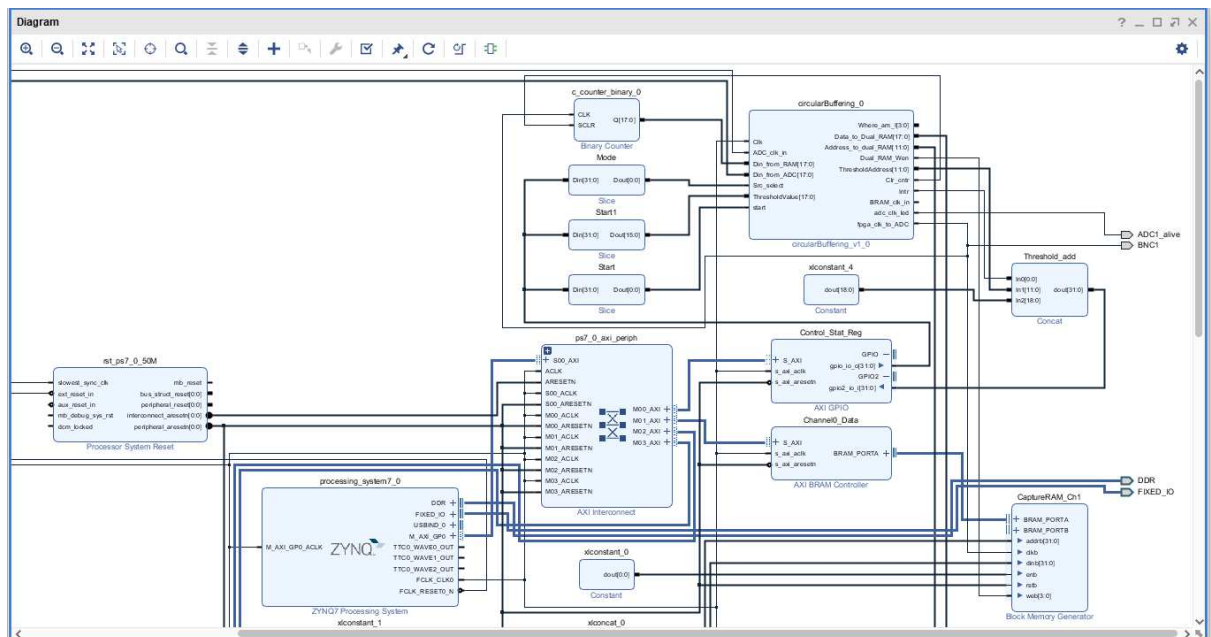
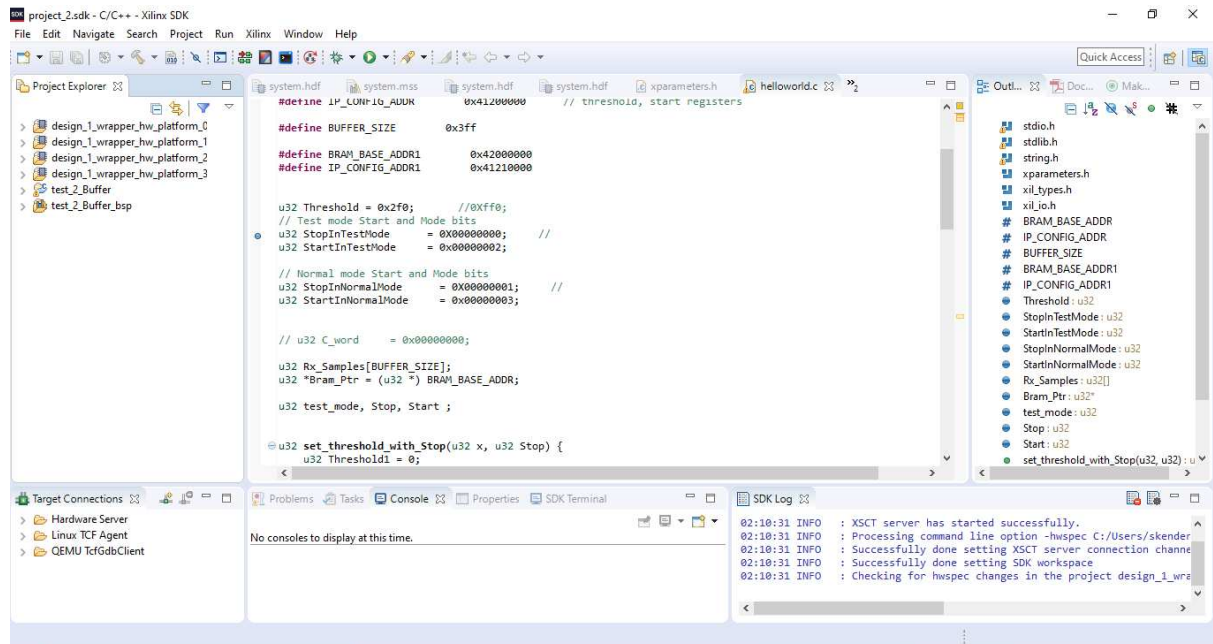


Figure 37. Zoom sur l’Interface graphique de Vivado(Xilinx IDE) représentant les différents composants embarqués sur la MicroZed.

Après la conception du desing\_diagram, on peut générer le bitstream, puis testez le design en standalone. Pour cela, Il faut lancer le SDK, puis créer une application qui contiendra le code C suivant :



**Figure 38.** Application en code C pour tester le design en standalone.

Et enfin, lors de l'exécution du programme d'acquisition et d'enregistrement des signaux notre processus se déroule comme suit :

- ✓ Le signal de démarrage est affirmé ;
- ✓ Une recherche de seuil est lancée ;
- ✓ Après la détection du seuil, la deuxième moitié du buffer est capturée ;
- ✓ Le programme surveille le **bit Int** (interruption) en lisant le registre d'état ;
- ✓ Lorsque le bit d'interruption est activé :
  - Il lit la totalité du buffer via la Dual RAM adresse ;
  - Il lit l'adresse du seuil via le registre ControlStatus ;
  - Il arrange les données dans l'ordre et les stocks dans un fichier afin d'être traitées pour détecter le défaut.

### 3.6 CRÉATION D'UN SYSTÈME D'EXPLOITATION EMBARQUÉ SOUS LINUX (PETALINUX) :

Pour les besoins du projet, l'utilisation d'un système d'exploitation sous Linux « PetaLinux » est primordiale ; grâce au noyau Linux et aux paquets déjà présents dans l'utilitaire de configuration de la carte (buildroot), il existe déjà des outils permettant une manipulation simplifiée de celle-ci (par exemple : la communication par Ethernet (ssh, Telnet) et le partage de dossier avec l'ordinateur hôte (Mount et nfs)).

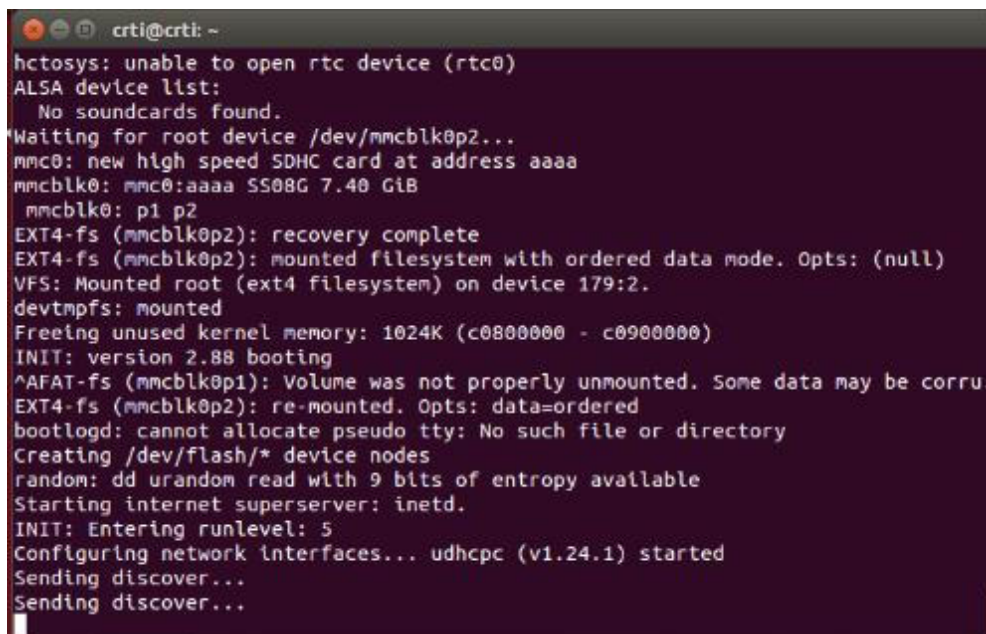
Pour cela, il est possible de développer le code source sur un ordinateur, à l'aide d'une chaîne de compilation configurée pour le microprocesseur en question, et de transférer le programme une fois compilé sur la MicroZed.

Pour créer PetaLinux on doit passer par les étapes suivantes :

- **Préparer l'hôte** : Avant de lancer l'installation du PetaLinux, on doit disposer d'un accès root pour effectuer certaines opérations. Les outils PetaLinux doivent être installés en tant qu'utilisateur non root.  
Ce dernier nécessite l'installation d'un certain nombre d'outils de développement et de bibliothèques standard sur notre poste de travail hôte (Linux: Ubuntu 16.04.1 (64-bit)). Tous les environnements de postes de travail Linux possèdent les bibliothèques 32 bits nécessaires à l'outil PetaLinux. Si des chaînes d'outils supplémentaires sont des paquets nécessitant des bibliothèques 32 bits sur l'hôte, ils doivent être installés avant de lancer la compilation de PetaLinux ; [23]
- **Préparer le BSP (Reference Board Support Package) de PetaLinux** : On peut créer notre propre plate-forme matérielle avec Vivado. Quelle que soit la façon dont la plate-forme matérielle est créée et configurée, il y a un petit nombre de modifications à apporter à la configuration de la plate-forme matérielle et logicielle pour que la plate-forme matérielle soit prête pour Linux. En premier lieu créer un projet Vivado en VHDL et générer le bitstream(<project>.bit ), en second lieu exporter le vers le SDK. En effet, c'est la commande « Export Hardware » qui crée le (fichier binaire .hdf) (Hardware

hanDoff File) qui contient la description complète du système que petalinux utilisera comme BSP ;

- Créer le projet PetaLinux ;
- Configurer le système de fichiers racine : (il s'agit de buildroot) Cet outil permet de configurer le système graphiquement et de le sauvegarder, la configuration est une arborescence hiérarchique de propriétés que l'on peut activer ou désactiver ;
- Construire l'image de PetaLinux ;
- Générer des fichiers de déploiement : pour les générer on utilise le fichier généré par le bitstream « **design\_1\_wrapper.bit** » ;
- Générer le fichier **rootfs.cpio** ;
- Copier les fichiers **BOOT.bin** et **image.ub** dans une partie de la carte SD formatée en FAT32 puis copier le fichier **rootfs.cpio** dans la deuxième partie formatée en ext4.



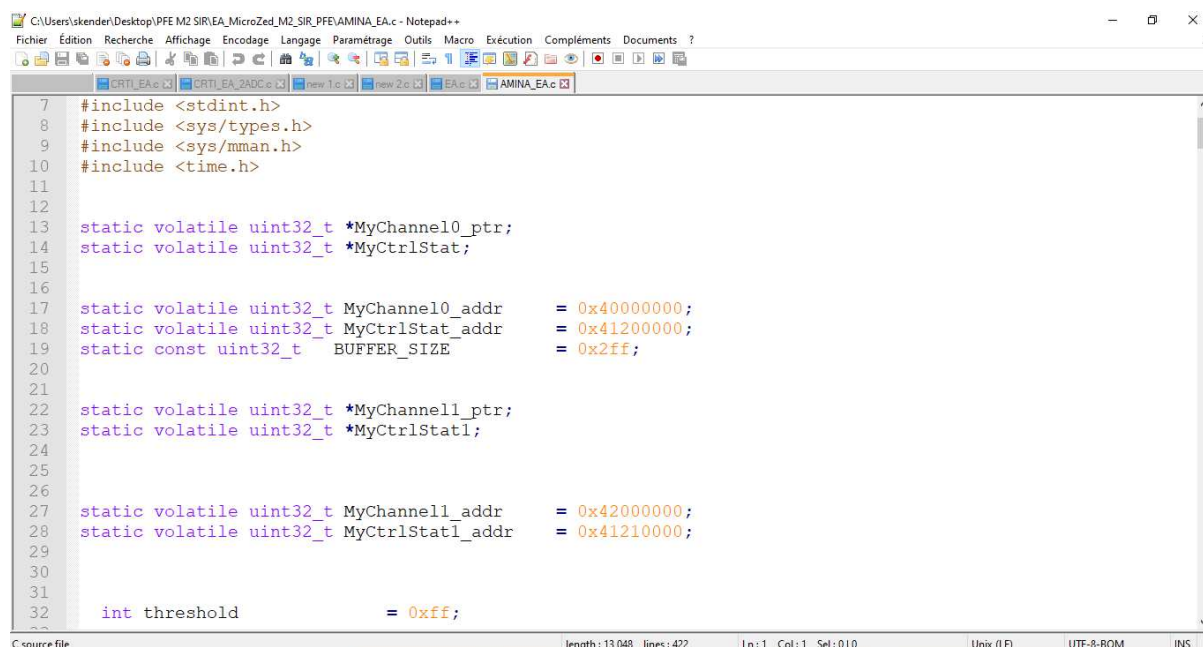
```
crti@crti: ~
hctosys: unable to open rtc device (rtc0)
ALSA device list:
  No soundcards found.
Waiting for root device /dev/mmcblk0p2...
mmc0: new high speed SDHC card at address aaaa
mmcblk0: mmc0:aaaa S508G 7.40 GiB
  mmcblk0: p1 p2
EXT4-fs (mmcblk0p2): recovery complete
EXT4-fs (mmcblk0p2): mounted filesystem with ordered data mode. Opts: (null)
VFS: Mounted root (ext4 filesystem) on device 179:2.
devtmpfs: mounted
Freeing unused kernel memory: 1024K (c0800000 - c0900000)
INIT: version 2.88 booting
^AFAT-fs (mmcblk0p1): Volume was not properly unmounted. Some data may be corru.
EXT4-fs (mmcblk0p2): re-mounted. Opts: data=ordered
bootlogd: cannot allocate pseudo tty: No such file or directory
Creating /dev/flash/* device nodes
random: dd urandom read with 9 bits of entropy available
Starting internet superserver: inetd.
INIT: Entering runlevel: 5
Configuring network interfaces... udhcpc (v1.24.1) started
Sending discover...
Sending discover...
```

Figure 39. Le boot de PetaLinux.

### 3.7 DÉVELOPPEMENT D'UN DRIVER QUI PERMET L'ACCÈS AUX ADRESSES PL DEPUIS LINUX :

On va voir maintenant comment accéder aux adresses PL depuis Petalinux. En standalone, l'accès se fait simplement en écrivant dans des registres placés dans la mémoire du système ARM avec des adresses physiques sur 32 bits. Sous Linux, les programmes n'ont plus accès aux adresses physiques car ils s'exécutent dans un environnement de mémoire virtuelle utilisateur, on appelle cet espace mémoire « User space ». Seul le noyau du système d'exploitation voit les adresses physiques ; L'espace mémoire du noyau s'appelle « kernel space ».

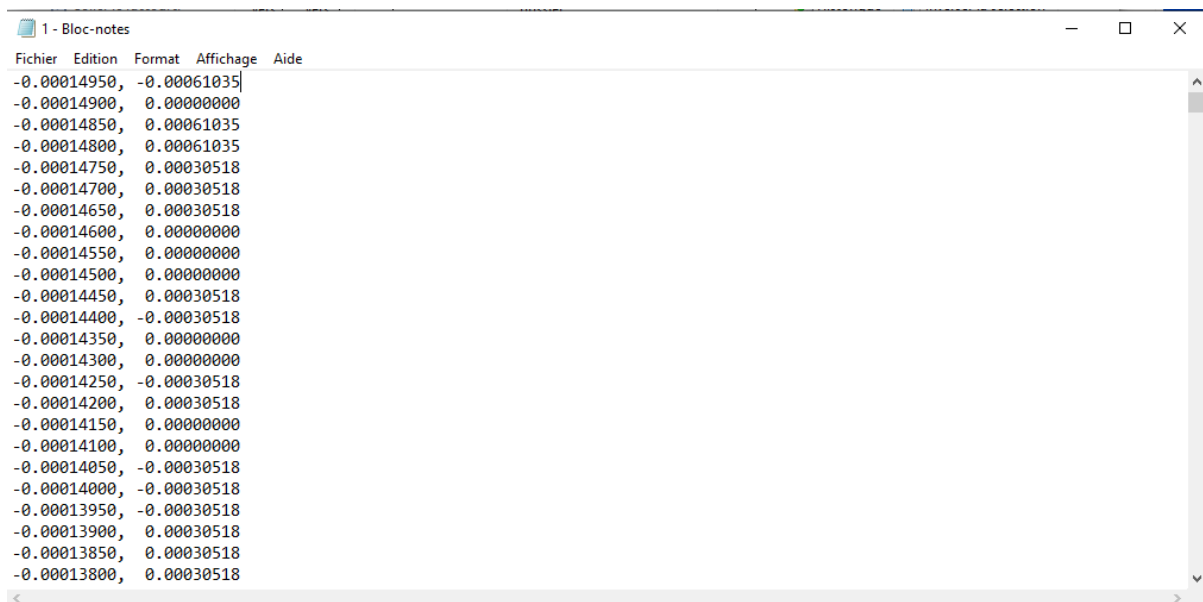
Pour un programme, l'accès aux ressources matériels doit s'effectuer à l'aide d'un driver qui permet d'offrir une interface entre l'utilisateur et le kernel.[24] Rien ne nous empêche maintenant de développer avec le SDK une application en C. Pour cela, ouvrons le projet sous Vivado puis lançons le SDK. Ensuite créons une application helloworld linux.



```
7 #include <stdint.h>
8 #include <sys/types.h>
9 #include <sys/mman.h>
10 #include <time.h>
11
12
13 static volatile uint32_t *MyChannel0_ptr;
14 static volatile uint32_t *MyCtrlStat;
15
16
17 static volatile uint32_t MyChannel0_addr = 0x40000000;
18 static volatile uint32_t MyCtrlStat_addr = 0x41200000;
19 static const uint32_t BUFFER_SIZE = 0x2ff;
20
21
22 static volatile uint32_t *MyChannel1_ptr;
23 static volatile uint32_t *MyCtrlStat1;
24
25
26
27 static volatile uint32_t MyChannel1_addr = 0x42000000;
28 static volatile uint32_t MyCtrlStat1_addr = 0x41210000;
29
30
31
32 int threshold = 0xff;
```

Figure 40. Développement d'un driver en C qui permet l'accès aux adresses PL depuis Linux

Pour accéder à une adresse physique depuis l'espace utilisateur (user space), on peut ouvrir «/dev/mem » et utiliser l'appel système **mmap ()** pour mapper une page de mémoire physique dans l'espace de mémoire virtuel de l'utilisateur. On pourra ensuite, à l'aide d'un pointeur à l'intérieur de cette page, réaliser des lectures et des écritures 32 bits. Cette méthode peut être dangereuse si elle est mal utilisée (on peut mapper n'importe quelle adresse, y compris à l'intérieur du noyau (kernel) de Linux). Mais la gestion des interruptions avec **mmap ()** seule est impossible. Il faut de plus connaître les adresses physiques (en debuggant avec le programme standalone) et à la fin les données sont stockées dans deux fichiers différents.



```
1 - Bloc-notes
Fichier  Edition  Format  Affichage  Aide
-0.00014950, -0.00061035]
-0.00014900,  0.00000000
-0.00014850,  0.00061035
-0.00014800,  0.00061035
-0.00014750,  0.00030518
-0.00014700,  0.00030518
-0.00014650,  0.00030518
-0.00014600,  0.00000000
-0.00014550,  0.00000000
-0.00014500,  0.00000000
-0.00014450,  0.00030518
-0.00014400, -0.00030518
-0.00014350,  0.00000000
-0.00014300,  0.00000000
-0.00014250, -0.00030518
-0.00014200,  0.00030518
-0.00014150,  0.00000000
-0.00014100,  0.00000000
-0.00014050, -0.00030518
-0.00014000, -0.00030518
-0.00013950, -0.00030518
-0.00013900,  0.00030518
-0.00013850,  0.00030518
-0.00013800,  0.00030518
```

Figure 41. Les données enregistrées par le premier capteur



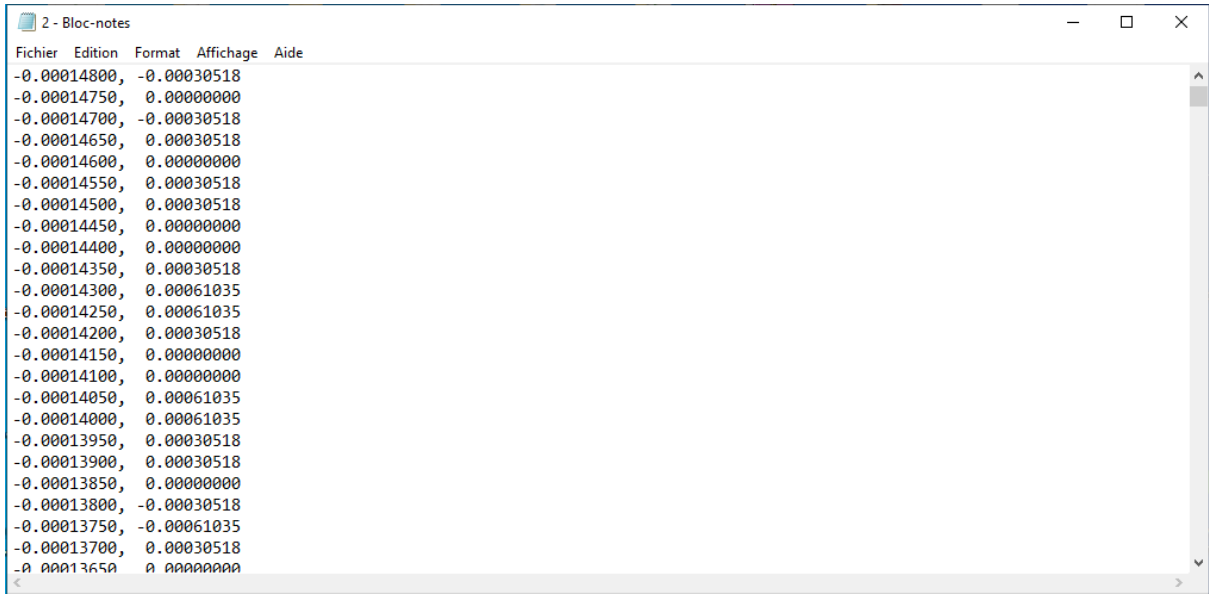


Figure 42. Les données enregistrées par le deuxième capteur

On a réalisé une Interface en langage C pour faciliter l'utilisation du projet d'EA.

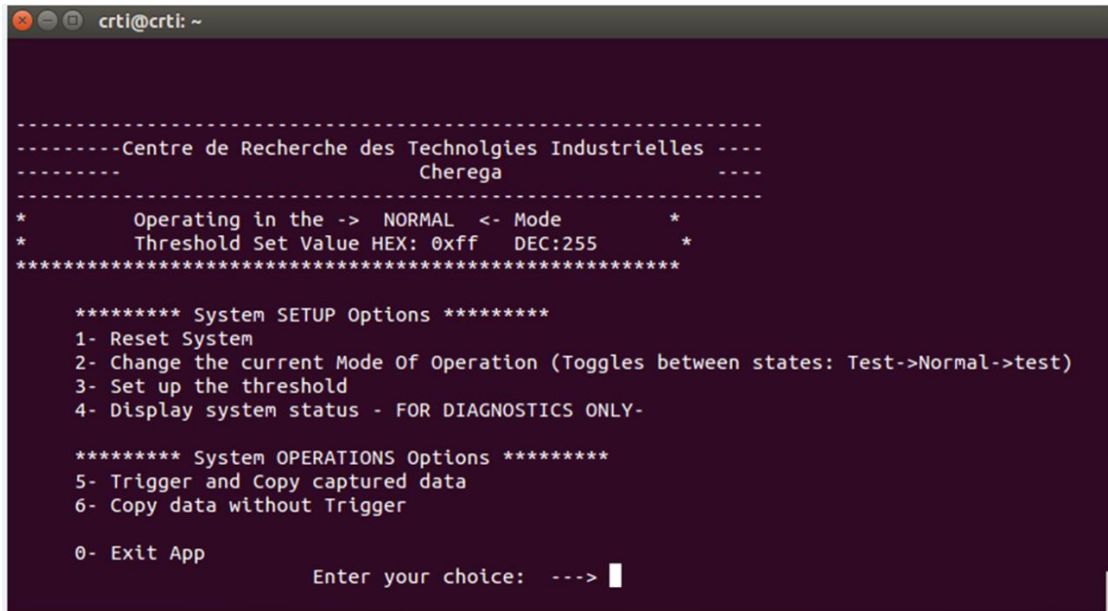
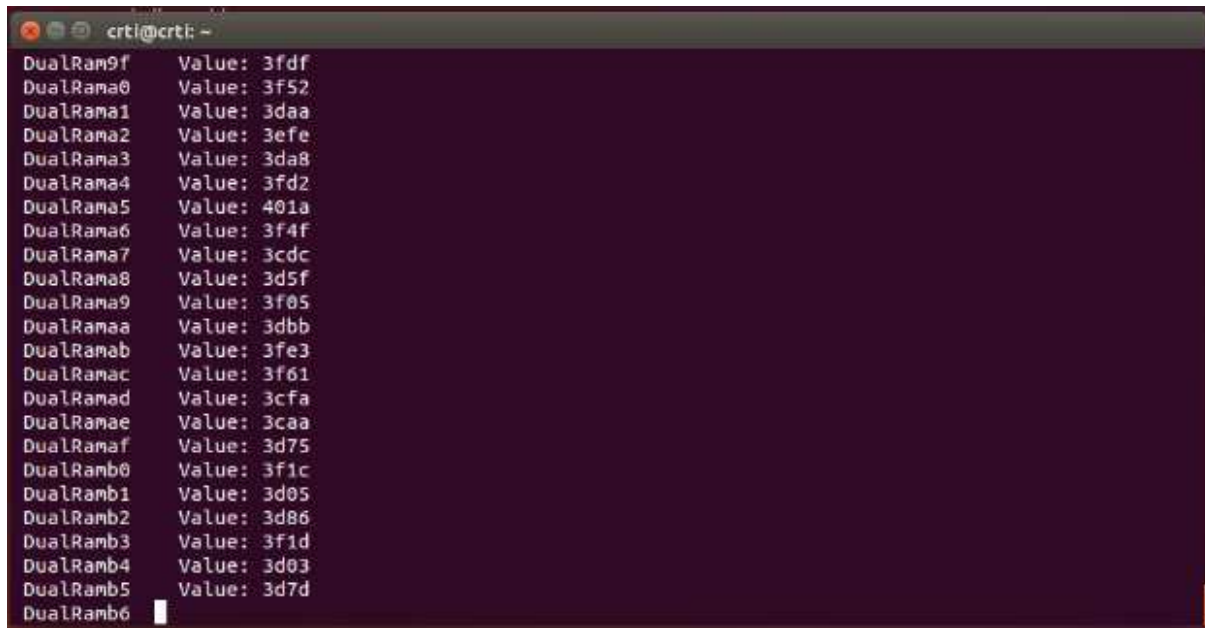


Figure 43. Interface du projet d'EA réaliser en C





```
crti@crti: ~  
DualRan9f Value: 3fdf  
DualRama0 Value: 3f52  
DualRama1 Value: 3daa  
DualRama2 Value: 3efe  
DualRama3 Value: 3da8  
DualRama4 Value: 3fd2  
DualRama5 Value: 401a  
DualRama6 Value: 3f4f  
DualRama7 Value: 3cdc  
DualRama8 Value: 3d5f  
DualRama9 Value: 3f05  
DualRamaa Value: 3dbb  
DualRanab Value: 3fe3  
DualRamac Value: 3f61  
DualRamad Value: 3cfa  
DualRamae Value: 3caa  
DualRamaf Value: 3d75  
DualRamb0 Value: 3f1c  
DualRamb1 Value: 3d05  
DualRamb2 Value: 3d86  
DualRamb3 Value: 3f1d  
DualRamb4 Value: 3d03  
DualRamb5 Value: 3d7d  
DualRamb6
```

Figure 44. Capture des signaux en temps réel.

### 3.8 ÉTUDE EXPÉRIMENTALE :

Afin de valider les paramètres de notre réalisation et le programme permettant de numériser et de traiter les données, des tests ont été effectués sur une pièce en aluminium de 2mm d'épaisseur avec une amplitude de 100db et un seuil de 40db. Nous avons d'abord réalisé un 1<sup>er</sup> essai par la chaîne d'EA réalisée au niveau du laboratoire. Le travail de traitement des signaux est effectué par le logiciel Matlab. Ensuite, nous avons réalisé l'expérience avec un équipement du type Vallen acquis au niveau du laboratoire.

Dans la présente étude, on utilise uniquement deux capteurs (localisation linéaire). Ce mode de localisation doit être impérativement associé à une procédure de calibration permettant de localiser des évènements en dehors du segment reliant les deux capteurs.

La vitesse effective de propagation des ondes acoustiques est évaluée par la génération d'une source Hsu-Nielsen. Elle est établie en effectuant un cassé de mine (2H en graphite), générant un signal similaire à celui d'une activation de fissure, le long de la droite reliant deux capteurs

(Figure 45). En mesurant l'écart entre les temps de réception des deux capteurs, et en connaissant la position de la source générée, nous avons évalué cette vitesse effective dans nos échantillons à  $5.4795 \cdot 10^3 \text{m/s}$ .

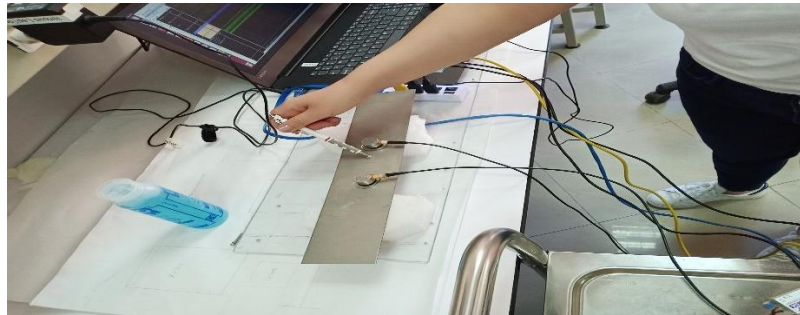


Figure 45. Rupture de mine à la surface d'un échantillon.

### 3.9 TRAÎTEMENT DES DONNÉES ACQUIS :

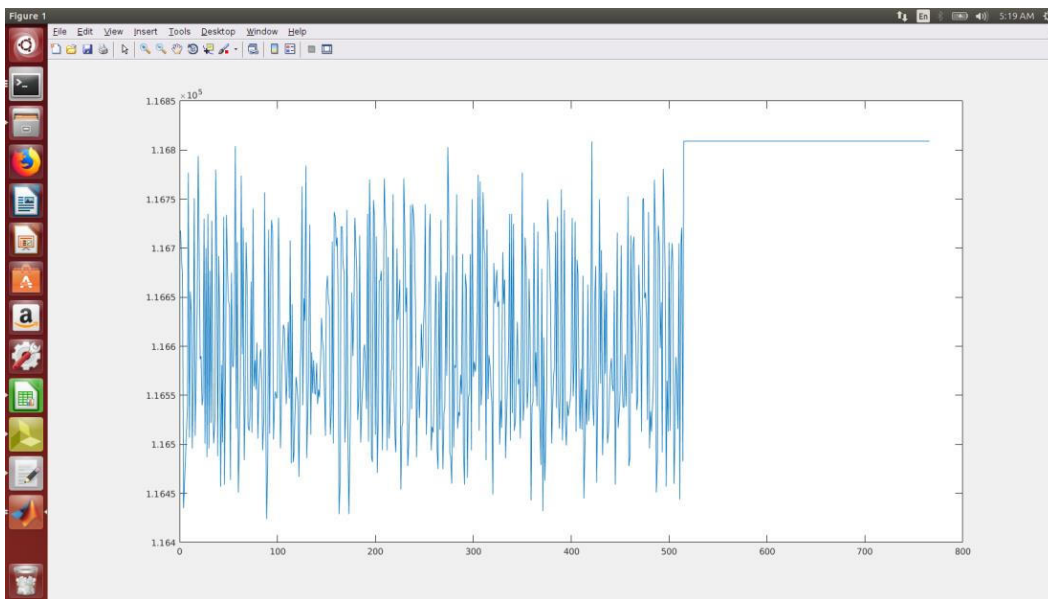
#### 3.9.1 Échantillonnage :

Le traitement numérique des signaux consiste à obtenir des valeurs discrètes d'un signal continu traité par ordinateur. Cette opération est appelée « échantillonnage ». Afin d'avoir une suite de valeurs numériques régulière, les échantillons doivent être prélevés périodiquement avec une période  $\Delta t$ .

Si le signal à analyser n'évolue pas trop rapidement pour une cadence d'échantillonnage suffisamment élevée, il est possible de reconstruire l'image du signal original et ce en respectant la condition de **SHANNON**. Cette condition traduit qu'un signal analogique ayant une largeur de bande de fréquence limitée à  $f_{\max}$  ne peut être reconstituée à partir de ses échantillons que si ceux-ci sont prélevés avec une fréquence d'échantillonnage  $f_e = \frac{1}{\Delta t}$  supérieure ou égale à  $2f_{\max}$  ( $f_e \geq 2f_{\max}$ ). [26]

### 3.9.2 Résultats expérimentaux :

Comme premier test, la chaîne d'acquisition a été utilisée où nous avons pu acquérir un signal EA issu la plaque en Aluminium. Néanmoins, le seuil utilisé était trop faible, le signal détecté est entaché d'un fort bruit (**Figure 46**). Ce signal non exploitable pour le moment nécessite un autre travail de réglage de paramètres qui fera l'objet d'un autre sujet de mémoire.



**Figure 46.** Le signal acquis par la chaîne d'acquisition d'EA

Afin de mettre en valeur nos connaissances en émission acoustique, nous avons prélevé les 2 signaux réels que nous avons échantillonnés et mémorisés au niveau du PC. En utilisant Matlab, nous avons localisé la source d'émission acoustique contenue dans la pièce.

La source S d'émission acoustique étant contenue à l'intérieur de la plaque d'aluminium formée entre deux capteurs située respectivement à des distances  $d_1$ ,  $d_2$ . La source d'émission acoustique est sous forme d'une onde de surface, celle-ci atteindra les 2 capteurs dans des temps exprimés dans les équations :

- Pour le 1<sup>er</sup> capteur :  $t_1 = \frac{d_1}{v}$  **(6).**

- Pour le 2<sup>ème</sup> capteur :  $t_2 = \frac{d_2}{v}$  **(7).**

Les différences de temps  $\Delta t$  entre les différents temps d'arrivée au deux capteurs seront égaux à :

$$\Delta t_{12} = t_2 - t_1 = \frac{d_2 - d_1}{v} \quad (8).$$

Les résultats obtenus après traitement sont les suivantes (où on va prendre la distance entre le capteur 1 et 2 ( $D = 0.08m$ )):

$$t_1 = 9.8109712 * 10^8 s.$$

$$t_2 = 9.8109785 * 10^8 s.$$

$$\Delta t_{12} = 7.300000000043383 * 10^{-6} s.$$

$$d_1 = 0.02 m.$$

$$V_L = 5.4795 * 10^3 m/s.$$



**Figure 47.** Le signal d'EA acquis par capteur 1 et capteur 2 par rupture de mine

**3.10 CONCLUSION :**

Nous avons décrit dans ce chapitre les détails des techniques liés à la mise en œuvre de notre dispositif d'EA commençant par la présentation des différentes interfaces de notre plateforme développée avec une description des différentes fonctionnalités qu'elles fournissent. Ensuite nous avons décrit les tests expérimentaux que nous avons appliqués.

La chaîne de contrôle (EA) est très sensible aux différents paramètres qui interviennent lors d'un contrôle. Les résultats obtenus par le logiciel Matlab démontrent notre maîtrise de la technique. Par ailleurs, le travail qui a été réalisé : conception et réalisation hardware et software de la chaîne d'EA, nécessite une autre étude pour aboutir à la solution finale. Néanmoins, les résultats obtenus sont intéressants et prometteurs.

***CONCLUSION  
GÉNÉRALE***

# CONCLUSION GÉNÉRALE

Avec la prolifération de l'industrie ; Les exigences croissantes en termes de sûreté de fonctionnement d'un produit industriel ainsi que la volonté d'optimisation de la durée de vie des pièces qui le constituent, conduisent à mettre en place des contrôles qualités de plus en plus poussés. L'utilisation de l'EA est aujourd'hui reconnue pour sa maturité dans les applications de vérification de l'intégrité des équipements sous pression. Cette technique a un fort potentiel et présente de nombreux avantages. Elle permet le contrôle volumique d'une structure en temps réel quelle que soit sa taille et dans des conditions de service.

Nous nous sommes intéressés à transposer cette méthode de détection de défauts sur une plateforme matérielle analogique et numérique entièrement paramétrable à partir du «**VIVADO**» et donc reconfigurable.

Même si le travail n'est pas finalisé, nous avons vu dans la plateforme FPGA une innovation majeure ; Pour cela ce projet a été largement facilité grâce à l'utilisation de cette plateforme, de plus, la possibilité de reprogrammer le FPGA depuis le microprocesseur est utile pour réduire le temps de développement du système et d'augmenter les applications réalisables.

L'autre point fort de cette plateforme est d'avoir des outils libres. Ainsi, il a fallu compiler le noyau du système d'exploitation avec les fichiers modifiés, ce qui n'est en général pas possible avec un OS propriétaire.

Aux vues des résultats, le système créé lors de ce projet devrait être performant et suffisamment polyvalent pour pouvoir toucher à d'autres domaines que l'émission acoustique avec un minimum de modifications.

Mais ça reste une expérience dans ce domaine. Espérons qu'il soit un appui pour une recherche bibliographique.

## CONCLUSION GÉNÉRALE

---

Pour notre application un suivi dans ce sens sera judicieux, peut être que nous avons pris l'initiative pour que d'autres vont améliorer ce travail avec des techniques plus avancées en matière de programmation et une réflexion meilleure.



# *ANNEXE*

## Annexe (1) :

### Les connexions sur la MicroZed

❖ MicroHeader Pinout :

MicroHeader #1 (JX1)				MicroHeader #2 (JX2)					
Signal Name	Source	Pin Count		Signal Name	Source	Pin Count			
LP	Bank 34 I/Os (except for PUDC_B)	Zynq Bank 34	49	PL	Bank 35 I/Os	Zynq Bank 35	50		
JTAG	TMS_0	Zynq Bank 0	5	PS	PS Pmod MIO[0,9-15]	Zynq Bank 500	8		
	TDI_0	Zynq Bank 0			C	Init_B_0		Zynq Bank 0	2
	TCK_0	Zynq Bank 0		Vccio_EN		Module/Carrier	1		
	TDO_0	Zynq Bank 0		PG_MODULE		Module/Carrier	1		
	Carrier_SRST#	Carrier		Power	Vin	Carrier	5		
Analog	VP_0	Zynq Bank 0	4	GND	Carrier	23			
	VN_0	Zynq Bank 0		VCCO_35	Carrier		3		
	DXP_0	Zynq Bank 0		Bank 13 pins	Bank 13 **			7	
	DXN_0	Zynq Bank 0		<b>Total</b>					<b>100</b>
	C	PUDC_B / IO		Zynq Bank 34	2				
DONE		Zynq Bank 0							
Power	PWR_Enable	Carrier	1						
	Vin	Carrier		4					
	GND	Carrier			23				
	VCCO_34	Carrier				3			
	VBATT	Carrier					1		
Bank 13 pins	Bank 13 **	8							
<b>TOTAL</b>			<b>100</b>						

## ❖ Connections JX1 :

SoC Pin #	MicroZed Net	JX1 Pin #	JX1 Pin #	MicroZed Net	SoC Pin #
Bank 0, F9	JTAG_TCK	1	2	JTAG_TMS	Bank 0, J6
Bank 0, F6	JTAG_TDO	3	4	JTAG_TDI	Bank 0, G6
N/A	PWR_ENABLE	5	6	CARRIER_SRST#	N/A
N/A	FPGA_VBATT	7	8	FPGA_DONE	Bank 0, R11
Bank 34, R19	JX1_SE_0	9	10	JX1_SE_1	Bank 34, T19
Bank 34, T11	JX1_LVDS_0_P	11	12	JX1_LVDS_1_P	Bank 34, T12
Bank 34, T10	JX1_LVDS_0_N	13	14	JX1_LVDS_1_N	Bank 34, U12
N/A	GND	15	16	GND	N/A
Bank 34, U13	JX1_LVDS_2_P	17	18	JX1_LVDS_3_P	Bank 34, V12
Bank 34, V13	JX1_LVDS_2_N	19	20	JX1_LVDS_3_N	Bank 34, W13
N/A	GND	21	22	GND	N/A
Bank 34, T14	JX1_LVDS_4_P	23	24	JX1_LVDS_5_P	Bank 34, P14
Bank 34, T15	JX1_LVDS_4_N	25	26	JX1_LVDS_5_N	Bank 34, R14
N/A	GND	27	28	GND	N/A
Bank 34, Y16	JX1_LVDS_6_P	29	30	JX1_LVDS_7_P	Bank 34, W14
Bank 34, Y17	JX1_LVDS_6_N	31	32	JX1_LVDS_7_N	Bank 34, Y14
N/A	GND	33	34	GND	N/A
Bank 34, T16	JX1_LVDS_8_P	35	36	JX1_LVDS_9_P	Bank 34, V15
Bank 34, U17	JX1_LVDS_8_N	37	38	JX1_LVDS_9_N	Bank 34, W15
N/A	GND	39	40	GND	N/A
Bank 34, U14	JX1_LVDS_10_P	41	42	JX1_LVDS_11_P	Bank 34, U18
Bank 34, U15	JX1_LVDS_10_N	43	44	JX1_LVDS_11_N	Bank 34, U19
N/A	GND	45	46	GND	N/A
Bank 34, N18	JX1_LVDS_12_P	47	48	JX1_LVDS_13_P	Bank 34, N20
Bank 34, P19	JX1_LVDS_12_N	49	50	JX1_LVDS_13_N	Bank 34, P20
N/A	GND	51	52	GND	N/A
Bank 34, T20	JX1_LVDS_14_P	53	54	JX1_LVDS_15_P	Bank 34, V20
Bank 34, U20	JX1_LVDS_14_N	55	56	JX1_LVDS_15_N	Bank 34, W20
N/A	VIN_HDR	57	58	VIN_HDR	N/A
N/A	VIN_HDR	59	60	VIN_HDR	N/A
Bank 34, Y18	JX1_LVDS_16_P	61	62	JX1_LVDS_17_P	Bank 34, V16
Bank 34, Y19	JX1_LVDS_16_N	63	64	JX1_LVDS_17_N	Bank 34, W16
N/A	GND	65	66	GND	N/A
Bank 34, R16	JX1_LVDS_18_P	67	68	JX1_LVDS_19_P	Bank 34, T17
Bank 34,R17	JX1_LVDS_18_N	69	70	JX1_LVDS_19_N	Bank 34, R18
N/A	GND	71	72	GND	N/A
Bank 34, V17	JX1_LVDS_20_P	73	74	JX1_LVDS_21_P	Bank 34, W18
Bank 34, V18	JX1_LVDS_20_N	75	76	JX1_LVDS_21_N	Bank 34, W19
N/A	GND	77	78	VCCO_34	N/A
N/A	VCCO_34	79	80	VCCO_34	N/A

Bank 34, N17	JX1_LVDS_22_P	81	82	JX1_LVDS_23_P	Bank 34, P15
Bank 34, P18	JX1_LVDS_22_N	83	84	JX1_LVDS_23_N	Bank 34, P16
N/A	GND	85	86	GND	N/A
Bank 13, U7	BANK13_LVDS_0_P	87	88	BANK13_LVDS_1_P	Bank 13, T9
Bank 13, V7	BANK13_LVDS_0_N	89	90	BANK13_LVDS_1_N	Bank 13, U10
Bank 13, V8	BANK13_LVDS_2_P	91	92	BANK13_LVDS_3_P	Bank 13, T5
Bank 13, W8	BANK13_LVDS_2_N	93	94	BANK13_LVDS_3_N	Bank 13, U5
N/A	GND	95	96	GND	N/A
Bank 0, L10	VP_0_P	97	98	DXP_0_P	Bank 0, M9
Bank 0, K9	VN_0_N	99	100	DXN_0_N	Bank 0, M10

## ❖ Connections JX2 :

SoC Pin #	MicroZed Net	JX2 Pin #	JX2 Pin #	MicroZed Net	SoC Pin #
Bank 500, E8	PMOD_D0	1	2	PMOD_D1	Bank 500, E9
Bank 500, C6	PMOD_D2	3	4	PMOD_D3	Bank 500, D9
Bank 500, E6	PMOD_D4	5	6	PMOD_D5	Bank 500, B5
Bank 500, C5	PMOD_D6	7	8	PMOD_D7	Bank 500, C8
Bank 0, R10	INIT#	9	10	VCCIO_EN	N/A
Bank 500, C7	PG_MODULE	11	12	VIN_HDR	N/A
Bank 35, G14	JX2_SE_0	13	14	JX2_SE_1	Bank 35, J15
N/A	GND	15	16	GND	N/A
Bank 35, C20	JX2_LVDS_0_P	17	18	JX2_LVDS_1_P	Bank 35, B19
Bank 35, B20	JX2_LVDS_0_N	19	20	JX2_LVDS_1_N	Bank 35, A20
N/A	GND	21	22	GND	N/A
Bank 35, E17	JX2_LVDS_2_P	23	24	JX2_LVDS_3_P	Bank 35, D19
Bank 35, D18	JX2_LVDS_2_N	25	26	JX2_LVDS_3_N	Bank 35, D20
N/A	GND	27	28	GND	N/A
Bank 35, E18	JX2_LVDS_4_P	29	30	JX2_LVDS_5_P	Bank 35, F16
Bank 35, E19	JX2_LVDS_4_N	31	32	JX2_LVDS_5_N	Bank 35, F17
N/A	GND	33	34	GND	N/A
Bank 35, L19	JX2_LVDS_6_P	35	36	JX2_LVDS_7_P	Bank 35, M19
Bank 35, L20	JX2_LVDS_6_N	37	38	JX2_LVDS_7_N	Bank 35, M20
N/A	GND	39	40	GND	N/A
Bank 35, M17	JX2_LVDS_8_P	41	42	JX2_LVDS_9_P	Bank 35, K19
Bank 35, M18	JX2_LVDS_8_N	43	44	JX2_LVDS_9_N	Bank 35, J19
N/A	GND	45	46	GND	N/A
Bank 35, L16	JX2_LVDS_10_P	47	48	JX2_LVDS_11_P	Bank 35, K17
Bank 35, L17	JX2_LVDS_10_N	49	50	JX2_LVDS_11_N	Bank 35, K18
N/A	GND	51	52	GND	N/A
Bank 35, H16	JX2_LVDS_12_P	53	54	JX2_LVDS_13_P	Bank 35, J18
Bank 35, H17	JX2_LVDS_12_N	55	56	JX2_LVDS_13_N	Bank 35, H18

N/A	VIN_HDR	57	58	VIN_HDR	N/A
N/A	VIN_HDR	59	60	VIN_HDR	N/A
Bank 35, G17	JX2_LVDS_14_P	61	62	JX2_LVDS_15_P	Bank 35, F19
Bank 35, G18	JX2_LVDS_14_N	63	64	JX2_LVDS_15_N	Bank 35, F20
N/A	GND	65	66	GND	N/A
Bank 35, G19	JX2_LVDS_16_P	67	68	JX2_LVDS_17_P	Bank 35, J20
Bank 35, G20	JX2_LVDS_16_N	69	70	JX2_LVDS_17_N	Bank 35, H20
N/A	GND	71	72	GND	N/A
Bank 35, K14	JX2_LVDS_18_P	73	74	JX2_LVDS_19_P	Bank 35, H15
Bank 35, J14	JX2_LVDS_18_N	75	76	JX2_LVDS_19_N	Bank 35, G15
N/A	GND	77	78	VCCO_35	N/A
N/A	VCCO_35	79	80	VCCO_35	N/A
Bank 35, N15	JX2_LVDS_20_P	81	82	JX2_LVDS_21_P	Bank 35, L14
Bank 35, N16	JX2_LVDS_20_N	83	84	JX2_LVDS_21_N	Bank 35, L15
N/A	GND	85	86	GND	N/A
Bank 35, M14	JX2_LVDS_22_P	87	88	JX2_LVDS_23_P	Bank 35, K16
Bank 35, M15	JX2_LVDS_22_N	89	90	JX2_LVDS_23_N	Bank 35, J16
N/A	GND	91	92	GND	N/A
Bank 13, Y12	BANK13_LVDS_4_P	93	94	BANK13_LVDS_5_P	Bank 13, V11
Bank 13, Y13	BANK13_LVDS_4_N	95	96	BANK13_LVDS_5_N	Bank 13, V10
Bank 13, V6	BANK13_LVDS_6_P	97	98	VCCO_13	N/A
Bank 13, W6	BANK13 LVDS 6 N	99	100	BANK13 SE 0	Bank 13, V5



❖ Allocation PS MOI :

IO	Peripheral	Signal	IO Type	Speed	Pullup	Direction
MIO 0	GPIO	gpio[0]	LVC MOS 3.3V	slow	disabled	inout
MIO 1	Quad SPI Flash	qspi0_ss_b	LVC MOS 3.3V	slow	enabled	out
MIO 2	Quad SPI Flash	qspi0_io[0]	LVC MOS 3.3V	slow	disabled	inout
MIO 3	Quad SPI Flash	qspi0_io[1]	LVC MOS 3.3V	slow	disabled	inout
MIO 4	Quad SPI Flash	qspi0_io[2]	LVC MOS 3.3V	slow	disabled	inout
MIO 5	Quad SPI Flash	qspi0_io[3]	LVC MOS 3.3V	slow	disabled	inout
MIO 6	Quad SPI Flash	qspi0_sclk	LVC MOS 3.3V	slow	disabled	out
MIO 7	USB 0	reset	LVC MOS 3.3V	slow	disabled	inout
MIO 8	Quad SPI Flash	qspi_fbclk	LVC MOS 3.3V	slow	disabled	out
MIO 9	GPIO	gpio[9]	LVC MOS 3.3V	slow	disabled	inout
MIO 10	GPIO	gpio[10]	LVC MOS 3.3V	slow	disabled	inout
MIO 11	GPIO	gpio[11]	LVC MOS 3.3V	slow	disabled	inout
MIO 12	GPIO	gpio[12]	LVC MOS 3.3V	slow	disabled	inout
MIO 13	GPIO	gpio[13]	LVC MOS 3.3V	slow	disabled	inout
MIO 14	GPIO	gpio[14]	LVC MOS 3.3V	slow	disabled	inout
MIO 15	GPIO	gpio[15]	LVC MOS 3.3V	slow	disabled	inout
MIO 16	Enet 0	tx_clk	LVC MOS 1.8V	slow	enabled	out
MIO 17	Enet 0	txd[0]	LVC MOS 1.8V	slow	enabled	out
MIO 18	Enet 0	txd[1]	LVC MOS 1.8V	slow	enabled	out
MIO 19	Enet 0	txd[2]	LVC MOS 1.8V	slow	enabled	out
MIO 20	Enet 0	txd[3]	LVC MOS 1.8V	slow	enabled	out
MIO 21	Enet 0	tx_ctl	LVC MOS 1.8V	slow	enabled	out
MIO 22	Enet 0	rx_clk	LVC MOS 1.8V	slow	enabled	in
MIO 23	Enet 0	rx_d[0]	LVC MOS 1.8V	slow	enabled	in
MIO 24	Enet 0	rx_d[1]	LVC MOS 1.8V	slow	enabled	in
MIO 25	Enet 0	rx_d[2]	LVC MOS 1.8V	slow	enabled	in
MIO 26	Enet 0	rx_d[3]	LVC MOS 1.8V	slow	enabled	in
MIO 27	Enet 0	rx_ctl	LVC MOS 1.8V	slow	enabled	in
MIO 28	USB 0	data[4]	LVC MOS 1.8V	slow	enabled	inout
MIO 29	USB 0	dir	LVC MOS 1.8V	slow	enabled	in
MIO 30	USB 0	stp	LVC MOS 1.8V	slow	enabled	out
MIO 31	USB 0	nxt	LVC MOS 1.8V	slow	enabled	in
MIO 32	USB 0	data[0]	LVC MOS 1.8V	slow	enabled	inout
MIO 33	USB 0	data[1]	LVC MOS 1.8V	slow	enabled	inout
MIO 34	USB 0	data[2]	LVC MOS 1.8V	slow	enabled	inout
MIO 35	USB 0	data[3]	LVC MOS 1.8V	slow	enabled	inout
MIO 36	USB 0	clk	LVC MOS 1.8V	slow	enabled	in
MIO 37	USB 0	data[5]	LVC MOS 1.8V	slow	enabled	inout
MIO 38	USB 0	data[6]	LVC MOS 1.8V	slow	enabled	inout
MIO 39	USB 0	data[7]	LVC MOS 1.8V	slow	enabled	inout
MIO 40	SD 0	clk	LVC MOS 1.8V	slow	enabled	inout
MIO 41	SD 0	cmd	LVC MOS 1.8V	slow	enabled	inout
MIO 42	SD 0	data[0]	LVC MOS 1.8V	slow	enabled	inout
MIO 43	SD 0	data[1]	LVC MOS 1.8V	slow	enabled	inout
MIO 44	SD 0	data[2]	LVC MOS 1.8V	slow	enabled	inout
MIO 45	SD 0	data[3]	LVC MOS 1.8V	slow	enabled	inout
MIO 46	SD 0	cd	LVC MOS 1.8V	slow	enabled	in
MIO 47	GPIO	gpio[47]	LVC MOS 1.8V	slow	disabled	inout
MIO 48	UART 1	tx	LVC MOS 1.8V	slow	enabled	out
MIO 49	UART 1	rx	LVC MOS 1.8V	slow	enabled	in
MIO 50	SD 0	wp	LVC MOS 1.8V	slow	disabled	in
MIO 51	GPIO	gpio[51]	LVC MOS 1.8V	slow	disabled	inout
MIO 52	Enet 0	mdc	LVC MOS 1.8V	slow	enabled	out
MIO 53	Enet 0	mdio	LVC MOS 1.8V	slow	enabled	inout

## Bibliographie

[1] Yahya Choua < Application de la méthode des éléments finis pour la modélisation de configurations de contrôle non destructif par courants de Foucault > thèse de doctorat SPECIALITE : PHYSIQUE École Doctorale « Sciences et Technologies de l'Information des Télécommunications et des Systèmes » 10 Feb 2010.

[2] Thomas LE GALL < Simulation de l'émission acoustique : aide à l'identification de la signature acoustique des mécanismes d'endommagement > Thèse Pour obtenir Le grade de docteur Formation doctorale Génie des matériaux École doctorale École Doctorale Matériaux de Lyon, 7 janvier 2016.

[3] Nicolas Boulay < Modélisation des capteurs d'émission acoustique en vue de la simulation d'un contrôle> Thèse de doctorat de l'Université Paris-Saclay préparée à l'Université Paris-Sud.2017.

[4] Salah Ramadan < l'émission acoustique : une démarche opérationnelle prometteuse vers le contrôle en service des réservoirs composites de stockage de gaz sous haute pression > JANVIER-FÉVRIER 2012.

[5] Sabeha Faettouma ZEDEK < Intégration d'architectures mixtes reconfigurables : Application à la détection de défauts des structures hétérogène >Thèse de doctorat,23 mars 2015.

[6] CHRETIEN Nicolas < Réalisation d'un système d'acquisition embarqué haute résolution Utilisation du principe de stroboscopie Application à l'échographie > 2009-2010.

[7] AMAR ZEHER < Système d'Annulation d'Écho pour Répéteur Iso-fréquence > thèse pour obtenir le Grade de Docteur de l'Université de Bourgogne, 17 Novembre 2014.

[8] A. Lhémy<sup>1</sup>, M. Ben Tahar<sup>2</sup>, F. Foucher<sup>3</sup>, A. Mesinele<sup>4</sup>, P. Recolin<sup>5</sup>, F. Zhang < émission acoustique : simulation des contrôles – le projet anr macsim simulation of acoustic emission examinations – the anr-funded project macsim >.

# Bibliographie

---

- [9] Hanane NECHAD < Évaluation de l'endommagement et de la rupture de matériaux hétérogènes par ultrasons et émission acoustique : Estimation de la durée de vie restante > thèse pour obtenir le grade de docteur École doctorale : Matériaux de Lyon, 20 Juillet 2004.
- [10] Contrôle non destructif Émission Acoustique < <https://www.uvt.rnu.tn/resources-uvt/cours/controle/general/acou.PDF>>.
- [11] Warida BEN KHALIFA < Modélisation de la propagation et de la réception des ondes élastiques émises par un défaut sous contrainte. Application à la simulation des contrôles non destructifs par émission acoustique.> thèse pour obtenir le grade de Docteur de l'Université de VALENCIENNES ET DU HAINAUT-CAMBRESIS, 05/03/2013.
- [12] M.A. Hamstad and G. Manthei < Journal of acoustic emission >, 2017.
- [13] Yuris A. Dzenis and Jie Qian <Analysis of microdamage evolution histories in composites>, January 10, 2001.
- [14] Marianne PERRIN <Étude et caractérisation par émission acoustique et mesures électrochimiques de la fragilisation par l'hydrogène des câbles de précontrainte. Application aux ouvrages d'art > 10 décembre 2009.
- [15] AE–Sensor Data Sheet Vallen système. <https://www.vallen.de/sensors/broad-band-sensors/vs900-m>
- [16] Low Noise Single-Ended to Differential Converter/ADC Driver. Linear Technology. <https://www.analog.com/media/en/technical-documentation/data-sheets/6350fc.pdf>
- [17] 18-Bit, 15Msps SAR ADC. Linear Technology. <https://www.blueschip-store.my/pdf-83/LTC2387CUH-18-PBF.pdf>
- [18] MicroZed™ Getting Started Guide Version 1.2, Avnet, Inc. AVNET, 2019.
- [19] Zynq®-7000 SoC and Zynq® UltraScale+™ MPSoC Systems Guide. Avnet.com/rfsocket.
- [20] MicroZed™ Zynq® Evaluation Kit and System on Module Hardware User Guide Version 1.7. Avnet.com/rfsocket. 05/03/2017.



# Bibliographie

---

[21] High voltage fet-input operational amplifier data sheet .

[https://www.alldatasheet.com/view.jsp?Searchword=TI072cp&gclid=EAlaIQobChMI9fCi\\_az76wIVlc\\_tCh1ltwcCEAAYASAAEgJL4PD\\_BwE](https://www.alldatasheet.com/view.jsp?Searchword=TI072cp&gclid=EAlaIQobChMI9fCi_az76wIVlc_tCh1ltwcCEAAYASAAEgJL4PD_BwE)

[22] XILINX BACKGROUNDER.

[https://www.xilinx.com/publications/prod\\_mktg/vivado/Vivado\\_9\\_Reasons\\_Backgrounder.pdf](https://www.xilinx.com/publications/prod_mktg/vivado/Vivado_9_Reasons_Backgrounder.pdf)

[23] PetaLinux Tools Documentation, Reference Guide, UG1144 (v2017.2) June 29, 2017.

[24] C. ALEXANDRE < Zynq + Petalinux >, Conservatoire National des Arts et Métiers, 4 septembre 2018.

[25] Cyril RAVAT < Conception de multi capteurs à courants de Foucault et inversion des signaux associés pour le contrôle non destructif > Thèse pour obtenir Le grade de docteur en sciences de l'université paris-sud 11, 15 décembre 2008.

[26] A.W.M.VAN DEN ENDEN.N.AM VERHOECY, <traitement numérique du signal>, Ed Masson, paris 1992.